

# GaP 衬底上分子束外延 Si 时 P 偏析的抑制\*

蒋维栋 樊永良 盛麓 俞鸣人

复旦大学表面物理实验室, 上海, 200433

1989 年 11 月 13 日收到

用 Si 分子束外延技术在 GaP(III) 衬底上生长 Si 时, 发现 Si 外延层表面存在 P 偏析, 根据俄歇电子能谱 (AES), 反射式高能电子衍射 (RHEED) 在一系列不同实验条件下的结果, 本文对 P 偏析产生的机制、外延层表面再构与 P 偏析之间的关系作了分析和讨论, 得出偏析主要来自外延 Si 原子与衬底 P 元素之间的相互交换. 在此基础上提出了一种能有效地抑制 P 偏析同时又改善外延层质量的新的 Si/GaP(III) 异质结制备方法.

PACC: 6855; 6822; 6114H

## 一、引 言

Si 和 III-V 族半导体是目前工业上非常重要的两类半导体材料, 以 Si 为基础的超大规模集成电路工艺技术已发展到相当完美的程度, 而 III-V 族半导体则在光电和高速器件方面发挥着重要作用, 如果能在同一块半导体芯片上将 III-V 族光电和高速器件与 Si 的超大规模集成电路 (VLSI) 集成, 势必在器件多功能化方面有着十分诱人的前景, 同时也可弥补材料本身在独自发展过程中的不足, 从长远看, 如能利用 III-V 族化合物半导体的光学特性, 把 Si 集成中的一部分讯号连接改由光束传递, 将会在计算机芯片及光纤通讯中带来新的突破. 在此基础上把器件的制备向三维方向发展, 提高集成度<sup>[1]</sup>. 国外在近几年内已在这方面开展了大量的工作, 在提高异质外延层质量和在外延层中制备出能与体材料中相媲美的器件方面取得了一些令人振奋的结果<sup>[2-8]</sup>, 但离目标尚有一段距离. 国内在这方面的的工作刚刚起步.

在 Si 和 III-V 族化合物半导体材料中, 晶格匹配比较好是 Si 和 GaP ( $f = 0.37\%$ ), 特别适用分子束外延生长. 我们曾用 Si 分子束外延技术 (Si MBE) 制备了 Si/GaP(III) 异质体系, 实验发现在 Si 外延层表面存在衬底 P 元素的偏析, 从而造成外延层中自动掺杂, 不利于器件制备<sup>[9]</sup>. 本文将在实验分析的基础上对偏析的机制、表面结构的变化及如何有效地抑制偏析作进一步的讨论.

\* 国家自然科学基金和国家教育委员会博士点基金资助的课题.

## 二、实验装置

样品的制备在一台具有三室结构的超高真空电子束蒸发台中进行,其分析室和生长室的极限真空度为  $5.0 \times 10^{-11}$  Torr, 分析室中配有 AES、二次电子成像等表面分析设备,可作成份和形貌的分析;生长室中有两个水冷铜坩埚,最大功率为 8kW 的电子束经  $270^\circ$  偏转后打在源材料上,对源加热使其蒸发.生长速率由石英晶体振荡器监控,同时还配有 RHEED 作样品表面结构的原位分析.整个生长过程,包括源前挡板的开闭,均由一台 IC6000 淀积控制器自动完成,其厚度分辨率为  $1 \text{ \AA}$ ,速率分辨率为  $0.1 \text{ \AA/s}$ .工作时生长室内的真空度小于  $10^{-9}$  Torr,保证外延层的清洁.

衬底是北京有色金属研究总院提供的 n 型 GaP(111) 单晶抛光片,其载流子密度为  $4.0 \times 10^{17} \text{ cm}^{-3}$ ,经过去油和一定的化学处理后,送入预室中加热,在  $600^\circ\text{C}$  恒温 5min 之后,即可获得无 C, O 沾污的清洁衬底表面.

## 三、实验结果与讨论

### 1. 偏析的证据

deJong 等人<sup>[9]</sup>在 GaP(100) 衬底上外延 Si 时发现, Si 外延层表面存在衬底 P, Ga 元素的偏析, Ga 的偏析比较多,外延  $1120 \text{ \AA}$  Si 的表面仍可检测到 Ga 的 AES 讯号.我们在制备 Si/GaP(111) 异质结时也发现了这一偏析现象,但 P 的偏析远大于 Ga,对此我们已作了解释<sup>[9]</sup>.图 1(a) 和 (b) 给出在不同生长温度和生长速率下,根据 AES 谱得到的 P 讯号峰-峰高及各元素的相对灵敏度因子<sup>[11]</sup>,定性算出的 Si 外延表面上 P 原子密度与 Si 外延层厚度之间的关系曲线,可以看出在一个较宽的温度和生长速率范围内, P 偏析均不同程度地存在.偏析的结果是在 Si 外延层中造成非有意掺杂, C-V 特性测试表明,该掺杂的浓度可达  $1.0 \times 10^{17} \text{ cm}^{-3}$ .

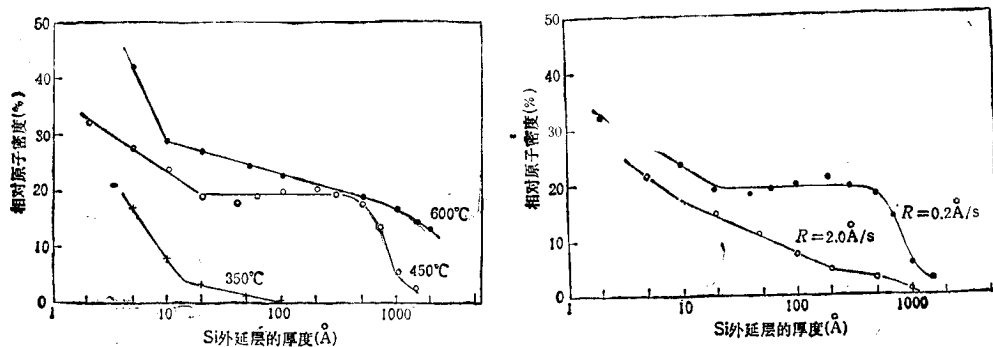


图 1 外延 Si 表面上 P 原子密度在 (a) 不同生长温度和 (b) 不同生长速率下随外延厚度的变化曲线

## 2. 偏析的机制

造成衬底元素在外延层中偏析的机制比较复杂,这里根据实验结果作定性讨论。在 GaP( $\bar{1}\bar{1}\bar{1}$ ) 衬底上外延 Si 时,容易造成衬底元素外流的因素主要有这样两种:一是由扩散造成偏析,从衬底扩散至外延层的原子遵循能量极小的原则,可能会优先占据外延层表面位置,尤其是在速率较小的情况更易发生;一是由外延层原子与衬底中的元素发生原子间的相互交换,外来原子把该衬底元素替换出衬底,并在随后的生长过程中一直使其处在表面位置,从而造成偏析,这种偏析过程显然与原子的成键状况有关。从能量的角度看,这两种机制均与生长温度有一定的联系,要从实验上完全区分它们是很困难的。

这里作了这样的实验:先在室温下淀积  $30\text{ \AA}$  Si 到 GaP( $\bar{1}\bar{1}\bar{1}$ ) 衬底上,形成无扩散、无交换的无定形 Si 层,这时 AES 谱上已测不到 P, Ga 讯号;然后在一系列不同温度条件下进行退火,图 2 是实验给出的 AES 谱。从图上看,只有在作  $500^\circ\text{C}$  约 1h 退火之后, AES 谱上才出现 P 的讯号,而在  $400^\circ\text{C}$  下即使退火时间长达 1h 也没有观测到 P 峰 ( $120\text{eV}$ )。按上述两种机制分析,  $500^\circ\text{C}$  退火后出现的 P 峰只可能是衬底元素的扩散所致,根据 AES 谱上 Si 和 P 的峰-峰高及相对灵敏度因数,可以估算出这时 Si 表面上的 P 原子密度约为 11%,但在实际生长过程中,以  $450^\circ\text{C}$  为例(见图 1(a)),生长  $30\text{ \AA}$  Si 所需的时间(生长速率  $R = 0.2\text{ \AA/s}$ ) 仅 150s, 远比退火时间短,但其表面上 P 原子偏析密度已达 20%。因此,由扩散造成的衬底元素偏析是比较小的,与实际过程相比,小到可以忽略的地步。另一方面,如图 1(a) 所示,当生长温度为  $350^\circ\text{C}$  时, P 讯号也要到  $100\text{ \AA}$  左右才完全消失,从 P 讯号强度的变化趋势看,显然已有 P 偏析存在。

综合上述,可以得出这样的初步结论:造成 P 偏析的机制主要是 Si 外延原子与 P 原子之间的交换。当 Si 原子淀积到 GaP 衬底表面上时会产生 Si 原子的悬挂键,对 Si (111) 面,悬挂键的存在从能量上讲是极不稳定的,它将通过再构的形式释放能量而达能量最低状态。外延 Si 膜初始较薄时,这种再构过程可能以衬底 P 原子被替换到表面来饱和 Si 原子悬挂键的形式出现,从而造成偏析。这种过程将在生长 Si 时不断进行。

Bachrach 等人<sup>[12]</sup>在研究 As/Si(111) 和 As/Ge(111) 体系时发现: As 原子可以替换 Si 或 Ge 最表面的一层原子,使 Si 或 Ge(111) 面原来的复杂再构转为一个稳定的  $1 \times 1$  简单结构。我们猜想:类似的能量极小化过程也发生在 Si/GaP( $\bar{1}\bar{1}\bar{1}$ ) 异质结制备过程中,由于实际生长过程中选用的生长速率一般比较低,外延一个单原子层 Si 需要一定的时间,在这段时间内,衬底 P 原子被替换到 Si 外延表面,饱和悬挂键,降低体系

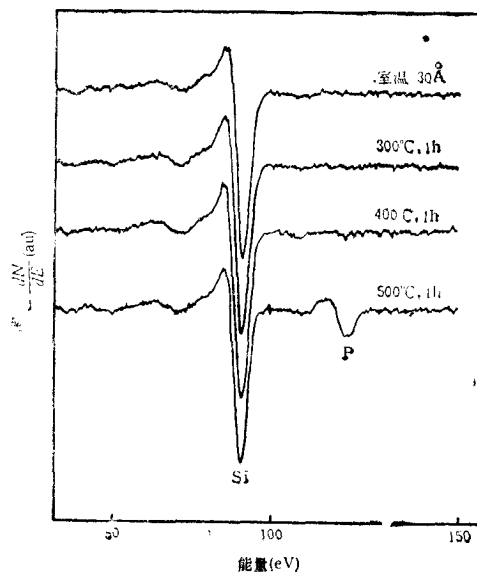


图 2 室温淀积  $30\text{ \AA}$  Si 后在不同退火条件下得到的 AES 谱

的总能量,结果造成偏析。

### 3. 抑制偏析的办法

deJong 等人<sup>[10]</sup>为抑制 P 偏析提出过两种办法:一种是在外延一定厚度 Si 层之后,提高样品温度,利用 P 的高温挥发特性去除表面的 P;一种是在已外延一定厚度的 Si 层表面,用 Ar 刻加退火 (IBA) 方法刻去 P 元素。在实验制备时发现:高温虽可使 P 挥发,但所用温度 ( $>600^{\circ}\text{C}$ ) 非常接近衬底的分解温度,衬底内部的 P 将通过边界大量蒸发,结果外延表面仍残留有 P;IBA 方法易在表面造成难以抹除的损伤。为此尝试用新的方法来抑制 P 偏析,建立一个“二步生长”模式:根据图 1 的结果,降低生长温度可以使 P 偏析有所抑制,但不利于外延层晶体质量,因此先在较低的温度下 ( $350^{\circ}\text{C}$ ) 慢速率生长  $500\text{ \AA}$  Si,作热退火 ( $600^{\circ}\text{C}$ ,  $5\text{ min}$ ),通过再结晶改善 Si 层质量;然后将生长温度升至  $600^{\circ}\text{C}$ ,速率增大到  $1\text{ \AA/s}$ ,继续外延 Si。用这种方法制备样品, AES 谱上 P 讯号所占的原子密度始终在 1% 以下,甚至可低于 AES 探测极限,这取决于生长参数的选择。从 P 原子表面密度被大幅度降低这个效果看,我们提出的二步生长法虽还不足以彻底消除 P 偏析,却可有效地加以抑制,特别是生长温度的提高,改善了外延层的晶体质量,这在下一节中将予以证明。

### 4. 表面再构

在外延生长的同时,还通过 RHEED 图样对外延层表面的再构作了原位的观察。初始的清洁衬底表面给出点状  $1\times 1$  图样[图 3(a)(见图版 I)]说明该衬底表面不很平整。可能是热处理时 P 挥发所致,在  $450^{\circ}\text{C}$  下外延  $20\text{--}50\text{ \AA}$  Si 后已成线状  $1\times 1$ [图 3(b)(见图版 I)],表面被 Si 原子填平,由于 Si 和 GaP 的晶格失配仅为 0.37%,两者能够很好地相连;此后一直是线状  $1\times 1$ ,直到  $500\text{ \AA}$  Si 后出现一种新的再构  $3\times 3$ [图 3(c)(见图版 I)];继续生长  $3\times 3$  的图样越来越清晰,但一直到  $1\mu\text{m}$  Si 仍没有观察到 Si(111) 面的特征结构  $7\times 7$ 。采用二步法之后,情况有所不同:  $350^{\circ}\text{C}$  下生长  $500\text{ \AA}$  Si 得到的是多晶点状的衍射图样[图 4(a)(见图版 I)];  $600^{\circ}\text{C}$  退火使图样逐渐变到  $3\times 3$ ,表明外延层质量确实有改善;第二步高温生长至  $2000\text{ \AA}$ ,开始出现  $7\times 7$  图样,并在实验厚度范围内 ( $1\mu\text{m}$ ) 一直存在,见图 4(b)。退火后得到的质量越好,  $7\times 7$  出现越早,从这个意义上说,第一步低温生长时 Si 层厚度越薄越好,但是太薄高温退火将使 P 偏析加剧,反而不利于出  $7\times 7$ 。因此在实验中设定第一步过程的 Si 层厚度为  $500\text{ \AA}$ 。

导致 Si 外延层表面不同再构的原因比较复杂,这里只作定性讨论。根据从实验中分析得到的偏析机制,衬底 P 元素被外来 Si 原子替换到最表面位置上,由于 P 的 0.5 个价电子中除 3 个与 Si 结合成键外,另 2 个可以形成孤对电子对。消除了悬挂键。给出稳定的  $1\times 1$  结构,这与 Bachrach 等人的结果<sup>[12]</sup>是相似的;从图 1 看,  $450^{\circ}\text{C}$  下生长  $500\text{ \AA}$  后出  $3\times 3$ ,恰好与 P 偏析密度从一个稳定值开始下降相对应,而二步法在升高温度的同时, P 偏析受到进一步的抑制,结果出  $7\times 7$ 。另一方面,对  $600^{\circ}\text{C}$  下单步生长 Si 时 RHEED 图样也作了对比观察,一直到  $2\mu\text{m}$  也没有出  $7\times 7$ ,其表面 P 原子密度达 10%,远大于二步法的结果。这说明再构与表面偏析的 P 原子量有关,降低 P 偏析量,可以出

$3 \times 3$  甚至  $7 \times 7$ 。但是如果把生长温度降至  $450^\circ\text{C}$  作单步生长,  $1\mu\text{m}$  后 AES 已测不到 P 讯号。按上述分析, 应该出  $7 \times 7$ , 可观察到的仍是  $3 \times 3$ 。因此, 再构不仅与 P 偏析量有关, 而且依赖于生长温度。要获得  $7 \times 7$ , 生长温度要比较高, 同时 P 偏析密度要低, 这只有在二步法中才能同时满足这两个条件。

$7 \times 7$  再构是清洁 Si(111) 表面上最稳定的再构, 其中包含有层错、外加原子和二聚化原子对<sup>[13]</sup>。出现  $7 \times 7$  表明 Si/GaP(111) 异质结的外延层质量有明显的改善。

## 四、结 论

1. 在 GaP(111) 衬底上外延 Si 时, 存在 P 元素的偏析。
2. 造成偏析的原因在于 Si 外延原子与 P 原子之间的相互交换。
3. 用二步法制备 Si/GaP 异质结时, 可以有效地抑制 P 偏析, 同时改善晶体质量。
4. 表面再构与 P 偏析密度及生长温度有关。

- [1] 蒋维栋, 张翔九, 王迅, 物理, **18**(1989), 205.
- [2] T. Ueda, S. Nishi, Y. Kawarada, M. Akiyama and K. Kaminishi, *Jpn. J. Appl. Phys.*, **25** (1986), L789.
- [3] H. Kroemer, *J. Vac. Sci. Technol.*, **B5** (1987), 1150.
- [4] R. Fischer, T. Henderson, J. Klem, W. T. Masselink, W. Kopp, H. Morkoc and C. W. Litton, *Electron Lett.*, **20** (1984), 945.
- [5] R. Fischer, C. K. Peng, J. Klem, T. Henderson and H. Morkoc, *Solid State Electronics*, **29** (1986), 269.
- [6] H. Shichijo, J. W. Lee, W. V. Mclevige and A. H. Taddiken, *IEEE Electron Dev. Lett.*, **EDL-8** (1987), 121.
- [7] H. K. Choi, G. W. Turner and B-Y. Tsaur, *IEEE Electron Dev. Lett.*, **EDL-7** (1986), 241.
- [8] H. Z. Chen, A. Ghaflari, H. Wang, H. Morkoc and A. Yariv, *Appl. Phys. Lett.*, **51** (1987), 1320.
- [9] Weidong Jiang, Guoliang Zhou, Keming Chen, Chi Sheng, Xiangjiu Zhang and Xun Wang, *Appl. Phys. Lett.*, **51** (1987), 1910.
- [10] T. deJong, W. A. S. Douma, J. F. van der Veen, F. W. Saris and J. Harisma, *Appl. Phys. Lett.*, **42** (1983), 1037.
- [11] L. E. Davis, N. C. MacDonald, P. W. Palmberg, G. E. Riach and R. E. Weber, *Handbook of Auger Electron Spectroscopy*, 2nd ed. Perkin-Elmer, Eden Prairie, MN, (1976).
- [12] R. I. G. Uhrberg, R. D. Bringans, M. A. Olmstead and R. Z. Bachrach, *Phys. Rev.*, **B35** (1987), 3945.
- [13] K. Takayanagi, Y. Taniushiro, M. Takahashi and S. Takahashi, *J. Vac. Sci. Technol.*, **A3** (1985), 1502; *Surf. Sci.*, **164** (1985), 367.

## ELIMINATION OF P SEGREGATION DURING MOLECULAR BEAM EPITAXIAL GROWTH OF Si ON GaP ( $\bar{1}\bar{1}\bar{1}$ ) SUBSTRATE

JIANG WEI-DONG    FAN YONG-LIANG    SHENG CHI    YU MING-REN

*Surface Physics Laboratory, Fudan University, Shanghai, 200433*

(Received 13 November 1989)

### ABSTRACT

The segregation of P from substrate to the surface of Si epilayer has been observed during MBE preparation of Si/GaP ( $\bar{1}\bar{1}\bar{1}$ ) heterostructure. In this paper, the mechanism of P segregation and relationship between the surface reconstruction and segregation are discussed, according to the results of AES and RHEED under different experimental conditions. The conclusion is that the segregation of P was caused by substituting P atom with Si deposited atom during growth. From this, a new method for eliminating the segregation of P efficiently is proposed.

**PACC:** 6855; 6822; 6114H