

N 型槽栅金属-氧化物-半导体场效应晶体管 抗热载流子效应的研究*

任红霞 郝 跃 许冬岗

(西安电子科技大学微电子研究所,西安 710071)

(1999 年 7 月 25 日收到;2000 年 1 月 9 日收到修改稿)

用二维器件仿真软件 MEDICI 模拟分析了 N 型槽栅金属-氧化物-半导体场效应晶体管的热载流子特性及其对器件性能所造成的损伤,并与相应常规平面器件进行了比较,同时用器件内部物理量的分布对造成两种结构器件特性不同的原因进行了解释.结果表明槽栅器件对热载流子效应有明显的抑制作用,但槽栅器件对热载流子损伤的反应较平面器件敏感.

关键词:槽栅 MOSFET,热载流子效应,界面态,特性退化

PACC:0750,6170T,7340Q,7200

1 引 言

随着超大规模(VLSI)电路密度和速度不断上升,器件尺寸不断缩小,热载流子效应变得日益严重,已成为限制 VLSI 电路最大器件密度的主要可靠性因素之一^[1].对深亚微米器件中热载流子效应的研究必须高度重视,尤其是目前 0.35 μm 工艺已进入大规模生产阶段,0.1-0.25 μm 范围的器件制造技术也日趋成熟,热载流子问题的评估和模拟研究成为人们关心的主要问题之一.器件进入深亚微米范围后退化量增加的主要原因是器件内部的沟道场强和氧化层场强随沟道长度减小而增加,使热载流子效应增强,损伤区域占沟道长度的比例增大,沟道中退化部分向源极延伸,对器件参数的影响更加显著,各种偏置条件下器件的退化机理,如界面态的产生、电子和空穴在氧化层中的陷落等对器件的性能都会产生显著的影响,而在长沟道 N 型金属-氧化物-半导体场效应晶体管(NMOS)器件中氧化层电荷陷落的影响较小,长沟道 P 型金属-氧化物-半导体场效应晶体管(PMOS)器件中界面态的影响较小;由于热载流子注入引起沟道缩短,使深亚微米器件的穿通电压急剧退化.同时,对深亚微米器件进行模拟时必须考虑各种短沟道效应,尤其当沟道长度

降至与载流子平均自由程可比时,会出现如非稳态、量子传输等效应,模拟工作会面临更大的挑战.

虽然降低电源电压和减小栅氧化层厚度是抑制热载流子效应的有效方法^[2],但由于受器件驱动能力和速度及漏电流和隧道电流的影响,电源电压和栅氧厚度的降低是有限的.为最大限度抑制短沟道效应和热载流子效应,人们探索了许多器件结构和制备工艺^[3].槽栅器件作为一种在深亚微米区域极具应用前景的 MOS 器件被提了出来.它可以有效地抑制短沟道效应和漏诱导势垒降低(DIBL)效应,具有良好的亚阈特性,槽栅器件能有效地抑制热载流子的产生.但对槽栅器件的研究目前还处于起步阶段,对其许多特性还没有展开研究.本文利用二维器件仿真软件 MEDICI 研究了槽栅和平面器件的热载流子特性及与热载流子特性相关的器件特性的退化.

2 器件模型与数值算法

MEDICI 是一个二维器件仿真软件^[4],可以方便地模拟计算器件的端口特性及器件内部的各种物理量分布.它具有强大的模拟功能,支持能量输运模型及漂移-扩散模型,用来分析诸如热载流子、速度饱和等效应及产生的影响.目前已被用于不同结

*高等学校博士学科点专项基金(批准号 8070110)资助项目.

构深亚微米金属-氧化物-半导体场效应晶体管 (MOSFET) 的仿真研究^[5]. MEDICI 不具有直接对热载流子可靠性进行模拟的能力, 但可以精确模拟出电场、栅电流、衬底电流. 衬底电流反应的是沟道中碰撞电离率, 间接地也就反应了电场及热载流子产生的数量. 实际测量中, 常用衬底电流作为热载流子可靠性的指标. 栅电流反应的是穿过栅的载流子数量, 因此到达栅氧化层的热载流子数量与栅电流呈一定的比例关系.

由于槽栅器件是适用于深亚微米及更小尺寸的器件, 因此其数值模型用一般的漂移-扩散模型不能完全适合, 必须采用流体动力学能量传输模型. 能量传输模型由载流子连续性方程、动量平衡方程、能量平衡方程及 Poisson 方程组成. 它能够模拟载流子的非本地输运现象, 包括载流子加热及其相关的现象, 如速度过冲等, 比漂移扩散模型更为精确. 在热载流子效应研究过程中, 采用了幸运载流子模型来求解栅电流^[4]. 下面简单给出流体动力学模型的基本方程.

流体动力学模型首先包括载流子的连续性方程:

$$\frac{\partial n}{\partial t} = + \frac{1}{q} \nabla \cdot \mathbf{J}_n - U_n, \quad (1)$$

$$\frac{\partial p}{\partial t} = + \frac{1}{q} \nabla \cdot \mathbf{J}_p - U_p, \quad (2)$$

其中

$$\mathbf{J}_n = q\mu_n n \mathbf{E} + q\mu_n \nabla(u_{nL}) + nu_n \frac{\partial \mu_n(u_n)}{\partial u_n} \nabla u_n, \quad (3)$$

$$\mathbf{J}_p = q\mu_p p \mathbf{E} - q\mu_p \nabla(u_{pL}) + pu_p \frac{\partial \mu_p(u_p)}{\partial u_p} \nabla u_p. \quad (4)$$

同时流体动力学模型还包括电子和空穴能量平衡方程:

$$\nabla \cdot \mathbf{S}_n = \frac{1}{q} \mathbf{J}_n \cdot \mathbf{E} - \frac{3}{2} \left[n \frac{u_n - u_0}{\text{ELE. TAUW}} + \frac{\alpha nu_n}{\partial t} \right] - \frac{1}{q} E_g G_n^{\text{II}} + H_n^R, \quad (5)$$

$$\nabla \cdot \mathbf{S}_p = \frac{1}{q} \mathbf{J}_p \cdot \mathbf{E} - \frac{3}{2} \left[p \frac{u_p - u_0}{\text{HOL. TAUW}} + \frac{\alpha pu_p}{\partial t} \right] - \frac{1}{q} E_g G_p^{\text{II}} + H_p^R, \quad (6)$$

其中 \mathbf{S}_n 和 \mathbf{S}_p 分别为电子和空穴的能量流密度.

$$\mathbf{S}_n = - \frac{5}{2} u_n \left[\frac{\mathbf{J}_n}{q} + \text{ELE. CQ} \mu_n n \nabla u_n \right], \quad (7)$$

$$\mathbf{S}_p = - \frac{5}{2} u_p \left[\frac{\mathbf{J}_p}{q} + \text{HOL. CQ} \mu_p p \nabla u_p \right], \quad (8)$$

$$H_n^R = U_{\text{Auger}}^n \left[\frac{E_g}{q} + \frac{3}{2} u_p \right] - \frac{3}{2} [\text{SRHG} \cdot U_{\text{SRH}^n L} + U_{\text{Auger}}^n], \quad (9)$$

$$H_p^R = U_{\text{Auger}}^p \left[\frac{E_g}{q} + \frac{3}{2} u_n \right] - \frac{3}{2} [\text{SRHG} \cdot U_{\text{SRH}^p L} + U_{\text{Auger}}^p], \quad (10)$$

$$G_n^{\text{II}}(u_n) = \frac{N \cdot \text{IONIZA}}{q} |J_n| \exp \left[- \left(\frac{u_c}{u_n - u_0} \right)^{\text{EXN. II}} \right], \quad (11)$$

$$\text{其中 } u_{nL} = \begin{cases} u_n & \text{当 } U_{\text{SRH}} > 0, \\ U_0 & \text{其他,} \end{cases} \quad u_{pL} = \begin{cases} u_p & \text{当 } U_{\text{SRH}} > 0, \\ U_0 & \text{其他.} \end{cases}$$

载流子基本方程与 Poisson 方程耦合, 便组成了完整的流体动力学模型:

$$\nabla \cdot \epsilon \nabla \psi = - q(p - n + N_D^+ - N_A^-) - \rho_s. \quad (12)$$

在方程(1)-(11)中, n 和 p 分别为电子和空穴密度. q 为电子电荷. U_n 和 U_p 分别为电子和空穴的净复合概率, 分别由 Shockley-Read-Hall(U_{SRH}), Auger(U_{Auger})和直接(U_d)复合三部分组成. J_n 和 J_p 分别为电子和空穴电流密度. μ_n 和 μ_p 分别为电子和空穴迁移率. μ_n , μ_p 和 μ_0 分别为电子、空穴和晶格热电压: kT_n/q , kT_p/q , kT_0/q . ELE. TAUW 和 HOL. TAUW 分别为由材料确定的电子和空穴能量弛豫时间. G_n^{II} 和 G_p^{II} 为电子和空穴的碰撞电离项. H_n^R 和 H_p^R 分别为电子和空穴输运加热项. E_g 为禁带宽度. N_D^+ 和 N_A^- 分别为电离的杂质浓度. ρ_s 为表面电荷密度. ELE. CQ 和 HOL. CQ 分别代表电子和空穴热传导率系数. EXE. II 为电子电离系数指数因子中所用的临界电场与本地电场的比例因子. N. IONIZA 为电子电离系数的倍增前因子中的常数项.

模型基本方程中各参数的选取考虑了深亚微米器件的特殊性, 仿真中设定低场迁移率仅与掺杂浓度有关, 相同的掺杂浓度, 迁移率为对应的常数. 高电场迁移率采用惠普迁移率模型, 惠普迁移率模型考虑了水平电场及垂直电场对电流方向的作用.

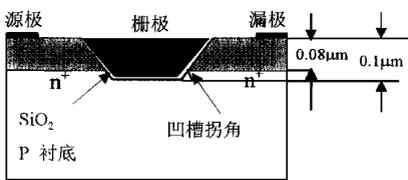
MEDICI 提供了两种算法来求解微分方程: 耦合算法(Newton's method)和非耦合算法(Gummel's method)^[4]. 耦合算法目前是最可靠的算法, 但在求

解两种载流子时,花费机时和内存较多.而在可不考虑迁移成分时,可使用非耦合算法,这将提高求解速度.由于本文模拟的器件为短沟道器件,需要考虑温度、热载流子等因素,因此选择第一种算法,即 Newton's method 是可行的.

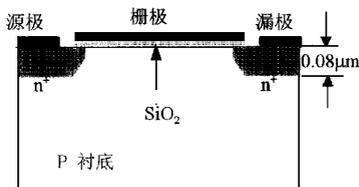
3 槽栅器件与平面器件中的热载流子效应

MOSFET 沟道中的电场,器件的栅电流、衬底电流都是器件热载流子效应的敏感参数.衬底电流反应的是沟道中碰撞电离率,也就反应了电场及热载流子产生的数量.实际测量中,常用衬底电流作为热载流子可靠性的指标.栅电流反应的是穿过栅的载流子数量,因此到达栅氧化层的热载流子数量与栅电流呈一定的比例关系.

器件进入深亚微米和亚 $0.1 \mu\text{m}$ 后, MOSFET 器件结构对抗热载流子作用是研究的重要领域.槽栅 MOS 以特殊结构受到重视.槽栅 MOS 的结构如图 1(a)所示,其结构特点是具有下沉的沟道区^[6].为了更好地分析比较槽栅器件在深亚微米下的热载流子特性,选取了沟道长度分别为 $0.13, 0.18, 0.35, 0.50 \mu\text{m}$, 栅氧化层厚度为 4 nm , 固定界面态密度为 10^{10} cm^{-2} , 衬底掺杂浓度为 $5.0 \times 10^{16} \text{ cm}^{-3}$, 沟道表面掺杂浓度为 $1.3 \times 10^{17} \text{ cm}^{-3}$, 源漏表面掺杂浓度为 10^{20} cm^{-3} , 结深为 $0.09 \mu\text{m}$, 栅向下凹入 $0.1 \mu\text{m}$ 形成负结的槽栅 NMOS 以及相应的平面 NMOS(如图 1 所示)进行研究分析.应当指出,这些器件的特性类似,所以有时只给出某一个沟



(a) 槽栅器件

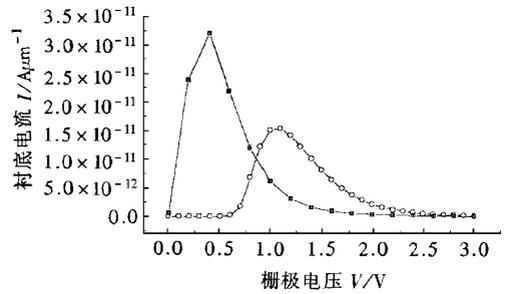


(b) 平面器件

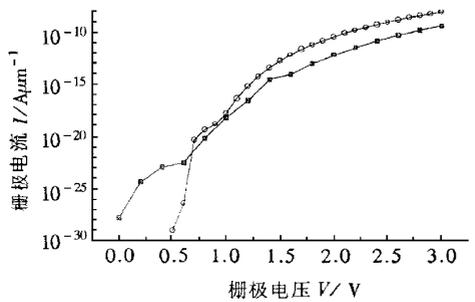
图 1 器件结构

道长度的器件的数据图形.

利用 MEDICI 软件对其器件性能进行研究.图 2 和图 3 分别给出 0.35 和 $0.13 \mu\text{m}$ 器件的特性.仿

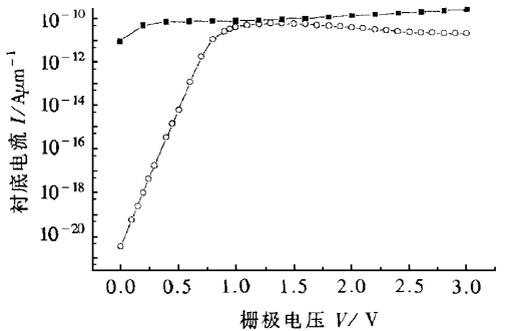


(a) $0.35 \mu\text{m}$ 器件衬底电流

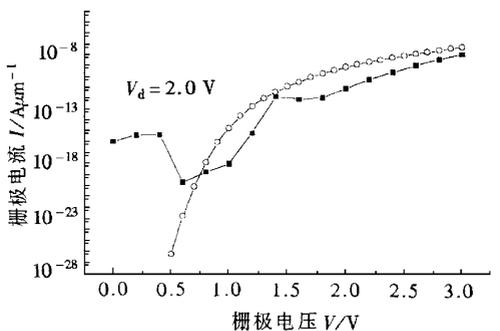


(b) $0.35 \mu\text{m}$ 器件栅电流

图 2 $0.35 \mu\text{m}$ 器件衬底电流和栅电流 $V_d = 2.0 \text{ V}, L_{\text{eff}} = 0.35 \mu\text{m}$, \circ 为槽栅器件, \blacksquare 为平面器件



(a) $0.13 \mu\text{m}$ 器件衬底电流



(b) $0.13 \mu\text{m}$ 器件栅电流

图 3 $0.13 \mu\text{m}$ 器件衬底电流和栅电流 图注同图 2

真过程中,外加漏压为 2.0 V,栅压从 0 V 到 2.5 V. 图 2(a)和图 3(a)分别给出槽栅器件和平面器件的衬底电流,图中 L_{eff} 表示有效沟道长度. 槽栅器件的衬底电流远小于平面器件,因为衬底电流反映了热载流子产生的数量,直接对应着热载流子在栅氧化层界面产生的损伤大小,所以也就说明槽栅器件的热载流子效应优于平面器件. 图 2(b)和图 3(b)分别给出两个器件的栅电流,在栅压大于一定值后(约为阈值),槽栅器件的栅电流大于平面器件. 这是因为栅电流是穿过栅氧化层到达栅极的载流子,在沟道全程都有可能发生,由于槽栅器件的纵向场要强于平面器件,故栅电流大. 另外也表明,相对于平面器件,到达界面的载流子(包括近漏端大量产生的热载流子)容易穿过栅氧化层到达栅极.

图 4 和图 5 分别给出槽栅器件和平面器件的衬底电流随沟道长度的变化情况. 由计算结果可以看出无论是平面器件还是槽栅器件,它们的衬底电流都随沟道长度的减小而迅速增大. 这说明随沟道长

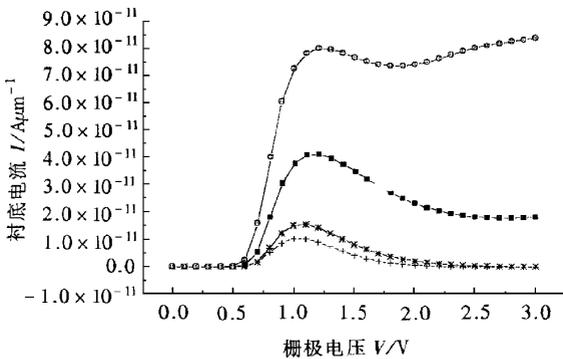


图 4 不同沟道长度槽栅器件的衬底电流 $V_d = 2\text{V}$, \blacksquare 为 $L_{\text{eff}} = 0.18\ \mu\text{m}$, \times 为 $L_{\text{eff}} = 0.35\ \mu\text{m}$, $+$ 为 $L_{\text{eff}} = 0.50\ \mu\text{m}$, \circ 为 $L_{\text{eff}} = 0.13\ \mu\text{m}$

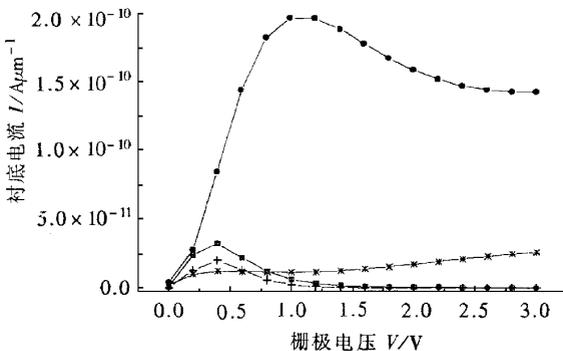


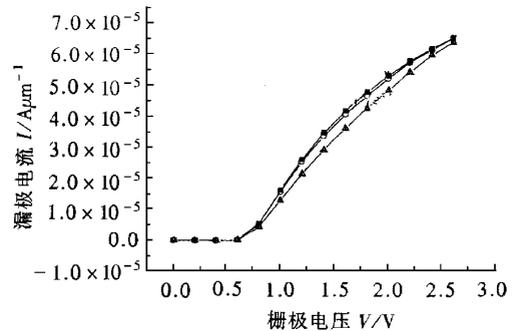
图 5 不同沟道长度平面器件的衬底电流 $V_d = 2\text{V}$, \bullet 为 $L_{\text{eff}} = 0.13\ \mu\text{m}$, \times 为 $L_{\text{eff}} = 0.18\ \mu\text{m}$, \blacksquare 为 $L_{\text{eff}} = 0.35\ \mu\text{m}$, $+$ 为 $L_{\text{eff}} = 0.50\ \mu\text{m}$

度的减小,热载流子效应越来越严重. 但比较图 4 和图 5,可明显看出平面器件热载流子特性比槽栅器件随沟道长度的减小增大快得多. 沟道长度从 $0.5\ \mu\text{m}$ 减小到 $0.13\ \mu\text{m}$,槽栅器件的衬底电流峰值由 $10^{-11}\ \text{A}/\mu\text{m}^{-1}$ 增长到 $8.0 \times 10^{-11}\ \text{A}/\mu\text{m}^{-1}$ 增大了 8 倍,而平面器件则由 $2.0 \times 10^{-11}\ \text{A}/\mu\text{m}^{-1}$ 增长到 $2.0 \times 10^{-10}\ \text{A}/\mu\text{m}^{-1}$ 增大了 10 倍. 因此在短沟道情况下,槽栅器件与平面器件相比,较好地抑制了热载流子效应. 另外,在槽栅结构器件中,衬底电流即热载流子产生的数量在不同沟道长度下约在相同栅电压(漏压的一半左右)达到峰值,而平面器件则随沟道长度的减小,达到峰值的栅压幅值增大.

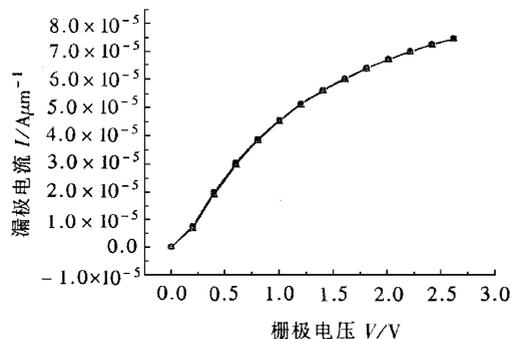
4 热载流子引起的损伤

槽栅器件中热载流子少于平面器件^[7,8]. 热载流子引起的损伤(界面态数量)低于平面器件. 一般文献即认为槽栅器件抗热载流子效应强,这种结论下得操之过急. 虽然槽栅器件所受的损伤少,但同等数量的损伤(界面态)对于器件的性能影响不同.

图 6(a)和(b)分别给出 $0.5\ \mu\text{m}$ 的槽栅器件和平面器件,漏压为 0.1 V,栅压从 0 V 到 2.6 V. 在漏



(a) 槽栅器件



(b) 平面器件

图 6 不同界面态下阈值电压的漂移 \blacksquare 为固定界面态密度 $= 1.0 \times 10^{10}\ \text{cm}^{-2}$, \circ 为 N 型受主界面态密度 $= 2.4 \times 10^{10}\ \text{cm}^{-2}/\text{eV}$, \blacktriangle 为 N 型受主界面态密度 $= 4.8 \times 10^{10}\ \text{cm}^{-2}/\text{eV}$

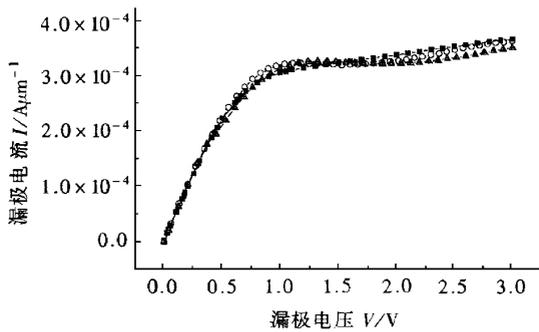
端界面加入一定的受主型界面态以模拟槽栅器件和平面器件阈值电压对热载流子损伤的敏感程度,图中的三条曲线分别对应界面态密度为 $0, 2.4 \times 10^{10}$ 和 $4.8 \times 10^{10} \text{ cm}^{-2}/\text{eV}$ 时的栅特性,从图中可以看出槽栅器件的阈值电压漂移较明显.另外,由计算结果得出在三种不同界面态密度下,槽栅器件的阈值电压分别为 $0.6320, 0.6332$ 和 0.6400 V .平面器件的三条曲线几乎重合,计算结果得出它们的阈值电压分别为 $0.0208, 0.0224$ 和 0.0249 V .

图7分别给出 $0.5 \mu\text{m}$ 的槽栅器件和平面器件,栅压为 2.0 V ,漏压从 0.0 V 到 3.0 V .在漏端界面加入一定的受主型界面态以模拟槽栅器件和平面器件饱和漏电流对热载流子损伤的敏感程度.图中的三条曲线分别对应界面态密度为 $0, 2.4 \times 10^{10}$ 和 $4.8 \times 10^{10} \text{ cm}^{-2}/\text{eV}$ 时的漏特性,从图中可以明显地看出槽栅器件的饱和漏电流漂移较明显.计算结果得出,三种界面态密度下的饱和漏电流分别为 $3.4048 \times 10^{-4}, 3.2976 \times 10^{-4}$ 和 $3.2461 \times 10^{-4} \text{ A}/\mu\text{m}^{-1}$.平面器件的三条曲线几乎重合,它们的饱和漏电流分别为 $6.1015 \times 10^{-4}, 6.0686 \times 10^{-4}$ 和

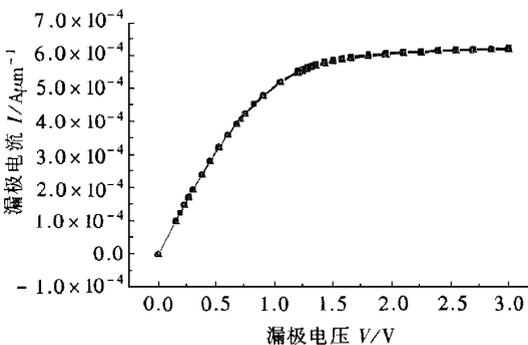
$6.0390 \times 10^{-4} \text{ A}/\mu\text{m}^{-1}$.在施加了界面态后,槽栅器件阈值电压漂移量为 0.0012 和 0.0080 V ,而平面器件的阈值电压漂移为 0.0016 和 0.0041 V .槽栅器件的饱和漏电流退化为 3.148% 和 4.661% ,平面器件的饱和漏电流退化为 0.539% 和 1.024% .此结果表明槽栅器件对热载流子更为敏感.虽然槽栅器件中热载流子较少,但同等数量的热载流子对槽栅器件性能的影响更大.

5 槽栅器件物理量分布及其对热载流子特性的影响

为了说明槽栅器件和平面器件热载流子效应的不同,研究了器件内部与热载流子效应有关的物理量的分布,见图8至图10.图中的槽栅器件和平面器件沟道长度为 $0.35 \mu\text{m}$,栅压为 2.0 V ,漏压为 3.0 V .图8中暗色线为等势线.图9中黑线为电流线.图10中带箭头的方向线为电力线.由图8和图9,对于槽栅器件,在源端电流线与电力线反向,电场不利于载流子运动,直到载流子到达靠近源端的那个拐角之前,电场对载流子的加速能力不足.这样器件的跨导就可能不会很好.

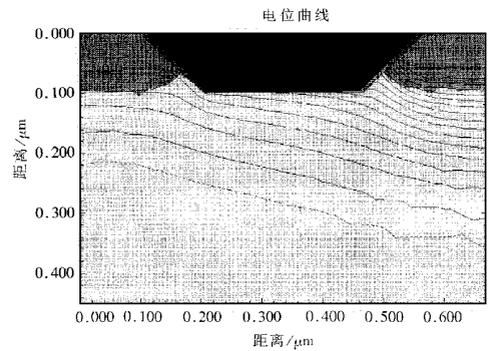


(a) 槽栅器件

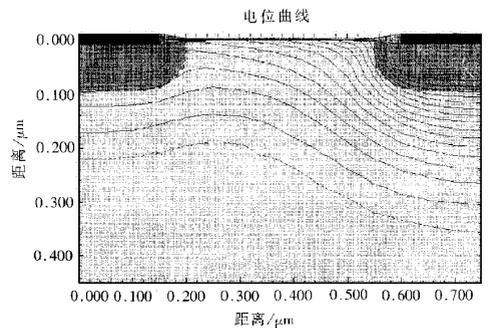


(b) 平面器件

图7 不同界面态下饱和漏电流的漂移 图注同图6

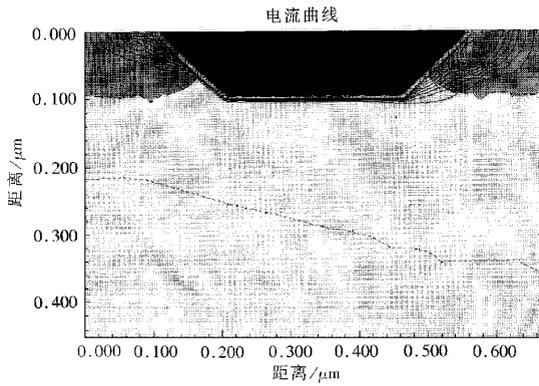


(a) 槽栅器件

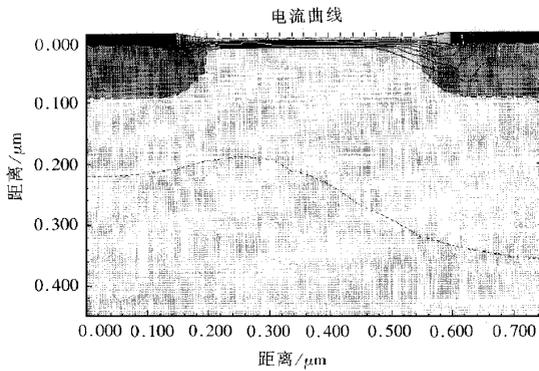


(b) 平面器件

图8 等势线分布

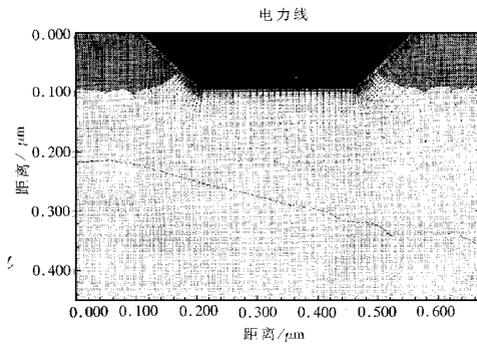


(a) 槽栅器件

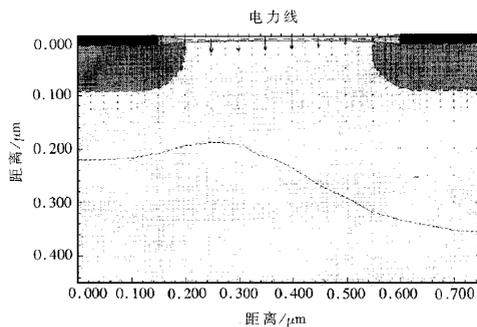


(b) 平面器件

图 9 电流线分布



(a) 槽栅器件



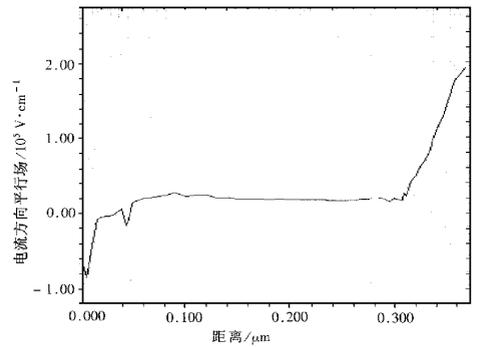
(b) 平面器件

图 10 电力线分布

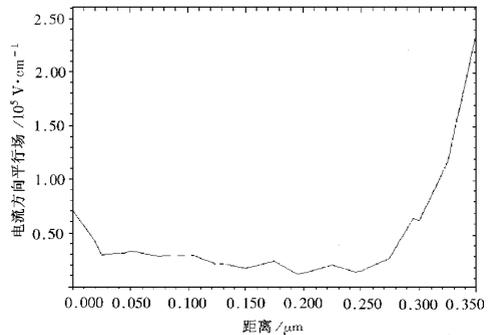
再分析等势线,槽栅器件从漏端到近漏端的那个拐角,电压下降较为明显.漏压产生的电场对沟道影响较小,而栅对沟道影响较大.对比发现,前段运动过程(从源端到靠近漏端的那个拐角),槽栅器件的电流线较为集中且靠近栅.这一方面是在槽栅器件中,载流子从源端出发时就比平面器件集中,且从源端向拐角运动时不断被栅压所产生的电场收集在一起;另一方面在槽栅器件中,纵向场要高于平面器件.后面的一小段路程(从靠近漏端的拐角到漏结),槽栅器件中的电流线发散.这主要是在近漏结时,纵向场已反向,况且槽栅器件中的载流子还要改变原先水平的运动方向.把槽栅器件中载流子的运动路程分成两段来分析,前段运动路程为从源端到靠近漏端的那个拐角,后面的一小段路程为从靠近漏端的拐角到漏结.

由于采用了惠普迁移率模型,这个模型考虑了水平场与垂直场的作用.对于前一段路程,起始段电场和载流子运动方向反向,载流子较为集中,纵向场强,于是槽栅器件的载流子迁移率略低于平面器件.

对于后面的一小段路程,先分析两个器件的平行场,见图 11. 仍然是 $0.35 \mu\text{m}$ 的器件,外加电压条



(a) 槽栅器件

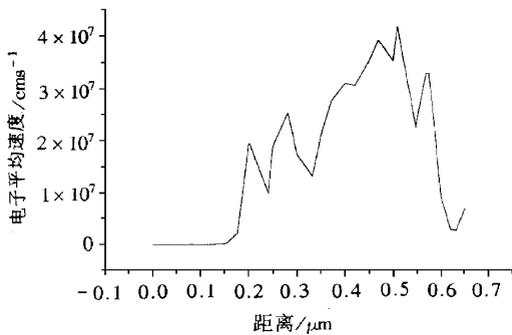


(b) 平面器件

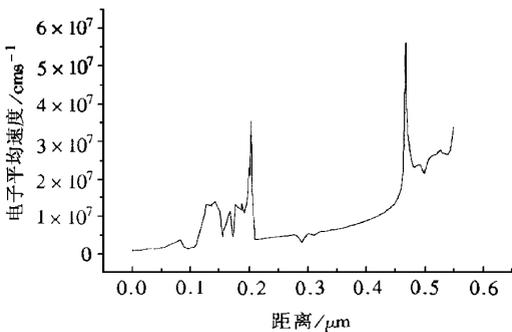
图 11 平行场分布

件为栅压为 2.0 V,漏压为 3.0 V.在平面器件中,平行场即水平电场.在槽栅器件中,平行场指的是平行于栅氧化层与沟道界面的电场分量.在槽栅器件中由于这个分量不好求得,此处取的是平行于电流方向的电场分量.热载流子大量产生于近漏端平行场峰值区,平行场必须大于一定的临界值,例如 1.0×10^5 V/cm.由图 11,槽栅器件的峰值和峰值区都远小于平面器件,因此槽栅器件热载流子产生率远低于平面器件.峰值区位于上面所讨论的后面的一小段路程,再加上后面这一段路程中,电流线较为离散,载流子离栅较远,相对于平面器件,热载流子不容易到达栅.这也就预示着槽栅器件的抗热载流子效应要比平面器件好得多.

槽栅器件的热载流子效应小于平面器件,还可以从 Si/SiO₂ 界面热载流子速度的分布中明显看出.



(a) 槽栅器件



(b) 平面器件

图 12 沿 Si/SiO₂ 界面的平均电子速度 $L_{\text{eff}} = 0.35 \mu\text{m}$, $V_g = 2.0 \text{ V}$, $V_d = 3.0 \text{ V}$

图 12 为不同结构器件中热载流子速度分布图.由图 12 看出对平面器件,在整个沟道区和漏区内都有非平衡输运发生,就如速度峰值所指示的.相反,在槽栅器件中只有在接近拐角的地方,基本上是在漏区观测到了非静态输运.非静态输运的幅值在沟道内较小,且大体上低于出现在相应平面结构的值.这对于热载流子效应和可靠性是有利的.

6 结 论

随着 MOS 器件的沟道长度进入深亚微米和亚 $0.1 \mu\text{m}$,在 MOS 器件尺寸等比缩小的同时,器件工作电压缩小的程度并不如沟道长度那么大,热载流子问题变得更加严重.本文分析了热载流子产生机理及热载流子对器件性能所造成的损伤.通过对槽栅器件和平面器件中衬底电流的模拟及载流子加速电场峰值的模拟,发现槽栅器件中衬底电流及载流子加速电场峰值都较低,因此热载流子的数量低于平面器件.但槽栅器件对于热载流子损伤的反应较为敏感,同样的界面态导致器件参数漂移较大,这是在发展新型槽栅器件中必须注意的.

- [1] C. Hu, *Semicon. Sci. Tech.*, **7**(1992), B555.
- [2] C. Fiegna, H. Iwai, T. Wada *et al.*, *IEEE Trans. Electron Devices*, **41**(1994), 940.
- [3] C. Hu, S. Tam, F. C. Hsu *et al.*, *IEEE Trans. Electron Devices*, **33**(1985), 375.
- [4] Technology Modeling Associates, Inc. Medici Two-Dimensional Device Simulation Program Version 2.3 User's Manual, Vol. 1, Feb. 1997.
- [5] A. Wei, M. J. Sherony, D. A. Antoniadis, *IEEE Trans. Electron Devices*, **45**(1998), A30.
- [6] J. E. Chung, M. Jeng, J. E. Moon *et al.*, *IEEE Trans. Electron Devices*, **37**(1990), 1651.
- [7] W. H. Lee, Y. J. Park, J. D. Lee, *IEEE Electron Devices Letters*, **14**(1993), 578.
- [8] P. H. Bricout, E. Dubois, *IEEE Trans. Electron Devices*, **43**(1996), 1251.

STUDY ON HOT-CARRIER-EFFECT FOR GROOVED-GATE N-CHANNEL METAL-OXIDE-SEMICONDUCTOR FIELD-EFFECT-TRANSISTOR^{*}

REN HONG-XIA HAO YUE XU DONG-GANG

(*Institute of Microelectronics ,Xidian University ,Xi 'an 710071 ,China*)

(Received 25 July 1999 ;revised manuscript received 9 January 2000)

ABSTRACT

In this paper ,the hot-carrier effect in grooved gate NMOSFET and the device degradation induced by it were simulated using device simulator MEDICI ,and compared with those of counter conventional planar device. The hot-carrier effect and the device degradation were explained using the distribution of some internal physical parameters. The simulation results indicated that hot-carrier effect was strongly suppressed in grooved gate MOSFET ,while grooved gate MOSFET 's performance was sensitive to hot carrier.

Keywords : grooved-gate MOSFET , hot-carrier-effect , interface state , performance degradation

PACC : 0750 , 6170T , 7340Q , 7200

^{*} Project supported by the Doctoral Program Foundation of Institution of Higher Education of China(Grant No. 8070110).