

# 多岛单电子晶体管的实现及其源漏特性分析<sup>\*</sup>

郭荣辉<sup>1)</sup> 赵正平<sup>1)</sup> 郝 跃<sup>1)</sup> 刘玉贵<sup>2)</sup> 武一宾<sup>2)</sup> 吕 苗<sup>2)</sup>

<sup>1)</sup> 西安电子科技大学微电子研究所, 西安 710071)

<sup>2)</sup> 河北半导体研究所, 石家庄 050053)

(2004 年 8 月 6 日收到, 2004 年 12 月 23 日收到修改稿)

在淀积有纳米间隙栅电极、源电极和漏电极的衬底上生长量子点, 制作出多岛结构的单电子晶体管. 在 77 K 温度下对源漏特性进行了测试, 得到了库仑阻塞特性. 并且成功抑制了单岛单电子晶体管中易出现的共隧穿效应, 观察到较大的库仑阈值电压. 对试验数据进行了分析, 阐明了岛的不同结构组态产生的不同输运效果.

关键词: 单电子晶体管, 量子点, 库仑阻塞

PACC: 7335C, 7320D

## 1. 引 言

单电子晶体管是依靠库仑阻塞和量子隧穿效应之间的竞争工作的. 与传统的金属-氧化物半导体 (MOS) 器件相比, 单电子晶体管有许多优点, 例如: 特性曲线的多台阶性适合于组建多值逻辑器件、低功耗和小尺度适合于未来更大规模的集成电路. 隧穿输运是一个快于扩散漂移运动的过程能够满足高速器件的要求、单电荷转移特性适合于制作电荷灵敏的仪器和电路. 由于这些优点和传统 MOS 器件的尺寸壁垒, 近年来单电子晶体管成为一个非常活跃的研究领域, 一些新的理论、新的结构及新的工艺不断被提出<sup>[1,2]</sup>. 目前国际上单电子晶体管研究成果很多. 1987 年 Fulton 和 Dolan<sup>[3]</sup>首次通过掩模斜蒸法制出金属隧道结, 并观察到了单电荷效应. 1995 年 Langheinrich 和 Ahmed<sup>[4]</sup>采用边缘错开结构制备金属单电子晶体管, 有效地减小了结电容. Meirav 和 Foxman<sup>[5]</sup>采用二维电子约束制作出 GaAs/AlGaAs 单电子晶体管. Janes 等<sup>[6]</sup>采用金属团簇沉积制备了包括有机分子导电部分的单电子晶体管, 这种方法制备的单电子晶体管比较洁净, 减少了背景电荷的干扰. 1996 年 Matsumoto 等<sup>[7]</sup>采用扫描探针显微镜直接对 TiO<sub>x</sub>/Ti 系统氧化, 制作出单电子晶体管, 并观测到了室温单电子效应. 单电子晶体管是纳米尺度的

器件, 其库仑岛和隧道结的尺寸直接影响着器件的单电子特性和工作温度, 而且单电子晶体管是尚处于实验室研究状态的新型器件, 有许多问题 (如工作温度、环境敏感、工艺制作) 需要解决, 主要研究方向是设法减小库仑岛的尺寸、获得适当厚度的隧道结以提高工作温度. 本文采用分子束外延 (MBE) 工艺制作出镉量子点多岛结构的单电子晶体管, 获得了库仑阻塞特性. 通过分析测试数据, 对多岛结构的单电子晶体管的输运特性进行了理论分析.

## 2. 多岛单电子晶体管结构

单电子晶体管的核心结构是和漏电极、源电极通过隧道结弱耦合的库仑岛, 岛的大小和隧道结的透明度直接影响着单电子晶体管性能和工作温度. 对于单电子晶体管, 要想在温度  $T$  下工作, 必须满足以下三个条件: 一是要求岛的库仑充电能远远大于环境的热涨落能量,

$$e^2/2C \gg k_B T,$$

其中  $e$  是基本电荷电量,  $C$  是岛的电容,  $k_B$  是波尔兹曼常数. 而岛的充电能是与岛的大小成反比的, 因而要制作出尺寸尽量小的岛. 二是隧道结透明度合适, 要保证岛内电荷的量子化, 隧道结就必须是弱耦合的, 同时要保证电子能够顺利隧穿输运, 隧道结又必须是适当透明的. 三是要充分抑制共隧穿效应, 这

<sup>\*</sup> 专用集成电路国家级重点实验室基金资助的课题.

是能够实现库仑阻塞必须的条件<sup>[8,9]</sup>.

多岛单电子晶体管也称多隧道结单电子晶体管,是几个相互耦合的岛代替了单岛单电子晶体管结构中库仑岛的位置,岛与岛之间是隧道结,电子可以通过隧道结从一个岛隧穿进入另一个岛.多岛单电子晶体管的结构如图 1,等效电路图如图 2 所示.只要量子点的尺寸不太小(量子限制能远小于库仑充电能),用正统理论去分析多岛单电子晶体管是合理的.根据正统理论,系统的状态由每个库仑岛上的电荷数  $n_i$  决定,定义矢量  $\mathbf{n} = (n_1, n_2, \dots, n_{N-1})$  来表征系统的状态.一个电子隧穿第  $i$  个结而使系统由初始状态  $\mathbf{n}$  变化到终态  $\mathbf{n}'$  的概率  $\Gamma_i(\mathbf{n})$  是由系统自由能的增量  $\Delta G_i(\mathbf{n}) = G_i(\mathbf{n}') - G_i(\mathbf{n})$  决定的<sup>[9,10]</sup>,

$$\Gamma_i(\mathbf{n}) = \frac{-\Delta G_i(\mathbf{n})}{e^2 R_i [1 - \exp(\Delta G_i(\mathbf{n})/k_B T)]} \quad (1)$$

式中  $R_i$  是第  $i$  个隧道结的电阻.根据文献 [10] 的分析,对栅电容远小于隧道结的情况,库仑阈值电压由下式表示:

$$V_1 = \frac{e}{2} \left( \sum_{i=1}^N \frac{1}{C_i} - \max \left[ \frac{1}{C_1}, \frac{1}{C_2}, \dots, \frac{1}{C_N} \right] \right) \quad (2)$$

式中  $C_i$  是第  $i$  个隧道结的电容,对于单岛单电子晶体管,显然有

$$V_1 = \frac{e}{2} \min \left\{ \frac{1}{C_1}, \frac{1}{C_2} \right\}.$$

对于  $N \rightarrow \infty$ , 阈值电压满足均值为  $\frac{1}{2} Ne < C^{-1} >$ 、方差为  $\frac{1}{4} Ne^2 \text{va}(C^{-1})$  的高斯分布.

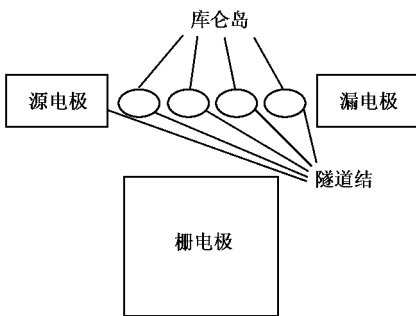


图 1 多岛结构的单电子晶体管示意图

与以上分析的最低级隧穿过程(电子隧穿相继发生)不同,共隧穿过程是两个或多个电子同时隧穿不同结的高级隧穿过程.由于是几个电子的行为,它们满足整个过程能量守恒,但是每个子过程可以是

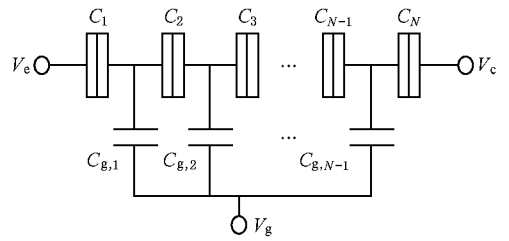


图 2 多岛单电子晶体管的等效电路图

通过能量不守恒的虚过程实现的.共隧穿过程会破坏库仑阻塞,在漏、源偏压小于阈值电压的时候,序列隧穿被禁止,漏源电流由共隧穿过程提供,随着隧道结的增加,这种事件发生的概率呈指数衰减.理论和试验表明,当隧道结增加到 5 个的时候共隧穿效应基本被抑制.

### 3. 多岛单电子晶体管的实现

多岛结构的单电子晶体管能够抑制共隧穿过程,而且在工艺制作上有更多的选择空间.量子点薄膜法是一种实现多岛单电子晶体管的工艺,它把比较成熟的量子点生长工艺用到库仑岛和隧道结的制作上,而且通过改变量子点密度和颗粒大小可以控制岛的大小和隧道结电阻.我们采用铟量子点制作了多岛单电子晶体管,并且获得了库仑阻塞特性.

将单电子晶体管的制作分为两个步骤:第一步是做出纳米间隙的内部电极,第二步是在有纳米间隙电极的基片上生长量子点.两个步骤顺序不能颠倒,这主要是因为铟的熔点低,高温过程会破坏铟量子点.

首先,通过  $1000^\circ\text{C}$  干氧化在硅片上生长一层  $200\text{ nm}$  厚致密的二氧化硅薄膜,得到良好平整度和绝缘性的衬底层.然后,通过两次光刻和磁控溅射在二氧化硅绝缘层上制备漏电极、源电极、栅电极和测试电极.第一次光刻采用电子束光刻以提高分辨率,选取  $100\text{ kV}$  阳极高压,以减小电子的德布罗意波长,减小电子束衍射半径.第二次光刻是套刻测试电极,对精度要求不高,采用光学光刻.同时在制备漏电极、源电极和栅电极时,采用了欠显影技术,减小了图形的外扩,能将电极间隙控制在  $20\text{ nm}$ .所有的电极采用  $\text{Ti}/\text{Au}$ ,兼顾黏附性和导电性.最后,在制备出漏电极和源电极的基片上生长铟量子点,处于小电极间隙内的铟量子点充当了库仑岛,量子点的间隙构成了隧道结.由于在同一个基片上设计几种不

同参数的小电极,间隙尺寸在 10—100 nm 变化,因而对于每个单电子晶体管而言,处于漏电极和源电极间隙中的量子点个数并不一样.实验得到的既有单岛也有多岛结构的单电子晶体管.图 3 是获得的多岛单电子晶体管的原子力量显微镜 (AFM) 照片.

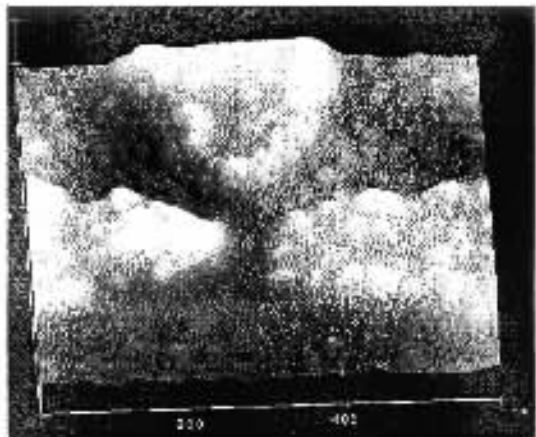


图 3 多量子点单电子晶体管的 AFM 图像

#### 4. 多岛单电子晶体管的测试分析

库仑阻塞是单电子晶体管所特有的现象,本文对单电子晶体管的漏源特性进行测试分析,并得到库仑隙和一些结构参数的信息.由于测试信号很微弱(强度在皮安至纳安级范围),而且单电子晶体管对电磁噪声和环境温度特别敏感,测试中将弱信号部分置于盛有液氮的杜瓦瓶中,保证了 77 K 的低温和对环境噪声的屏蔽.测试采用 Keithley 6485 型皮安计,图 4 给出了多岛结构单电子晶体管的漏源特性,可以得出其库仑阈值电压大约为 0.5 V.从图 4 还可以明显地看出,当漏源偏压小于阈值电压时漏

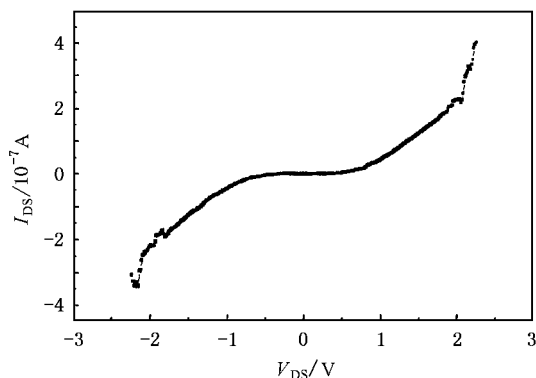


图 4 多岛结构的单电子晶体管的漏源特性曲线

源电流保持在皮安级以下,因此共隧穿过程得到了充分的抑制.

由于电极间隙量子点是二维分布的,电子在电极间隙之间的输运是复杂的.一般而言,总有一个路径比其他路径具有更小的电导.由于量子点之间的电子输运是通过量子隧穿过程实现的,而隧穿的透射概率随着量子点之间的间隙呈指数下降,

$$\Gamma \propto A \exp(-2dk),$$

其中,  $\Gamma$  是电子隧穿概率,  $A$  是和势垒高度以及与电子能量有关的参数,  $k$  是电子在势垒中的衰减因子,  $d$  是量子点的间隙.同时,量子点生长的不均匀性使得每个量子点与其近邻的在不同方向上的量子点间距是不一样的.因此,实际上多岛结构的单电子晶体管中电子在漏源电极之间的输运是一条二维量子点中的折线,这条折线满足相互之间最近邻的原则.只有这条通路是漏源电流的主要提供者,相比之下其他通路的输运电流可以忽略.所以,量子点二维平面分布并不能改变其输运机理,这样我们仍可以用一维的量子点阵列去分析其输运特点.

进一步分析发现,仍存在量子点尺寸不同和每个隧道结之间距离不同的情况.对此作以下几种情况的讨论.

第一种情况:点之间距离均匀,量子点的大小一样.如果点之间距离适当,量子点之间是弱耦合(电子的能量弛豫时间远小于电子在岛之间的隧穿时间)每个点就都能起到库仑岛的作用.这也是试验中最希望出现的状况.由(2)式可知,对于这种情况的多岛单电子晶体管,其库仑阈值电压与隧道结的个数  $N$  有正比关系,与单岛单电子晶体管相比,随着点的增多漏源电流变小、库仑阈值电压增大,共隧穿效应得到抑制.从特性曲线(图 4)能够看出,库仑阈值电压为 0.5 V,较单岛晶体管的库仑阈值电压(一般为几十毫伏)大得多.

如果量子点之间的距离较小,彼此耦合较强,但与漏源电极耦合较弱,这又是一种典型的现象.在这种条件下,进入某个量子点的电子很快就会在整个量子点列中弛豫而寻找到一个静电能量低的位置(能量弛豫时间大于隧穿时间),这些点就会形成类似超晶格的结构,出现子能带.精确的测量还会在特性曲线上发现精细结构.此时晶体管有较大的漏源电流,但不利于提高库仑阈值电压和库仑充电能.因为这时可以把阵列中所有的点考虑为一个拥有较大电容的岛,这个电容会比单岛的电容大得多(因为电

子是在整个岛列之间去寻找静电能的最低点),因而库仑充电能就较小( $E_C = e^2/2C$ ).

第二种情况:点之间距离均匀,但大小不一.这时库仑充电能、库仑隙主要取决于尺寸小的那些点.尺寸大的量子点充电能小,不影响系统特性的分析.特别是那些尺寸很大的量子点,其充电能已经远远小于热起伏能量不会对系统构成影响,只是有效库仑岛的个数减少了.

第三种情况:点的尺寸一样,但点的距离不一.这时,间隙大的隧道结在漏源特性上表现较明显,那些距离近的表现就弱.某些强耦合在一起的点,其作用更弱,可以在分析时简化.

一般而言,试验中会出现上述各种情况,可以通

过单电子晶体管的 AFM 图像和测试曲线来加以验证.

## 5. 结 论

本文采用 MBE 工艺生长镉量子点的方法,制作出多岛结构的单电子晶体管.这种方法具有工艺简单、可控性好等优点.经测试,得到了 77 K 温度下的库仑阻塞特性,实现了较大的库仑阈值电压(0.5 V 左右),并有效地抑制了共隧穿效应.本文还对源电极、漏电极间的各种量子输运情况进行了较为详细的分析,为下一步提高这种单电子晶体的性能和工作温度打下了基础.

- [ 1 ] Zhang Z Y , Wang T H 2003 *Acta Phys. Sin.* **52** 2041 ( in Chinese )  
[ 张志勇、王太宏 2003 物理学报 **52** 2041 ]
- [ 2 ] Sun J P , Wang T H 2003 *Acta Phys. Sin.* **52** 2563 ( in Chinese )  
[ 孙劲鹏、王太宏 2003 物理学报 **52** 2563 ]
- [ 3 ] Fulton T A , Dolan G J 1987 *Phys. Rev. Lett.* **59** 109
- [ 4 ] Langheinrich W , Ahmed H 1995 *Jpn. J. Appl. Phys.* **34** 6956
- [ 5 ] Meirav U , Foxman E B 1995 *Semicond. Sci. Technol.* **10** 255
- [ 6 ] Janes D B , Kolagunta V R , Osifchin R G *et al* 1995 *Superlatt.*

*Microstruct.* **18** 275

- [ 7 ] Matsumoto K , Ishii M , Segawa K 1996 *Appl. Phys. Lett.* **68** 34
- [ 8 ] Goldhaber-Gordon D , Montemerlo M S , Love J C *et al* 1997 *Proc. IEEE* **85** 521
- [ 9 ] Grabert H , Devoret M H 1992 *Single Charge Tunneling* ( New York : Plenum ) p109
- [ 10 ] Melsen J A , Hanke U , Muller H O *et al* 1997 *Phys. Rev. B* **55** 10638

# Realization and output characteristics analysis of the multiple islands single-electron transistors<sup>\*</sup>

Guo Rong-Hui<sup>1)</sup> Zhao Zheng-Ping<sup>1)</sup> Hao Yue<sup>1)</sup> Liu Yu-Gui<sup>2)</sup> Wu Yi-Bin<sup>2)</sup> Lü Miao<sup>2)</sup>

<sup>1)</sup>*Institute of Microelectronics, Xidian University, Xi'an 710071, China*

<sup>2)</sup>*Hebei Semiconductor Research Institute, Shijiazhuang 050053, China*

(Received 6 August 2004; revised manuscript received 23 December 2004)

## Abstract

In this paper, a new kind of multiple islands single-electron transistor is prepared successfully with indium quantum dots deposited among nanometer-gap electrodes. The output characteristics are tested and the Coulomb blockade effects are observed. As a result, the harmful co-tunneling effects occurring usually in the single island single-electron transistors are weakened significantly, and a big threshold voltage is got. At the end of the paper, the different transport states from source to drain are discussed.

**Keywords** : single-electron transistors, quantum dots, Coulomb blockade

**PACC** : 7335C, 7320D

---

<sup>\*</sup> Project supported by the Foundation for the National Key Laboratory of Application Special Integrated Circuit, China.