

# SiGe HBT 大信号等效电路模型<sup>\*</sup>

胡辉勇 张鹤鸣 吕 懿 戴显英 侯 慧 区健锋 王 伟 王喜媛

(西安电子科技大学微电子学院宽禁带半导体材料与器件教育部重点实验室,西安 710071)

(2004 年 12 月 21 日收到,2005 年 5 月 24 日收到修改稿)

基于 SiGe HBT(异质结双极晶体管)的物理模型,建立了描述 SiGe HBT 的大信号等效电路模型.该等效电路模型考虑了准饱和效应和自热效应等,模型分为本征和非本征两部分,物理意义清晰,拓扑结构相对简单.该模型嵌入了 PSPICE 软件的 DEVEQ(器件方程开发包)中.在 PSPICE 软件资源的支持下,利用该模型对 SiGe HBT 器件进行了交直流特性模拟分析,模拟结果与理论分析结果相一致,并且与文献报道的结果符合较好.

关键词:SiGe HBT,等效电路模型,PSPICE

PACC:6185,8160C,9240C

## 1. 引 言

近年来随着应变 SiGe 材料制备技术的发展, SiGe HBT(异质结双极晶体管)备受重视.由于 SiGe HBT 频率特性、线性特性、噪声特性等性能较 Si 器件优越,特别是与传统的 Si 工艺技术兼容,使其成为新一代微电子器件的研究热点<sup>[1,2]</sup>.

SiGe HBT 的诸多优点使其得到愈来愈广泛的应用.随着器件及电路的不断发展,迫切需要相应的电路模拟软件,以实现 SiGe HBT 电路的模拟仿真.本文基于 SiGe HBT 的物理模型和物理概念,在分析研究 SiGe HBT 工作机理和载流子输运的基础上,建立了一个考虑了 SiGe HBT 各种效应(包括准饱和效应、速度饱和效应、自热效应等)的大信号等效电路模型以及相应的参数模型,该等效电路模型物理意义明晰.同时将 SiGe HBT 等效电路和参数模型成功地嵌入进了 PSPICE 中,实现了 PSPICE 的资源共享和 SiGe HBT 器件及电路的模拟仿真,取得了预期的结果.

## 2. SiGe HBT 大信号等效电路模型

一般而言,建立器件模型的方法有两种,一种是建立在器件物理基础上的模型,另一种是根据输入、

输出外特性来构成的模型.前者必须了解器件的微观结构、载流子的分布及输运,其模型参数与物理机理有密切关系,因此参数的适应范围较大,但参数的测定和计算通常比较麻烦.后者要了解电路的工作原理,但不必了解具体器件的内部机理,模型参数可以通过直接测量而获得,缺点是模型参数适用的工作范围窄,并与测试条件有关.本文中器件模型的建立采用的是第一种建模方式,即以器件的物理机理为基础构造模型.

在文献[3]中, SiGe HBT 的等效电路模型只是对 Si BJT(同质结双极晶体管)的 GP 等效电路模型做了简单的修正,该模型没有对准饱和效应和速度饱和效应进行描述,而文献[4]指出是否考虑速度饱和及准饱和效应对模型精度的影响是比较大的.文献[5]在充分考虑了寄生元件影响的 Si BJT 大信号模型基础上建立了  $Al_xGa_{1-x}/GaAs$  HBT 模型,该模型在 1 GHz 到 50 GHz 频率范围内的模拟结果与实验结果符合得很好.文献[6]在 Si BJT 大信号等效电路的基础上进行修正得到了 SiGe HBT 等效电路,实验结果证明是可行的.该模型缺点是没有考虑热效应,没有对分布式的集电结电容进行更精确的描述;同时,该模型中的基区寄生电阻模型也有缺陷.文献[7]表明,把基区寄生电阻分成非本征部分和本征部分对准确描述高速 HBT 性能是非常必要.

图 1 是 SiGe HBT 宏观模型示意图,基于 SiGe

<sup>\*</sup> 国家部委预研基金(批准号 41308060108)模拟集成电路国家重点实验室基金(批准号 51408010301DZ01),西安电子科技大学青年科研工作站基金(批准号 03011#)资助的课题.

HBT的微观结构和载流子运输过程,本文建立了图2所示的SiGe HBT等效电路模型.该等效电路分为

本征和非本征两部分,其中B',C',E'是本征晶体管的节点.

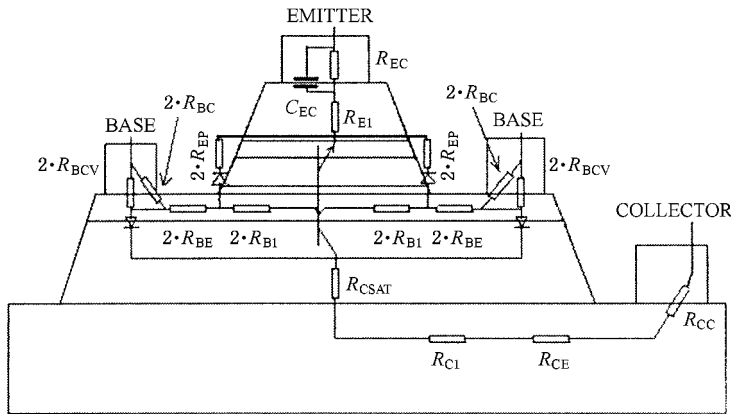


图1 HBT宏观模型示意图

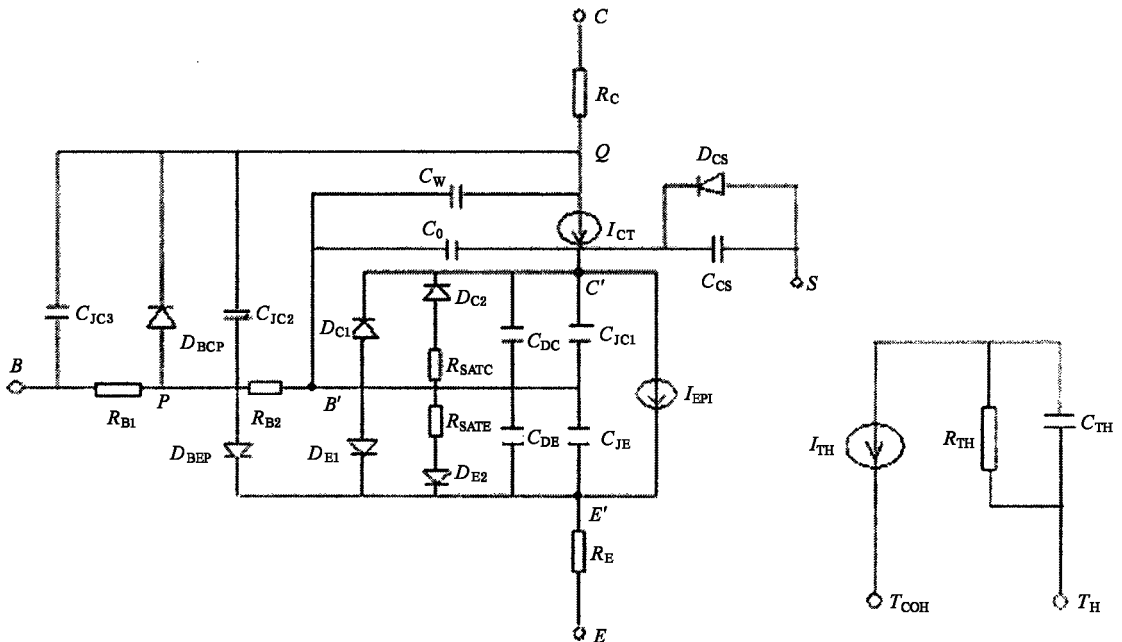


图2 SiGe HBT等效电路

当 npn SiGe HBT 处在正常工作状态时,发射区电子注入基区,在基区中部分与空穴复合,其余的将运输至集电结势垒区边界,并在势垒区强电场的作用下漂移到集电区,这一过程在图2所示等效电路模型中用电流源  $I_{CT}$  来表示<sup>[8]</sup>,且  $I_{CT}$  为

$$I_{CT} = \frac{-q^2 D_n n_{iB} A \left[ \exp\left(\frac{qV_{BE}}{kT}\right) - \exp\left(\frac{qV_{CB}}{kT}\right) \right]}{q \int_{x_{pE}}^{x_{pC}} \mu(x) dx + \frac{qD_n}{S_{EN}} \mu(x_{pE}) + \frac{qD_n}{S_{CN}} \mu(x_{pC})}$$

$$= -\frac{I_{SS}}{\Omega_b + \Omega_1 + \Omega_2} \left[ \exp\left(\frac{qV_{BE}}{kT}\right) - \exp\left(\frac{qV_{CB}}{kT}\right) \right] \quad (1)$$

式中,  $A$  为发射结面积,  $D_n$  为 SiGe 的电子扩散系数<sup>[9]</sup>,  $x_{pE}$  和  $x_{pC}$  分别为基区中发射结侧和集电结侧耗尽层边界,  $S_{EN}$  和  $S_{CN}$ <sup>[8]</sup> 分别为发射结和集电结有效界面载流子速度,  $V_{BE}$  和  $V_{CB}$  分别为发射结和集电结偏置电压,  $n_{iB}$  为基区本征载流子浓度,  $\mu(x)$  为基区中多数载流子分布函数. 而

$$I_{SS} = q^2 A^2 D_n n_{iB}^2 / Q_{B0} \quad (2)$$

取

$$Q_b = Q_B / Q_{B0} \quad (3)$$

式中,  $Q_B$  为基区空穴的总量,  $Q_{B0}$  为集电结和发射

结均为零偏置时基区空穴总量,  $Q_B$  和  $Q_{B0}$  分别表示为

$$Q_B = \int_{x_{pE}}^{x_{pC}} A p(x) dx + Q_{SE} + Q_{SC}, \quad (4)$$

$$Q_{B0} = qA \int_{x_{pEO}}^{x_{pCO}} p(x) dx. \quad (5)$$

(4)(5)两式中,  $x_{pCO}$  和  $x_{pEO}$  分别为结电压为零时  $x_{pC}$  和  $x_{pE}$  的值. 而

$$\Omega_1 = Q_{SE}/Q_{B0}, \quad (6)$$

$$\Omega_2 = Q_{SC}/Q_{B0}, \quad (7)$$

$$\Omega_{SE} = \frac{qAD_n}{S_{EN}} p(x_{pE}), \quad (8)$$

$$\Omega_{SC} = \frac{qAD_n}{S_{CN}} p(x_{pC}). \quad (9)$$

以上所建模型依然沿用正向晶体管和反向晶体管叠加的概念. 正向工作时( $V_{CB'} = 0$ ), 基区复合电流及向发射区的注入电流为  $I_{CF}/\beta_F$ , 在等效电路模型中用二极管  $D_{EI}$  来表示. 反向工作时( $V_{BE'} = 0$ ) 基区复合电流及向集电区的注入电流为  $I_{CR}/\beta_R$ , 在等效电路模型中用二极管  $D_{CI}$  来表示.  $\beta_F$  为晶体管正向工作时的电流放大倍数,  $I_{CF}$  为正向工作时的电流, 即

$$I_{CF} = - \frac{I_{SS}}{Q_b + \Omega_1 + \Omega_2} \exp\left(\frac{qV_{BE}}{kT}\right), \quad (10)$$

$\beta_R$  为晶体管反向工作时的电流放大倍数,  $I_{CR}$  为反向工作时的电流, 即

$$I_{CR} = - \frac{I_{SS}}{Q_b + \Omega_1 + \Omega_2} \exp\left(\frac{qV_{CB}}{kT}\right). \quad (11)$$

为了描述 SiGe HBT 中的电荷存储效应, 引入了三种类型的电容进行表述, 它们是发射结扩散电容  $C_{DE}$  和集电结扩散电容  $C_{DC}$ , 发射结势垒电容  $C_{JE}$  和集电结势垒电容  $C_{JC1}$ ,  $C_{JC2}$  与  $C_{JC3}$  以及衬底电容  $C_{CS}$ .

在基区中正向存储电荷  $Q_{DE}$  和正向传输电流  $I_{CF}$  成正比, 可表示为

$$Q_{DE} \approx \tau_F \cdot I_{CF}, \quad (12)$$

其中,  $\tau_F$  为基区正向渡越时间, 那么发射结扩散电容  $C_{DE}$  为

$$C_{DE} = \frac{dQ_{DE}}{dV_{BE'}} = \frac{d(\tau_F I_{CF})}{dV_{BE'}} \approx \tau_F \frac{\partial I_{CF}}{\partial V_{BE'}}. \quad (13)$$

而反向存储电荷  $Q_{DC}$  和反向传输电流  $I_{CR}$  也成正比, 即

$$Q_{DC} \approx \tau_R \cdot I_{CR}, \quad (14)$$

其中,  $\tau_R$  为基区反向渡越时间, 那么集电结扩散电容  $C_{DC}$  为

$$C_{DC} = \frac{dQ_{DC}}{dV_{CB'}} = \frac{d(\tau_R I_{CR})}{dV_{CB'}} \approx \tau_R \frac{\partial I_{CR}}{\partial V_{CB'}}. \quad (15)$$

发射结势垒电容  $C_{JE}$  可表示为<sup>[9]</sup>

$$C_{JE} = \frac{\epsilon_{Si} \epsilon_{SiGe}}{x_{eE} \epsilon_{SiGe} + x_{pE} \epsilon_{Si}} + q \int_{-x_{eE}}^{x_{pE}} \left( \frac{\partial n(x)}{\partial V} \right) dx = C_D + C_F, \quad (16)$$

式中  $\epsilon_{Si}$ ,  $\epsilon_{SiGe}$  分别为发射区和基区材料的介电常数,  $x_{eE}$ ,  $x_{pE}$  分别为发射结势垒区在发射区侧和基区侧的边界,  $n(x)$  为发射结势垒区内电子浓度分布函数. 等式右边第一项  $C_D$  为耗尽层近似时的势垒电容, 第二项  $C_F$  为势垒区内载流子分布所引起的电容.

当晶体管工作在大电流和高频状态下, 基区横向电阻是变化的, 那么基区横向电阻上的电压呈现分布特性, 而电容是电压的函数, 所以电容也应该呈现分布特性. 因而在考虑 SiGe HBT 集电结势垒电容时, 引入两模型参数  $X_{JC1}$ ,  $X_{JC2}$  ( $0 \leq X_{JC1}, X_{JC2} \leq 1$ ) 来体现这种分布特性<sup>[10]</sup>, 于是

$$C_{JC1} = X_{JC1} C_{JB'C'}, \quad (17a)$$

$$C_{JC2} = X_{JC2} C_{JPQ}, \quad (17b)$$

$$C_{JC3} = (1 - X_{JC1} - X_{JC2}) C_{JBQ}, \quad (17c)$$

在图 2 中,  $P$  是  $R_{B1}$  和  $R_{B2}$  之间的节点,  $Q$  是  $R_C$  和恒流源  $I_{EP}$  之间的节点. 集电结不同区域势垒电容上结电压不同, 所以结电容也不同.  $C_{JB'C'}$ ,  $C_{JPQ}$ ,  $C_{JBQ}$  分别表示跨接在图 2 所示节点  $B'$ ,  $C'$  间,  $P$ ,  $Q$  间和  $B$ ,  $Q$  间的集电结势垒电容. 且

$$C_{JC1} + C_{JC2} + C_{JC3} \neq C_{JB'C'}, \quad (18)$$

(18) 式表明上述处理并不是将  $C_{JB'C'}$  进行简单的分割, 这种分割是建立在电容分布特性基础上的, 使得电容跨接在不同的节点之间, 从而能更精确的表征器件或电路的交流和频率特性.

在小电流时,  $I_B$  中应考虑有其他成分, 即考虑载流子在表面的复合, 载流子在发射结空间电荷区

的复合,其中在空间电荷区的复合是主要的.在等效电路模型中分别用二极管  $D_{E2}$ 、 $D_{C2}$  来描述空间电荷区和表面复合电流的非理想特性.另外,添加电阻  $R_{SATE}$ 、 $R_{SATC}$  是主要用来更好地和直流特性曲线符合.

以上可以认为是等效电路的本征部分,非本征部分以及 SiGe HBT 的一些二阶效应还需要添加另外一些元件来进行描述.

在实际的 BJT 晶体管中,发射极、基极和收集极均有一定的串联电阻,这些电阻对晶体管的瞬态特性、频率特性以及直流特性都有一定的影响.而且在大电流下,基区会出现电导调制效应,因此本模型分别用  $R_{B1}$ 、 $R_{B2}$  来表示基区电阻,集电区和发射区串联电阻分别用  $R_C$  和  $R_E$  来表示.

当 HBT 工作在大注入条件下时,电流增益会从其最大值急剧下降,同时  $f_T$  也大幅减小,准饱和效应是引起这种变化的原因之一,这种状态称之为准饱和状态.强场下,还应考虑速度饱和效应.在本模型中依然采用一个恒流源  $I_{EPI}$  外加两个电容  $C_O$ 、 $C_W$  来描述这两种效应.

由于 SiGe HBT 特殊的器件结构,周边复合效应也凸现出来,在本模型中引入二极管  $D_{BCP}$ 、 $D_{BEP}$  描述周边复合电流<sup>[10]</sup>.

衬底效应对集成电路的直流和交流特性会有一定影响,在本模型中,通过电容和二极管来等效.  $D_{CS}$  是衬底二极管,为了描述衬底影响加入了势垒电容  $C_{CS}$ . 因为衬底总是处于反偏,所以本模型忽略了扩散电容.

工作温度对异质结晶体管特性有很大的影响,如随着温度的升高,在大电流下  $f_T$  会下降,  $1/f$  噪声会增大.因为温度的变化,会引起器件材料物理参数、电学参数的相应变化.本文还分别吸收了文献 [7 和 [11] 中等效电路的优点,同时还建立了由  $I_{TH}$ 、 $C_{TH}$ 、 $R_{TH}$  组成的热等效支路来描述器件的温度特性.图 2 中  $I_{TH}$  为器件中消耗的总功率,  $R_{TH}$ 、 $C_{TH}$  是描述自热效应的模型参数.它等效计算出器件温度的变化,描述了晶体管工作状态随温度的变化.

另外,图 2 中  $C_{EXBC}$ 、 $C_{EXBE}$ 、 $C_{EXEC}$  分别是电极间的寄生电容.

### 3. 模拟结果与分析

本文利用 PSPICE 软件留给用户的外部端口

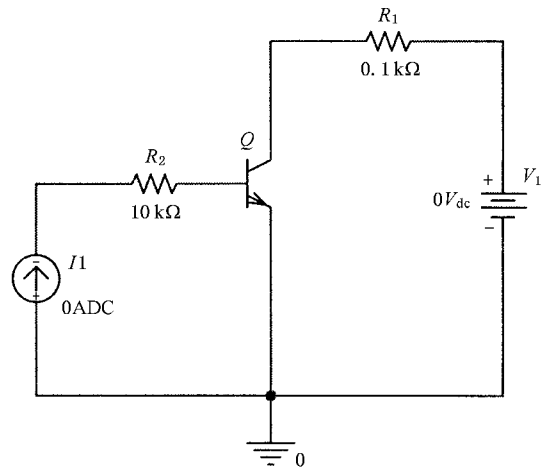


图 3 SiGe HBT 直流特性模拟电路示意图

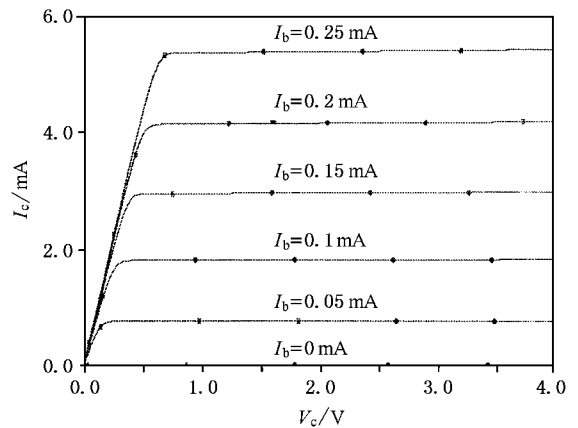


图 4 SiGe HBT I-V 特性模拟曲线

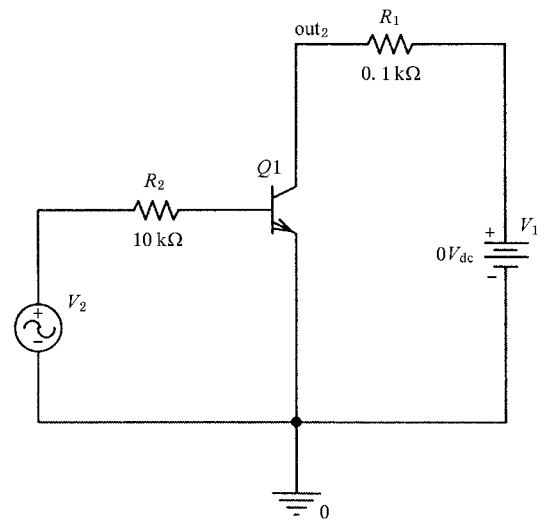


图 5 SiGe HBT 瞬态分析电路示意图

——器件方程开发包 DEVEO (Device Equations Developer), 重新编译生成用户自己的模块, 将上述

等效电路模型嵌入到了 PSPICE 软件中。

应用已嵌入 SiGe HBT 等效电路模型的 PSPICE 软件对图 3 所示电路进行了模拟,  $I-V$  特性模拟结果如图 4 所示。从文献 [12] 的图 8(a) 中给出的  $I-V$  特性曲线可以看出, 基极电流分别为  $30\mu\text{A}$  和  $40\mu\text{A}$  时,  $I_c$  分别约为  $1.8\text{mA}$  和  $3.2\text{mA}$ ; 而从图 4 中可以看出, 在相同的参数下  $I_c$  分别约为  $1.8\text{mA}$  和  $3.1\text{mA}$ , 两者符合得较好。

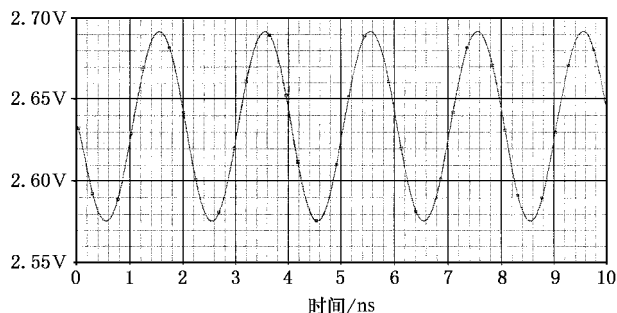


图 6 SiGe HBT 瞬态模拟结果

对图 5 所示电路进行瞬态分析, 其瞬态模拟结果如图 6 所示。从模拟曲线可以看出, 曲线光滑, 失真度低。

## 4. 结 论

本文基于 SiGe HBT 物理模型, 在分析了 SiGe HBT 的各种物理效应的基础上, 建立了一个描述 SiGe HBT 的大信号等效电路模型, 该等效电路考虑了各种物理效应如基区扩展效应、准饱和效应、自热效应、厄利效应以及大注入效应等。该模型物理意义清晰, 拓扑结构简单, 利用 PSPICE 器件方程开发包 DEVEQ, 将该模型嵌入 PSPICE 软件中, 实现对 SiGe HBT 器件与电路的模拟分析。对器件的交直流分析结果与理论分析结果相一致, 并且与文献报道的结果符合得较好。

模拟结果表明 SiGe HBT 等效电路模型及参数模型已成功嵌入 PSPICE, 并被 PSPICE 调用, 实现了 PSPICE 的资源共享和 SiGe HBT 器件及电路的模拟仿真。

[1] Hu H Y, Zhang H M, Dai X Y *et al* 2004 *Acta Phys. Sin.* **53** 4314 (in Chinese) [胡辉勇、张鹤鸣、戴显英等 2004 物理学报 **53** 4314]

[2] Lü Y, Zhang H M, Dai X Y *et al* 2004 *Acta Phys. Sin.* **53** 3239 (in Chinese) [吕 懿、张鹤鸣、戴显英等 2004 物理学报 **53** 3239]

[3] Rheinfelder C N, Beiwanger F J, Heinrich W *et al* 1997 *IEEE Trans. Microwave Theory and Techniques* **45** 2503

[4] Kull G M, Nagel L W, Lee S W *et al* 1985 *IEEE Trans. Electron Devices* **32** 1103

[5] Bright V M, Jenkins T J, Fellows J A 1994 *IEEE MTT-S Digest*. 1265

[6] Yan Y Y 1997 *Microelectronics* **27** 232 (in Chinese) [颜渝瑜 1997 微电子学 **27** 232]

[7] Schröter M, RF-Modeling of Bipolar Transistors with HICUM, Chair for Electron Devices and Integrated Circuits University of Technology Dresden Germany, Lausanne, Feb. 24, 2000

[8] Parikh C D, Lindholm F A 1992 *IEEE Trans. Electron Devices* **39** 1303

[9] Yuan J S 1992 *Solid-State Elect.* **35** 921

[10] Ciobotaru A A, Carter R L 1997 *IEEE MTT-S Digest*. 1477

[11] Paasschens J C J, Kloosterman W J. The Mextram Bipolar Transistor Model level 504, Nat. lab. Unclassified Report, NL-UR 2000/811, Koninklijke Philips Electronics N. V. 2000/2001.

[12] Lin F J, Zhou T S, Chen B, Extraction of VBIC Model for SiGe HBTs Made Easy by Going through Gummel-Poon Model. 2000 Proc. SPIC 249

# SiGe HBT large signal equivalent circuit model<sup>\*</sup>

Hu Hui-Yong Zhang He-Ming Lü Yi Dai Xian-Ying Hou Hui Ou Jian-Feng Wang Wei Wang Xi-Yuan

( *Key Laboratory of Ministry of Education for Wide Band-Gap Semiconductor Materials and Devices* ,

*School of Microelectronics , Xidian University , Xi 'an 710071 , China* )

( Received 21 December 2004 ; revised manuscript received 24 May 2005 )

## Abstract

A large signal equivalent circuit model for SiGe HBT is established based on the physical model of the transistor. The quasi saturation effect and the self-heating effect are taken into account in this equivalent circuit model. The model is composed of the intrinsic and the extrinsic parts , and has the features of clear physical meaning and simple topology. The model is embedded in the DEVEQ ( Device Equations Developer ) of PSPICE and simulated and analyzed by the PSPICE. The results conform to the theoretically analyzed conclusion and are in accordance with the published results in the literature.

**Keywords** : SiGe HBT , equivalent circuit model , PSPICE

**PACC** : 6185 , 8160C , 9240C

---

<sup>\*</sup> Project supported by the Preresearch from National Ministries and Commissions( Grant No. 41308060108 ) , the National Analog IC Key Laboratory Foundation( Grant No. 51408010301DZ01 ) , the Youth Scientific Research Workstation in Xidian University( Grant No. 03011 # ) .