

微晶硅薄膜晶体管稳定性研究^{*}

李 娟 吴春亚 赵淑云 刘建平 孟志国 熊绍珍

(南开大学光电子薄膜器件与技术研究所,天津 300071)

(南开大学光电子薄膜器件与技术天津市重点实验室,天津 300071)

(南开大学光电信息技术科学教育部重点实验室,天津 300071)

张 芳

(科学技术部高技术研究发展中心,北京 100044)

(2005 年 12 月 28 日收到,2006 年 8 月 21 日收到修改稿)

对有源区处于结构过渡区的微晶硅底栅薄膜晶体管,测试其偏压衰退特性时,观察到一种“自恢复”的衰退现象.当栅和源漏同时施加 10 V 的偏压时,测试其源-漏电流随时间的变化,发现源-漏电流先衰减、而后又开始恢复上升的反常现象.而当采用栅压为 10 V、源-漏之间施加零偏压的模式时,源-漏电流随时间呈先是几乎指数式下降、随之是衰退速度减缓的正常衰退趋势.就此现象进行了初步探讨.

关键词:过渡区硅材料,微晶硅薄膜晶体管,稳定性,自恢复衰退

PACC: 7360, 7360F, 7360L, 7360P

1. 引 言

在有源选址的显示技术中,薄膜晶体管(TFT)的稳定性一向是备受关注的问题,尤其在有机发光显示领域.这是因为在像素电路中,驱动 TFT 管的源漏电极和有机发光二极管(OLED)串连构成耦合对,其中任何一个器件的衰退必然导致另一个输出特性的变化,这样 OLED 本身的不稳定再受到驱动管的影响,问题就更为严重.对以非晶硅(a-Si) TFT 作驱动器件,这个问题尤为突出^[1].采用多晶硅能够解决稳定性问题,但是因晶粒尺寸的不均匀性,又会带来因各处 TFT 的阈值电压或迁移率的起伏而导致的显示不均匀性^[1].借助长期进行太阳能电池研究的经验,发现一种结构处于从非晶到微晶(也称纳米晶)之间过渡区的硅基薄膜,具有较高的稳定性,同时能够保持非晶硅的大面积优势与均匀性^[2,3].因此我们采用此材料做 TFT 的有源层,以试图解决 TFT 稳定性问题.文献[4]最早提出了微晶硅 TFT 的概念,但是他们的注意点并没有放在稳定性上,而是放在柔性衬底加工的能力上.在文献[5,6]的基础上,本文进行了微晶硅底栅 TFT 的研究,并对其稳定性

进行初步探讨,以期探索该类 TFT 能否适用于 OLED 的有源驱动.

2. 实 验

用与 a-Si:H(氢化非晶硅) TFT 类同的 4 块掩模板工艺来制备底栅 n 型微晶硅 TFT.先蒸发 Al 膜作栅极金属并光刻出电极图形;然后在等离子体增强化学气相沉积系统中沉积厚度为 200 nm 的 SiN_x 作栅绝缘层,在甚高频等离子体增强化学气相沉积系统中先后沉积厚度为 120—160 nm 的本征微晶硅作有源层和 50 nm 的 n 型重掺杂微晶硅作接触层,湿法腐蚀出有源硅岛;再开出底栅的接触孔,进行二次蒸 Al,光刻出源、漏图形及栅引线图形,最后刻蚀去除沟道上的 n 型微晶硅,并适当退火以改善等离子体刻蚀造成的轰击影响^[7].在微晶硅有源层的沉积中,我们选用的硅烷浓度为 SiH₄/(SiH₄ + H₂) = 4%,工作气压 P 、辉光功率 W 和衬底温度 T_s 分别固定在 $P = 100$ Pa, $W = 15$ W, $T_s = 220$ °C.采用此条件沉积的微晶硅薄膜的晶化体积比(crystalline volume factor) X_c 约为 40%.

使用 iBasic 编程控制的 HP4156 电学特性参数

^{*} 国家高技术研究发展计划(批准号:2004AA303570)、国家自然科学基金重点项目(批准号:60437030)、天津市自然科学基金(批准号:05YFJMJC01400)和教育部留学回国人员科研启动基金资助的课题.

分析仪,在设定栅压、源-漏电压以及测试循环等条件下自动对 TFT 器件的 I - V 特性和稳定性进行测试.采用两类偏压模式分别测试用上述工艺流程制备在同一基板上相同结构的微晶硅 TFT 的稳定性.一类偏压模式是对源-漏和栅-源施加相等的偏压: $V_{gs} = V_{ds} = 10$ V,称之为“条件 A”.实际工作时,栅极和漏极均会施加偏压,此处所施加偏压的大小不一定和实际工作条件下的相同,但很类似.我们认为,测试器件性能在偏压下变化的目的,是为了考察长期工作时它的稳定性,条件 A 与实际的工作条件比较相近,故采用条件 A 进行偏压测试更能够反应器件在实际工作条件下的长期稳定性.另一类我们称之为“条件 B”,即仅对栅-源之间施加偏压($V_{gs} = 10$ V),但 $V_{ds} = 0$ V.这是常规偏压实验所使用的条件之一,通常用来考察在栅压作用下是否在有源层/栅绝缘层界面处附近诱导产生新的载流子俘获态^[8].由于制备的 TFT 是 n 型沟道,因此在栅极加 10 V 的正偏压,被测 TFT 器件的宽长比为 80:10,最长测量时间为 20000 s.

在条件 A 下,监测源-漏电流 I_{ds} 随时间变化的同时,在加偏压时间分别为 0,10,100,1000,3000,10000,20000 s 测量 $V_{ds} = 0.1$ V 和 $V_{ds} = 5$ V 时 TFT 的转移特性曲线,由此计算 TFT 的阈值电压 V_{th} 、迁移率 μ 、开关电流比 I_{on}/I_{off} 和亚幅摆 S 等器件性能参数.由于在条件 B 下源-漏之间的偏压为零,在栅偏置时间内无法直接测量对应的源-漏电流 I_{ds} 随时间的变化,因此从加偏压时间分别为 0,10,100,1000,3000,10000,20000 s 测得的 $V_{ds} = 5$ V 时转移特性曲线上,读取 $V_{gs} = 15$ V 时的 I_{ds} (常称之为“开态电流”,对作选址开关作用的 TFT 器件而言,开态电流是一个极为重要的参数),得出其随时间的关系.鉴于 10 V 以上均处于超阈值区(above-threshold area)^[9],与条件 A 读取 $V_{gs} = 10$ V 的源-漏电流具有可比性.

3. 结果及讨论

3.1. 不同栅偏压条件下的稳定性比较

不同偏压条件下微晶硅 TFT 的源-漏电流随时间的变化结果示于图 1.由图 1 可见,对于条件 A,源-漏电流衰退率最大值达 23% 左右,而对于条件 B,源-漏电流衰退率为 21% 左右.因此,在这两个条件下,微晶硅 TFT 的源-漏电流衰退率在 20%—25%

的范围内,比文献[1]中所报道对应 a-Si TFT 的源-漏电流衰退率在 50% 以上的结果要优异.这说明用微结构为非晶微晶混合相的微晶硅做 TFT 的有源层,其稳定性与传统的 a-Si 相比得到了有效的改善.

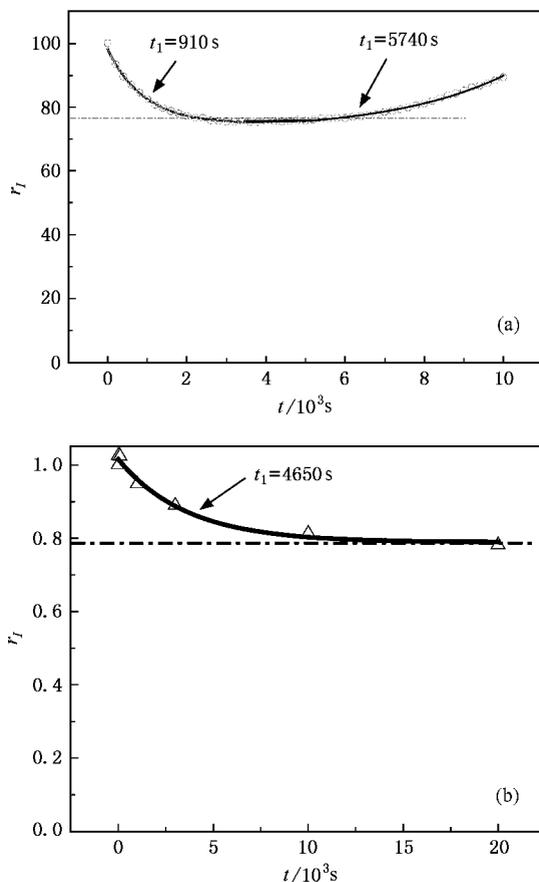


图 1 不同偏压条件下开态电流与初始开态电流的比值 r_I 随加偏压时间 t 的变化 (a) $V_{gs} = V_{ds} = 10$ V, (b) $V_{gs} = 10$ V, $V_{ds} = 0$ V

一个有意义的现象是在条件 A 下,源-漏电流随加偏压时间 t 的变化不呈现常规的一直衰退规律,而是先指数式地衰退(拟合出它的下降时间 $t_1 = 921$ s),当经 1000—2000 s 偏压作用后,有一个保持不变的时间段,基本不衰退.当加偏压时间再增加则反而开始上升,呈现一种“自恢复”(或“自逆”)现象(见图 1(a)).自恢复的起始点在 5000 s 之后.

以正常栅偏压($V_{gs} = 10$ V, $V_{ds} = 0$ V)的条件 B 下,开态电流却一直在下降,呈现常规的衰退规律,按指数式下降拟合,其下降时间 $t_1 = 4650$ s,之后缓慢下降.从图 1(b)的曲线看,直到 20000 s 前后似有饱和迹象,但并未见到要上升的趋势.

3.2. 不同偏压条件下的特性曲线分析

我们在施加栅偏压期间,于规定时间段对器件

的转移特性进行了测量,并就其性能进行了分析.两类偏压条件下的转移 $I-V$ 曲线 ($V_{ds} = 5\text{ V}$) 分别示于图 2(a) 和 (b). 从图 2 可以看到, 测试得到 20000 s 的 $I-V$ 曲线, 条件 A 下 I_{ds} 反而返回到加偏压的起始值, 而条件 B 下 20000 s 的 $I-V$ 曲线则继续往高栅压的方向移动, 表明衰退还在缓慢地继续.

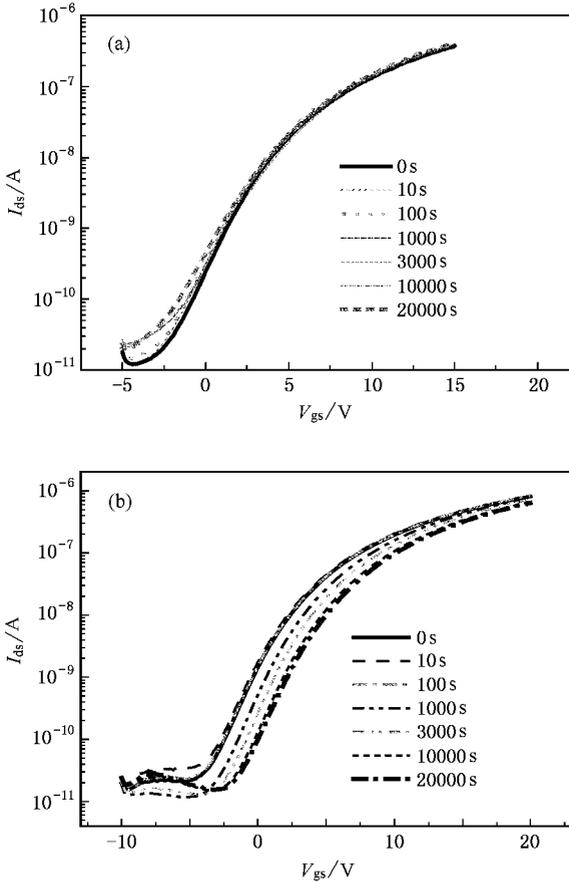


图 2 两种偏压条件下, 在指定时间段测试的 $I-V$ 曲线 (a) $V_{gs} = V_{ds} = 10\text{ V}$ (b) $V_{gs} = 10\text{ V}$, $V_{ds} = 0\text{ V}$

为什么同样的器件在不同偏置作用下会有不同的衰退结果? 我们试图从 $I-V$ 曲线中找到答案. 对这两类偏压条件下的器件, 分析了它们的特性参数——阈值电压 V_{th} 和亚域摆幅 S 随加偏压时间 t 的变化, 结果示于图 3.

由图 3 可以看到, 亚域摆幅 S 和阈值电压 V_{th} 在不同的偏压条件下呈现出不同的变化规律.

对于条件 A, 亚域摆幅 S 随偏置时间先上升, 而后趋于饱和; 而对于条件 B, S 在不断地上升, 只不过随后增长速度有所减缓.

阈值电压的差异较为突出. 除它们的变化量 ΔV_{th} 的大小不同之外, 条件 A 的 ΔV_{th} 在 1 V 以内, 条

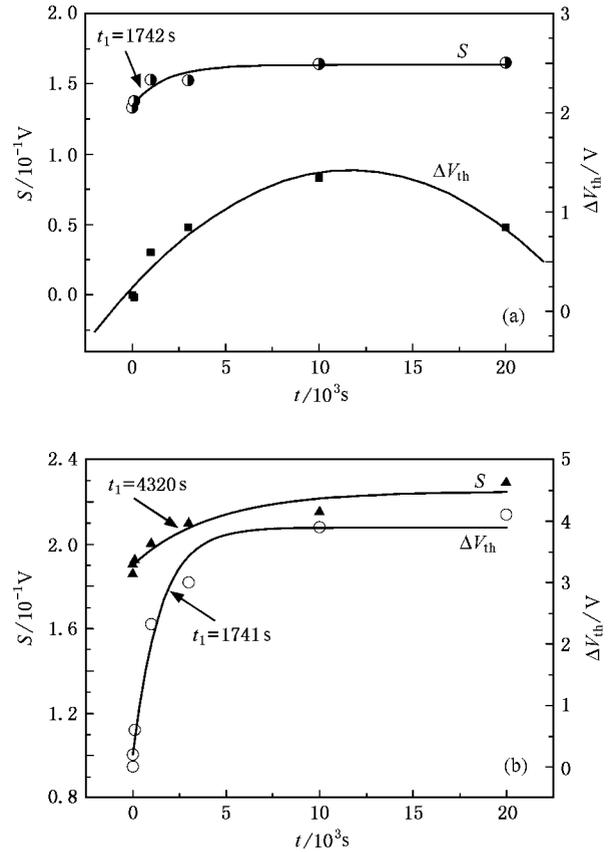


图 3 由两组 $I-V$ 曲线计算得到的阈值电压增量 ΔV_{th} 和亚域摆幅 S 随加偏压时间 t 的变化 (a) $V_{gs} = V_{ds} = 10\text{ V}$, (b) $V_{gs} = 10\text{ V}$, $V_{ds} = 0\text{ V}$

件 B 的 ΔV_{th} 在 2 V 以上), 变化的趋势也不同. 如对于条件 B, 阈值电压开始上升, 但经约 4000 s 偏置作用之后基本趋向饱和, 而对于条件 A, 虽然也是先增加, 但是在约 10000 s 之后反而下降.

3.3. 讨 论

由于制备的微晶硅 TFT 有源层为包含大量非晶成分的硅薄膜, 因而其衰退机理与非晶硅 TFT 衰退机理一样^[10]. 当以条件 B 施加 10V 的正栅偏压 (但 $V_{ds} = 0\text{ V}$) 将导致靠近栅绝缘层的有源区内感应出大量电子, 处于带尾态的感生电子可能会打断弱 Si—Si 键, 新产生位于深能级的悬挂键 (这与 a-Si 材料中的 SW 效应相类似^[11]) 而使 V_{th} 上升, 亚域摆幅 S 增大^[10].

当以条件 A 进行偏压处理, 即加栅偏压的同时加上了源-漏电压. 源-漏电压在漏区为正电位, 相当于对漏/沟道施数值相等的反向偏置, 这会使被陷电子的发射概率增大. 同时, 反向电场对感生电子

的抽取作用,使得电子快速移出沟道,从而减少了长时间的感生电子的积累,相应降低了产生新缺陷态的概率.我们推测,正是这种反方向的抵消作用成为“自恢复”效应的来源.导致这种反常衰退现象的物理根源有待于进一步的研究.

4. 结 论

在有源层结构处于过渡区的微晶硅 TFT 中发

现一种带自恢复效应的反常衰变现象.它与偏压处理的条件有关,当栅和源-漏同时施加 10 V 的偏压时,其源-漏电流随偏压时间的变化呈现先衰减,而后又开始恢复上升的反常现象.鉴于这种偏置方式与工作时的状态相类似,有可能通过外界电压驱动来改善这种结构 TFT 的稳定性.这是一个很有意义且有待深入研究的问题.

-
- [1] Lih J J , Sung C F , Li C H 2004 *J. Soc. Inf. Display* **12** 367
 - [2] Vetterl O , Finger F , Carius R *et al* 2000 *Solar Energy Mater. Solar Cells* **62** 97
 - [3] Zhang X D , Zhao Y , Gao Y T *et al* 2005 *Acta Phys. Sin.* **54** 1899 (in Chinese) [张晓丹、赵 颖、高艳涛等 2005 物理学报 **54** 1899]
 - [4] Kattamis A , Holmes R J , Cheng I C *et al* 2005 *Book of Abstracts of 21st ICANS* (Lisbon 21st International Conference on Amorphous and Nanocrystalline Semiconductors) p20
 - [5] Li J , Wu C Y , Xiong S Z *et al* 2005 *Chin. J. Semicond.* **26** 1121
 - [6] Li J , Wu C Y , Xiong S Z *et al* 2006 *Chin. Phys.* **15** 1330
 - [7] Xiong S Z , Dai Y , Meng Z G *et al* 1994 *SID Int. Symp. Digest Techn. Papers* **94** 527
 - [8] Kim J C , Choi J H , Kim S S *et al* 2004 *IEEE Electron. Dev. Lett.* **25** 182
 - [9] Servati P , Nathan A , Franklin A R 2002 *J. Vac. Sci. Technol.* **20** 1038
 - [10] Powell M J , Berkle C V , Deane S C *et al* 1992 *Phys. Rev.* **45** 4160
 - [11] Staebler D L , Wronski C R , Milne W I *et al* 1977 *Appl. Phys. Lett.* **31** 292

Investigation on stability of microcrystalline silicon thin film transistors^{*}

Li Juan Wu Chun-Ya Zhao Shu-Yun Liu Jian-Ping Meng Zhi-Guo Xiong Shao-Zhen

(*Institute of Photo-electronic Thin Film Devices and Technology, Nankai University, Tianjin 300071, China*)

(*Key Laboratory of Photo-electronic Thin Film Devices and Technology of Tianjin, Nankai University, Tianjin 300071, China*)

(*Key Laboratory of Opto-electronic Information Science and Technology of Ministry of Education, Nankai University, Tianjin 300071, China*)

Zhang Fang

(*Center of Research and Development for High Technology of Ministry of Science and Technology, Beijing 100044, China*)

(Received 28 December 2005; revised manuscript received 21 August 2006)

Abstract

Instability of a bottom gate microcrystalline silicon ($\mu\text{c-Si}$) thin film transistor (TFT), of which the active layer was deposited by very high frequency-plasma enhanced chemical vapor deposition with silane concentration of 4% diluted by H_2 , was measured and compared under two different gate bias stress conditions. A new instability phenomenon of TFT under the voltage bias stress of $V_{\text{gs}} = V_{\text{ds}} = 10 \text{ V}$ was found, where the ratio of the source-drain current of $\mu\text{c-Si}$ TFT to its initial value decreases first, then stays flat for a period of time, then increases. However, under the voltage bias stress of $V_{\text{gs}} = 10 \text{ V}$ ($V_{\text{ds}} = 0 \text{ V}$), the source-drain current of $\mu\text{c-Si}$ TFT decreases as normal exponential decay. Analysis on the change of sub-threshold swing S and threshold voltage V_{th} with stress time indicated the recoverable degradation could have resulted from the electron trapping and releasing in $\mu\text{c-Si}$ TFT treated by gate-bias stress with $V_{\text{ds}} \neq 0$.

Keywords : transitional silicon, microcrystalline silicon thin film transistor, stability, recoverable degradation

PACC : 7360, 7360F, 7360L, 7360P

^{*} Project supported by the National High Technology Development Program of China (Grant No. 2004AA303570), the Key Program of the National Natural Science Foundation of China (Grant No. 60437030), the Natural Science Foundation of Tianjin, China (Grant No. 05YFJMJC01400) and the Scientific Research Foundation for the Returned Overseas Chinese Scholars from Ministry of Education, China.