

一种 N 沟 VDMOS 电离辐射界面陷阱 电流传导性研究*

谭开洲^{1)†} 胡刚毅³⁾ 杨谟华¹⁾ 徐世六²⁾ 张正²⁾
刘玉奎²⁾ 何开全³⁾ 钟 怡²⁾

1) 电子科技大学微电子与固体电子学院, 成都 610054)

2) 模拟集成电路国家重点实验室, 重庆 400060)

3) 中国电子科技集团公司第二十四研究所, 重庆 400060)

(2007 年 6 月 6 日收到, 2007 年 7 月 24 日收到修改稿)

利用 X 射线对一种 N 沟 VDMOS 在不同的负载功率下进行了辐射试验, 采用电流-电压 ($I-V$) 测试方法发现这种 H_2-O_2 (氢氧化合成) 氧化栅介质 VDMOS 样品存在自退火效应时, 新增界面陷阱特性与通常的理论不能够很好地一致. 根据所测数据, 明确提出了有自退火效应样品的新增界面陷阱除了电荷效应外还具有传导电流能力的观点, 初步认为该电流是表面费米能级和陷阱能级相互作用导致的产生复合电流, 该电流不能简单地从 $I-V$ 曲线上定量分辨出来.

关键词: 界面陷阱, 亚阈值电流, X 射线辐射, VDMOS

PACC: 7300, 7320A, 6180C, 7340Q

1. 引 言

大量报道与 MOS 结构相关的总剂量电离辐射效应一般都是对普通的 MOS 型场效应晶体管、MOS 电容进行静态辐射^[1-12], 即不带负载功率的辐射, 如电子辐射、X 射线辐射、 γ 射线辐射等, 也有一些进行辐射退火方面的研究, 如辐射后升高温度进行退火、改变环境温度进行辐射等^[13-22], 而辐射时自身发热的 VDMOS 行为极少看到报道. 本文从一类 N 沟道 VDMOS 样品带负载功率辐射及其强反型到积累态的亚阈值区域源漏电流行为进行了探索, 观测到一些不同于已有文献的现象, 通过对此现象探究, 对 $I-V$ 测试结果提出了我们的观点.

2. 样品器件 X 射线辐射

试验中所用的 VDMOS 样品的硅衬底材料为 N 型 100 晶向, 电阻率为 $2 \Omega \cdot \text{cm}$. 制备工艺采用 $2 \mu\text{m}$

硅栅工艺, 栅氧化层制备工艺为 H_2-O_2 氢氧化合成氧化, 氧化温度为 850°C , 栅氧化层厚度为 $t_{\text{ox}} = 70 \text{ nm}$, 辐射试验 X 射线管剂量率为 $4 \text{ Gy}(\text{Si})/\text{s}$, 由 LSC601 型剂量计给出. 图 1 是测试系统框图. 辐射时样品分为大、小功率两种偏置电压情况, 样品加电设备是 DW4822 型晶体管特性图示仪. 样品大功率偏置条件为: 待测试 VDMOS 的源漏端施加峰值为 5.3 V 的全波整流的脉冲电压, 其波形如图 2 中漏极电压波形所示, 相应的源漏负载电阻为 1Ω , 栅压为 $1 \text{ V} - 10 \text{ V}$ 的阶梯电压, 其波形如图 2 栅电压波形所示, 栅串连电阻为 $10 \text{ k}\Omega$; 小功率偏置条件为: 待测试 VDMOS 的源漏端施加峰值为 20 V 的全波整流的脉冲电压, 相应的源漏负载电阻为 $5 \text{ k}\Omega$, 栅压为 $1 \text{ V} - 10 \text{ V}$ 的阶梯电压, 栅串连电阻为 $10 \text{ k}\Omega$. 两种偏置条件下都辐射 41 min , 这样每种偏置条件接受的总剂量为 $9.84 \times 10^3 \text{ Gy}(\text{Si})$. 采用 FLUKE 51-II 型数字热偶温度计在 5 min 稳定时间下测试大功率样品管壳温度为 70.3°C , 小功率样品管壳温度为 27.6°C , 环境温度为 16.7°C .

* 国防预研究基金(批准号: 41308020413)资助的课题.

† E-mail: tankaizhou@sohu.com

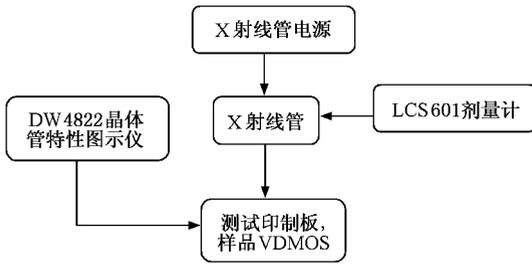


图1 VDMOS 的 X 射线辐射试验系统框图

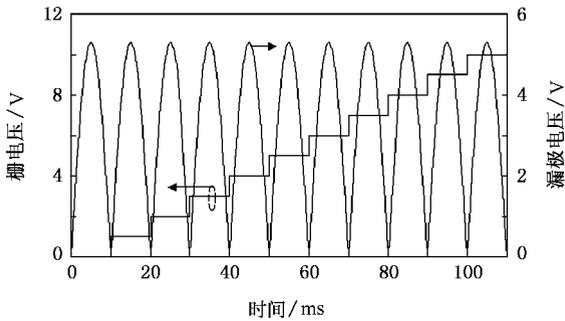


图2 VDMOS 栅和漏极电压波形

3. 辐射实验结果

图3是这类VDMOS三种典型转移特性曲线($I_{DS}-V_{GS}$)。这三种典型曲线的器件是同一种工艺流程,三个不同批次生产出的器件多次试验的典型代表。辐射前器件参数在实验系统误差范围内被认为是相同的(同时也是相对辐射过的样品有明显区别而言),其中标注1#的曲线是前述存在大功率偏置条件辐射的典型情况,标注2#的曲线是小功率偏置辐射的典型情况,标注3#的曲线是未进行辐射的典型情况。采用Keithley-4200半导体参数测试仪进行*I-V*测试,测试条件满足 $V_{DS}=200\text{ mV}$, $-2\text{ V}\leq V_{GS}\leq 5\text{ V}$ 。

4. 讨 论

一般硅MOS结构的电离辐射理论认为半导体硅表面在本征费米能级之上的界面陷阱是受主型,即这种界面陷阱若处于费米能级之下将接受电子,带负电荷,而处于本征费米能级之下的界面陷阱是施主型界面陷阱,当其处于费米能级之上时放出电子而带正电荷^[1,6]。并且MOS器件总剂量辐射产生界面陷阱还被假设为只具有电荷效应,即界面陷阱

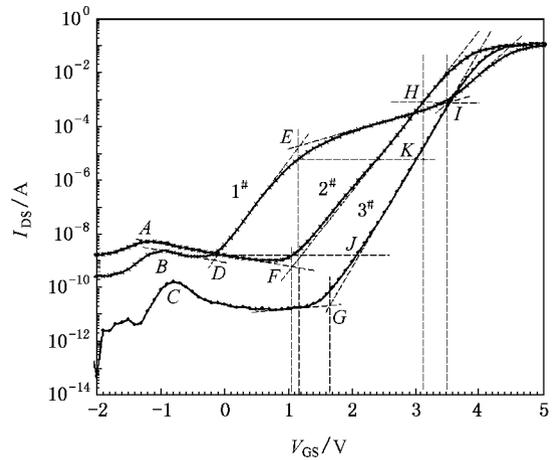


图3 VDMOS 样品典型的转移特性曲线(1# 曲线辐射中有退火效应 2# 曲线辐射中无退火效应 3# 曲线是未辐射)

带电荷或者是不带电荷,至于是否也参与漏极传导电流,文献极少描述,几乎没有界面陷阱是否对MOS漏电流有直接贡献这个问题的明确文献表述,一般隐含的是对漏极电流没有贡献,其对漏电流的影响是通过电荷效应对半导体表面势的改变来间接影响漏极电流的^[1,23]。

漏极电流可以隐式地表示为

$$I_{DS} = f(V_T, V_{GS}, V_{DS}, N_{it}, N_{ot}, \mu, \alpha), \quad (1)$$

其中 V_T 是VDMOS的阈值电压, V_{GS} 是栅源电压, V_{DS} 是漏源电压, N_{it} 、 N_{ot} 分别是栅介质界面陷阱电荷和氧化物陷阱电荷(包括辐射和其他因素产生), α 表示其他器件结构参数的影响,如栅氧化层厚,宽长比,掺杂浓度分布等。

在经典假设界面陷阱的电导性被忽略情况下,只考虑界面陷阱电荷性质(1)式中 N_{it} 、 N_{ot} 对 I_{DS} 的影响就只对 V_T 和 μ 有作用;并且,对表面迁移率 μ 的作用可以用(3)式来近似描述^[1]。从(3)式可以看见, μ 在存在新增界面陷阱时,其值只能是减小的,不能够解释本文图3中电流在亚阈值区域下增大的现象。这样(1)式在只考虑新增界面陷阱和氧化物陷阱电荷情况下可改写为

$$I_{DS} = f(V_T(N_{it}, N_{ot}), V_{GS}, V_{DS}, \mu(N_{it}), \alpha), \quad (2)$$

$$\mu = \frac{\mu_0}{1 + b|N_{it}|}, \quad (3)$$

辐射新增 ΔN_{it} 、 ΔN_{ot} 对器件阈值电压 V_T 的影响可以表示为

$$\Delta V_T = q \left(\frac{\sum \Delta N_{it} + \sum \Delta N_{ot}}{C_{ox}} \right), \quad (4a)$$

或者积分形式

$$\Delta V_T = \frac{q \left(\int \Delta N_{it} d\psi_s + \int_0^{T_{ox}} x \Delta p(x) dx \right)}{C_{ox}} \quad (4b)$$

这里需要注意的是 ΔN_{it} 一般是随着表面电势 ψ_s 变化而变化的,而 ΔN_{ot} 却基本不受表面电势的影响,只是在栅氧化层具有一定的空间分布.故(4a)式中的两个求和符号 \sum 分别表示 ΔN_{it} 、 ΔN_{ot} 随表面电势和氧化层空间距离有变化,同样(4b)式中积分符号也说明了这种概念.(4a)式一般适合于作为数值计算使用,而(4b)式更适合有解析模型时使用.

从(2)式可见,当 V_{DS} 固定时,漏极电流的大小就唯一由硅表面载流子浓度决定,同时因为表面载流子浓度在弱反型区又唯一由硅表面电势决定,因此漏极电流的大小可以一一对应地代表硅表面电势,在此情况下当费米能级处于中带能级位置时(禁带中央),按照前述经典理论,界面陷阱都不带电荷,此时硅表面电势只受到辐射产生的新增氧化物陷阱电荷的影响,此时 $2^\#$ 曲线与 $1^\#$ 曲线的栅压之差就代表了新增氧化物陷阱电荷的影响,并可以利用(4a)和(4b)式来简单估算相关的 ΔN_{it} 、 ΔN_{ot} . 有两种确定 $1^\#$ 和 $2^\#$ 曲线的中带位置的方法,一种是两种曲线都以电流拐点作为判据,即图3中 D 、 E 、 F 、 G 点,另一种是根据表面电势与漏极电流的一一对应假设来确定,如此,以电流拐点为判据(F 点和 G 点)计算得到的 $2^\#$ 曲线新增氧化物陷阱电荷密度为 $1.85 \times 10^{11} \text{ cm}^{-2}$ (相对未辐射的 $3^\#$ 曲线);以表面电势的唯一性判据(F 点和 J 点)计算得到的新增氧化物陷阱电荷密度为 $3.08 \times 10^{11} \text{ cm}^{-2}$.

而具有辐射退火效应的 $1^\#$ 曲线以同样电流拐点方法计算,得到新增氧化物陷阱电荷密度为 $5.55 \times 10^{11} \text{ cm}^{-2}$ (拐点取 D 、 G 点),从图3还可见,在 $1^\#$

曲线的亚阈值区,还存在另一个电流拐点 E ,如果以此拐点作为中带的判据,则相应的氧化物陷阱电荷密度为 $1.54 \times 10^{11} \text{ cm}^{-2}$ (E 点和 G 点),如果以表面势与漏极电流唯一对应为判据,则陷阱电荷分别为 $6.78 \times 10^{11} \text{ cm}^{-2}$ (D 点和 J 点)和 $6.01 \times 10^{11} \text{ cm}^{-2}$ (E 点和 K 点).

对于阈值电压,利用了两个假设,一个是强反型漏极电流由表面反型电荷主导,另一个假设是电流拐点作为判据,利用这个定义,可以得到 $1^\#$ 、 $2^\#$ 、 $3^\#$ 曲线的阈值电压分别为 3.475 V 、 3.1 V 、 3.525 V (分别对应图3中 I 、 H 点),由此得到 $1^\#$ 、 $2^\#$ 曲线相对 $3^\#$ 曲线 Si/SiO₂ 系统总电荷在强反型时变化情况, $1^\#$ 为 $1.54 \times 10^{10} \text{ cm}^{-2}$, $2^\#$ 为 $1.31 \times 10^{11} \text{ cm}^{-2}$.

$1^\#$ 曲线行为也可以这样来理解:费米能级处于中带位置对应的漏极电流在电流拐点 D 上,则VMOS的耗尽时表面电荷将是正电荷,弱反型时将是负电荷,这符合经典理论并与测试曲线相符合,然而这样做却与经典的表面势与漏极电流一一对应和界面陷阱不直接传导电流的假定不相符.按照表面势与漏极电流一一对应的假定,拐点 D 对应于未辐射 $3^\#$ 曲线弱反型区的 J 点,但是对于曲线 $1^\#$ 拐点 D 代表的却是曲线 $1^\#$ 的中带位置.如果把拐点 D 视为代表 $1^\#$ 曲线弱反型区某点,这又会破坏中带上界面陷阱一般带负电荷的论点,因为此时 D 点到 E 点还处于中带上,而测试曲线表明该区域不可能是负电荷.对于 $2^\#$ 曲线,经典的理论在不是特别精确情况下可以相对较好地解释样品的 $I-V$ 曲线.其不够精确的地方在于:无论拐点法还是表面电势唯一法都不同程度地违背了经典理论的某些假设条件,拐点法会违反表面电势唯一假设条件,而表面电势唯一法会违背界面陷阱不导电的假定条件.

表1是在前述一般经典理论假设下,利用(4a)、(4b)式的概念得到的关于界面陷阱和氧化物陷

表1 经典理论下关于界面陷阱和氧化物陷阱电荷的猜想总结表

与无辐射 $3^\#$ 曲线比较	比较项目	方法	变化电荷值/ cm^{-2}
$2^\#$ 曲线	氧化物陷阱电荷	电流拐点法($F-G$)	1.85×10^{11}
		表面电势唯一法($F-J$)	3.08×10^{11}
$1^\#$ 曲线 (以 D 点为中带参考)	变化总电荷	电流拐点法点($D-G$)	5.55×10^{11}
		表面电势唯一法($D-J$)	6.78×10^{11}
$1^\#$ 曲线 (以 E 点为中带参考)	变化总电荷	电流拐点法点($E-G$)	1.54×10^{11}
		表面电势唯一法($E-K$)	6.01×10^{11}
$1^\#$ 曲线在强反型点电荷变化情况 (以 $3^\#$ 曲线为参考)	变化总电荷	I 点	-1.54×10^{10}
$2^\#$ 曲线在强反型点电荷变化情况 (以 $3^\#$ 曲线为参考)	变化总电荷	$I-H$ 点	1.31×10^{11}

阱电荷的一些猜解的总结表。

为了解这种现象的成因,进行了计算机仿真计算,由于电离辐射一般只在二氧化硅及其与硅的界面会留下辐射感生缺陷,因此忽略硅体内辐射后影响。采用了 ISE 半导体器件仿真工具进行仿真,仿真时只考虑了界面陷阱、表面(界面)复合速度和氧化物陷阱电荷三个变化因素,经过多次调试和不同参量数值设置,得到的仿真曲线结果基本都如图 4 所示,从图 4 中可见没有出现图 3 中 1# 曲线的形状。这可能是仿真软件没有考虑到本文的情况,也可能有其他未知的原因。图 4 中陷阱、界面复合、氧化物陷阱电荷的作用分别用 trap,SSRH,charge 表示,normal 代表辐射前的情况。

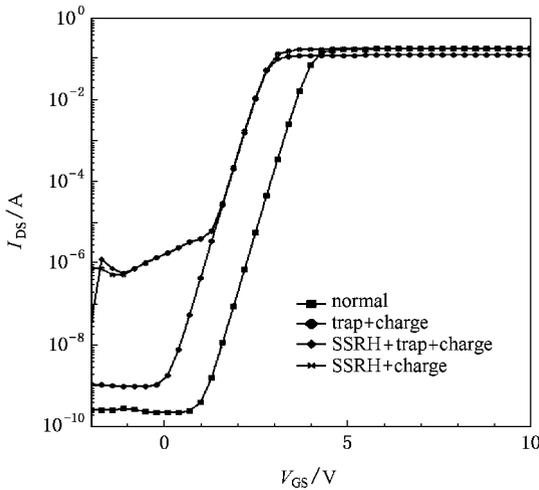


图 4 器件的计算机仿真曲线

表 2 拟合所用参量数值表

a	25.3	d_{ox}	7.00×10^{-6}
L_D	1.19×10^{-6}	Z	27.0
β	38.5	L	1.50×10^{-4}
C_D	-1.35×10^{-4}	μ_n	6.00×10^2
$P_{f0}(\text{NA})$	1.20×10^{17}	D_n	15.0
N_{f0}	1.75×10^3	C_{ox}	4.93×10^{-8}
n_i	1.45×10^{10}	Q_{ss}	5.00×10^{10}
q	1.60×10^{-19}	ψ_{ms}	0.964
ϵ_i	3.45×10^{-13}	ψ_B	0.414
ϵ_s	1.05×10^{-12}	V_{FB}	-1.13

为了进一步的了解图 3 中 1# 曲线的行为,利用文献 [23] 中关于 MOS 结构的经典理论公式进行了试探建模拟合,建模过程中将非均匀 VDMOS 沟道进行了平均处理,视为均匀沟道。测试数据表明这样

处理带来的误差是可以一定程度上忽略的。一些参数取值如表 2 所示,其长度单位为 cm,其余单位为半导体硅惯用单位,这里不细列。表 2 中标注的参量都是(5)~(13)式对应的参量名。

试探建模所采用的经典理论公式有:

MOS 亚阈值电流

$$I_D = \mu_n \left(\frac{Z}{L} \right) \frac{a C_{ox}}{2 \beta^2} \left(\frac{n_i}{N_A} \right)^2 \times (1 - e^{-\beta V_D}) e^{\beta \psi_s} (\beta \psi_s)^{-1/2}, \quad (5)$$

亚阈值斜率

$$S = \ln 10 \frac{dV_G}{d(\ln I_D)} = (kT/q) \ln 10 \cdot (1 + C_D(\psi_s) C_{ox}) \times \left(1 - \left(\frac{2}{a} \right) (C_D(\psi_s) C_{ox})^2 \right) \approx kT/q \ln 10 \cdot (1 + C_D/C_{ox}), \quad (6)$$

辐射前后亚阈值斜率之比

$$\frac{S_{it}}{S} = 1 + \frac{C_{it}}{C_{ox} + C_D} = \frac{C_{ox} + C_D + C_{it}}{C_{ox} + C_D}, \quad (7)$$

强反型后 MOS 电流

$$I_D = \frac{Z}{L} \mu_n C_{ox} ((V_G - 2\psi_B - V_{FB} - V_D/2) V_D - \frac{2}{3} \frac{\sqrt{2q\epsilon_{si} N_A}}{C_{ox}} ((V_D + 2\psi_B)^{3/2} - (2\psi_B)^{3/2})), \quad (8)$$

前述公式中

$$\beta = \frac{q}{kT}, \quad (9)$$

$$a = \sqrt{2} (\epsilon_s / \epsilon_i) (d_{ox} / L_D), \quad (10)$$

$$L_D = \left(\frac{kT \epsilon_s}{p_{f0} q^2} \right)^{1/2}, \quad (11)$$

$$C_D = \frac{\epsilon_s}{\sqrt{2} L_D} \frac{1 - e^{-\beta \psi_s} + (n_{f0}/p_{f0}) (e^{\beta \psi_s} - 1)}{F\left(\beta \psi_s, \frac{n_{f0}}{p_{f0}}\right)} \quad (12)$$

$$F\left(\beta \psi_s, \frac{n_{f0}}{p_{f0}}\right) = \left[(e^{-\beta \psi_s} + \beta \psi_s - 1) + \frac{n_{f0}}{p_{f0}} (e^{\beta \psi_s} - \beta \psi_s - 1) \right]^{1/2}. \quad (13)$$

在前述经典理论公式基础上,假设:

1. 器件存在氧化物陷阱电荷,其值约 $6.78 \times 10^{11} \text{ cm}^{-2}$,在中带到强反型区之间存在随 V_{GS} 线性变化的界面陷阱负电荷,最大值也约为 $6.78 \times$

10^{11} cm^{-2} 在强反型区以上存在随 V_{GS} 线性变化界面陷阱负电荷, 最大值约为 $1.54 \times 10^{11} \text{ cm}^{-2}$, 忽略栅电压引起垂直于沟道电流方向的纵向电场对迁移率影响;

2. 采用界面陷阱只有电荷效应假设;

3. 辐射前后在中带到积累区界面复合速率增加约二个数量级.

在上述假设下, 最后得到图 5 曲线, 图中虚线为拟合曲线, 实线为测量曲线. 图 5 中 L, M 处的异常是由于经典理论中亚阈值电流与强反型后电流(见 (5) 和 (8) 式) 并不是统筹考虑导致.

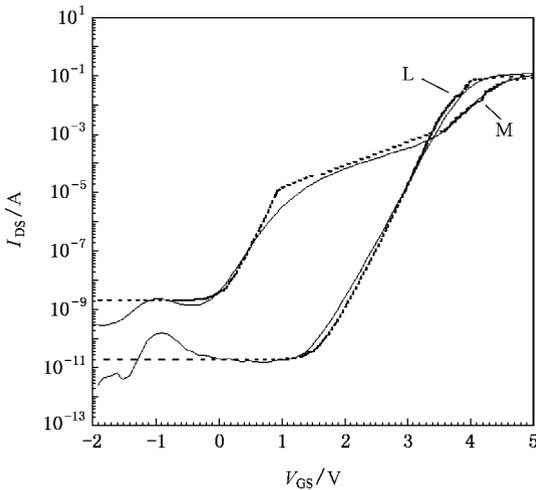


图 5 经典理论及约定假设下图 3 中 1#、3# 曲线器件行为唯象拟合

需要说明的是还存在其他的假设条件也可以获得与图 5 类似的结果, 其原因是该现象的物理机理仅靠 $I-V$ 曲线还不能比较全面、精确地描述.

另外, 利用 (6) (7) 式采用亚阈值斜率方法计算, 可以得到图 3 中不同区段的界面陷阱电荷数值, 如表 3 所示.

表 3 亚阈值斜率法得到的界面陷阱电荷

区段	界面陷阱电荷/ cm^{-2}
H-F	1.19×10^{12}
E-I	2.1×10^{13}
D-E	7.27×10^{11}

文献 [17] 的图 3 也注意到了与本文图 3 曲线 1# 相似曲线特征, 该文作者也同样产生了困惑, 把它看作是寄生器件引起的问题, 未进一步进行讨论. 基于我们的 VDMOS 元胞沟道都处于同样的栅介质下, 是一种封闭栅的形式, 除此外存在的结构只有二极管, 因此, 我们认为这不是寄生晶体管的问题, 而是一种新的现象.

5. 结 论

本文对 $\text{H}_2\text{-O}_2$ 氢氧合成栅氧化介质 VDMOS 进行了不同功率负载、具有自退火效应的 X 射线辐射试验, 对样品进行了电流-电压测试, 并对获得的测试数据进行了讨论, 明确提出具有辐射自退火 VDMOS 器件界面陷阱不仅具有电荷效应, 还具有电流导电效应的观点, 在做这样的假设后, 结合经典理论可以更精确地解释前述 $I-V$ 测试曲线特征. 不过其电导特性具体的定量, 在不增加更多的假设条件下, 不能单独、简单地从器件的 $I-V$ 曲线加以计算得到. 其导电机理还需进一步进行更多的研究才能够确定, 初步可以用费米能级和陷阱能级相互作用, 以及表面陷阱的复合产生电流来解释.

感谢中电科技集团 24 所, 12 室, 16 室, 6 室, 技质部和电子科技大学张波、李泽宏、张磊等相关同志给与的支持和帮助.

[1] Ma T P, Dressendorfer P V 1989 *Ionizing Radiation Effects in MOS Devices and Circuits* (New York: John Wiley & Sons) p87—255

[2] McWhorter P J, Winokur P S, Pastorek R A 1988 *IEEE Trans. Nucl. Sci.* **35** 1154

[3] Lai S K 1981 *Applied Physics Letters* **39** 58

[4] Chang T E, Huang C, Wang T 1995 *IEEE Trans. Elect. Dev.* **42** 738

[5] McWhorter P J, Winokur P S 1986 *Appl. Phys. Lett.* **48** 133

[6] Boualem Djeddar, Slimane Oussalah, Abderrazak Smatti 2004 *IEEE Trans. Nucl. Sci.* **51** 1724

[7] Brown D B, Jenkins W C, Johnston A H 1989 *IEEE Trans. Nucl. Sci.* **36** 1954

[8] Johnston A H, Roeske S B 1986 *IEEE Trans. Nucl. Sci.* **33** 1487

[9] Schwank J R, Winokur P S, McWhorter P J, Dressendorfer P V, Sexton F W, Turpin D C 1984 *IEEE Trans. Nucl. Sci.* **31** 1434

[10] Azarewicz J L, Joseph L 1986 *IEEE Trans. Nucl. Sci.* **33** 1420

[11] Buchman P 1986 *IEEE Trans. Nucl. Sci.* **33** 1352

[12] Peckerar M C, Brown P B, Dozier C M, Ma D, McCarthy P, Patterson D 1982 *IEEE Trans. Nucl. Sci.* **29** 1697

[13] Fleetwood D M, Dressendorfer P V, Turpin D C 1987 *IEEE Trans. Nucl. Sci.* **34** 1178

- [14] Stojadinovic N ,Djoric Veljkovic S ,Manic I ,Davidovic V ,Golubovic S 2001 *IEEE Proceeding of 8th IPFA* (Singapore) p243—248
- [15] Stojadinovic N ,Djoric Veljkovic S ,Manic I ,Davidovic V ,Golubovic S 2002 *IEEE Proceeding of 23rd MIEL* (YUGOSLAVIA) p723—726
- [16] Schwank J R ,Dawes W R 1983 *IEEE Trans. Nucl. Sci.* **30** 4100
- [17] Torres A ,Flament O ,Marcandella C ,Musseau O ,Leray J L 2000 *IEEE Trans. Nucl. Sci.* **47** 269
- [18] He B P ,Gong J C ,Wang G Z ,Luo Y H ,Jiang J H 2004 *Chinese Journal of Semiconductors* **25** 302 (in Chinese) [何宝平、龚建成、王桂珍、罗尹虹、姜景和 2004 半导体学报 **25** 302]
- [19] Zhang T Q ,Liu C Y ,Liu J L ,Wang J P ,Huan Z ,Xu N J ,He B P , Peng H L ,Yao Y J 2001 *Acta Phys. Sin.* **50** 2434 (in Chinese) [张廷庆、刘传洋、刘家璐、王剑屏、黄智、徐娜军、何宝平、彭宏论、姚育娟 2001 物理学报 **50** 2434]
- [20] He B P ,Yao Y J ,Peng H L ,Zhang Z X 2001 *Chinese Journal of Semiconductors* **22** 779 (in Chinese) [何宝平、姚育娟、彭宏论、张正选 2001 半导体学报 **22** 779]
- [21] Cui S ,Yu X F ,Ren D Y ,Zhang H L 2004 *Nuclear Techniques* **27** 586 (in Chinese) [崔帅、余学峰、任迪远、张华林 2004 核技术 **27** 586]
- [22] Wang J P ,Xu N J ,Zhang T Q ,Tang H L ,Liu J L ,Liu C Y ,Yao Y J ,Peng H L ,He B P ,Zhang Z X 2000 *Acta Phys. Sin.* **49** 1331 (in Chinese) [王剑屏、徐娜军、张廷庆、汤华莲、刘家璐、刘传洋、姚育娟、彭宏论、何宝平、张正选 2000 物理学报 **49** 1331]
- [23] Sze S M 1981 *Physics of Semiconductor Devices* (New York : John Wiley & Sons) p362—510

Study of conductive property for a N-VDMOS interface trap under X-ray radiation^{*}

Tan Kai-Zhou^{1 2†} Hu Gang-Yi³⁾ Yang Mo-Hua¹⁾ Xu Shi-Liu²⁾
Zhang Zheng-Fan²⁾ Liu Yu-Kui²⁾ He Kai-Quan³⁾ Zhong Yi²⁾

1 *School of Microelectronics and Solid-state Electronics ,University of Electronic Science and Technology ,Chengdu 610054 ,China*

2 *National Labs of Analog Integrated Circuits ,Chongqing 400060 ,China*

3 *Sichuan Institute of Solid-State Circuits ,Chongqing 400060 ,China*

(Received 6 June 2007 ; revised manuscript received 24 July 2007)

Abstract

An N-channel VDMOS $I-V$ curve is measured after X-ray radiation under condition of different power dissipation. It is found that the property of new interface traps induced by X-ray radiation of self-annealing VDMOS sample does not conform to existing theory reasonably well. Based on measured data ,we advance the viewpoint that the interface trap has current conductive property besides being charged up , and the conduction is assumed to be the generation or recombination current caused by new interface traps , which can not be simply identified quantitatively from the $I-V$ curve.

Keywords : interface trap , subthreshold current , X-ray radiation , VDMOS

PACC : 7300 , 7320A , 6180C , 7340Q

* Project supported by the National Defence Pre-Research Foundation of China (Grant No. 41308020413).

† E-mail : tankaizhou@sohu.com