

衬底温度和硼掺杂对 p 型氢化微晶硅 薄膜结构和电学特性的影响^{*}

杨仕娥 文黎巍 陈永生 汪昌州 谷锦华 郜小勇 卢景霄

(郑州大学物理工程学院, 材料物理教育部重点实验室, 郑州 450052)

(2007 年 8 月 23 日收到, 2008 年 2 月 20 日收到修改稿)

以 B_2H_6 为掺杂剂, 采用射频等离子体增强化学气相沉积技术在玻璃衬底上制备 p 型氢化微晶硅薄膜. 研究了衬底温度和硼烷掺杂比对薄膜的微结构和暗电导率的影响. 结果表明: 在较高的衬底温度下很低的硼烷掺杂比即可导致薄膜非晶化, 在实验范围内, 随着衬底温度升高薄膜的晶化率单调下降, 暗电导率先缓慢增加然后迅速下降, 变化趋势与硼烷掺杂比的影响极为相似. 最后着重讨论了 p 型氢化微晶硅薄膜的生长机理.

关键词: p 型氢化微晶硅薄膜, 衬底温度, 晶化率, 电导率

PACC: 6855, 7360J, 8115H

1. 引 言

与 p 型氢化非晶硅薄膜相比, p 型氢化微晶硅 ($\mu\text{c-Si:H}$) 薄膜具有较高的掺杂效率、高的电导率和低的光吸收等优点, 是硅基薄膜电池尤其是微晶硅薄膜电池理想的窗口材料^[1]. 硅基薄膜的制备方法很多, 如等离子体增强化学气相沉积 (PECVD)、热丝化学气相沉积 (HWCVD) 和射频磁控溅射等, 但其中已经进入产业化应用的只有 PECVD 技术. 对于 p 型 $\mu\text{c-Si:H}$ 薄膜, 当前的研究主要是关于硼烷掺杂比、氢稀释比及反应气压等沉积参数对薄膜的微结构和光电性能的影响^[2-4], 有关衬底温度的研究则很少见^[5,6]. 另外, 对于 p 型 $\mu\text{c-Si:H}$ 薄膜的生长机理, 目前更是知之甚少^[4]. 本文采用射频 PECVD (RF-PECVD) 技术在玻璃衬底上制备 p 型 $\mu\text{c-Si:H}$ 薄膜, 研究了衬底温度和硼烷掺杂比对薄膜的微结构和电学性能的影响, 着重讨论了 p 型 $\mu\text{c-Si:H}$ 薄膜的生长机理.

2. 实 验

本实验所有样品都是在星型电容耦合式 RF-PECVD 系统中沉积的, 衬底为普通白玻璃. 反应气

体为高纯 SiH_4 , H_2 和 B_2H_6 的混合气体, 气体总流量为 $200 \text{ cm}^3/\text{min}$, 其中 H_2 与 SiH_4 的流量比 (即氢气稀释比) 为 99%, B_2H_6 与 SiH_4 的流量比 (即硼烷掺杂比 R) 的变化范围为 0.0%—1.5%, 衬底温度 T 的变化范围是 125—300 °C, 反应气压为 133.3 Pa, 射频功率为 50 W, 薄膜厚度均在 300 nm 左右.

薄膜的结晶状况由 Raman 光谱予以表征, Raman 光谱由 Renishaw-2000 型显微 Raman 光谱仪测量, 光源为 He-Ne 激光器的 632.8 nm 线. 薄膜的晶粒取向通过 X 射线衍射 (XRD) 仪测量, 其 X 射线光源为 $\text{CuK}\alpha$ 线, 波长为 0.154 nm. 薄膜中杂质 B 的深度分布由 Cameca IMS-6F 二次离子质谱 (SIMS) 仪测量, 通过 p 型单晶硅片标样确定薄膜中固相 B 的绝对浓度. 薄膜的暗电导率由 Keithley 6517 型高阻仪测量得到, 测量前先在样品表面蒸镀铝电极.

3. 实验结果

为了研究衬底温度和硼烷掺杂比对 p 型 $\mu\text{c-Si:H}$ 薄膜微结构的影响, 首先在衬底温度 $T = 300 \text{ °C}$ 的条件下制备了本征硅膜 (样品 1). 样品 1 的 Raman 光谱如图 1 所示, 该本征硅膜的 Raman 谱仅在 520 cm^{-1} 处有一尖峰, 该峰对应于的晶体硅结构的横光学声子 (TO) 模, 表明该样品的结晶很好. 在样品 1

* 国家重点基础研究发展规划 (批准号 2006CB202601) 和河南省自然科学基金 (批准号 J072300410080) 资助的课题.

的反应气体中掺入 $R = 0.3\%$ 的 B_2H_6 , 制备得到 p 型硅膜(样品 2). 发现样品 2 的 Raman 谱只在 480 cm^{-1} 附近出现一个较宽的非晶硅散射带, 表明该掺杂样品是典型的非晶硅薄膜. 为了改善掺杂膜的结晶状况, 分别进行了以下两个实验 (1) 保持 $T = 300\text{ }^\circ\text{C}$ 不变, 将 R 减小为 0.05% (样品 3). 样品 3 的 Raman 谱在 515 cm^{-1} 处出现了一个很小的散射峰, 但 480 cm^{-1} 处的“鼓包”仍然很大, 表明该薄膜仍以非晶硅成分为主. (2) 保持 $R = 0.3\%$ 不变, 将 T 降低为 $150\text{ }^\circ\text{C}$ (样品 4). 发现样品 4 的 Raman 谱在 517 cm^{-1} 附近出现一个很强的晶体硅特征峰, 480 cm^{-1} 附近的“鼓包”几乎完全消失, 表明该样品为典型的 $\mu\text{c-Si:H}$ 薄膜. 上述结果表明: 在较高的衬底温度下, 硼掺杂对薄膜微结构的影响很大, 很低的硼烷掺杂比即可导致薄膜非晶化, 要制备结晶良好的 p 型 $\mu\text{c-Si:H}$ 薄膜, 衬底温度不宜太高. 下面详细研究衬底温度和硼烷掺杂比对 p 型 $\mu\text{c-Si:H}$ 薄膜微结构和电学性能的影响.

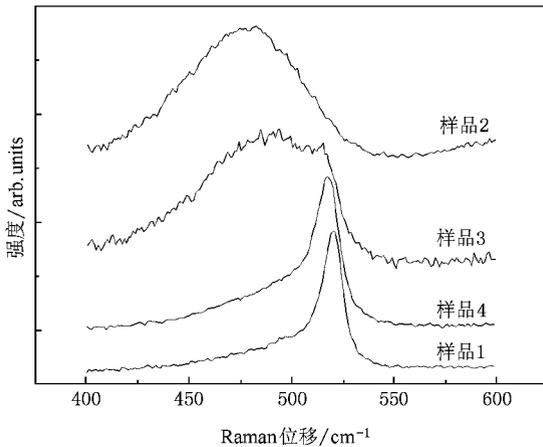


图 1 不同衬底温度和掺杂比下制备薄膜的 Raman 光谱

3.1. 衬底温度和硼烷掺杂比对薄膜微结构的影响

在衬底温度的系列实验中, 硼烷掺杂比 R 为 0.5% , 衬底温度 T 的变化范围为 $125\text{—}225\text{ }^\circ\text{C}$. 不同衬底温度下制备得到的薄膜的 Raman 光谱如图 2 所示. 从图 2 可以看出: 当衬底温度较低 ($T = 125\text{—}150\text{ }^\circ\text{C}$) 时, 样品的 Raman 谱在 520 cm^{-1} 附近有一个很强的晶体硅特征峰, 480 cm^{-1} 附近的非晶硅散射带不明显. 随着衬底温度升高, 晶体硅散射峰逐渐展宽, 非晶硅散射带逐渐增强. $225\text{ }^\circ\text{C}$ 下沉积得到薄膜的 Raman 谱仅在 480 cm^{-1} 附近出现一个宽带, 呈现典型的非晶硅特征.

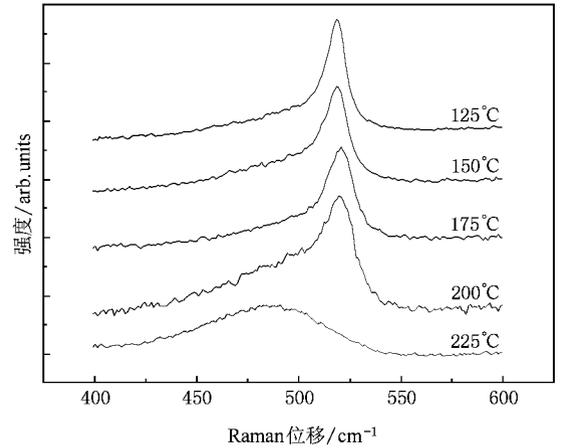


图 2 不同衬底温度下制备薄膜的 Raman 光谱

为了进一步定量表征薄膜的微结构, 分别对图 2 中的 Raman 谱进行高斯拟合, 拟合得到的 3 个特征峰分别位于 520 , 510 和 480 cm^{-1} 附近, 这里 510 cm^{-1} 处的散射峰一般被归因于缺陷晶粒或晶粒间界的贡献^[7]. 薄膜的晶化率 X_c 定义如下:

$$X_c = (I_{520} + I_{510}) / (I_{520} + I_{510} + I_{480}),$$

式中 I_{520} , I_{510} 和 I_{480} 分别为上述 3 个特征散射峰的相对积分强度. 图 3 给出了薄膜晶化率 X_c 随衬底温度的变化关系. 从图 3 可以看出, 在本实验范围内, p 型 $\mu\text{c-Si:H}$ 薄膜的晶化率随着衬底温度的升高而单调下降, 其变化趋势与文献[5, 6]中用甚高频 PECVD 和 HWCVD 法得到的结果一致.

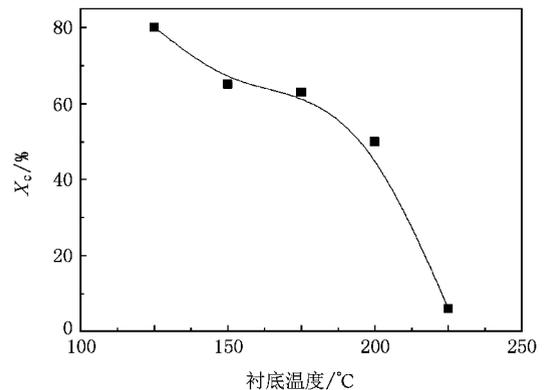


图 3 不同衬底温度下制备薄膜的晶化率

在硼烷掺杂比系列实验中, 衬底温度为 $150\text{ }^\circ\text{C}$, 掺杂比 R 的变化范围为 $0.3\%\text{—}1.5\%$. 图 4 和图 5 分别为不同硼烷掺杂比下制备得到的薄膜的 Raman 光谱和晶化率. 从图 4 可以看出, 硼烷掺杂比较小 ($R = 0.3\%\text{—}0.5\%$) 时, 薄膜的结晶状况较好. 随着

R 的增大,晶体硅的特征峰展宽,非晶硅散射带强度增大, R 为 1.5% 时薄膜几乎完全非晶化.图 5 中 p 型 $\mu\text{c-Si:H}$ 薄膜的晶化率随硼烷掺杂比的增大呈单调下降趋势,文献 [8,9] 中也给出了类似的结果.

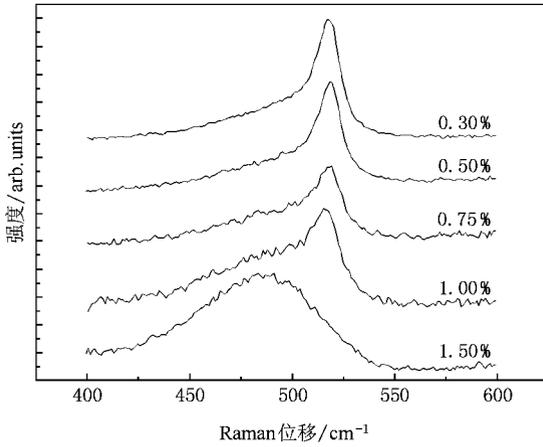


图 4 不同硼烷掺杂比下制备薄膜的 Raman 光谱

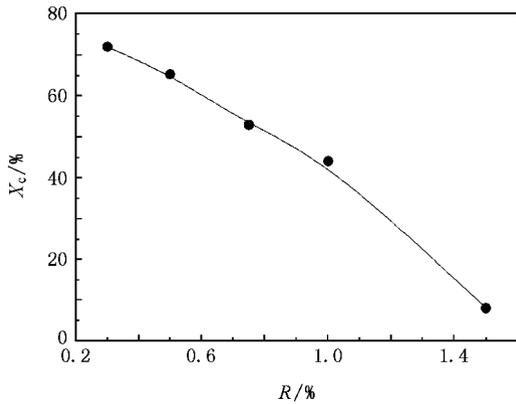


图 5 不同硼烷掺杂比下制备薄膜的晶化率

值得注意的是,上述 p 型 $\mu\text{c-Si:H}$ 薄膜的晶化率随着衬底温度和硼烷掺杂比的变化规律十分相似.事实上,它们的 XRD 谱也有许多共同点.图 6 和图 7 分别为不同衬底温度和硼烷掺杂比下制备得到的薄膜的 XRD 谱.从图 6 和图 7 可以看出,以上两个系列样品的 XRD 谱均在 28° 、 47° 和 56° 附近出现 3 个明显的布拉格衍射峰,它们分别对应于晶体硅的 (111)、(220) 和 (311) 晶面.这表明本实验中制备的 p 型 $\mu\text{c-Si:H}$ 薄膜没有明显的择优取向,当衬底温度(或硼烷掺杂比)较低时,衍射谱中 (111) 峰的强度最大.随着衬底温度(或硼烷掺杂比)升高,(220) 衍射峰与 (111) 峰的积分强度比 $I_{(220)}/I_{(111)}$ 逐渐增大.

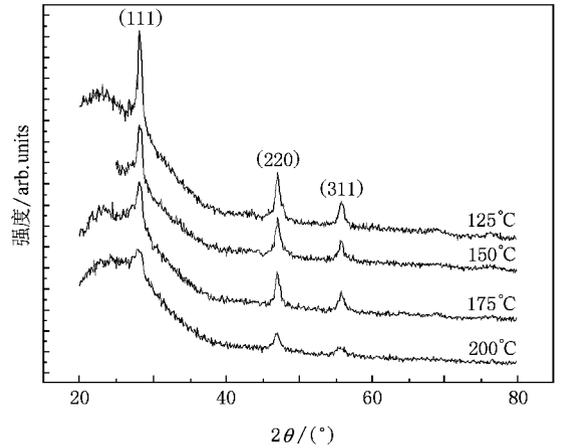


图 6 不同衬底温度下制备薄膜的 XRD 谱

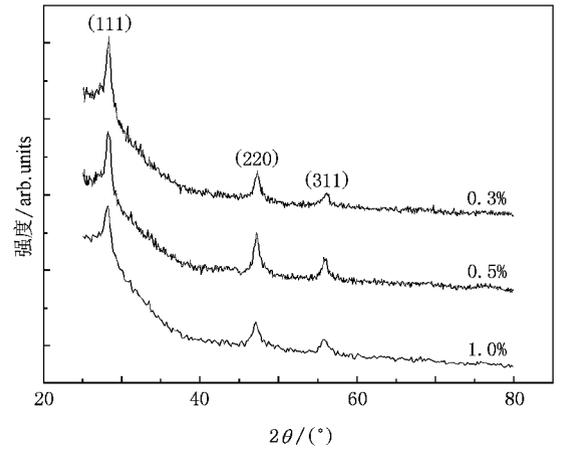


图 7 不同硼烷掺杂比下制备薄膜的 XRD 谱

3.2. 衬底温度和硼烷掺杂比对薄膜暗电导率的影响

图 8 和图 9 分别给出了不同衬底温度和硼烷掺杂比下制备得到的薄膜的暗电导率.从图 8 可以看出,当衬底温度较低(125—175 $^\circ\text{C}$)时,薄膜的暗电导率随着衬底温度升高略有增大,在 175 $^\circ\text{C}$ 附近达到最大值.随着衬底温度的继续升高,薄膜的暗电导率则急剧下降,225 $^\circ\text{C}$ 下沉积得到的薄膜的暗电导率仅为 10^{-3} 量级.图 9 中薄膜的暗电导率随硼烷掺杂比的变化趋势与图 8 也很相似,即随着硼烷掺杂比的增大,薄膜的暗电导率先缓慢增大然后快速下降.

4. p 型 $\mu\text{c-Si:H}$ 薄膜的生长和掺杂机理

采用 PECVD 技术制备本征 $\mu\text{c-Si:H}$ 薄膜的过

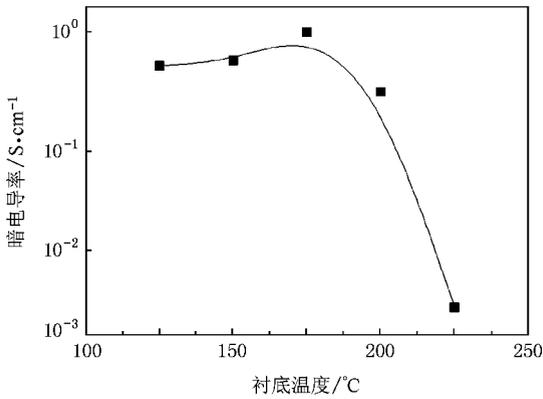


图 8 不同衬底温度下制备薄膜的暗电导率

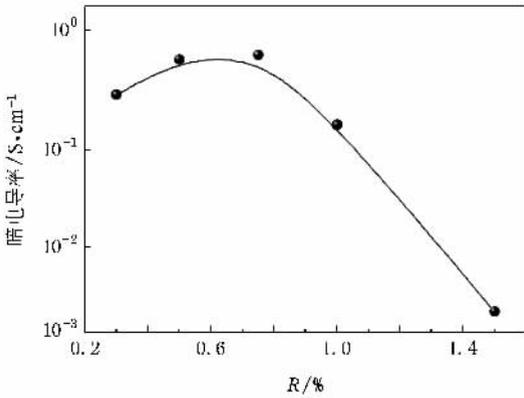


图 9 不同硼烷掺杂比下制备薄膜的暗电导率

化率单调下降,即硼掺杂抑制了硅膜的晶化. SIMS 分析表明,上述掺杂样品中固相 B 的绝对浓度为 10^{20} cm^{-3} 量级,在溅射深度方向上均匀分布. 随着 B_2H_6 气相掺杂比的增大,薄膜中固相 B 的浓度呈近似线性增大,如图 10 所示. 由于吸附在 B 上的 H 原子具有较低的解吸能^[13],薄膜表面杂质 B 的存在加速了 H 原子的脱附,因此随着气相掺杂比的增大,薄膜表面悬挂键增多. 由“表面扩散模型”可知,在高悬挂键密度的表面上 SiH_3 基元的扩散长度大大减小,从而导致薄膜的晶化率下降. 另外, B 原子半径比 Si 原子小得多,薄膜中的杂质 B 原子使局部键长和键角发生畸变,也会导致薄膜无序度增加.

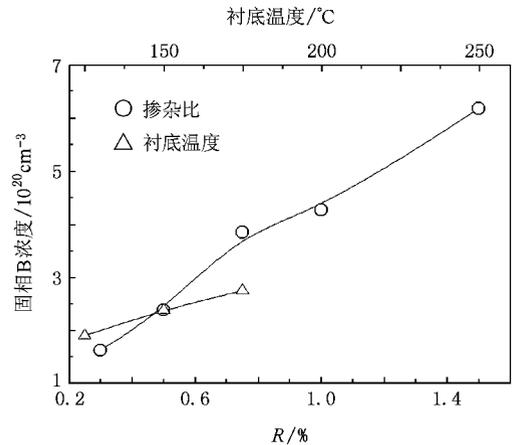


图 10 薄膜中固相 B 的浓度随掺杂比和衬底温度的变化

程中, SiH_4 和 H_2 的混合气体在外界振荡电场的激发下离解成原子态的 H 和 SiH_x ($x = 1-3$) 等基元. 由于产生 SiH_3 基元所需的能量较小,一般认为 SiH_3 是 $\mu\text{c-Si:H}$ 薄膜最主要的生长基元^[10,11]. 另外, H 原子在 $\mu\text{c-Si:H}$ 薄膜的生长过程中起着至关重要的作用. 对于本征 $\mu\text{c-Si:H}$ 薄膜,当前主要有三种生长模型^[12],即“表面扩散模型”、“刻蚀模型”和“化学退火模型”,其中“表面扩散模型”已被人们普遍接受.“表面扩散模型”认为,在 $\mu\text{c-Si:H}$ 薄膜的生长条件下,等离子体中 H 原子的浓度很大,薄膜生长表面几乎完全被 H 覆盖,由于 H 原子饱和了生长表面的 Si 悬挂键, SiH_3 基元在薄膜表面有较大的扩散系数(或扩散长度),从而易于找到能量较低的位置,有利于晶体硅的生长. 我们认为,“表面扩散模型”对 p 型 $\mu\text{c-Si:H}$ 薄膜的生长过程也是适用的.

在 p 型 $\mu\text{c-Si:H}$ 薄膜的沉积过程中,掺杂气体 B_2H_6 的含量虽然很少,但对薄膜的微结构影响很大. 如图 5 所示,随着硼烷掺杂比的增大,薄膜的晶

值得注意的是,图 3 中 p 型 $\mu\text{c-Si:H}$ 薄膜的晶化率随衬底温度的变化趋势与图 5 十分相似,即随着衬底温度的升高,薄膜的晶化率单调下降. 这种相似性可解释如下:由于 B_2H_6 具有热不稳定性^[14],随着衬底温度升高,反应气氛中 B_2H_6 分解得更加充分,进入薄膜中的 B 原子相应增多(见图 10). 这说明对于 p 型 $\mu\text{c-Si:H}$ 薄膜,提高衬底温度可在一定程度上起到增大薄膜固相掺杂浓度的作用,因此其效果与增大硼烷气相掺杂比相似. 图 3 和图 5 的不同之处在于,图 5 中薄膜的晶化率呈近似线性下降,而图 3 中的晶化率在高温段(200—225 °C)下降得更快. 这是由于图 5 中的晶化率只受掺杂浓度的影响,而图 3 中薄膜晶化率的变化规律则是掺杂浓度和衬底温度共同作用的结果. 由于在掺 B 薄膜表面 H 原子的脱附反应对温度十分敏感,提高衬底温度可使表面悬挂键密度急剧增大,从而导致薄膜晶化率迅速下降. 也正是由于上述原因,在较高的衬底温度下

很低的硼烷掺杂比即导致薄膜非晶化(图 1).

$\mu\text{c-Si:H}$ 薄膜是由小晶粒、晶界和非晶硅组成的混合相材料,其掺杂机理十分复杂.一般认为,在硅晶粒内部 B 的掺杂机制与单晶硅类似,即三配位 B 原子取代 Si 晶格中四配位 Si 原子,形成替位式掺杂.这些杂质原子很容易电离产生空穴.而位于晶粒间界和非晶硅结构中的杂质 B 多是非活性的,对提高载流子浓度几乎没有贡献.当硼烷掺杂比较低时,随着掺杂比的提高,薄膜中的载流子浓度增大.若硼烷掺杂比过大,由于薄膜中的非晶硅成分增多,载流子迁移率及薄膜的掺杂效率急剧下降,因此薄膜的暗电导率随之迅速下降(图 9).图 8 中 p 型 $\mu\text{c-Si:H}$ 薄膜的暗电导率随衬底温度的变化趋势与图 9 也比较相似,然而,图 8 中的暗电导率在高温段下降得更快,这是由于薄膜的晶化率在该温区快速下降所致(图 3).另外,不同衬底温度制备的薄膜系列中暗电导率的最大值较不同掺杂比制备的薄膜系列略高.我们认为,虽然图 8 中的掺杂比($R = 0.5\%$)比图 9 中暗电导率最大值处的掺杂比($R = 0.75\%$)低一

些,但图 8 中较高的衬底温度有利于提高薄膜的掺杂效率,主要有以下两方面的原因:一方面,在较高的衬底温度下, B_2H_6 分解得更加充分,薄膜中固相 B 的浓度有所增大.另一方面,较高的衬底温度有利于薄膜中 B-H-Si 中性复合体的分解激活^[15],从而提高了薄膜中的载流子浓度.

5. 结 论

采用 RF-PECVD 法制备 p 型 $\mu\text{c-Si:H}$ 薄膜,研究了衬底温度和硼烷掺杂比对薄膜的微结构和电学特性的影响.结果发现(1)在较高的衬底温度下,硼掺杂对薄膜微结构的影响很大,很低的硼烷掺杂比即可导致薄膜非晶化.(2)在本实验范围内,随着衬底温度的升高,薄膜的晶化率单调下降,暗电导率先缓慢增加然后迅速下降,这一变化趋势与硼烷掺杂比的影响极为相似.还详细分析了杂质 B 的影响,并用“表面扩散模型”对上述结果进行了解释.

- [1] Wang C Z, Yang S E, Lu J X 2007 *Mater. Rev.* **21** 14 (in Chinese)[汪昌州、杨仕娥、卢景霄 2007 材料导报 **21** 14]
- [2] Wei W S, Xu G Y, Wang J L, Wang T M 2007 *Vacuum* **81** 656
- [3] Adhikary K, Ray S 2007 *J. Non-Cryst. Solids* **353** 2289
- [4] Chen H, Gullanaar M H, Shen W Z 2004 *J. Cryst. Growth* **260** 91
- [5] Lei Q S, Wu Z M, Geng X H, Zhao Y, Sun J, Xi J P 2006 *Chin. Phys.* **15** 213
- [6] Voz C, Peiró D, Bertomeu J, Soler D, Fonrodona M, Andreu J 2000 *Mater. Sci. Eng. B* **69**—70 278
- [7] Siebke F, Yata S, Hishikawa Y, Tanaka M 1998 *J. Non-Cryst. Solids* **227**—230 977
- [8] Saleh R, Nickel N H 2003 *Thin Solid Films* **427** 266
- [9] Jadkar S R, Sali J V, Takwale M G, Musale D V, Kshirsagar S T 2000 *Sol. Energy Mater. Sol. Cells* **64** 333
- [10] Kessels W M M, Nadir K, van de Sanden M C M 2006 *J. Appl. Phys.* **99** 076110
- [11] Chen Y S, Gao X Y, Yang S E, Lu J X, Gu J H 2007 *Acta Phys. Sin.* **56** 4122 (in Chinese)[陈永生、郜小勇、杨仕娥、卢景霄、谷锦华 2007 物理学报 **56** 4122]
- [12] Matsuda A 1999 *Thin Solid Films* **337** 1
- [13] Hay P J, Boehm R C, Kress J D, Martin R L 1999 *Surf. Sci.* **436** 175
- [14] Gandía J J, Cúrabe J, Swinnen J 2002 *Sol. Energy Mater. Sol. Cells* **73** 75
- [15] Noya J C, Herrero C P, Ramirez R 1997 *Phys. Rev. B* **56** 15139

Substrate temperature and B-doping effects on microstructure and electronic properties of p-type hydrogenated microcrystalline silicon films *

Yang Shi-E Wen Li-Wei Chen Yong-Sheng Wang Chang-Zhou

Gu Jin-Hua Gao Xiao-Yong Li Jing-Xiao

(*Key Laboratory of Material Physics of Ministry of Education , School of Physics and Engineering , Zhengzhou University , Zhengzhou 450052 , China*)

(Received 23 August 2007 ; revised manuscript received 20 February 2008)

Abstract

P-type hydrogenated microcrystalline silicon thin films have been prepared by radio-frequency plasma-enhanced chemical vapor deposition with B_2H_6 as a doping gas. The effects of substrate temperature and the doping ratio on the microstructure and dark conductivity of the p-type hydrogenated microcrystalline silicon films have been investigated. The results show that the films deposited at higher substrate temperature are amorphous even if the doping ratio is very low. The crystalline volume fraction of films monotonically decreases and the dark conductivity initially increases slowly and then decreases rapidly with substrate temperature increasing , which is very similar to the effects of the doping ratio. Finally the growth mechanism of p-type hydrogenated microcrystalline silicon thin films has been discussed in particular.

Keywords : p-type hydrogenated microcrystalline silicon thin films , substrate temperature , crystalline fraction volume , conductivity

PACC : 6855 , 7360J , 8115H

* Project supported by the State Key Development Program for Basic Research of China (Grant No. 2006CB202601) and the Natural Science Foundation of Henan Province , China (Grant No. 072300410080).