高场应力及栅应力下 AlGaN/GaN HEMT 器件退化研究*

谷文萍 材 跃 张进城 王 冲 冯 倩 马晓华

(西安电子科技大学微电子学院,西安 710071)
(宽禁带半导体材料与器件教育部重点实验室,西安 710071)
(2008年7月7日收到,2008年8月14日收到修改稿)

采用不同的高场应力和栅应力对 AIGaN/GaN HEMT 器件进行直流应力测试 实验发现 应力后器件主要参数如 饱和漏电流 ,跨导峰值和阈值电压等均发生了明显退化 ,而且这些退化还是可以完全恢复的 ;高场应力下 ,器件特 性的退化随高场应力偏置电压的增加和应力时间的累积而增大 ,对于不同的栅应力 ,相对来说 ,脉冲栅应力和开态 栅应力下器件特性的退化比关态栅应力下的退化大.对不同应力前后器件饱和漏电流 ,跨导峰值和阈值电压的分 析表明 ,AIGaN 势垒层陷阱俘获沟道热电子以及栅极电子在栅漏间电场的作用下填充虚栅中的表面态是这些不同 应力下器件退化的主要原因.同时 ,不同栅应力下器件的退化表明 ,钝化只是把短时间的电流崩塌问题转化成了长 时间的退化问题 ,它并不能从根本上完全解决 AIGaN/GaN HEMT 的可靠性问题.

关键词:AlGaN/GaN HEMT 器件,表面态(虚栅),势垒层陷阱,应力 PACC:7320,7280E,7360L

1.引 言

宽禁带半导体材料 GaN 以其优越的电学、光学 和热学性能成为继第一代和第二代半导体之后发展 起来的第三代半导体材料的研究热点,由于 AlGaN/ GaN 异质结构材料具有宽禁带、高击穿场强、高饱和 电子漂移速度、高热导率、以及高位移阈能,因此基 于该材料的高电子迁移率晶体管(HEMT 器件)在高 温、高频、大功率电子和抗辐射器件方面极具应用前 景,受到广泛关注和研究¹⁻³¹.

由于 AIGaN/GaN HEMT 多应用在微波大功率领 域,器件经常工作在很高的源漏偏置电压下,高场下 产生的热电子^[4,5]会使 HEMT 特性退化,因而在高场 下器件工作的可靠性问题需要引起关注^[6-9].同时 随着 AlGaN/GaN HEMT 器件的发展以及广泛使用, 器件在不同工作状态下的可靠性问题也很值得我们 研究^[8,10-12].当然目前国际上对于 AlGaN/GaN HEMT 器件在电应力下的退化研究已经有些进展了.2003 年 Koley 等人^[6]用 Kelvin 探针测定了加应力前后 HFET 表面靠近栅极处的表面势,发现加应力后表 面势升高,从而引起栅电流下降,Kim 等人^[7]制作的 Ni-Au/AlGaN 势垒,发现器件经受 20 V 漏压、- 8 V 栅压的应力试验后 栅电流增大了 3 个量级 应力后 电流崩塌有所增强. Meneghesso 等人^[8]使用 GaN/ AlGaN/GaN 异质结构来制作 HFET 发现加应力后漏 电流和跨导下降了,同时栅电流也下降了, Joh 等 人^[9]发现加应力时不仅能促进器件中已有的陷阱俘 获电子,而且还能产生新的陷阱,当应力撤去后,部 分陷阱会释放电子.用光照加温或加正向栅压能加 速被俘获电子的释放,不过虽然目前国际上对于 AlGaN/GaN HEMT 的可靠性研究相对较多,但是国 内对 AlGaN/GaN HEMT 的研究还多集中于单步工艺 和器件研制方面 对可靠性的研究还很少,针对这种 情况,本文对我们自主研制的 AlGaN/GaN HEMT 器 件在不同高场应力和栅应力下的退化现象及退化机 理进行了研究分析.

^{*} 国家自然科学基金重点项目(批准号 160736033) 973 计划项目(批准号 1513270407)和预先研究项目(批准号 151311050112 51308030102, 51308040301)资助的课题。

2. 器件制造和应力实验

采用自主研制的 3 片 2 in(1 in = 2.54 cm) 低压 立式 MOCVD 设备进行 AlGaN/GaN 异质结构材料生 长.在单面抛光(0001)面蓝宝石衬底上,首先在 550℃下生长约 30 nm 厚 AlN 缓冲层,接着升温至 1040℃生长 1.5 µm 未掺杂 GaN 外延层和 23 nm 厚 AlGaN 势垒层, AlGaN 势垒层由 5 nm 未掺杂 AlGaN 层 10 nm Si 掺杂(Si 掺杂浓度约为 2 × 10¹⁸ cm⁻³) AlGaN 层和 6 nm 未掺杂 AlGaN 层组成.所有 AlGaN 层 AI 组分均为 30%, 室温霍尔效应测量显示该异质 结构材料方块电阻为 308 Ω/□,电子迁移率为 器件制造工艺由台面刻蚀隔离、源漏欧姆、栅肖特基 接触、加厚电极和钝化等步骤组成.台面刻蚀隔离采 用 ICP 干法刻蚀 刻蚀深度约为 150 nm. 器件源漏欧 姆接触采用电子束蒸发 Ti/Al/Ni/Au(20 nm/120 nm/ 55 nm/45 nm)多层金属 ,在 830℃下氮气气氛中快速 热退火 30 s. 栅肖特基接触采用电子束蒸发 Ni/Au (20 nm/200 nm) 形成. 研究选用的 AlGaN/GaN HEMT 器件栅长 1 µm ,栅宽为 25 µm ,源漏间距为 4 µm ,栅

极处于源漏间正中央.钝化采用 SiN.

采用 HP4156B 精密半导体参数分析仪对器件 进行了直流特性和直流应力测试.高场应力(漏电压 应力)试验中选取了两组:源漏偏置电压分别为 10 V 和 20 V($V_s = 0 V, V_c = 0 V$) 栅应力试验中选取了三 组:关态栅应力($V_c = 0 V, V_p = 20 V, V_s = 0 V$), 开态栅应力($V_c = 0 V, V_p = 20 V, V_s = 0 V$), 开态栅应力($V_c = 0 V, V_p = 20 V, V_s = 0 V$), 所不同高场应力和栅应力下 AlGaN/GaN HEMT 器件 直流特性的退化进行了研究分析.下面的转移特性 曲线都是在源漏偏压 $V_{DS} = 5 V$ 时测的.

3. 实验结果与分析

经过 1 × 10⁴ s 高场应力后 AlGaN/GaN HEMT 器 件特性发生了明显退化.图 1 给出了 AlGaN/GaN HEMT 器件在 10 V 和 20 V 高场应力前后转移特性 曲线 a) $V_{\rm D}$ = 10 V(c) $V_{\rm D}$ = 20 V 和输出特性曲线 (b) $V_{\rm D}$ = 10 V(d) $V_{\rm D}$ = 20 V 的变化.其中由图 1(a) (c) 可以看出 ,高场应力后 ,饱和漏电流 $I_{\rm Dsat}$ 在栅压为 1 V 时分别下降了 10.48%($V_{\rm D}$ = 10 V)和 30.92%($V_{\rm D}$



图 1 10000 s 高场应力前后 HEMT 器件转移特性(a)(c)输出特性(b)(d);其中(a)(b)应力条件:V_D = 10 V,V_G = 0 V,V_S = 0 V (c)(d)应力条件:V_D = 20 V,V_G = 0 V,V_S = 0 V (Fresh Device 为应力前;After 10000 s Stress 为 10000 s 应力后)

= 20 V),而且低栅压时器件漏电流的退化比高栅压时的退化小;应力前后跨导峰值 g_m 分别下降了 5.84%(V_D = 10 V)和 16.88%(V_D = 20 V);同时应力 后阈值电压 V_{TH} 发生正向漂移,分别为 5%(V_D = 10 V)和 9.3%(V_D = 20 V).

由图 1(b)可得低的高场应力($V_{\rm D} = 10$ V)前后 输出特性几乎没有变化,但是高场应力增加时(d) ($V_{\rm D} = 20$ V)器件输出特性发生了明显的退化,栅压 越高器件退化越大,而且主要变化集中在漏电流饱 和前.可以把沟道中电子速度饱和前的区域称为低 场区,而把电子速度饱和的区域称为强场区.加电场 应力使低场区的电阻增大,从而降低了漏电流.随着 栅压升高,沟道被打开,低场区电阻减小,应力产生 的电阻变化作用增大,从而引起大的漏电流变化.漏 压升高时低场区缩小,漏电流的变化也跟着减小.

当 AIGaN/GaN HEMT 导电沟道开启并在栅漏之 间存在高的电场时,器件处于热电子应力下.电子在 沟道中漂移并在高电场的作用下被加速,这时声学 波散射不能够把电子在高场下漂移碰撞中得到的能 量释放掉,电子的平均动能 E_k 增加了.当平均动能 E_k 超过晶格的热能量,这时电子被称为热电子.当 2DEG 沟道中的一些热电子的能量大于 AIGaN/GaN 异质结导带不连续性 ΔE 时,这些电子就会从沟道 中跃迁出来被陷阱俘获同时也可能造成界面损伤形 成界面态,从而对 HEMT 沟道中的 2DEG 产生影响, 使器件特性发生退化^[13].图 2 是高场应力下 HEMT 器件失效机理示意图,通常我们认为高场应力后,可 能影响器件退化的因素主要有以下几个 :AIGaN 势 垒层陷阱;表面态,异质结界面态.

栅压为0V时,沟道被打开,HEMT处于开态.图



图 2 高场应力下 HEMT 器件失效机理示意图

3(a) 是加 20 V 漏压 10000 s 开态应力前后转移曲线 的变化,10000 s 开态应力后,我们去掉应力,把测试 样品放置一段时间之后测量其转移曲线,如图 3(b) 所示,可以看出器件特性完全恢复了,这跟以前报道 的高场应力下产生永久性缺陷呈现不同的结果[6]。 通常由界面态引起的损伤往往是永久损伤 所以我 们认为 10000 s 开态应力中产生的异质结界面态很 少 不足以引起器件性能的退化,这种应力条件下我 们可以忽略异质结界面态的影响,此外,由于 AlGaN 和 GaN 化学键能很强^[14],所以通过估算我们认为这 种短时间应力条件下很难产生新的陷阱,因此我们 认为 AlGaN 势垒层陷阱俘获电子以及电子对表面态 的填充是器件退化的主要原因,而 Joh 等人^[9]发现 加应力时不仅能促进器件中已有的陷阱俘获电子, 而且还能产生新的陷阱,不过 Joh 等人所加的应力 时间长达 3000 h,通过这些比较我们认为应力过程 中器件原有缺陷和陷阱俘获电子以及新陷阱的产生 与应力时间有很大关系 这在以后的研究中我们会 更加深入的加以分析说明.

图 3(a)中 0—200 s 开态应力中, V_{TH}明显正漂, I_{Dsat}下降了 12.75%; 200 s 之后, V_{TH}没有多大变化,



图 3 开态应力前后(*V*_D = 20 V, *V*_G = 0 V, *V*_S = 0 V) HEMT 器件转移特性(a)和应力后静态恢复特性(b)(a)中应力时间从上 到下从左到右分别取 0 s 200 s 1000 s 5000 s 10000 s)

但是 I_{Dsat} 继续下降.我们知道只有栅下 AlGaN 势垒 层的陷阱才能明显影响 V_{TH} ,而表面态对其几乎没 有影响.所以我们认为 0—200 s 开态应力中 ,AlGaN 势垒层陷阱尤其是栅下方的 AlGaN 势垒层陷阱俘获 电子是主要的退化机理;但是 200—10000 s,电子对 表面态的填充是器件退化的主要原因.虽然已经有



图 4 高场应力前后 HEMT 器件转移特性(图中应力时间为 200 s) (a 源端悬空(V_D = 20 V, V_G = 0 V Source Floating)(b)栅 端悬空(V_D = 20 V, V_S = 0 V, Cate Floating)

人证实填充表面态的电子大多来自栅电子^[15],但是 AlGaN 势垒层陷阱俘获的电子,其来源还没有确认 下来^[7,15,16].

图 4 是源端悬空(a)或者栅端悬空(b)时,200 s 高场应力前后 HEMT 器件转移特性.源端悬空时, *V*_{TH}才正漂了 3.1%,*I*_{Dsat}下降了 5.2%,比相同时间 下开态应力后的退化小很多;然而栅端悬空时,*V*_{TH} 正漂了 19.1%,*I*_{Dsat}下降了 17.2%,这比相同时间下 开态应力后的退化大了很多.比较这两种不同应力 下的退化,不难确定 AlGaN 势垒层陷阱俘获的电子 主要来源于沟道碰撞电离产生的热载流子,而从栅 来的俘获电子就很少了.我们前面说过 200 s 内主要 是因为 AlGaN 势垒层陷阱俘获电子使得器件退化, 可是一旦源端悬空,沟道中可移动的电子就很少了, 沟道碰撞电离产生的热载流子就更少了,所以此时 器件特性的退化主要是由于栅极的电子在栅漏间电场的作用下填充虚栅中的表面态造成的.但是,如果栅端悬空,此时沟道开启,强场下沟道碰撞电离产生的热载流子比较多,而且栅端悬空相当于栅极正偏,此时由于高 V_{DC}产生的阻挡电场(不利于热载流子向 AlGaN 势垒层运动且被 AlGaN 势垒层陷阱俘获)就减弱了,AlGaN 势垒层陷阱俘获电子就变得更加活跃了,所以栅端悬空时的退化很强.

图 5 给出了不同高场应力下 HEMT 器件主要参数随应力时间的退化(a)以及 10000 s 不同高场应力下器件参数退化的比较(b).由图 5(a)可以看出,随着应力时间的增加,饱和漏电流,跨导峰值的退化越来越明显;高漏压应力下($V_{\rm D} = 20$ V)这种现象更加明显.图 5(b)中,应力后器件饱和漏电流,跨导峰值以及阈值电压的退化程度随着源漏偏压的增大而增



图 5 不同高场应力下 HEMT 器件主要参数随应力时间的退化 a 以及 10000 s 不同高场应力下器件主要参数退化的比较 b)

大,而且饱和漏电流的退化最为显著.高场应力偏置 电压越大,沟道电场越大,碰撞电离越明显,从而产 生的热载流子越多,AlGaN势垒层陷阱俘获电子的 概率就越高 ;同时应力偏置电压越大 ,栅漏电场就越强 ,栅电子填充表面态就更加活跃 ,所以高场应力偏 置电压越大器件退化就越明显 .



图 6 不同栅应力前后 HEMT 器件转移特性(图中应力时间从上到下,从左到右分别取 0 s 200 s ,1000 s ,5000 s ,1000 o s) (a) 关态应力($V_{\rm D} = 20$ V , $V_{\rm G} = -10$ V , $V_{\rm S} = 0$ V)(b)开态应力($V_{\rm D} = 20$ V , $V_{\rm G} = 0$ V , $V_{\rm S} = 0$ V)(c)脉冲应力($V_{\rm D} = 20$ V , $V_{\rm S} = 0$ V)(c)脉冲应力($V_{\rm D} = 20$ V , $V_{\rm S} = 0$ V)(c)

图 6 给出了 AlGaN/GaN HEMT 器件分别在关态 栅应力(a),开态栅应力(b),以及脉冲栅应力(c)前 后转移特性曲线的变化 跟高场应力相似 器件饱和 漏电流和阈值电压在应力后都发生了一定的退化. 关态应力下 I_{Dsat} 下降了 16.39% , V_{TH} 几乎没有变化, 而且 200 s 内 I_{Dsat}下降很快,但是 200 s 后下降速度 变慢.关态栅应力下,沟道关断,V_{nc}主要降在栅漏间 隔区 此时沟道可动电子很少 主要是栅极的电子在 栅漏间电场的作用下填充虚栅中的表面态 此时沟 道中不容易产生热电子 因此阈值电压几乎没有退 化 ;开态应力在图 3(a)中已经分析过了 ,开态时的 Vnc主要降在沟道,相对于关态来说,开态时栅极电 子在栅漏间电场的作用下填充虚栅中的表面态就没 有关态时那么强了,也就是说虚栅的影响没有关态 时大,基于以上分析,我们认为0-200 s 开态应力 中 ,AlGaN 势垒层陷阱尤其是栅下方的 AlGaN 势垒

层陷阱俘获沟道热电子是主要的退化机理:但是 200—10000 s 栅电子对表面态的填充是器件退化的 主要原因 ;脉冲应力下 I_{Dsat}下降了 29.88% ,V_{TH}正向 漂移了 12.76%. 我们发现 0-200 s 时, 脉冲应力下 的退化远小于开态应力下的退化, V_{TH}变化很小. 脉 冲应力下 器件在开态和关态两状态间反复转换 所 以大多势垒层陷阱尤其是栅下方的 AlGaN 势垒层陷 阱还来不及俘获沟道热电子.200—5000 s时, Vm 正 向漂移很明显,但是 5000—10000 s 时, V_{TH}几乎没有 变化,而 Inau继续下降,但下降不多,所以我们认为, 对于脉冲应力 200-5000 s 时主要是 AlGaN 势垒层 陷阱俘获沟道热电子,同时栅极的电子在栅漏间电 场的作用下也开始填充虚栅中的表面态,但是 5000-10000 s 时则主要是栅极的电子在栅漏间电 场的作用下填充虚栅中的表面态,同时我们可以发 现 10000 s 后 脉冲应力和开态应力下器件的退化基

本一致.基于这种比较,我们认为本文中 HEMT 器件 的钝化并不理想,钝化只是增加了陷阱的时间常数, 也就是说钝化只是使得俘获时间变大了,但是它并 没有阻断电子填充表面陷阱的通道.所以脉冲应力 下,只是退化速度比开态应力下慢了点,而当应力时 间足够长时,所有的陷阱将被填满,脉冲应力和开态 应力下的退化趋于一致.同时也说明有些钝化并不 能从根本上完全解决电流崩塌问题.

4.结 论

AlGaN/GaN HEMT 器件在不同的高场应力和栅 应力下器件主要参数如饱和漏电流,跨导峰值和阈 值电压等均发生了明显退化,而且这些退化还是可 以完全恢复的,高场应力下,器件特性的退化随高场

- [1] Eastman L F ,Tilak V ,Smart J ,Bruce M G ,Eduardo M C ,Dimtrov R ,Kim H ,Ambacher O S ,Weimann N ,Prunty T ,Murphy M ,Schaff WJ ,Shealy J R 2001 IEEE Trans. ED 48 479
- [2] Wu Y F ,Kapolnek D ,Ibbetson J P ,Parikh P ,Keller B P ,Mishra U K 2001 IEEE Trans. ED 48 586
- [3] Look D C , Reynolds D C , Hemsky J W , Sizelove J R , Jones R L , Molnar R J 1997 Phys. Rev. Lett. 79 2273
- [4] Sahoo D K Jal R K Kim H 2003 IEEE Trans Electron Devices 50 1163
- [5] Meneghesso G ,Mion A ,Haddab Y ,Pavesi M 1997 American Institute of Physics 82 5547
- [6] Koley G ,Kim H ,Eastmanl F 2003 Electron . Lett . 39 1217
- [7] Kim H ,Thompson R M ,Tilak V 2003 IEEE Electron. Device. Lett. 24 421
- [8] Meneghesso G ,Rampazzo F ,Kordo P 2006 IEEE Electron. Devices.

应力偏置电压的增加和应力时间的累积而增大;对 于不同的栅应力,相对来说,脉冲栅应力和开态栅应 力下器件特性的退化比关态栅应力下的退化大.对 不同应力前后器件饱和漏电流,跨导峰值和阈值电 压的分析表明,AlGaN 势垒层陷阱俘获沟道热电子 以及栅极电子在栅漏间电场的作用下填充虚栅中的 表面态是这些不同应力下器件退化的主要原因.长 时间的退化和短时间的电流崩塌具有相似的物理机 理,不同栅应力下器件的退化表明,钝化只是把短时 间的电流崩塌问题转化成了长时间的退化问题,它 并不能从根本上完全解决 AlGaN/GaN HEMT 的可靠 性问题.我们认为帽层结构^[17,18]可能更好地避免表 面陷阱的影响,当然我们还应当尽可能减少 AlGaN/ GaN 材料中的陷阱.

53 2932

- [9] Joh J ,Delalamo J A 2006 IEDM. Tech. Dig. 148
- [10] Koudymov A, Wang C X, Adwara Han V 2007 IEEE Electron. Device. Lett. 28 5
- [11] Vetury R, Zhang N Q, Keller S 2001 IEEE Trans. Electron. Devices. 48 560
- [12] Hasegawa H Jnagaki T Jotomo S 2003 J. Vac. Sci. Technol. 21 1844
- [13] Koley G ,Kim H ,Eastman L F 2003 Electron . Lett . 39 1217
- [14] Look D C ,Reynolds D C ,Hemsky J W 1997 Phys. Rev. Lett. 79 2273
- [15] Trew R J ,Liuy ,Kuangw W 2006 IEDM. Tech. Dig. 103
- [16] Sozza A ,Dua C ,Morvan E 2003 IEDM. Tech. Dig. 590
- [17] Lee C ,Witkowski L ,Tserng H Q 2004 Electron . Lett . 40 1547
- [18] Lee C ,Witkowski L ,Tserng H Q 2005 Electron. Lett. 41 155

Gu Wen-Ping[†] Hao Yue Zhang Jin-Cheng Wang Chong Feng Qian Ma Xiao-Hua

(School of Microelectronics ,Xidian University ,Xi'an 710071 ,China)

(Key Lab of Ministry of Education for Wide Band-Gap Semiconductor Materials and Devices ,Xi'an 710071 ,China)
 (Received 7 July 2008 ; revised manuscript received 14 August 2008)

Abstract

After subjecting to different high-field stress and gate stress, a recoverable degradation has been found , consisting of the decrease of saturation drain current I_{Dsat} and maximal transconductance g_{m} , and the positive shift of threshold voltage V_{TH} . AlGaN/GaN HEMTs were degradated more with the high-field strss voltage and the stress time increasing. Relatively , under gate pulse stress and on-state gate stress, the degradation was more obvious than under off-state gate stress. By analyzing the shift of primary parameters, we found that the hot carriers generated by impact ionization and trapped by traps in AlGaN barrier layer, and the emission of electrons from gate electrode filling in surface states at high gate-to-drian electric fileds, were the primary reasons causing device degradation after different stress. Off-state stress , on-state stress and pulse-state stress measurements reveal that the passivation treatment just changes short-time current collapse into long-time degradation , which dose not solve the reliability problem of AlGaN/GaN.

Keywords : AlGaN/GaN HEMTs , surface states (virtual gate) , traps in AlGaN barrier , stress PACC : 7320 , 7280E , 7360L

^{*} Project supported by the State Key Program of National Natural Science of China (Grant No. 60736033), the State Key Development Program (973 Program) for Basic Research of China (Grant No. 513270407), the Advanced Research Foundation of China (Grant Nos. 51311050112, 51308030102, 51308040301).

[†] E-mail :wpgu@yahoo.cn