

# AlGaIn/GaN 槽栅 HEMT 模拟与实验研究<sup>\*</sup>

王 冲<sup>†</sup> 全 思 张金凤 郝 跃 冯 倩 陈军峰

(西安电子科技大学微电子研究所,西安 710071)

(宽禁带半导体材料与器件教育部重点实验室,西安 710071)

(2008 年 3 月 14 日收到,2008 年 9 月 9 日收到修改稿)

分析了栅槽深度对 AlGaIn/GaN HEMT 特性的影响,并对不同栅槽深度的器件特性进行了模拟,得到了器件饱和电流、最大跨导和阈值电压随栅槽深度的变化规律.当槽栅深度增大,器件饱和电流逐渐下降,而最大跨导逐渐增大,阈值电压向  $x$  轴正方向移动.研制出不同栅槽深度的蓝宝石衬底 AlGaIn/GaN HEMT,用实验数据验证了得到的不同栅槽深度器件特性变化规律.从刻蚀损伤和刻蚀引入界面态的角度分析了模拟与实验规律产生差别的原因.

关键词:高电子迁移率晶体管,AlGaIn/GaN,槽栅器件

PACC:7300,7320D,7360L

## 1. 引 言

基于 AlGaIn/GaN 异质结的高电子迁移率晶体管(HEMT)在高温器件及大功率微波器件方面已显示了优势<sup>[1,2]</sup>.槽栅及介质栅等进一步提高性能的器件结构逐渐成为研究的热点.刻蚀掉 AlGaIn/GaN 异质结的一部分 AlGaIn 层制作槽栅结构,有利于肖特基结更好的控制沟道二维电子气(2DEG),从而提高器件跨导<sup>[3]</sup>.Lanford 等人采用槽栅结构来实现增强型器件<sup>[4]</sup>.但肖特基栅制作在被刻蚀的 AlGaIn 层上,刻蚀损伤会引起栅泄漏电流的增大及界面态的产生<sup>[5]</sup>.Nakayama 等研制了槽栅 MOS 场板结构的 HEMT,器件总功率达到 140 W<sup>[6]</sup>.国内近些年也有 AlGaIn/GaN 槽栅 HEMT 研究的报道<sup>[7]</sup>.文章在对 AlGaIn/GaN 槽栅 HEMT 理论研究的基础上,进一步实验研究了不同槽栅深度与器件特性的关系,得到了在变化的栅槽深度下器件饱和电流、最大跨导和阈值电压等参数的变化规律,并分析了实验与模拟数据产生差异的原因.

## 2. 器件制作

采用 MOCVD 方法在蓝宝石衬底基片(0001)面上外延生长了 AlGaIn/GaN 异质结.蓝宝石衬底厚度

为 330  $\mu\text{m}$ ,材料层结构由下而上依次为 3  $\mu\text{m}$  未掺杂 GaN 外延层,5 nm 未掺杂 AlGaIn 隔离层,12 nm Si 掺杂 AlGaIn 层(Si 掺杂浓度  $2 \times 10^{18} \text{cm}^{-3}$ ),5 nm 未掺杂 AlGaIn 帽层.PL 谱测量后计算得到的 AlGaIn 层 Al 组分为 27%(Al<sub>0.27</sub>Ga<sub>0.73</sub>N).Hall 效应测量显示,室温下蓝宝石衬底上生长的材料 2DEG 迁移率  $\mu$  和面密度  $N_s$  分别为 1267  $\text{cm}^2/\text{Vs}$  和  $1.12 \times 10^{13} \text{cm}^{-2}$ .槽栅 HEMT 器件结构如图 1 所示.

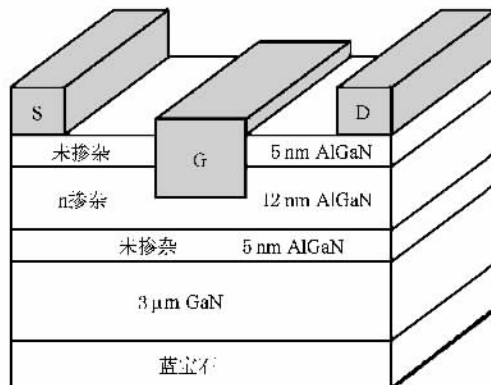


图 1 槽栅 AlGaIn/GaN HEMT 结构图

器件台面隔离采用感应耦合等离子体(ICP)干法刻蚀,刻蚀深度为 150 nm,刻蚀速率为 100 nm/min.源漏欧姆接触采用 Ti/Al/Ni/Au(30 nm/180 nm/40 nm/60 nm)850 °C N<sub>2</sub> 中退火.在做好栅掩模后采用

<sup>\*</sup> 国家自然科学基金重点项目(批准号:60736033)资助的课题.

<sup>†</sup> E-mail: wangchong197810@hotmail.com

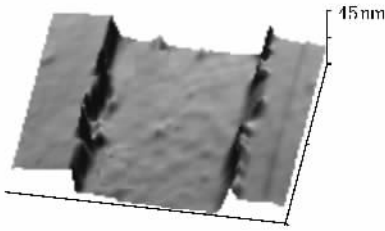


图 2 槽栅局部 AFM 图

ICP 干法刻蚀不同深度的栅槽, 栅槽深度选择 5 nm, 10 nm, 15 nm 三个深度, 刻蚀速率为 0.1 nm/s, 刻蚀偏压为 50 V. 做完栅槽刻蚀后, 继续采用栅槽刻蚀掩模用电子束蒸发的方法进行栅金属蒸发, 而后剥离形成栅电极, 栅金属采用 Ni/Au(30 nm/200 nm). 制备的 AlGaIn/GaN HEMT 栅长为 1 μm, 栅宽为 100 μm, 源漏间距为 4 μm. 传输线模型(TLM)结构宽度为 100 μm, 测试结构与 HEMT 在同一片材料上制作, 并规则地分布于器件周围, TLM 计算得到接触电阻  $R_c$  为 0.63 Ω·mm, 比接触电阻  $1.2 \times 10^{-5} \Omega \cdot \text{cm}^2$ . 使用 HP4156B 精密半导体参数测试仪测试了器件直流特性. 采用 Agilent5500 原子力显微镜(AFM)观察了槽栅局部结构, 如图 2 所示, 同时测量得到栅槽深度.

### 3. 模拟讨论和实验结果

AlGaIn/GaN HEMT 源漏之间的主要电导由 2DEG 导电沟道提供, 由 AlGaIn 势垒层上的肖特基栅施加偏压来改变耗尽区的厚度, 从而控制沟道 2DEG 及器件的工作状态. 当对器件进行槽栅刻蚀后 2DEG 密度和栅到沟道的距离都会发生的变化, 减小肖特基栅到沟道的距离能提高栅控能力而提高器件跨导, 同时器件阈值电压也发生变化, 所以研究栅槽深度对器件特性参数的影响很有必要.

在短栅长器件电流达到饱和时, 源漏饱和电流和跨导可表示为<sup>[8]</sup>

$$I_{D\text{sat}} = \frac{qW_D\mu_n}{L} \int_{V_T}^{V_g} n_{2D}(u) du, \quad (1)$$

$$G_m = \frac{\epsilon_0 \epsilon_1 W_D V_{\text{sat}}}{d} \quad (2)$$

(1)(2)式中  $W_D$  为栅宽,  $L$  为栅长,  $\mu_n$  为迁移率,  $n_{2D}$  为二维电子气密度,  $V_g$  为栅压,  $d$  为 AlGaIn 层厚度,  $\epsilon_0$  和  $\epsilon_1$  分别为空气和 AlGaIn 的介电常数,  $V_{\text{sat}}$  为饱和电子速度,  $V_T$  为阈值电压,  $V_T$  可表示为<sup>[9]</sup>

$$V_T = \Phi_B - \frac{\Delta E_C}{q} - \frac{qN_D(d - d_i)^2}{2\epsilon_0 \epsilon_1} - \frac{\sigma_{\text{pol}}}{\epsilon_0 \epsilon_1} d, \quad (3)$$

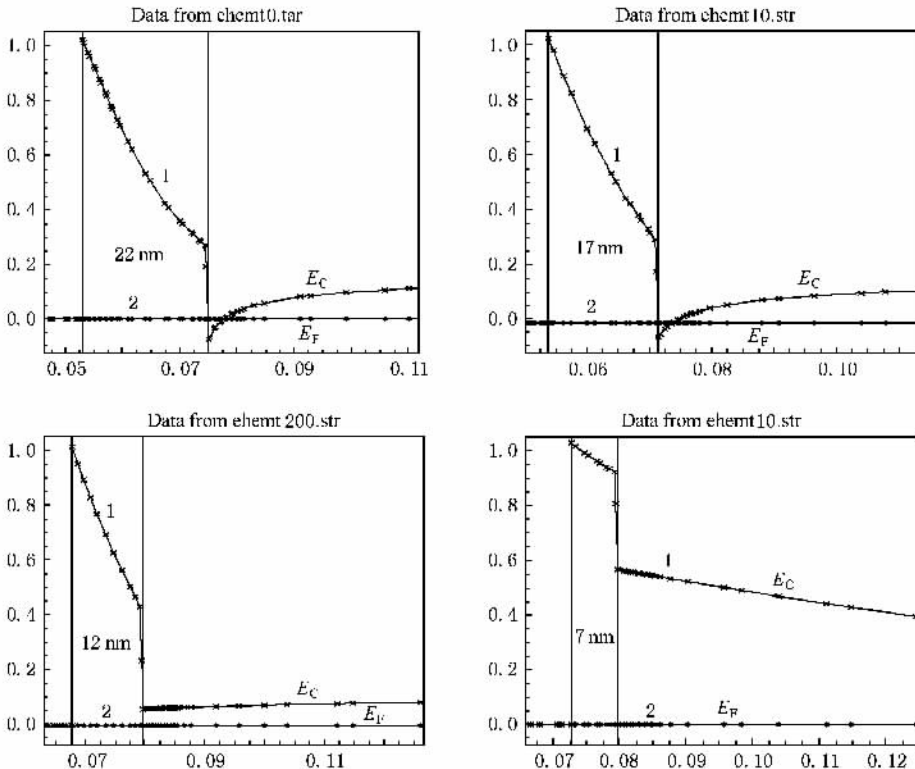


图 3 AlGaIn/GaN 异质结导带随栅槽深度的变化(曲线 1、2 分别为导带底和费米能级)

其中  $\sigma_{pol}$  为极化电荷,  $q$  为电子电量,  $q\Phi_B$  为肖特基势垒高度,  $\Delta E_C$  为导带不连续性,  $N_D$  为 AlGaIn 掺杂浓度. 从上面 3 个表达式中可以看出槽栅刻蚀后 2DEG 密度  $n_{2D}$  和 AlGaIn 层厚度  $d$  的变化对器件特性的影响. 当刻蚀形成槽栅后栅下沟道电子面密度减小引起器件饱和电流下降, 同时由于 AlGaIn 厚度减薄会提高器件的跨导并使得阈值电压向正方向移动.

采用 SILVACO 模拟软件, 对器件结构参数进行定义后, 取栅槽深度为 5 nm, 10 nm, 15 nm 对 AlGaIn/GaN 槽栅 HEMT 直流特性进行了模拟, 得到了不同栅槽深度下器件特性与未刻蚀槽栅器件的特性对比. 图 3 所示为刻蚀不同栅槽深度后 AlGaIn/GaN 异质结导带图的变化. 当异质结中 AlGaIn 厚度不断被刻蚀减薄后, 肖特基势垒对 2DEG 的耗尽作用也逐渐增强, 所以异质结界面处的 GaN 导带量子阱中电子逐渐减少. 当 AlGaIn 厚度减薄到 10 nm 和 15 nm 时, 异质结界面处的 GaN 导带已经高于费米能级或向上弯曲, 这表明异质结界面处的 2DEG 在未加栅压时就已经被耗尽, 这时器件呈现增强型特性. 模拟出了不同栅槽深度的 AlGaIn/GaN HEMT 在漏压为 6 V 时的转移特性曲线如图 4 所示, 从转移特性曲线中也可以间接得到阈值电压的变化规律.

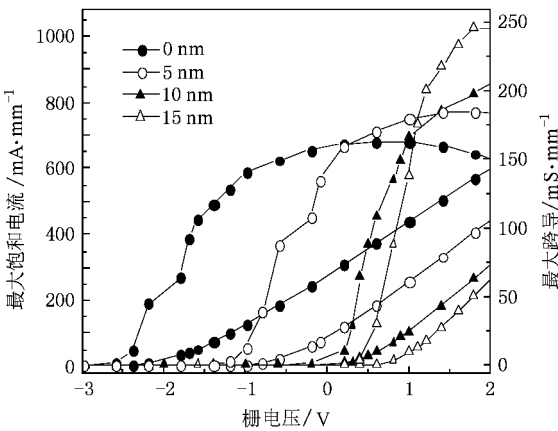


图 4 模拟出的不同栅槽深度器件转移特性对比

对研制出的栅槽深度分别为 5 nm, 10 nm, 15 nm 的 AlGaIn/GaN HEMT 与未刻蚀槽栅的器件在漏压为 6 V 下进行了转移特性测试, 如图 5 所示. 对比模拟与实验得到的器件转移特性发现, 模拟得到的曲线与实际转移特性曲线随刻蚀深度变化规律非常近似. 器件阈值电压向 X 轴正方向移动的变化规律基本符合. 图 6 显示了器件最大跨导和栅压 2 V 时最大饱和电流的变化规律比较, 当栅槽深度增大器

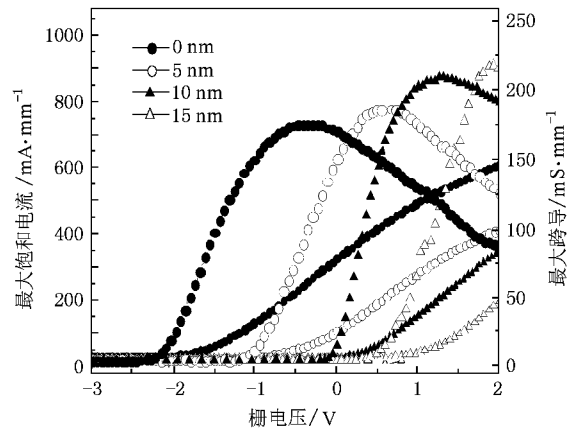


图 5 研制出的不同栅槽深度器件转移特性对比

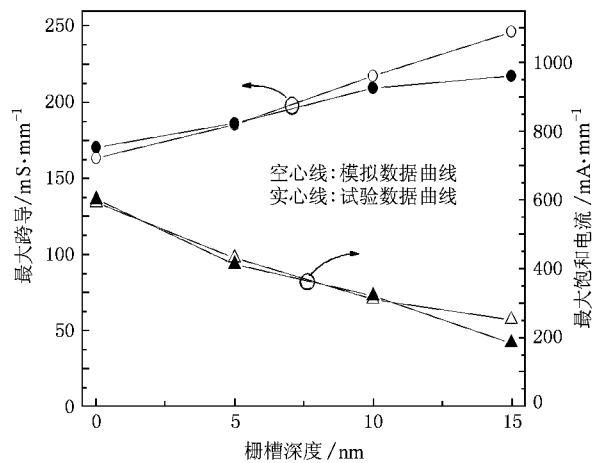


图 6 器件最大饱和电流最大跨导随栅槽深度的变化

件饱和电流逐渐变小, 跨导最大值也随栅槽深度增大而增大. 但当槽栅深度达到 15 nm 时与模拟数据相比, 实验得到的饱和电流下降更明显而跨导的提

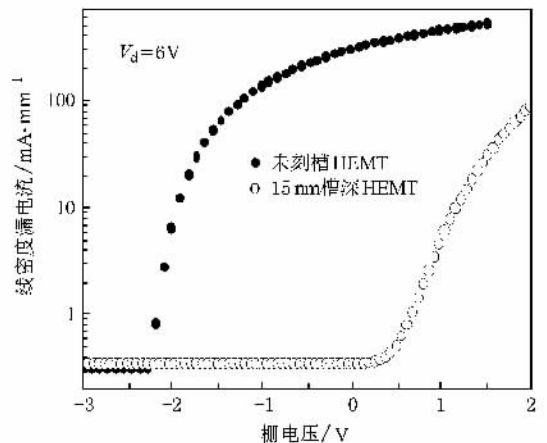


图 7 器件电流亚阈特性比较

高却减小. 槽栅刻蚀工艺中会引入界面态<sup>[10]</sup>, 在从负栅压到正栅压以扫描方式测试器件相当于对器件界面态引起的电子陷阱逐步充电, 陷阱中俘获的电子产生的耗尽作用就会对器件的特性产生影响. 在栅槽深度较大的器件中, 离子轰击材料表面的时间较长, 离子轰击更容易产生界面态, 所以器件饱和电流下降增大. 而且当刻蚀深度较大时, 刻蚀轰击的 AlGaIn 表面距离 2DEG 沟道更近, 刻蚀损伤容易引起沟道载流子迁移率的下降<sup>[11]</sup>, 所以随槽深增大器件最大跨导增大速度变缓. 随刻蚀深度的增加器件亚阈特性也逐渐恶化, 图 7 显示了 15 nm 槽深器件与未刻槽器件的半对数坐标下转移特性曲线, 15 nm 槽深器件的电流亚阈斜率明显变小, 这也说明了槽深较大的器件亚阈特性受到刻蚀过程中 GaN 和 AlGaIn 间产生的界面态影响.

由于自热效应的存在, 实际器件的饱和电流增大到一定程度后电流随栅压增大速度会变缓; 模拟

与实验曲线的差别也与刻蚀深度的测量误差及器件工艺中的实际尺寸和设计尺寸一致性有关.

## 4. 结 论

从理论上分析了栅槽深度对器件饱和电流、最大跨导和阈值电压的影响, 并用 SILVACO 模拟软件模拟出了栅槽深度变化后器件几个参数的变化规律. 模拟规律显示: 饱和电流随栅槽深度增大而减小, 最大跨导随栅槽深度增大而增大, 阈值电压随栅槽深度增大而向 X 轴正方向移动. 研制出了不同栅槽深度的 AlGaIn/GaN HEMT, 用实验验证了模拟得到的曲线变化规律, 分析了模拟与实验数据产生差异的原因. 当器件栅槽深度增大到 15 nm 后, 刻蚀产生的界面态和沟道迁移率受到一定损伤是器件实际参数值与模拟参数值产生偏差的主要原因. 器件亚阈斜率的比较进一步证实了界面态的产生.

- 
- [ 1 ] Masataka H, Toshiaki M, Takashi M 2006 *IEEE Electron Device Lett.* **27** 16
- [ 2 ] Darwish A M, Boutros K, Luo B, Benjamin D H, Viveiros E, Alfred H 2006 *IEEE Microwave Theory and Techniques* **54** 4456
- [ 3 ] Yasuhiro O, Yuji A, Tatsuo N, Koji, Hironobu M, Takashi I, Masanobu S, Koji H, Masayoshi K, Naoki S, Masaaki K 2004 *IEEE Trans. Electron Devices* **51** 2217
- [ 4 ] Lanford W B, Tanaka T, Otoki Y, Adesida I 2005 *Electron Lett.* **41** 449
- [ 5 ] Zhang H, Miller E J, Yu E T 2006 *J. Appl. Phys.* **99** 023703
- [ 6 ] Nakayama T, Ando Y, Okamoto Y, Inoue T, Miyamoto H 2006 *Electron Lett.* **42** 489
- [ 7 ] Zhang Z G, Feng Z, Yang M L, Feng Z H, Mo J H, Cai S J, Yang K W 2007 *Chinese Journal of Semiconductors* **28** 1420 (in Chinese)[ 张志国、冯 震、杨梦丽、冯志红、默江辉、蔡树军、杨克武 2007 半导体学报 **28** 1420 ]
- [ 8 ] Stengel F, Mohammad S N, Morkoc H 1996 *J. Appl. Phys.* **80** 3031
- [ 9 ] Drozdovski N V, Caverly R H 2002 *IEEE Microwave Theory and Techniques* **50** 4
- [ 10 ] Wang C, Feng Q, Hao Y, Wan H 2006 *Acta Phys. Sin.* **55** 6085 (in Chinese)[ 王 冲、冯 倩、郝 跃、万 辉 2006 物理学报 **55** 6085 ]
- [ 11 ] DiSanto D W, Kwan A C, Bolognesi C R 2002 *Electron Lett.* **38** 921

# Simulation and experimental investigation of recessed-gate AlGa<sub>N</sub>/Ga<sub>N</sub> HEMT<sup>\*</sup>

Wang Chong<sup>†</sup> Quan Si Zhang Jin-Feng Hao Yue Feng Qian Chen Jun-Feng

( *Institute of Microelectronics , Xidian University , Xi'an 710071 , China* )

( *Key Lab of Wide Band Gap Semiconductor Materials and Devices , Xi'an 710071 , China* )

( Received 14 March 2008 ; revised manuscript received 9 September 2008 )

## Abstract

The effect of recessed-gate depth on device characteristics was analyzed. The device characteristics with different recessed-gate depth were simulated by using SILVACO and the variation of saturation current , maximum conductance and threshold with different recessed-gate depth were obtained. With increasing recessed-gate depth , the saturation current reduces and maximum conductance increases and the threshold shifts to positive direction of X-axis. High electron mobility transistors of AlGa<sub>N</sub>/Ga<sub>N</sub> heterostructure grown on sapphire substrates with different recessed-gate depth were fabricated. The simulation of different recessed-gate depth device characteristics were validated by comparing experiments with the simulation results. The discrepancies between simulation and experiment were analyzed in the aspects of etching damage and interface states.

**Keywords** : high electron mobility transistors , AlGa<sub>N</sub>/Ga<sub>N</sub> , recessed-gate device

**PACC** : 7300 , 7320D , 7360L

<sup>\*</sup> Project supported by the National Natural Science Foundation of China( Grant No. 60736033 ).

<sup>†</sup> E-mail : wangchong197810@hotmail.com