

基于低温硅技术的赝晶 SiGe 应变弛豫机理*

杨洪东[†] 于 奇 王向展 李竞春 宁 宁 杨谟华

(电子科技大学 电子薄膜与集成器件国家重点实验室, 成都 610054)

(2009 年 11 月 13 日收到; 2009 年 12 月 11 日收到修改稿)

基于能量平衡条件, 结合低温硅(LT-Si)剪切模量小于 SiGe 的实验结果, 从螺位错形成模型出发, 给出了基于 LT-Si 技术的赝晶 SiGe 应变弛豫机理. 该机理指出, 赝晶 SiGe 薄膜厚度小于位错形成临界厚度, 可通过 LT-Si 缓冲层中形成位错释放应变; 等于与大于临界厚度, 位错在 LT-Si 层中优先形成, 和文献报道中已观察到的实验结果相符合. 同时, 实验制备了基于 LT-Si 技术的弛豫 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 虚拟衬底材料. 结果显示, 位错被限制在 LT-Si 缓冲层中, 弛豫度达到了 85.09%, 且在 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 中未观察到穿透位错, 实验结果证实了赝晶 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 是通过在 LT-Si 缓冲层形成位错来释放应变的弛豫机理.

关键词: 低温硅, 赝晶锗硅, 弛豫机理, 位错理论

PACC: 7360F, 6170G, 8115N

1. 引 言

通过裁剪能带而增强 Si 载流子迁移率, 应变 Si 技术获得了广泛的研究与应用^[1-5]. 利用弛豫 SiGe 虚拟衬底获得双轴应变 Si 材料是研究较早且最具代表性的技术之一^[6], 其关键是在硅基上制备高质量的弛豫 SiGe 材料. 可采用渐变缓冲层技术^[7,8]、离子注入技术^[9]、低温硅(LT-Si)^[10-12]等技术制备弛豫 SiGe 材料. 其中, 基于 LT-Si 技术能获得高质量且薄弛豫 SiGe 虚拟衬底.

赝晶生长中应变弛豫机理已有大量研究, 如 Van Der Merwe^[13] 基于能量平衡条件给出了应变弛豫的临界厚度模型, Matthews^[14] 等在此基础上, 基于力平衡条件, 给出的赝晶 SiGe/Si 结构的 M-B 临界厚度模型与高温实验数据($>550\text{ }^\circ\text{C}$)符合较好. People 和 Bean 又基于能量平衡条件给出了与低温实验数据($<550\text{ }^\circ\text{C}$)符合较好的 P-B 临界厚度模型^[15]. 但在赝晶 SiGe/LT-Si/Si 结构的实验中发现, 在赝晶 SiGe 尚未生长到临界厚度时即可发生弛豫, 并能有效抑制位错在弛豫 SiGe 中形成, 以及位错可穿透到 Si 衬底中, 这与已有的临界厚度模型不相符. 虽从实验现象上, 对 LT-Si 技术弛豫机理给出了许多解释^[16-18], 但至今还尚未见 LT-Si 技术弛豫机

理的相关理论报道.

本文从螺位错形成理论模型出发, 基于能量平衡条件, 并结合 LT-Si 剪切模量小于 SiGe 的实验结果, 给出了在 LT-Si 缓冲层上制备的赝晶 SiGe 发生弛豫时位错形成机理, 解释了文献报道中已观察到的实验结果. 同时依据该弛豫机理, 利用把失配位错限制在具有较小剪切模量的 LT-Si 缓冲层中, 而有效抑制 $\text{Si}_{1-x}\text{Ge}_x$ 层中穿透位错形成的特点, 实验制备了基于 LT-Si 技术的弛豫 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 虚拟衬底材料, 并采用透射电子显微镜(TEM)、原子力显微镜(AFM)、双晶 X 射线衍射(DCXR)技术测试分析了该材料.

2. 基于 LT-Si 技术的赝晶 SiGe 弛豫机理

基于 LT-Si 技术制备弛豫 SiGe 的大量文献报道^[18-22] 中发现, 低温下生长的 Si 材料具有大量点缺陷, 随后生长 SiGe 过程中, 会在 LT-Si 缓冲层中形成位错释放赝晶 SiGe 中的应变, 并会穿透到 Si 衬底中, 而在弛豫 SiGe 中几乎没有穿透位错. 同时, LT-Si 缓冲层在赝晶 SiGe 层的作用下也会发生应变, 表明具有疏松结构的 LT-Si 材料具有更大的柔性, 即 $G_{\text{LT-Si}} < G_{\text{SiGe}}$ ($G_{\text{LT-Si}}$ 和 G_{SiGe} 分别为 LT-Si 与

* 国家部委 61398 基金资助的课题.

[†] E-mail: hongdong_yang@163.com

SiGe 材料的剪切模量)。

M-B 与 P-B 模型是假设 SiGe 与 Si 材料具有相同弹性性质基础上的,而应用于具有不同弹性性质的 SiGe/LT-Si/Si 系统,产生了与理论不符的实验现象.因此,为便于描述具有不同弹性性质的 SiGe/LT-Si/Si 系统,采用螺位错模型^[23]重新进行分析.设外延生长的 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜厚度为 h_f , $\text{Si}_{1-x}\text{Ge}_x/\text{LT-Si}$ 界面上存在一 Burgers 矢量为 b_i 的螺位错,由失配位错段与穿透位错段组成, h 为自由表面向下的深度,如图 1 所示.

如果材料各向同性,应变是等双轴应变,则薄膜中的失配应变须是剪切应力 τ_m 产生的剪切应变 γ_m ,而释放失配应变的位错为沿 z 轴方向的失配位错段,是一个螺位错,用 $b = b_i$ 表示,穿透段具有螺-刃混合型位错的特征.

定义剪切模量比例因子 G_s ($G_s = G_{\text{SiGe}}/G_{\text{LT-Si}}$) 来表示界面两侧材料剪切模量的差异,则 Dundurs 参数^[24] k_G 为

$$k_G = \frac{G_{\text{SiGe}} - G_{\text{LT-Si}}}{G_{\text{SiGe}} + G_{\text{LT-Si}}} = \frac{G_s - 1}{G_s + 1}. \quad (1)$$

$$W_d(h) = \frac{G_{\text{SiGe}} b^2}{4\pi} \begin{cases} \ln\left(\frac{2h}{r_0}\right) + \frac{G_s - 1}{G_s + 1} \ln\left(\frac{h_f^2 - h^2}{h_f^2}\right), & r_0 < h < h_f - r_0, \\ \ln\left(\frac{2h}{r_0}\right) - 2 \frac{G_s - 1}{G_s + 1} \ln\left(\frac{2h(h - h_f)^{1/2}}{r_0(h + h_f)^{1/2}}\right), & h_f + r_0 < h < \infty, \end{cases} \quad (2)$$

其中, r_0 为位错芯半径, b 为螺位错 Burgers 矢量的大小. (2) 式中后一项在距表面 h_f 处(即界面)是对数奇异的,因此,在 $h_f - r_0 < h < h_f + r_0$ 区间内的值没有意义.

由(2)式可见,当剪切模量比例因子 $G_s < 1$ 时,在 LT-Si 缓冲层中形成位错的能量比 $\text{Si}_{1-x}\text{Ge}_x$ 中更低,即位错在 LT-Si 缓冲层中更易优先形成.

由弹性理论,剪切应变能在距 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜自由表面 h 处可提供的能量 $W_m(h)$ 为

$$W_m(h) = \begin{cases} -G_{\text{SiGe}} \gamma_m b h, & h \leq h_f, \\ -G_{\text{SiGe}} \gamma_m b h_f, & h > h_f. \end{cases} \quad (3)$$

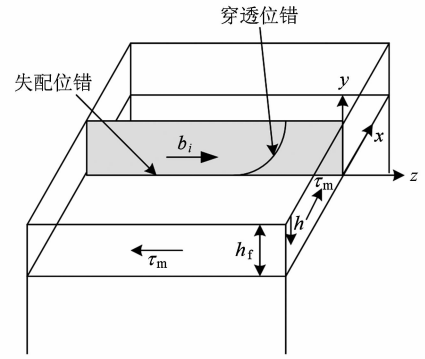


图 1 由失配位错段与穿透位错段组成 Burgers 矢量为 b_i 沿 z 轴的螺位错与滑移面系统

由于 $G_{\text{LT-Si}} < G_{\text{SiGe}}$, 则失配位错不再准确地位于界面上. 考虑界面附近的螺位错, Chou^[25] 以 k_G 为幂的无穷级数形式给出了螺位错形成能的完整解. 在 $\text{Si}_{1-x}\text{Ge}_x/\text{LT-Si}$ 系统中, 由于 Si 与 Ge 具有相似的晶体性质, 则 $|k_G| \ll 1$. 因此, 此处只保留 k_G 的一次项部分, 也是准确的. 则形成位错需要的能量 $W_d(h)$ 为

由(3)式可见, 在 $\text{Si}_{1-x}\text{Ge}_x$ 层中, 从表面沿 y 轴向下, 剪切应变能线性增加, 最大值为界面处的应变能. 而在 LT-Si 层中, 剪切应变能是一恒量, 为膜厚 h_f 所能提供的膜晶 $\text{Si}_{1-x}\text{Ge}_x$ 层的最大能量 ($-G_{\text{SiGe}} \gamma_m b h_f$).

因此, 在 $\text{Si}_{1-x}\text{Ge}_x/\text{LT-Si/Si}$ 系统中, 综合考虑位错形成所需的能量与剪切应变提供的能量, 由于 $G_s < 1$, 位错优先在 LT-Si 层中形成. 总能量 $W_{\text{tot}}(h) = W_d(h) + W_m(h)$, 其中, W_{tot1} 为 $\text{Si}_{1-x}\text{Ge}_x$ 层中形成位错能与应变能的总能量, W_{tot2} 为 LT-Si 层中的总能量, 得

$$W_{\text{tot1}} = \frac{G_{\text{SiGe}} b^2}{4\pi} \left[\ln\left(\frac{2h}{r_0}\right) + \frac{G_s - 1}{G_s + 1} \ln\left(\frac{h_f^2 - h^2}{h_f^2}\right) \right] - G_{\text{SiGe}} \gamma_m b h, \quad r_0 < h < h_f - r_0, \quad (4)$$

$$W_{\text{tot2}} = \frac{G_{\text{SiGe}} b^2}{4\pi} \left[\ln\left(\frac{2h}{r_0}\right) - 2 \frac{G_s - 1}{G_s + 1} \ln\left(\frac{2h(h - h_f)^{1/2}}{r_0(h + h_f)^{1/2}}\right) \right] - G_{\text{SiGe}} \gamma_m b h_f, \quad h_f + r_0 < h < \infty.$$

当 $W_{\text{tot}}(h) \leq 0$, 系统自由能降低, 位错能够自发形成, 等于零是位错形成的临界条件. 为便于表示剪切模量比例因子 G_s 对系统总能量的作用, 用 $G_{\text{SiGe}} b^2$ 归一化 W_{tot} , h/b 归一化 h , 其中, 取 $r_0 = 0.5 b$, $b = 0.4 \text{ nm}$, $\gamma_m = 0.0163$ (相当于 Ge 组分为 0.2). 图 2, 3, 4 分别给出了 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜厚度等于、大于、小于 h_f 情况下, G_s 对系统总能量的作用. 其中, $G_s = 1$, $W_{\text{tot}} = 0$ 的 h_f 值 (也就是常规模型的临界厚度), 对应的曲线 (图中实线) 作为与其他条件下相比较的基线.

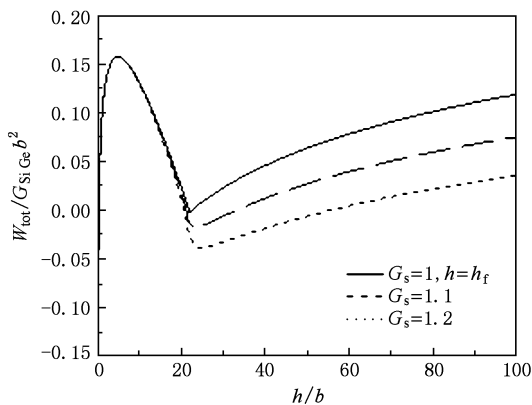


图 2 $h = h_f$ 时, G_s 对系统总能量的作用

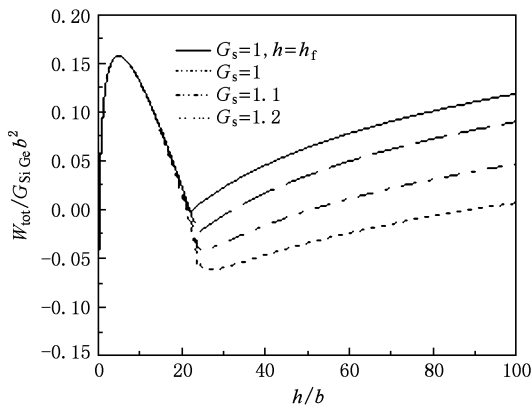


图 3 $h > h_f$ 时, G_s 对系统总能量的作用

由图 2, 3 可见, 当 $h \geq h_f$, 随着 G_s 的增大, 总能量极小值小于零, 向右移动, 位于 LT-Si 缓冲层中, 且随 G_s 增大而略微加深. 同时, 总能量的极小值随 G_s 增大而变得更低, 这表明降低了位错形成能, 位错随 G_s 增大更易在 LT-Si 缓冲层中形成. 相同条件下与直接在衬底上外延 $\text{Si}_{1-x}\text{Ge}_x$ 相比, LT-Si 缓冲层会增加赝晶 SiGe 的弛豫度, 且随 G_s 增大而提高. 这和文献报道中观察到在 LT-Si 缓冲层中形成大量失

配位错来释放赝晶 $\text{Si}_{1-x}\text{Ge}_x$ 中应变的实验结果相一致.

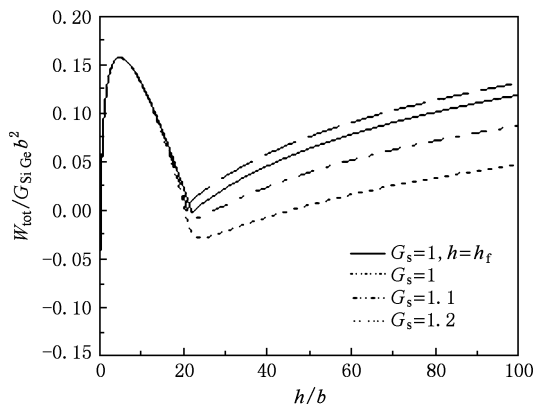


图 4 $h < h_f$ 时, G_s 对系统总能量的作用

由图 4 可见, 赝晶 $\text{Si}_{1-x}\text{Ge}_x$ 未达到临界厚度时 ($h < h_f$), 具有相同剪切模量 ($G_s = 1$) 时的总能量极小值在 $\text{Si}_{1-x}\text{Ge}_x$ 层中, 并大于零, 薄膜中不能形成位错, 故赝晶 $\text{Si}_{1-x}\text{Ge}_x$ 不能发生应变弛豫. 若采用具有更小剪切模量的 LT-Si 柔性衬底 (如 $G_s = 1.1$), 总能量极小值将位于 LT-Si 柔性衬底中, 且降低了总能量值, 此处小于零, 即满足位错形成的条件. 因此, 采用具有更小剪切模量的 LT-Si 缓冲层, 虽然 $\text{Si}_{1-x}\text{Ge}_x$ 层厚度尚未达到位错形成条件, 但通过减小 LT-Si 层的剪切模量, 可使 LT-Si 层满足位错形成的条件, 释放赝晶 $\text{Si}_{1-x}\text{Ge}_x$ 中的应变. 这很好地解释了文献 [21] 中赝晶 $\text{Si}_{0.7}\text{Ge}_{0.3}$ 厚度在尚未到临界厚度 (P-B 模型中的厚度值) 时已发生应变弛豫的实验结果. 同时, 由图 4 还能得出, 总能量同样随 G_s 增大而减小, 但位错形成位置在 LT-Si 层中界面附近, 改变较小.

另外, 在 LT-Si 层中存在的点缺陷, 其中心局部区域存在应变, 增加了局部应变能, 可成为位错的异质形核源, 降低位错形成能, 也会使赝晶 $\text{Si}_{1-x}\text{Ge}_x$ 层厚度尚未到达临界厚度时, 通过在 LT-Si 缓冲层中形成位错释放应变. 因此, 在赝晶 $\text{Si}_{1-x}\text{Ge}_x$ 层厚度较薄 (应变能较小), LT-Si 层中位错条件也未满足时, 失配位错形成主要机制就是通过点缺陷的异质形核来释放赝晶 $\text{Si}_{1-x}\text{Ge}_x$ 中的应变, 使应变发生弛豫. 随着赝晶 $\text{Si}_{1-x}\text{Ge}_x$ 层厚度的增加, 应变能也逐渐增加, 应变弛豫就转变为异质形核与 LT-Si 层中形核共同作用的结果. 随赝晶 $\text{Si}_{1-x}\text{Ge}_x$ 层厚度达到临界厚度, 赝晶 $\text{Si}_{1-x}\text{Ge}_x$ 层中也会形成位错对应变弛豫作出贡献.

但是,位错同时会受到界面组态力的作用,力的方向与界面垂直,作用力的大小随距界面距离的倒数成正比.考虑 $\text{Si}_{1-x}\text{Ge}_x/\text{LT-Si}$ 界面附近一位错,则界面作用在螺位错单位长度的组态力 $F_b^{[26]}$ 为

$$F_b = -\frac{G_{\text{SiGe}} b k_G}{4\pi |y|}. \quad (5)$$

在 $\text{Si}_{1-x}\text{Ge}_x/\text{LT-Si}$ 系统中, $G_{\text{SiGe}} > G_{\text{LT-Si}}$, 即 $G_s > 1$, 则可知组态力 F_b 沿 y 轴的负方向. 如果位错位于 $\text{Si}_{1-x}\text{Ge}_x$ 中, 则为吸引力, 即有向 LT-Si 层运动的趋势; 如果位于 LT-Si 中, 则为排斥力, 有远离界面的趋势, 但随距离增加而减小. 组态力的作用很好地解释了文献[12,19]中的实验现象: LT-Si 技术能有效抑制弛豫 $\text{Si}_{1-x}\text{Ge}_x$ 中穿透位错的形成, 并在 Si 衬底中发现大量位错, 随 LT-Si 厚度的减薄而加深. 同时, 组态力的作用也是 LT-Si 层抑制弛豫 SiGe 形成穿透位错的原因.

3. 实验结果与分析讨论

由上面的赝晶 SiGe 应变弛豫机理的分析可得, 采用 LT-Si 技术可获得低于临界厚度, 且低缺陷密度的弛豫 $\text{Si}_{1-x}\text{Ge}_x$ 材料, 为生长应变 Si 材料提供高质量的虚拟衬底. 因此, 基于 LT-Si 技术生长了弛豫 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 材料作为后续应变 Si 生长的虚拟衬底, 其生长结构如图 5 所示. 实验采用直径 75 mm (100) n 型 Si 单晶为衬底, 利用分子束外延 (MBE) 系统进行生长, 所有层均采用固态源. 首先, 在 700 °C 生长 10 nm 的 Si 缓冲层; 然后, 在 400 °C 下生长 100 nm 的 LT-Si 材料; 最后, 在 550 °C 生长 500 nm 的 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 层.

500 nm n relaxed $\text{Si}_{0.8}\text{Ge}_{0.2}$
100 nm i LT-Si
10 nm i Si buffer
N Si sub (100)

图 5 基于 LT-Si 技术弛豫 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 材料生长结构

材料生长完成后, 对样片 (004) 晶面进行了 DCXRD 测试, 回摆曲线如图 6 所示. 采用 Cu 靶 $K_{\alpha 1}$ 辐射, $\lambda = 1.54056 \text{ \AA}$. 图 6 中的最强峰为 Si 衬底的 (004) 衍射峰 ($\theta_{\text{Bragg}} = 34.5646^\circ$), 外延层 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 的 (004) 衍射峰分布在衬底峰的左边. 经计算, 应变弛豫度为 85.09%. 同时, 外延层的衍射峰很宽, 这表明赝晶 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 的弛豫不均匀. 这主要是因为

低温下生长, 弛豫机理主要依靠位错的形成来释放应变, 而 LT-Si 层中点缺陷异质形核源的数量与 LT-Si 层剪切模量的大小对弛豫度有着较大的影响, 且位错在低温下滑移较弱, 使应变弛豫不均匀. 因此, 可通过增加 LT-Si 层中点缺陷或者降低 LT-Si 层的剪切模量来提高弛豫度, 并可通过退火等工艺增强位错滑移, 使应变弛豫更加均匀.

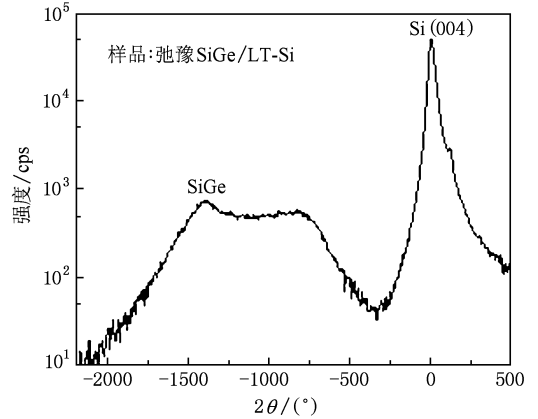


图 6 对样品的双晶 X 射线衍射回摆曲线

采用 TEM 分析了材料中位错的形成, 如图 7 所示. 由图可见, 衬底与 LT-Si 界面形成了一些缺陷, 但 LT-Si 与 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 的界面平整, 形成了失配位错. 这是由于化学机械抛光 (CMP) 后, 会损伤 Si 衬底表面, 在 LT-Si/Si 界面处引入了缺陷. 通过 700 °C 生长的 Si 缓冲层进行改善, 在随后生长的 LT-Si 层中未出现缺陷. 还可发现, LT-Si 内部形成了大量位错, 并被阻止在 LT-Si 与 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 界面处, 没有延伸穿透到 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 里. 这表明 LT-Si 层不仅对赝晶 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 起到弛豫作用, 同时 LT-Si/ $\text{Si}_{0.8}\text{Ge}_{0.2}$ 界面组态

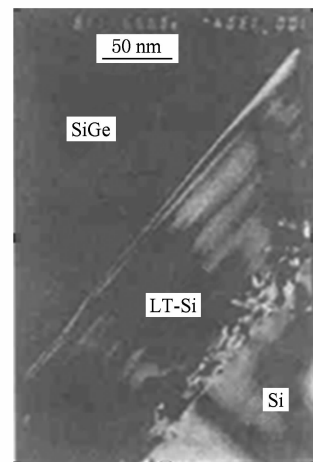


图 7 样品横截面的 TEM 图

力阻止失配位错向上攀移形成穿透位错.

采用 AFM 对样品表面形态进行了测试分析, 如图 8 所示. 图中可清晰地看到沿表面 $[110]$ 方向十字交叉的图案, 这是因为 $\text{Si}_{0.8}\text{Ge}_{0.2}/\text{LT-Si}$ 界面处形成失配位错在表面引起的起伏. 经计算, 表面的粗糙度均方根 (RMS) 为 1.02 nm, 达到了制备器件的质量要求. 经腐蚀法计算, 表面缺陷密度为 10^6 cm^{-2} . 这表明 LT-Si 层确实有效抑制了弛豫 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 中穿透位错的形成.

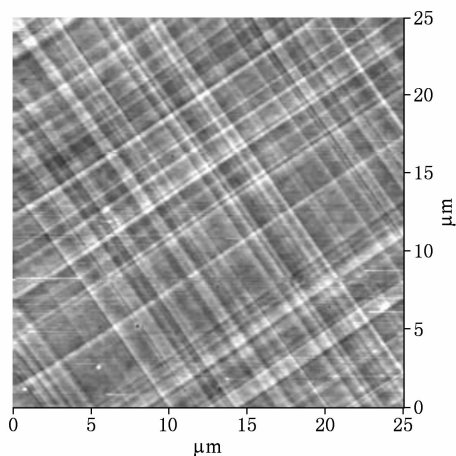


图 8 样片表面的 AFM 测试结果

4. 结 论

对于 $\text{Si}_{1-x}\text{Ge}_x/\text{LT-Si}/\text{Si}$ 结构系统, 赝晶 $\text{Si}_{1-x}\text{Ge}_x$ 应变弛豫机理是通过在 LT-Si 缓冲层中形成失配位错, 释放赝晶 $\text{Si}_{1-x}\text{Ge}_x$ 中的应变, 发生弛豫, 并能抑制 $\text{Si}_{1-x}\text{Ge}_x$ 层中穿透位错的形成. LT-Si 层中失配位错形核源包括以下两种方式:

1. LT-Si 具有较小剪切模量, 使位错在 LT-Si 层中优先形核;
2. 通过 LT-Si 层中点缺陷的异质形核, 增加了位错形核率.

基于 LT-Si 技术, 采用固态源 MBE 在 Si 衬底上制备了弛豫 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 材料, 结果显示, 失配位错在 LT-Si 层中优先形成, 弛豫 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 中未观察到明显的穿透位错, 弛豫度为 85.09%, 表面缺陷密度为 10^6 cm^{-2} , 粗糙度 RMS 为 1.02 nm. 测试结果表明, 在 LT-Si 缓冲层中形成的失配位错释放了赝晶 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 中应变, 并能有效抑制弛豫 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 层中穿透位错的形成, 获得了高质量的弛豫 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 材料, 为应变 Si 的生长提供了高质量虚拟衬底, 验证了文中给出的 LT-Si 技术释放赝晶 SiGe 中应变弛豫机理.

- [1] Ogura A, Saitoh H, Kosemura D, Kakemura Y, Yoshida T, Takei M, Koganezawa T, Hirose I, Kohno M, Nishita T, Nakanishi T 2009 *Electrochem. Solid-State Lett.* **12** H117
- [2] Wu X, Baribeau J M 2009 *J. Appl. Phys.* **105** 435171
- [3] Yeo Y 2007 *Semicond. Sci. Technol.* **22** 177
- [4] Ortolland C, Morin P, Chaton C, Mastromatteo E, Populaire C, Orain S, Leverd F, Stolk P, Buf F, Arnaud F 2006 *Symposium on VLSI Technology* 78
- [5] Dai X Y, Hu H Y, Song J J, Xuan R X, Zhang H M 2008 *Acta Phys. Sin.* **57** 5918 (in Chinese) [戴显英、胡辉勇、宋建军、宣荣喜、张鹤鸣 2008 物理学报 **57** 5918]
- [6] Welser J, Hoyt J L, Gibbons J F 1992 *IEDM* 1000
- [7] Xie Y H, Fitzgerald E A, Silverman P J, Kortan A R, Weir B E 1992 *Mater. Sci. and Eng.* **14** 332
- [8] Liu J L, Moore C D, U'Ren G D, Luo Y H, Lu Y, Jin G, Thomas S G, Goorsky M S, Wang K L 1999 *Appl. Phys. Lett.* **75** 1586
- [9] Trinkaus H, Hollander B, Rongen S, Mantl S, Herzog H J, Kuchenbecker J, Hackbarth T 2000 *Appl. Phys. Lett.* **76** 3552
- [10] Yang H, Fan Y 2006 *Pan Tao Ti Hsueh Pao* **27** 144
- [11] Luo Y H, Wan J, Forrest R L, Liu J L, Goorsky M S, Wang K L 2001 *J. Appl. Phys.* **89** 8279
- [12] Chen H, Guo L W, Cui Q, Hu Q, Huang Q, Zhou J M 1996 *J. Appl. Phys.* **79** 1167
- [13] Van Der Merwe J H 1963 *J. Appl. Phys.* **34** 123
- [14] Matthews J W, Blakeslee A E 1974 *J. Cryst. Growth* **27** 118
- [15] People R, Bean J C 1985 *Appl. Phys. Lett.* **47** 322
- [16] Peng C S, Li Y K, Huang Q, Zhou J M 2001 *11th International Conference on Molecular Beam Epitaxy* 740
- [17] Bolkhovityanov Y B, Gutakovskii A K, Mashanov V I, Pehelyakov O P, Revenko M A, Sokolov L V 2001 *Thin Solid Films* **392** 98
- [18] Linder K K, Zhang F C, Rieh J S, Bhattacharya P 1997 *J. Cryst. Growth* **175** 499
- [19] Lee S W, Chen H C, Chen L J, Peng Y H, Kuan C H, Cheng H H 2002 *J. Appl. Phys.* **92** 6880
- [20] Luo Y H, Wan J, Forrest R L, Liu J L, Jin G, Goorsky M S, Wang K L 2001 *Appl. Phys. Lett.* **78** 454
- [21] Li J H, Peng C S, Wu Y, Dai D Y, Zhou J M, Mai Z H 1997 *Appl. Phys. Lett.* **71** 3132
- [22] Linder K K, Zhang F C, Rieh J S, Bhattacharya P, Houghton D 1997 *Appl. Phys. Lett.* **70** 3224
- [23] Nix W D 1998 *Scripta Mater.* **39** 545

- [24] Dundurs J, Gangadharan A C 1969 *Journal of the Mechanics and Physics of Solids* **17** 459
- [25] Chou Y T 1966 *Phys. Status Solidi* **17** 509
- [26] Hirth J P, Lothe J, Nabarro F R N, Smoluchowski R 1968 *Physics Today* **21** 85

Strain relaxation mechanism of pseudomorphic SiGe using low-temperature technology^{*}

Yang Hong-Dong[†] Yu Qi Wang Xiang-Zhan Li Jing-Chun Ning Ning Yang Mo-Hua

(*The State Key Laboratory of Electronic Thin Films and Integrated Devices, University of Electronic Science and Technology of China, Chengdu 610054, China*)

(Received 13 November 2009; revised manuscript received 11 December 2009)

Abstract

In the light of energy balance and screw dislocation formation model, a detailed analysis is presented on strain relaxation mechanism of pseudomorphic SiGe based on the experimental result that shear modulus of low-temperature Si (LT-Si) is less than that of SiGe. The mechanism shows that strain is relaxed by dislocation formed in LT-Si buffer layer when the thickness of pseudomorphic SiGe film is smaller than the critical thickness, and dislocations preferentially form in LT-Si layer then the thickness of the film is equal or exceeds the critical thickness, which agrees with the experimental results reported in the literature. At the same time, an experiment was carried out to grow relaxed $\text{Si}_{0.8}\text{Ge}_{0.2}$ virtual substrate using LT-Si technology. The results indicated that dislocations were resmicted to the LT-Si layer and the relaxation degree was 85.09% without threading dislocations in $\text{Si}_{0.8}\text{Ge}_{0.2}$. The experimental results proved that the strain of pseudomorphic $\text{Si}_{0.8}\text{Ge}_{0.2}$ is relaxed by dislocations formed in the LT-Si buffer layer.

Keywords: low-temperature Si, pseudomorphic SiGe, relaxation mechanism, dislocation theory

PACC: 7360F, 6170G, 8115N

^{*} Project supported by the National Ministry 61398, China.

[†] E-mail: hongdong_yang@163.com