

a-Si:H/c-Si 异质结太阳电池 $J-V$ 曲线的 S-Shape 现象

钟春良 耿魁伟 姚若河[†]

(华南理工大学电子信息学院, 广州 510640)

(2009 年 11 月 8 日收到; 2010 年 1 月 6 日收到修改稿)

通过异质结界面分析与 AMPS 模拟计算研究了 a-Si:H/c-Si 异质结太阳电池在低温工作、a-Si:H 层低掺杂、高价带补偿以及高界面态时光态 $J-V$ 曲线出现 S-Shape 现象的物理过程, 总结了 S-Shape 现象的物理原因. 分析结果表明, 当空穴输运受到界面势垒的限制时, 空穴在 c-Si 界面附近聚集, 能带重新分配, c-Si 耗尽区的电场减小, 更多的电子从 c-Si 准中性区反转至 c-Si 界面及耗尽区与空穴复合, 复合速率显著增大, 光电流的损失显著增大, 光态 $J-V$ 曲线反映为 S-Shape 现象.

关键词: 模拟, 异质结太阳电池, a-Si:H/c-Si 异质结

PACC: 7340L, 8630J, 6185

1. 引 言

a-Si:H/c-Si 异质结太阳电池由于其高转化效率 (22.3%) 和所有工艺可以在低温完成, 在光伏应用中引起了广泛的兴趣^[1]. a-Si:H/c-Si 异质结太阳电池是用宽带隙的 a-Si:H 作为窗口层 (发射极), 单晶硅、多晶硅片作为吸收层^[2, 3]. 这种电池既利用了薄膜制造沉积温度较低的工艺优势, 同时又发挥了晶体硅转换效率高、生产技术成熟的优点, 具有实现高效低成本硅太阳电池的发展前景.

实验发现, 品质优良的 a-Si:H/c-Si 异质结太阳电池的光暗 $J-V$ 特性几乎接近于二极管的理想特性曲线. 但是, 界面问题可能导致电池性能变坏, 甚至可能导致光态下电池的电流在较低的正向偏置电压下就开始下降, 光态 $J-V$ 曲线发生异常拐弯现象, 称之为 S-Shape 现象^[4-11], 如图 1 所示. 它导致电池的填充因子显著减小, 电池的性能严重下降. 事实上, 异质结太阳电池光态 $J-V$ 曲线发生 S-Shape 现象是比较普遍的^[4-11], 如电池在低温工作、强光照、a-Si:H 层低掺杂、高价带补偿以及高界面态时, 但其发生的机理尚未明确.

和同质结对比分析可以发现: 在同质结太阳电

池中光态 $J-V$ 曲线未出现 S-Shape 现象, 而在 a-Si:H/c-Si 异质结太阳电池中光态 $J-V$ 曲线出现 S-Shape 现象. 同质结与异质结的其中一个本质区别在于异质结界面存在能带补偿, 即导带补偿 ΔE_C 和价带补偿 ΔE_V . 结合工艺过程和器件物理分析, a-Si:H/c-Si 异质结光态 $J-V$ 曲线的 S-Shape 现象应主要起因于载流子输运受到异质结界面势垒即能带补偿的限制.

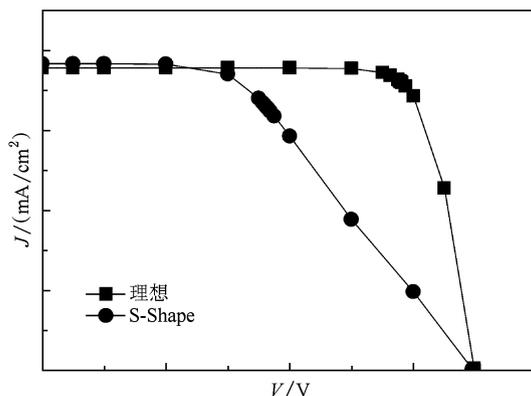


图 1 光态下理想与 S-Shape $J-V$ 曲线示意图

为此, 本文通过异质结界面分析与 AMPS 模拟计算研究了 a-Si:H/c-Si 异质结电池在低温工作、a-

[†] 通讯联系人. E-mail: zhongcljust2007@163.com

Si:H 层低掺杂、高价带补偿以及高界面态时光态 J - V 曲线出现 S-Shape 现象的物理过程,总结了 S-Shape 现象的物理原因。

2. 模 拟

运用 AMPS-1D 软件^[12]模拟分析的太阳电池结构为 TCO/(p) a-Si:H/(n) c-Si/Al。在模拟中, a-Si:H 定域态用 DOS 模式^[13-15],由指数分布 Urbach 带尾态 $g_a = G_{A0} \exp(-E/E_A)$ (类受主), $g_d = G_{D0} \exp(-E/E_D)$ (类施主)以及双 Guass 分布带隙态 $g_a(E) = G_{Ca} \exp\left\{-\frac{1}{2}\left[\frac{(E-E_{pka})^2}{\sigma_a^2}\right]\right\}$ (类受主), $g_d(E) = G_{Cd} \exp\left\{-\frac{1}{2}\left[\frac{(E-E_{pkd})^2}{\sigma_d^2}\right]\right\}$ (类施主)组成。其中 G_{A0} 与 G_{D0} 为前因子, E_A 与 E_D 为带尾态特征能量; G_{Ca} 与 G_{Cd} 为前因子, E_{pka} 与 E_{pkd} 为高斯峰峰值能量(距价带顶或导带底的能量), δ_d 与 δ_a 为峰值半高宽。a-Si:H 和 c-Si 的模拟参数见表 1。为了分析 a-Si:H/c-Si 异质结的界面问题,我们在 a-Si:H 和 c-Si 之间引入一层非常薄的“界面层”(5 nm)。正背面电极为欧姆接触。模拟光态条件 AM 1.5, 100 mW/cm², 有效波段范围 0.38—1.1 μm 。

表 1 模拟计算中所用参数

参数	a-Si:H	c-Si
迁移率带隙/eV	1.8	1.12
厚度/nm	10	3×10^5
亲和能/eV	—	4.05
掺杂浓度/cm ⁻³	—	$N_{D1} = 1.0 \times 10^{16}$
$G_{A0}(G_{D0})/\text{cm}^{-3}$	1×10^{21}	10^{14}
E_D/eV	0.06	0.01
E_A/eV	0.03	0.01
$G_{Ca}(G_{Cd})/\text{cm}^{-3}$	2.4×10^{19}	10^{12} (constant)
E_{pkd}/eV	0.96	—
E_{pka}/eV	0.56	—
$\delta_d(\delta_a)/\text{eV}$	0.15	—

3. 结果分析与讨论

3.1. 低温工作时 S-Shape 现象

工作温度影响电池的性能,在低温工作时,光

态 J - V 曲线出现 S-Shape 现象,电池的性能严重下降^[6, 10]。

电池的光电流主要来自光生电子-空穴对,而 (p) a-Si:H/(n) c-Si 异质结太阳电池的 a-Si:H 层吸收的光子而产生的电子-空穴对基本被复合掉,对光电流没有贡献,因此光电流由 c-Si 中的电子-空穴对决定。c-Si 中的电子不受任何阻碍可到达后接触电极,而空穴须扩散-漂移越过 a-Si:H/c-Si 界面势垒即价带补偿 ΔE_V , 然后通过 a-Si:H 到达前接触电极,形成光生空穴电流,如图 2 所示。空穴越过界面势垒 ΔE_V 形成的空穴电流正比于 $\exp(-\Delta E_V/kT)$ 。随着温度的降低,空穴越过界面势垒更加困难。电池在低温工作时,空穴输运将受到界面势垒的限制,结果空穴将在 c-Si 界面附近大量聚集。图 3 为 a-Si:H 掺杂浓度 $N_{A2} = 1 \times 10^{19} \text{ cm}^{-3}$, 界面态 $D_{it} = 10^{18} \text{ cm}^{-3}$, $\Delta E_V = 0.45 \text{ eV}$ 时,不同温度下热平衡和光态短路时空穴的分布。高温 $T = 300 \text{ K}$ 下,光态短路时 c-Si 界面附近空穴的浓度与热平衡时相同,说明空穴输运未受到界面势垒的影响;而在低温 $T = 200 \text{ K}$ 时,光态短路时 c-Si 界面附近空穴的浓度较热平衡时增大,说明光态低温工作时空穴输运受到界面势垒的限制,空穴在 c-Si 界面附近聚集。

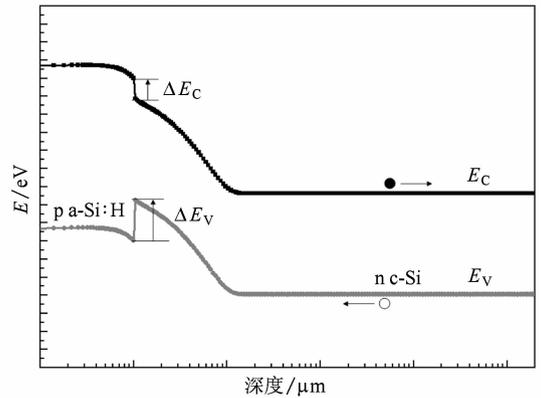


图 2 (p) a-Si:H/(n) c-Si 异质结太阳电池的热平衡能带图

光态低温工作时,由于 c-Si 界面附近空穴的聚集,为了平衡 c-Si 界面附近额外带正电荷的空穴, a-Si:H 层须更加耗尽以保持电荷中性。因此能带须重新分配: a-Si:H 耗尽区的宽度增加, c-Si 耗尽区的宽度减小; a-Si:H 层电势降落显著增加, c-Si 耗尽区的电势降落显著减小。图 4 为不同温度下热平衡和光态短路时 (p) a-Si/(n) c-Si 异质结的能带图。由图可知,热平衡时, $T = 200 \text{ K}$ 和 $T = 300 \text{ K}$ 时的能带图完全一样。 $T = 300 \text{ K}$ 时,光态短路时较热平衡时能

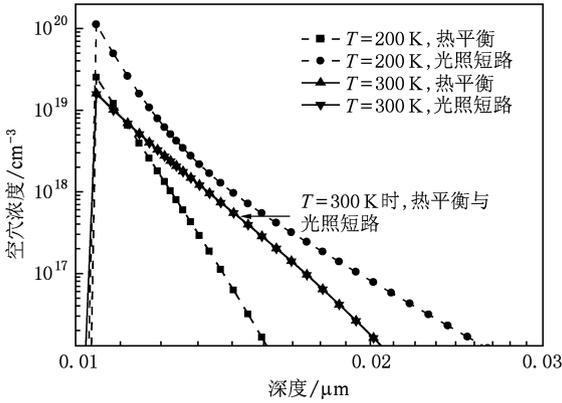


图3 $N_{A2} = 1 \times 10^{19} \text{ cm}^{-3}$, $D_{it} = 10^{18} \text{ cm}^{-3}$, $\Delta E_V = 0.45 \text{ eV}$, 不同温度下热平衡与光态短路时空穴的分布

带分布未发生改变:内建电势的绝大部分降落在 c-Si 耗尽区, c-Si 准中性区的价带顶低于 a-Si:H 界面势垒尖, 对空穴来说, c-Si 准中性区的势能高于 a-Si:H 界面势垒尖的势能, 因而空穴可以越过界面势垒, 空穴输运未受到界面势垒的影响. 而 $T = 200 \text{ K}$ 时, 光态短路时能带分布发生改变: c-Si 耗尽区的电势降落减小, c-Si 准中性区的价带顶略高于 a-Si:H 界面价带势垒尖, 对空穴来说, c-Si 准中性区的势能已略低于 a-Si:H 界面价带势垒尖的势能, 空穴输运受到界面势垒的限制.

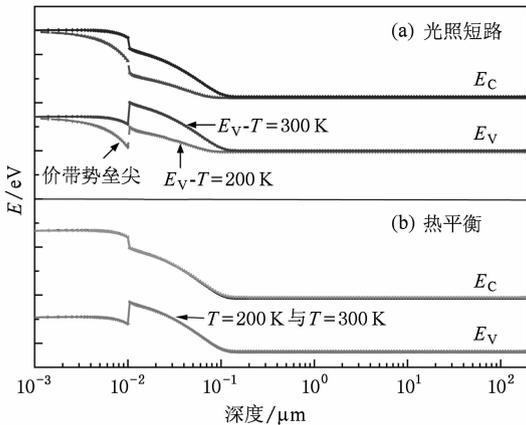


图4 $N_{A2} = 1 \times 10^{19} \text{ cm}^{-3}$, $D_{it} = 10^{18} \text{ cm}^{-3}$, $\Delta E_V = 0.45 \text{ eV}$ 时, 不同温度下热平衡与光态短路时能带图

由于 c-Si 耗尽区的电势降落减小, 电场减小, 更多的电子可以从 c-Si 准中性区反转至 c-Si 界面及耗尽区. 而 c-Si 界面及耗尽区的复合速率主要受电子浓度制约, 当有更多的电子可以反转至 c-Si 界面及耗尽区与空穴复合时, c-Si 界面及耗尽区的复合速率较高温时增大, 如图 5 所示, 复合电流增大,

引起光电流的损失增大, 尤其是光生电子电流的损失增大. 而且, 随着正向偏置电压的增大, c-Si 耗尽区的电场进一步减小, c-Si 界面及耗尽区的复合速率进一步增大. 由图 5 可知, 当外加正向偏压 $V = 0.286 \text{ V}$ 时, c-Si 界面及耗尽区的复合速率较短路时又增加了 3—5 个数量级, 复合电流显著增大, 引起光电流的损失显著增大, 可能导致光电流的损失与光电流可比拟, 因此电池的电流减小. 图 6 为 $T = 200 \text{ K}$ 下光态短路与 $V = 0.286 \text{ V}$ 时电池的电流分布. 由图可知, 在 $V = 0.286 \text{ V}$ 时, 电池的电流较短路时减小, 说明光电流的损失, 尤其是光生电子电流的损失, 与光电流可比拟, 这意味着光态 $J-V$ 曲线将在较低的正向偏置电压时 ($< 0.286 \text{ V}$) 就开始异常拐弯, 出现 S-Shape 现象. 而在 $T = 300 \text{ K}$ 时, 空穴输运未受到界面势垒的影响, c-Si 界面及耗尽区的复合速率小, 光电流 J_L 的损失很小, 可忽略, 因此光态 $J-V$ 曲线将未出现 S-Shape 现象. 图 7 为模拟计算所得的不同工作温度下电池的光态 $J-V$ 曲线. 可以看出, 在高温 ($T \geq 250 \text{ K}$) 时, 电池的光态 $J-V$ 曲线未出现 S-Shape 现象, 而在低温 $T = 200 \text{ K}$ 时, 电池的光态 $J-V$ 曲线出现 S-Shape 现象, 与报道的实验结果相符^[6].

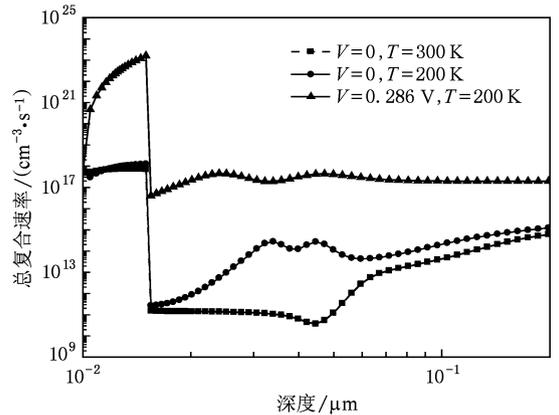


图5 $N_{A2} = 1 \times 10^{19} \text{ cm}^{-3}$, $D_{it} = 10^{18} \text{ cm}^{-3}$, $\Delta E_V = 0.45 \text{ eV}$ 时, 不同温度下的复合速率

当施加的正向电压减小或施加反向偏压时, c-Si 的电场大, c-Si 界面及耗尽区的复合速率小, 光电流的损失与光电流相比可忽略. 因此, $T = 200 \text{ K}$ 时, 在正向偏置很小或施加反向偏压时电池的电流与高温时相同.

如果工作温度进一步降低, 光态下, 电流开始下降所对应的正向偏置电压将减小, 直致在 $V = 0$ (短路) 就开始出现电流下降的现象^[6, 10].

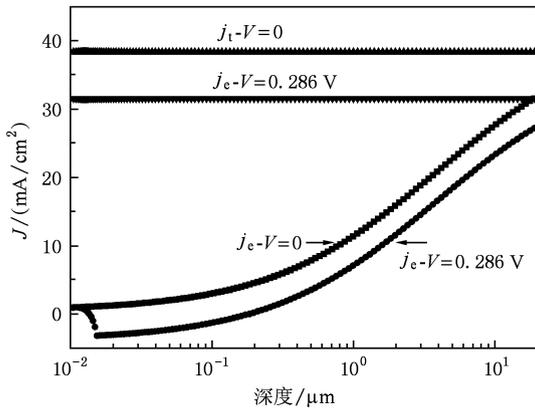


图 6 $T=200\text{ K}$ 下光态短路与 $V=0.286\text{ V}$ 时光态电池的电子电流与总电流分布 (j_e 为电子电流, j_t 为总电流)

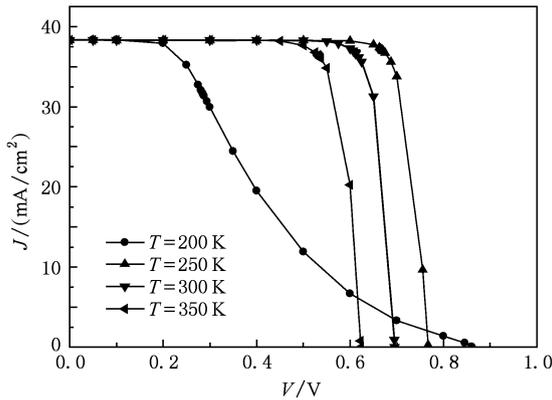


图 7 $N_{A2}=1\times 10^{19}\text{ cm}^{-3}$, $D_{ii}=10^{18}\text{ cm}^{-3}$, $\Delta E_V=0.45\text{ eV}$ 时, 不同温度下电池的 J - V 曲线

3.2. a-Si:H 层低掺杂时 S-Shape 现象

a-Si:H 层掺杂浓度也影响电池的性能, 在 a-Si:H 层低掺杂浓度时, 光态 J - V 曲线出现 S-Shape 现象, 电池的性能严重下降^[9].

图 8 为热平衡和光态短路时不同 a-Si:H 层掺杂浓度的 (p) a-Si/(n) c-Si 异质结的能带图. 当 a-Si:H 层重掺杂 $N_{A2}=1\times 10^{19}\text{ cm}^{-3}$ 时, 光态短路时 c-Si 准中性区的价带顶低于 a-Si:H 界面势垒尖, 空穴输运未受到界面势垒的影响, 能带分布未发生改变. 而轻掺杂 $N_{A2}=2\times 10^{18}\text{ cm}^{-3}$ 时, 光态短路时 c-Si 准中性区的价带顶高于 a-Si:H 界面价带势垒尖, 空穴输运受到界面势垒的限制, 空穴在 c-Si 界面附近大量聚集. 能带重新分配, c-Si 耗尽区的电势降落减小, 电场减小. 而且轻掺杂时电池的内建电势较重掺杂时减小, 这进一步减弱 c-Si 耗尽区电场. 更多的电子可从 c-Si 准中性区反转至 c-Si 界面及耗

尽区与空穴复合, 导致 c-Si 界面及耗尽区的复合速率显著增大, 光电流的损失显著增大, 因此 J - V 曲线将出现 S-Shape 现象. 如图 9 所示为模拟计算的不同 a-Si:H 层掺杂浓度电池的光态 J - V 曲线. 由图可知, 在重掺杂时 ($N_{A2}\geq 8\times 10^{18}\text{ cm}^{-3}$), 电池的光态 J - V 曲线未出现 S-Shape 曲线; 而在轻掺杂时 ($N_{A2}=2\times 10^{18}\text{ cm}^{-3}$), 电流在 $V=0$ 时就开始下降, 光态 J - V 曲线出现 S-Shape 现象, 与报道的实验结果相符^[9].

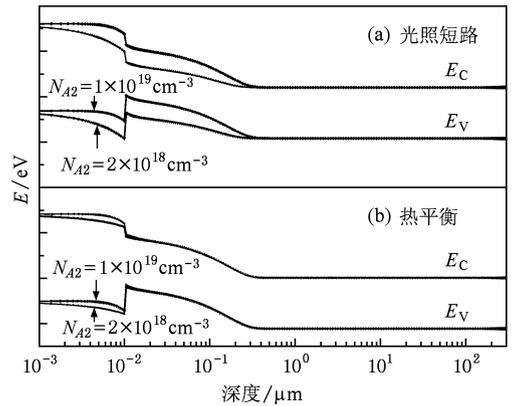


图 8 $T=300\text{ K}$, $\Delta E_V=0.45\text{ eV}$, $D_{ii}=10^{18}\text{ cm}^{-3}$ 时, 不同 a-Si:H 层掺杂浓度下热平衡与光态短路时能带图

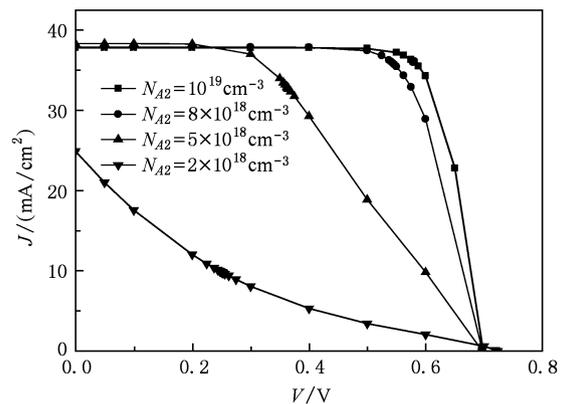


图 9 $T=300\text{ K}$, $\Delta E_V=0.45\text{ eV}$, $D_{ii}=10^{18}\text{ cm}^{-3}$ 时, 不同 a-Si:H 层掺杂浓度时电池的 J - V 曲线

3.3. 高价带补偿时 S-Shape 现象

光生空穴的收集、在界面的聚集与 a-Si:H/c-Si 异质结的价带补偿 ΔE_V 密切相关. 由于薄膜沉积工艺和测试的方法不同, 所报道的 a-Si:H/c-Si 异质结价带补偿值不同, 在 $0.2\text{--}0.7\text{ eV}$ 很大范围内变化^[16-20]. 据文献报道, 当 (p) a-Si/(n) c-Si 异质结

太阳电池的导带补偿大于 0.5 eV 时, 少子(空穴)的输运受到影响, 光态 $J-V$ 曲线出现 S-Shape 现象^[10].

当 (p) a-Si/(n) c-Si 异质结的价带补偿 ΔE_V 增大时, c-Si 界面的空穴浓度增大, 直至界面强反型. 当反型层的电荷可与空间电荷区的电荷相比拟时, 能带重新分配, a-Si:H 层电势降落显著增加. 当 ΔE_V 较大时, ΔE_V 继续增大, c-Si 耗尽区的电势降落几乎不变^[21]. 由于 ΔE_V 增大而 c-Si 耗尽区的电势降落几乎不变, 这相当于 c-Si 耗尽区的电势降落减小, 这不利于空穴越过界面势垒. 或者说, 空穴越过界面势垒 ΔE_V 形成的空穴电流正比于 $\exp(-\Delta E_V/kT)$, 随着界面势垒 ΔE_V 增大, 空穴越过界面势垒更加困难. 因此, 在高价带补偿时, 光态下空穴输运受到界面势垒的限制, 空穴在 c-Si 界面附近大量聚集, 能带再次重新分配. 图 10 为热平衡和光态短路时不同价带补偿 (p) a-Si/(n) c-Si 异质结的能带图. 当低价带补偿 ($\Delta E_V = 0.45$ eV) 时, 光态短路时 c-Si 准中性区的价带顶低于 a-Si:H 界面势垒尖, 空穴输运未受到界面势垒的影响, 能带分布未发生改变. 而在高价带补偿 ($\Delta E_V = 0.65$ eV) 时, 光态短路时 c-Si 准中性区的价带顶高于 a-Si:H 界面价带势垒尖, 空穴输运受到界面势垒的限制. 能带再次重新分配, c-Si 耗尽区上的电势降落进一步减小, 电场进一步减小, 更多的电子从 c-Si 准中性区反转至 c-Si 界面及耗尽区与空穴复合, 导致复合速率显著增大, 光电流的损失显著增大, 因此 $J-V$ 曲线将出现 S-Shape 现象. 图 11 为模拟计算的不同价带补偿的电池光态 $J-V$ 曲线. 可以看出, 在低价带补偿时 ($\Delta E_V < 0.5$ eV), 光态 $J-V$ 曲线未出现 S-Shape 曲线; 而在高价带补偿 $\Delta E_V = 0.65$ eV 时, 电流在 $V = 0$ 时就开始下降, 光态 $J-V$ 曲线出现 S-Shape 曲线.

3.4. 高界面态时 S-Shape 现象

界面态是影响电池性能的关键因素, 当界面态增大时, 电池的性能显著下降; 当界面态很大时, 电池的光态 $J-V$ 曲线出现 S-Shape 现象^[6,7].

当界面态较小时, 界面电荷远小于空间电荷, 界面电荷对能带分布影响很小, 可忽略; 当界面态较大时, 界面电荷与空间电荷区的电荷可比拟, 能带重新分配, 随着 D_{it} 增大费米能级向禁带中央靠近^[7,21]. 因此, c-Si 耗尽区的电势降落减小, 电场减弱, 这不利于空穴越过界面势垒. 图 12 为热平衡和光态短路时不同界面态 (p) a-Si/(n) c-Si 异质结

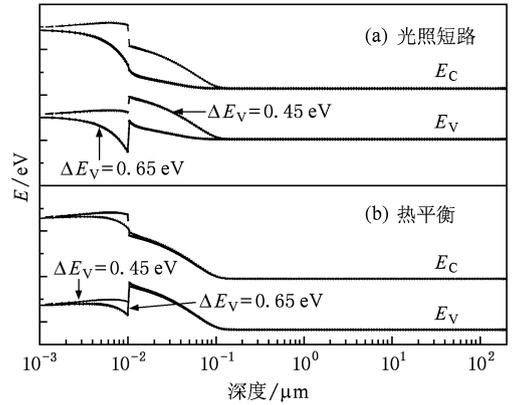


图 10 $N_{A2} = 1 \times 10^{19} \text{ cm}^{-3}$, $T = 300 \text{ K}$, $D_{it} = 10^{18} \text{ cm}^{-3}$ 时, 不同价带补偿下热平衡时和光态短路时能带图

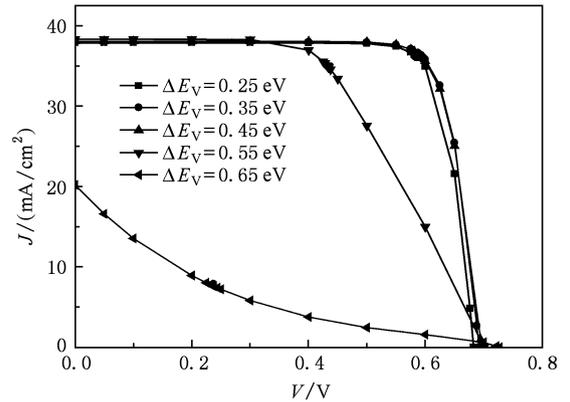


图 11 $N_{A2} = 1 \times 10^{19} \text{ cm}^{-3}$, $T = 300 \text{ K}$, $D_{it} = 10^{18} \text{ cm}^{-3}$ 时, 不同价带补偿时电池的 $J-V$ 曲线

的能带图. 高界面态 $D_{it} = 5 \times 10^{19} \text{ cm}^{-3}$ 时, c-Si 准中性区的价带顶高于 a-Si:H 界面价带势垒尖, 空穴输运受到界面势垒的限制, 空穴在 c-Si 界面附近聚集, 能带再次重新分配, c-Si 耗尽区的电势降落进一步减小, 电场进一步减小, 更多的电子从 c-Si 准中性区反转至 c-Si 界面及耗尽区与空穴复合, 导致复合速率显著增大, 光电流的损失显著增大, 因此 $J-V$ 曲线将出现 S-Shape 曲线现象. 图 13 为不同界面态 D_{it} 时电池的光态 $J-V$ 曲线. 在低界面态时, 电池的光态 $J-V$ 曲线未出现 S-Shape 现象; 在高界面态 $D_{it} = 5 \times 10^{19} \text{ cm}^{-3}$ 时, 光态 $J-V$ 曲线出现 S-Shape 现象, 与报道的实验结果相符^[6,7].

4. S-Shape 现象的物理原因

光态下, 忽略电池的并联电阻与串联电阻, a-

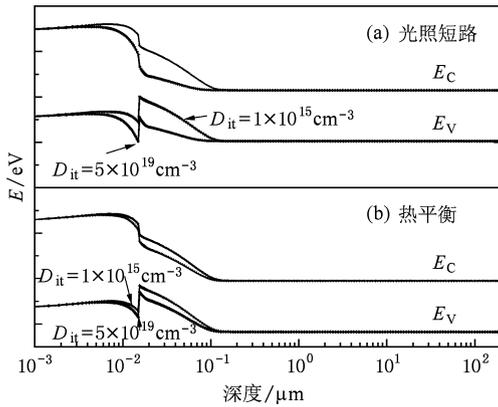


图 12 $N_{A2} = 1 \times 10^{19} \text{ cm}^{-3}$, $T = 300 \text{ K}$, $\Delta E_V = 0.45 \text{ eV}$ 时, 不同界面态时异质结的能带图

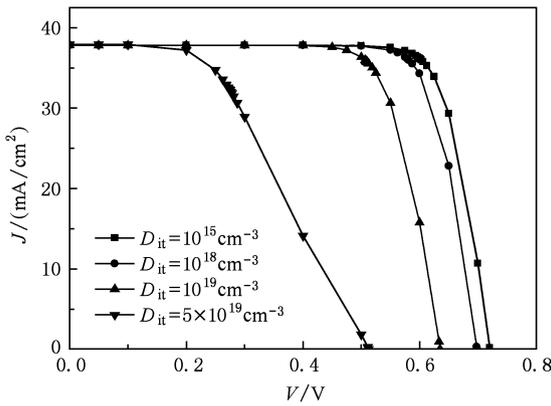


图 13 $N_{A2} = 1 \times 10^{19} \text{ cm}^{-3}$, $T = 300 \text{ K}$, $\Delta E_V = 0.45 \text{ eV}$ 时, 不同界面态时电池的 J - V 曲线

Si:H/c-Si 异质结太阳能电池的电流密度修正式^[22]

$$J = J_{s0} \left(\exp \frac{qV}{nkT} - 1 \right) - J_L \cdot H(V), \quad (1)$$

其中

$$H(V) = \frac{1}{1 + S/u\xi(V)},$$

J_{s0} 为饱和暗电流, J_L 为光电流, n 为异质结理想因子, $H(V)$ 是与复合速率 S 有关的收集因子, $\xi(V)$ 为界面电场. 当空穴输运未受到界面势垒的影响时, 光态时能带分布未发生改变, 内建电势的绝大部分降落在 c-Si 耗尽区, c-Si 界面及耗尽区的复合速率小, $H(V) \approx 1$, 光电流 J_L 的损失很小, 可忽略, 电池的电流在正向偏置电压接近开路电压时才

开始下降, 光态 J - V 曲线是光电流与理想二极管特性曲线的叠加, 因此光态 J - V 曲线将呈方形, 未出现 S-Shape 现象. 当光态 J - V 曲线出现 S-Shape 现象时, J - V 曲线在较低的正向偏置电压或 $V = 0$ 时电池的电流就开始异常减小, 意味着 J_L 的损失异常增大. 而 J_L 的损失主要源自光电流的收集因子 $H(V)$ 异常减小. 当空穴输运受到界面势垒的限制时, 空穴在 c-Si 界面附近聚集. 为了平衡 c-Si 界面附近额外带正电荷的空穴, 光态短路时能带重新分配, c-Si 耗尽区的电场减小, 更多的电子可以从 c-Si 准中性区反转至 c-Si 界面及耗尽区, c-Si 界面及耗尽区的复合速率增大. 而且, 随着正向偏置电压的增大, c-Si 耗尽区的电场进一步减小, c-Si 界面及耗尽区的复合速率显著增大, $H(V)$ 显著减小, 引起光电流的损失显著增大. 当光电流的损失与光电流可比拟时, 电池的电流开始下降, 电池的光态 J - V 曲线异常拐弯, 出现 S-Shape 现象.

5. 结 论

通过异质结界面分析与 AMPS 模拟计算研究了在低温工作、a-Si:H 层低掺杂、高价带补偿以及高界面态时 a-Si:H/c-Si 异质结太阳能电池光态 J - V 曲线出现 S-Shape 现象的物理过程, 总结了 S-Shape 现象的物理原因. 当光态 J - V 曲线出现 S-Shape 现象时, 光态下 c-Si 准中性区的价带顶高于 a-Si:H 界面价带势垒尖, 空穴输运受到界面势垒的限制, 空穴在 c-Si 界面附近聚集, 能带重新分配, c-Si 耗尽区的电场减小, 更多的电子从 c-Si 准中性区反转至 c-Si 界面及耗尽区, c-Si 界面及耗尽区的复合速率增大. 随着正向偏置电压的增大, c-Si 耗尽区的电场进一步减小, c-Si 界面及耗尽区的复合速率显著增大, $H(V)$ 显著减小, 引起光电流的损失显著增大. 当光电流的损失与光电流可比拟时, 电池的电流开始下降, 电池的光态 J - V 曲线异常拐弯, 出现 S-Shape 现象. 因此, 在室温工作时, 应对 (p) a-Si:H/(n) c-Si 异质结太阳能电池的 a-Si:H 层进行重掺杂, 对界面进行钝化处理降低界面态, 以避免电池的光态 J - V 曲线出现 S-Shape 现象, 提高电池的光伏性能.

- [1] Tsunomura Y, Yoshimine Y, Taguchi M, Baba T, Kinoshita T, Kanno H, Sakata H, Maruyama E, Tanaka M 2008 *Sol. Energy Mater. So. Cells* doi:10.1016/j.solmat. 2008.02.037
- [2] Froitzheim A, Brendel K, Elstner L, Fuhs W, Kliefoth K, Schmidt M 2001 *Thin Solid Films* **383** 314
- [3] Van Cleef M W M, Rath J K, Rubinelli F A, Van der Weg C H M, Schropp R E I, Van der Weg W F 1997 *J. Appl. Phys.* **82** 6089
- [4] Datta A, Damon-Lacoste J, Nath M, Cabarrocas P R, Chatterjee P 2008 *Mater. Sci. Eng. B* doi:10.1016/j.mseb. 2008.10.017
- [5] Datta A, Damon-Lacoste J, Cabarrocas P R, Chatterjee P 2008 *Sol. Energy Mater. Sol. Cells* **92** 1500
- [6] Froitzheim A, Brendel K, Elstner L, Fuhs W, Kliefoth K, Schmidt M 2002 *J. Non-Cryst. Solids* **299-302** 663
- [7] Gudovskikh A S, Kleider J E, Froitzheim A, Fuhs W, Terukov E I 2004 *Thin Solid Films* **451-452** 345
- [8] Van Cleef M W M, Schropp R E, Rubinelli F A 1998 *Appl. Phys. Lett.* **73** 2609
- [9] Van Cleef M W M, Rubinelli F A, Rath J K, Schropp R E I, Van der Weg W F, Rizzoli R, Summonte C, Pingini R 1998 *J. Non-Cryst. Solids* **227-230** 1291
- [10] Van Cleef M W M, Rubinelli F A, Rizzoli R, Pingini R, Schropp R E I, Van der Weg W F 1998 *Jpn. J. Appl. Phys.* **37** 3926
- [11] Hu Z H, Liao X B, Diao H W, Xia C F, Xu L, Zeng X B, Hao H Y, Kong G L 2005 *Acta Phys. Sin.* **54** 2302 (in Chinese)
- [12] For AMPS-1D please see :http://www. emprl . psu. Edu/amps.
- [13] Hu Z H, Liao X B, Xu Y Y, Zhang S B, Diao H W, Kong G L 2003 *Acta Phys. Sin.* **52** 2302 (in Chinese) [胡志华、廖显伯、曾湘波、徐艳月、张世斌、刁宏伟、孔光临 2003 物理学报 **52** 217]
- [14] Zhao L, Zhou C L, Li H L, Diao H W, Wang W J 2008 *Acta Phys. Sin.* **57** 3212 (in Chinese) [赵 雷、周春兰、李海玲、刁宏伟、王文静 2008 物理学报 **57** 3212]
- [15] Rubinelli F A 1992 *IEEE Trans. Electron Devices* **39** 2584
- [16] Ley L 1989 *J. Non-Cryst. Solids* **114** 238
- [17] Sebastiani M, Gaspard D L, Capellini G, Bittencourt C, Evangelisti F 1995 *Phys. Rev. Lett.* **75** 3352
- [18] Matsuura H, Okuno T, Okushi H, Tanaka K 1984 *J. Appl. Phys.* **55** 1012
- [19] Mimuraand H, Hatanaka Y 1987 *Appl. Phys. Lett.* **50** 326
- [20] Eschrich H, Bruns J, Elstner L, Swiatkowski C 1993 *J. Non-Cryst. Solids* **164-166** 717
- [21] Gudovskikh A S, Ibrahim S, Kleider J P, Damon-Lacoste J, Cabarrocas P R, Veschetti Y, Ribeyron P J 2007 *Thin Solid Films* **515** 7481
- [22] Gandia J J, Carabe J, Gonzalez N, Torres I, Munoz D, Voz C 2009 *Sol. Energy Mater. Sol. Cells* doi:10.1016/j.solmat. 2009.09.017

S-Shaped J - V characteristic of a-Si:H/c-Si heterojunction solar cell

Zhong Chun-Liang Geng Kui-Wei Yao Ruo-He[†]

(School of Electronics and Information Engineering, South China University of Technology, Guangzhou 510640, China)

(Received 8 November 2009; revised manuscript received 6 January 2010)

Abstract

In this paper the physical mechanism of the S-shaped J - V characteristics of (p) a-Si:H/(n) c-Si heterojunction solar cell at low working temperatures, low impurity concentrations in the a-Si:H layer, high valence band offsets or high interface defect densities is studied by heterojunction interface analysis and AMPS simulations. The results show that the barrier at the amorphous/crystalline interface hinders the collection of photogenerated holes. A high hole accumulation at the interface, in combination, causes a shift of the depletion region from the c-Si into the a-Si:H. This leads to the electric field decreasing, and the enhanced recombination inside the c-Si depletion region causes a significant current loss. It results in the S-shaped J - V characteristics.

Keywords: simulation, solar cell, a-Si:H/c-Si heterojunction

PACC: 7340L, 8630J, 6185

[†] Corresponding author. E-mail: zhongcljust2007@163.com