

应变 Si/Si_{1-x}Ge_x n 型金属氧化物半导体场效应晶体管反型层中的电子迁移率模型*

李斌[†] 刘红侠 袁博 李劲 卢凤铭

(西安电子科技大学微电子学院, 宽禁带半导体材料与器件教育部重点实验室, 西安 710071)

(2010 年 4 月 2 日收到; 2010 年 4 月 9 日收到修改稿)

为了描述生长在弛豫 Si_{1-x}Ge_x 层上应变 Si n 型金属氧化物半导体场效应晶体管 (nMOSFETs) 反型层中电子迁移率的增强机理, 提出了一种新型的、基于物理的电子迁移率模型. 该模型不仅能够反映声学声子散射迁移率、表面粗糙度散射迁移率与垂直于半导体-绝缘体界面的电场强度之间的依赖关系, 而且也能解释不同的锗组分对两种散射机理的抑制情况从而引起电子迁移率增强的机理. 该模型数学表达式简单, 可以模拟任意锗组分下的迁移率. 通过数值分析验证得出, 该模型与已报道的实验数据结果相符合. 同时该模型能够被嵌入到 ISE 模拟器中, 获得与原模拟器内置模型相一致的结果.

关键词: 应变 Si/SiGe, 电子迁移率, 反型层, 模型

PACS: 72.20.Fr, 73.40.Qv, 02.60.Ed, 02.03.Gp

1. 引言

随着科技进步对集成电路性能要求的提高, 通过缩小硅基 MOSFETs 尺寸来改进器件性能变得越来越困难和昂贵. 这需要更复杂的技术和更高的工艺^[1-3]. 生长在弛豫 Si_{1-x}Ge_x 层的应变 Si MOSFETs 比传统的 Si MOSFETs 呈现出更高的迁移率, 同时该器件制作工艺与现有的工艺生产线能够较好的兼容^[4-6]. 因此, 应变 Si MOSFETs 由于其高迁移率而成为当今研究的热点.

众所周知, 电子迁移率取决于导带有效质量和谷间散射率. 通过各种工艺手段在沟道区域引入的张应力可促使硅材料的导带最小能量值处的六度简并能谷发生分裂. 六度简并能谷分裂为两组子能带, 其中四度简并子能谷移向高能量, 二度简并子能谷移向低能量, 这会引发电子有效质量的减小和谷间散射率的降低^[7-9], 从而提高了电子迁移率. 目前, 应变对迁移率的提高的分析主要停留在定性分析层面, 为了准确地分析应变对 Si/Si_{1-x}Ge_x nMOSFETs 的电子传输影响, 需要提出一种量化的

数学模型来描述这种作用.

本文提出了一种新型的、基于物理的电子迁移率模型来描述应变 Si/Si_{1-x}Ge_x nMOSFETs 表面反型层中的电子传输特性. 该模型是在原有的常规 Si nMOSFETs 的表面迁移率模型基础上分别在声学声子散射迁移率和表面粗糙度散射迁移率模型中引入锗组分 x 的函数表达式来涵盖锗组分对电子迁移率的增强作用. 通过对比文献数据和器件模拟器的模拟结果验证了该模型.

2. 反型层中的电子迁移率模型

对常规 Si nMOSFETs 表面反型层中电子迁移率与垂直于半导体-绝缘体界面的电场强度的依赖关系模型^[10,11] 已经做了大量的研究. 但是关于应变 Si/Si_{1-x}Ge_x nMOSFETs 中的低场迁移率模型研究甚少. Liang 研究小组^[12] 提出了一种基于变分波函数 (variable wave function) 的方法实现应变 Si/Si_{1-x}Ge_x nMOSFETs 表面迁移率的建模. 该模型由于其数学表达式复杂, 计算要求高, 很难嵌入到器件模拟

* 国家自然科学基金 (批准号: 60976068, 60936005), 教育部科技创新工程重大项目培育基金 (批准号: 708083) 和中央高校基本科研业务费专项基金 (批准号: 200807010010) 资助的课题.

[†] E-mail: 13389232181@189.cn

器中.

本文通过在常规 Si nMOSFETs 表面迁移率模型^[10,11]中引入与锗组分 x 有关的函数关系式实现对室温环境下应变 Si/Si_{1-x}Ge_x nMOSFETs 的表面反型层中电子迁移率建模. 反型层中电子总迁移率主要由三个不同电场区域的迁移率决定: 垂直电场比较弱时, 器件沟道区电子反型层还没建立, 器件的总迁移率由体迁移率 μ_b 决定; 在适当的垂直电场区时, 沟道区出现弱反型状态以后, 器件的总迁移率近似等于声学声子散射迁移率 μ_{ac} ; 在高垂直电场区时, 器件的总迁移率取决于表面粗糙度散射迁移率 μ_{sr} . 根据 Mathiessen's 法则, 应变 Si nMOSFETs 的总迁移率为

$$\frac{1}{\mu_{total}} = \frac{1}{\mu_b} + \frac{1}{\mu_{ac}} + \frac{1}{\mu_{sr}}. \quad (1)$$

(1) 式右边第一项体迁移率与离化掺杂浓度有关^[13], 体迁移率为

$$\mu_b = \mu_0 + \frac{\mu_{max} - \mu_0}{1 + \left(\frac{N_i}{C_r}\right)^\sigma} - \frac{\mu_1}{1 + \left(\frac{C_s}{N_i}\right)^\omega}, \quad (2)$$

式中 $N_i = N_A + N_D$, N_i 是沟道区域总的离化掺杂浓度, N_A 是受主杂质浓度, N_D 是施主杂质浓度, μ_{max} 是本征条件下的迁移率, 式中其余的量为拟合参数.

(1) 式中的右边第二项是应变 Si/Si_{1-x}Ge_x nMOSFETs 表面反型层中与声学声子散射有关的迁移率. 根据形变势理论, 能谷间的声学声子迁移率为^[14]

$$\mu_{ac} = \frac{q\hbar^3 \rho v_1^2}{m^* Z_A^2 k_B T}, \quad (3)$$

式中 q 是基本电荷, \hbar 是狄拉克常数, v_1 是声子速度, Z_A 是形变势, k_B 是玻尔兹曼常数, T 是绝对温度, m^* 是载流子有效质量, ρ (g/cm²) 是硅晶体质量面密度. ρ 进一步可以表示为^[10]

$$\rho = \rho_{buck} Z_{av}, \quad (4)$$

ρ_{buck} (g/cm³) 是硅晶体的质量体密度, Z_{av} 是反型层有效厚度, Z_{av} 近似表示为下列两项之和^[15], 即

$$Z_{av} = Z_{CL} + Z_{QM}, \quad (5)$$

其中 $Z_{CL} = \frac{3 k_B T}{2 q E_\perp}$ 是经典的沟道反型层厚度, $Z_{QM} =$

$\left(\frac{9\hbar^2}{4m^* q E_\perp}\right)^{1/3}$ 是量子力学效应引起反型层扩展的厚度, E_\perp 是垂直于半导体-栅氧化层界面的电场强度.

联合(3)–(5)式, 引入参数 B, C 后推导出室温条件下声学声子迁移率

$$\mu_{ac} = \frac{B}{E_\perp} + \frac{C}{E_\perp^{1/3}}. \quad (6)$$

在(6)式的基础上, 考虑沟道区掺杂浓度可以得出常规 Si nMOSFETs 声学声子迁移率模型^[10,11]

$$\mu_{ac} = \frac{B}{E_\perp} + \frac{CN_i^\tau}{E_\perp^{1/3}}. \quad (7)$$

对于应变 Si/Si_{1-x}Ge_x nMOSFETs 的建模, 由于应变会引起硅能带发生形变, 会影响(3)式中电子有效质量的大小、形变势、以及其他物理量. 因此, 我们认为 B 和 C 是与锗组分 x 有一定的依赖关系. 需要注意的是, 对于应变的 Si/Si_{1-x}Ge_x nMOSFETs, 锗组分 x 从 0 到 0.2, 迁移率迅速增强, 锗组分 x 从 0.2 到 0.3 时, 迁移率的增强开始变得缓慢, 锗组分从 0.3 到 0.4 时迁移率保持不变^[16–18]. 这种现象源于当锗组分为 0.2 时, 应变造成硅导带底的两组子能带的分裂很大 (> 130 meV)^[16], 因此几乎全部的电子被处于低能量的二维子能带俘获, 谷间的声学声子散射率不再减弱. 因此, 在(7)式的基础上引入 $B(x), C(x)$ 来建模锗组分 x 对声学声子散射迁移率的作用, 可以得到

$$\mu_{ac} = \frac{B(x)}{E_\perp} + \frac{C(x)(N_i)^\tau}{E_\perp^{1/3}}. \quad (8)$$

为了能够对迁移率在不同的锗组分下的不同行为进行描述, 引入了以下数学表达式对 $B(x), C(x)$ 进行了建模:

$$B(x) = B_0 \times \left(\frac{\alpha x}{\left(1 + \left(\frac{\alpha x}{0.999}\right)^\beta\right)^{1/\beta}} + 1 \right), \quad (9)$$

$$C(x) = C_0 \times \left(\frac{\alpha x}{\left(1 + \left(\frac{\alpha x}{0.999}\right)^\beta\right)^{1/\beta}} + 1 \right), \quad (10)$$

式中 B_0 和 C_0 分别是锗组分为 0 时的值, x 代表弛豫 Si_{1-x}Ge_x 层中锗组分.

(1) 式右边第三项是电场强度处于高场区域时应变 Si/Si_{1-x}Ge_x nMOSFETs 表面反型层中与表面粗糙度有关的迁移率. 在该区域内的迁移率主要取决于晶体晶向, 氧化工艺, 氧化物生长率等因素^[19]. 在常规的 Si nMOSFETs 表面粗糙度迁移率基础上^[10,11]引入 $\delta(x)$ 来表示锗组分 x 对声学声子散射迁移率的作用, 可以得出

$$\mu_{sr} = \frac{\delta(x)}{E_\perp^\gamma}. \quad (11)$$

式中

$$\delta(x) = \delta_0 \times \left(\frac{\alpha x}{\left(1 + \left(\frac{\alpha x}{0.999}\right)^\beta\right)^{1/\beta}} + 1 \right), \quad (12)$$

δ_0 是锗组分为 0 时的值. 应变 Si/Si_{1-x}Ge_x nMOSFETs 表面反型层中电子迁移率模型中的各种参数值参照实验数据^[16]进行了优化. 表 1 给出了优化后的参数值.

表 1 应变 Si/Si_{1-x}Ge_x nMOSFETs 表面反型层中的电子迁移率模型参数值

$B_0 / (\text{cm}^2/\text{s})$	3.61×10^7
$C_0 / (\text{cm}^{5/3} / \text{V}^{2/3} \cdot \text{s})$	1.7×10^4
α	5
β	25
τ	0.0233
$\delta_0 / (\text{cm}^2/\text{V} \cdot \text{s})$	3.58×10^{18}
γ	2.78

3. 模型结果与分析讨论

根据表 1 中的参数数据, 利用数值分析计算了函数 $B(x)$, $C(x)$ 和 $\delta(x)$ 与应变 Si/Si_{1-x}Ge_x nMOSFETs 中锗组分 x 的关系图. 图 1, 图 2 和图 3 分别给出了室温下, 应变 Si/Si_{1-x}Ge_x nMOSFETs 低场迁移率模型中的拟合函数 $B(x)$, 拟合函数 $C(x)$ 和拟合函数 $\delta(x)$ 与锗含量 x 的关系曲线. 由图 1, 图 2 和图 3 可以看出, 三个函数在锗组分 x 为 0.2 时都开始出现饱和行为, 锗组分 x 从 0.3 变化到 0.4 时, 各函数值保持不变.

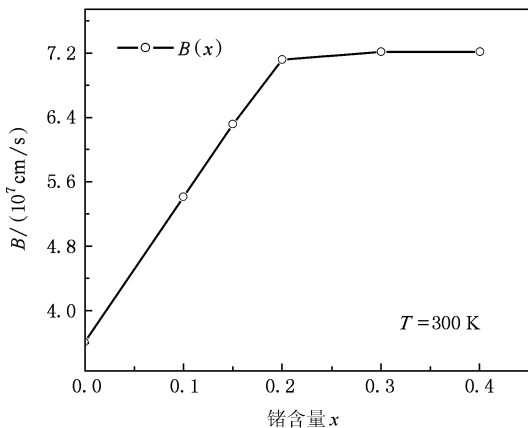


图 1 室温下, 应变 Si/Si_{1-x}Ge_x nMOSFETs 低场迁移率模型中的拟合函数 $B(x)$ 与锗含量 x 的关系曲线

值得注意的是应变硅膜的厚度对器件迁移率的影响. 应变硅膜的厚度大于或等于 5 nm 厚度时, 迁移率不随厚度变化^[16-17]. 本研究中的应变硅器件

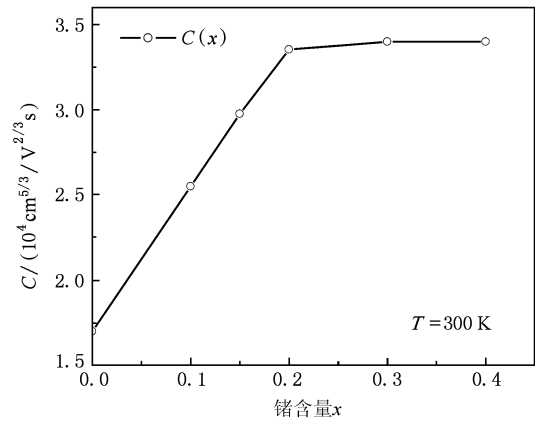


图 2 室温下, 应变 Si/Si_{1-x}Ge_x nMOSFETs 低场迁移率模型中的拟合函数 $C(x)$ 与锗含量 x 的关系曲线

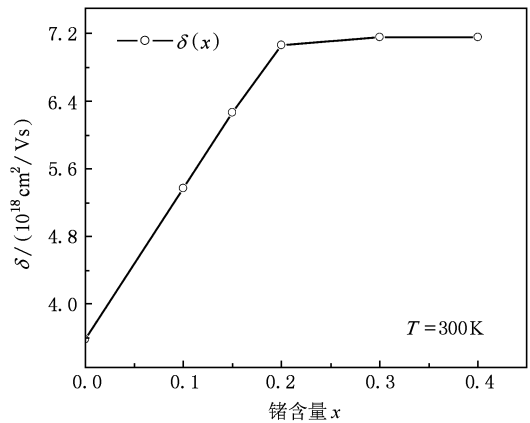


图 3 室温下, 应变 Si/Si_{1-x}Ge_x nMOSFETs 低场迁移率模型中的拟合函数 $\delta(x)$ 与锗含量 x 的关系曲线

的硅膜厚度 (10 nm) 要高于该临界厚度, 所以迁移率不受厚度的影响.

根据前面关于硅层中电子迁移率的建模表达式和表中给出的参数值, 对 (1) 式进行了理论计算. 图 4 给出了室温下计算得出的电子迁移率数据与报道实验数据^[16]对照. 从图 4 可以看出, 该模型 (用虚线表示) 与实验数据 (用空心圆表示) 一致. 锗组分从 0.2 开始, 电子迁移率的增强变得微弱. 文献 [16, 18] 中的实验数据也反映了应变 Si/Si_{1-x}Ge_x nMOSFETs 迁移率的饱和行为. 垂直电场在 0.1 MV/cm 附近时, 计算得出的迁移率要高于实际测量值, 这是因为实际的应变 Si/Si_{1-x}Ge_x nMOSFETs 在低场时沟道表面出现弱反型前要受库伦散射作用而减小了体迁移率.

需要注意的是目前的 ISE 器件模拟软件中没有

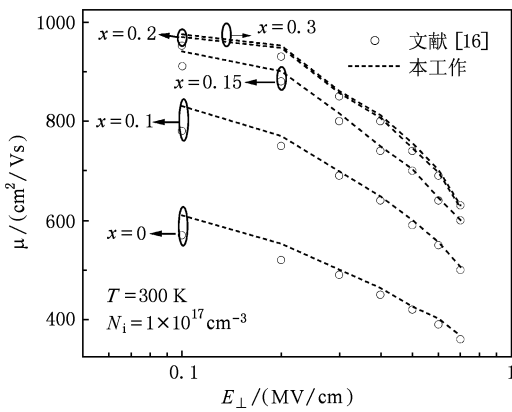


图4 室温下,应变 Si/Si_{1-x}Ge_x nMOSFETs 电子迁移率与垂直电场关系(实心线代表该数值模型,方块实心代表 Currier 等^[16]人报道的数据)

应变 Si/Si_{1-x}Ge_x nMOSFETs 的表面迁移率模型. Si/Si_{1-x}Ge_x nMOSFETs 的模拟是在应变硅参数文件给出由报道的实验数据提取出的特定锗组分下的分立的参数值,不能模拟任意锗组分下的迁移率. 将模型在 ISE 软件中实现并应用于栅宽 0.18 μm 的双向张应变 nMOSFETs,应变硅膜厚度 10 nm,弛豫硅锗层厚度 100 nm,沟道掺杂 1 × 10¹⁷ cm⁻³. 通过室温下 I-V 特性的比较来对该模型进行验证.

图5 将该模型模拟获得的 I_{ds}-V_{ds} 传输曲线与 ISE 模拟得到的结果进行了有效对比. 从图5 中可以看出,I_{ds}-V_{ds} 转移特性方面,该模型与 ISE 的结果一致. 器件的阈值电压随锗组分 x 的增加而减小. 这主要是因为应变硅的禁带宽度随锗组分 x 的增加而呈线性减小趋势^[17].

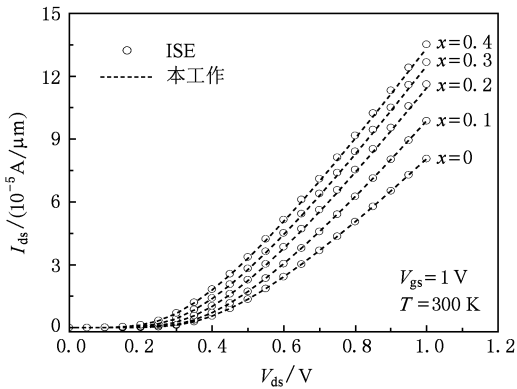


图5 室温下,应变 Si/Si_{1-x}Ge_x nMOSFETs 的 I_{ds}-V_{ds} 特性曲线(实心线代表该数值模型得出的结果,空心圆圈代表 ISE 模拟的结果)

图6 中是将该模型模拟获得的 I_{ds}-V_{ds} 传输曲线与 ISE 模拟得到的结果进行了对比. I_{ds}-V_{ds} 曲线中线线性区的电流表达式由下式给出^[16]:

$$I_{ds} = \frac{W}{L} \mu_{eff} C_{ox} (V_{gs} - V_T) V_{ds}, \quad (13)$$

V_{ds} 是源漏电压, V_{gs} 是栅源电压, C_{ox} 是栅氧化层电容, V_T 是阈值电压, μ_{eff} 是有效迁移率, W 和 L 分别是器件宽度和栅长. 从图6 中可以看出,当锗组分 x 从 0 到 0.2 时,电流迅速增加. 这是因为电子迁移率 μ_{eff} 随锗组分 x 增加而变大造成的;当锗组分 x 从 0.2 到 0.4 时,电流的增加逐渐变得缓慢. 这是因为当锗组分 x 从 0.2 到 0.3 时,迁移率增加较缓慢;当锗组分 x 从 0.3 到 0.4 时,迁移率饱和,但阈值电压 V_T 随锗组分 x 的增加而减小^[17],由(13)式看出, I_{ds} 将略微增加. 并且该模型获得 I_{ds}-V_{ds} 传输曲线与器件模拟软件的结果一致.

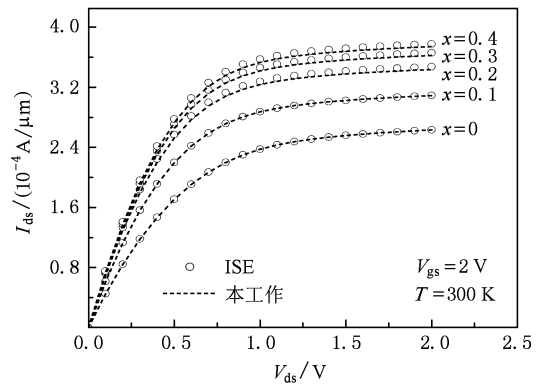


图6 室温下,应变 Si/Si_{1-x}Ge_x nMOSFETs 的 I_{ds}-V_{ds} 特性曲线(实心线代表该数值模型得出的结果,空心圆圈代表 ISE 模拟的结果)

4. 结 论

本文提出了应变 Si/Si_{1-x}Ge_x nMOSFETs 的表面迁移率模型. 该数值模型可以较准确地描述锗组分从 0 到 0.2 时引起反型层中电子迁移率的增强以及锗组分从 0.2 到 0.4 时电子迁移率的饱和行为. 该模型容易在器件模拟器中实现,能够模拟任意锗组分下的迁移率,并和实验报道的数据以及 ISE 模拟结果一致. 因此,该模型为应变硅器件的应用提供了很好的理论基础.

- [1] Vogelsang T, Hofman K R 1993 *Appl. Phys. Lett.* **63** 186
- [2] Zhang Z F, Zhang H M, Hu H Y, Xuan R Y, Song J J 2009 *Acta Phys. Sin.* **58** 4948 (in Chinese) [张志锋、张鹤鸣、胡辉勇、宣荣喜、宋建军 2009 物理学报 **58** 4948]
- [3] Song J J, Zhang H M, Hu H Y, Dai X Y, Xuan R X 2007 *Chin. Phys.* **16** 3827
- [4] Leitz C W, Currie M T, Lee M L, Cheng Z Y 2002 *J. Appl. Phys.* **92** 3745
- [5] Fitzgerald E A, Xie Y H, Green M L, Brasen D, Kortan A R 1991 *Appl. Phys. Lett.* **59** 811
- [6] Welser J, Hoyt J L, Gibbons J F 1994 *IEEE Electron Devices Lett.* **15** 100
- [7] Miyata H, Yamada T, Ferry D K 1993 *Appl. Phys. Lett.* **62** 2661
- [8] Cheng B F, Yao F, Xue C L, Zhang J G, Li C B, Mao R Y, Zuo Y H, Luo L P, Wang Q M 2005 *Acta Phys. Sin.* **54** 4350 (in Chinese) [成步飞、姚飞、薛春来、张建国、李传波、毛容伟、左玉华、罗丽萍、王启明 2005 物理学报 **54** 4350]
- [9] Lin G J, Lai H K, Li C, Chen S Y, Yu J Z 2008 *Chin. Phys. B* **17** 3479
- [10] Lombardi C, Manzini S, Saporito A, Vanzi M 1988 *IEEE Transactions on Computer-Aided Design* **7** 1164
- [11] Darwish M N, Lentz J L, Pinto M R, Zeitzoff P M, Krutick T J, Vuong H H 1997 *IEEE Trans. Electron Devices* **44** 1529
- [12] Liang R R, Li D B, Xu J 2008 *Solid-State Electronics* **52** 863
- [13] Masetti G, Severi M, Solmi S 1983 *IEEE Trans. Electron Devices* **30** 764
- [14] Sah C T, Ning T H, Tschopp L L 1972 *Surface Sci.* **32** 561
- [15] Schwarz S A, Russek S 1983 *IEEE Trans. Electron Devices* **30** 1634
- [16] Currie M T, Leitz C W, Langdo T A, Taraschi G, Fitzgerald E A, Antoniadis D A 2001 *J. Vac. Sci. Technol. B* **19** 2268
- [17] Kim S J, Shim T H, Choi K R, Park J G 2009 *Semi. Sci. Tech.* **24** 035014.1
- [18] Roldán J B, Gámiz F 2004 *Solid-State Electronics* **48** 1347
- [19] Sun S C, Plummer J D 1980 *IEEE Trans. Electron Devices* **27** 1497

Model of electron mobility in inversion layer of strained Si/Si_{1-x}Ge_x n type metal-oxide-semiconductor field-effect transistors*

Li Bin[†] Liu Hong-Xia Yuan Bo Li Jin Lu Feng-Ming

(Key Laboratory for Wide Band Gap Semiconductor Materials and Devices of Education,
School of Microelectronics, Xidian University, Xi'an 710071, China)

(Received 2 April 2010; revised manuscript received 9 April 2010)

Abstract

In order to describe the electron mobility enhancement in inversion layer in strained-Si on Si_{1-x}Ge_x n type metal-oxide-semiconductor field-effect transistors (nMOSFETs), a new physically-based electron mobility model is presented in the paper. This model can not only show the dependence of acoustic phonon-limited mobility and surface roughness-limited mobility on transverse electrical field normal to the semiconductor-insulator interface, but also explains the electron mobility enhancement mechanism due to scattering suppression caused by germanium (Ge) content. The expression of the new model is simple and can simulate the mobility for any Ge content. Numerical analysis results show that this model fits the reported experimental data very well. In addition, this model can be easily included in the device simulator ISE and gives good agreement with simulated results of device simulator with built-in model.

Keywords: strained-Si/SiGe, electron mobility, inversion layer, model

PACS: 72.20.Fr, 73.40.Qv, 02.60.Ed, 02.03.Gp

* Project supported by the National Natural Science Foundation of China (Grant Nos. 60976068, 60936005), Cultivation Fund of the Key Scientific and Technical Innovation Project, Ministry of Education of China Program (Grant No. 708083) and the Fundamental Research Funds for the Central Universities (Grant No. 200807010010).

[†] E-mail: 13389232181@189.cn