

含有本征 SiGe 层的 SiGe 异质结双极晶体管 集电结耗尽层宽度模型^{*}

胡辉勇[†] 舒 钰 张鹤鸣 宋建军 宣荣喜 秦珊珊 屈江涛

(西安电子科技大学微电子学院,宽禁带半导体材料与器件重点实验室,西安 710071)

(2010年1月13日收到;2010年4月21日收到修改稿)

本文分别建立了含有本征 SiGe 层的 SiGe HBT(异质结双极晶体管)集电结耗尽层各区域的电势、电场分布模型,并在此基础上,建立了集电结耗尽层宽度和延迟时间模型,对该模型进行了模拟仿真,定量地分析了 SiGe HBT 物理、电学参数对集电结耗尽层宽度和延迟时间的影响,随着基区掺杂浓度和集电结反偏电压的提高,集电结耗尽层延迟时间也随之增大,而随着集电区掺杂浓度的提高和基区 Ge 组分增加,集电结耗尽层延迟时间随之减小.

关键词: SiGe HBT, 集电结耗尽层, 延迟时间

PACS: 73.40. Lg

1. 引言

对于 SiGe HBT(异质结双极晶体管),基区宽度可以窄到数十纳米以下,有效地减小了载流子在基区的延迟时间,改善了频率特性. SiGe HBT 的异质发射结有效抑制了基区空穴向发射区的注入,同时,又减小了发射区非平衡少子的存储时间. 因此,集电结耗尽层延迟时间在 SiGe HBT 载流子传输延迟时间中的比重增大,对器件频率特性的影响增加^[1-4].

在 SiGe HBT 制造过程中,由于基区重掺杂,热处理过程会引起基区 B(硼)向集电区和发射区扩散,导致异质结和 pn 结不重合,器件性能严重退化. 为了抑制这种情况的发生,研究人员普遍采用的方法是在异质集电结和发射结界面添加一层薄的本征 SiGe 层,该本征层能有效地阻挡基区 B 向集电区和发射区的扩散^[5-8].

由于本征 SiGe 层的厚度较薄,一般研究者在定量研究、分析 SiGe HBT 频率等特性时均忽略本征层的存在,这就影响了 SiGe HBT 集电结延迟时间、特征频率等模型的精度. 因为本征层的引入,导致集

电结电势、电场分布等发生变化,耗尽层宽度、集电结延迟时间以及频率等特性也随之改变. 因此,本文研究建立含有本征 SiGe 层的 SiGe HBT 集电结耗尽层宽度模型,对 SiGe HBT 结构设计有重要的参考价值.

2. 集电结耗尽层电势分布

SiGe HBT 制造工艺过程中的热处理会引起基区 B 向本征 SiGe 层扩散,导致基区在集电结附近杂质浓度和集电结两侧空间电荷区电场分布发生变化. 此时,集电结两侧空间电荷区电场分布如图 1 所示.

图中, W_c 是集电区宽度, W_b 是掺杂基区宽度, X_p 是集电结负空间电荷区宽度, X_n 是集电结正空间电荷区宽度, t_1 是基区杂质外扩的宽度, t_2 是本征 SiGe 层中杂质没有扩到的区域的宽度,则本征 SiGe 层宽度 $t = t_1 + t_2$.

以异质结界面为坐标原点,将集电结空间电荷区分成四个区域:正空间电荷区域、本征区域、杂质外扩区域和负空间电荷区域,以下针对四个区域分别进行讨论.

* 国家部委基金(批准号:51308040203,6139801,72104089)资助的课题.

† E-mail: huhy@xidian.edu.cn

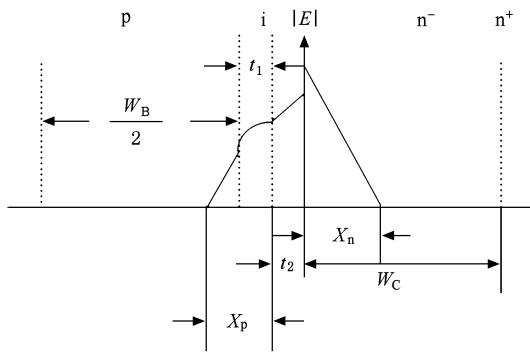


图 1 SiGe HBT 集电结两侧空间电荷区电场分布示意图

2.1. 正电荷区域($0 < x < X_n$)

此区域中固定电荷均匀分布, 则此区域中的泊松方程为

$$\frac{d^2 V_1(x)}{dx^2} = -\frac{q}{\epsilon_{Si}} \left(N_c - \frac{J_c}{qv_s} \right), \quad (0 < x < X_n), \quad (1)$$

式中, $V_1(x)$ 为此区域中的电势分布, q 为单位电荷量, ϵ_{Si} 为体 Si 材料的介电常数, N_c 为集电区掺杂浓度, v_s 为载流子传输速度, J_c 为集电极电流密度^[10],

$$J_c = \frac{q D_n n_{ib}^2}{D_n p(X_{pC}) + D_n p(X_{pE}) + \int_{X_{pE}}^{X_{pC}} p(x) dx} \times (e^{\frac{qV_{BE}}{kT}} - e^{\frac{qV_{CB}}{kT}}), \quad (2)$$

由于 $e^{\frac{qV_{BE}}{kT}} \gg e^{\frac{qV_{CB}}{kT}}$, 因此

$$J_c \approx \frac{q D_n n_{ib}^2 e^{\frac{qV_{BE}}{kT}}}{S_{CN} + S_{EN} + \int_{X_{pE}}^{X_{pC}} p(x) dx}, \quad (3)$$

式中, S_{EN} 为发射结界面载流子有效速度, S_{CN} 为集电结界面载流子有效速度, $p(x)$ 为基区空穴浓度, D_n 为基区电子的扩散系数, V_{BE} 为发射结上压降, V_{CB} 为集电结上压降, n_{ib} 为基区本征载流子浓度, $X_{pC} = -X_p - t_2$ 为基区集电结侧边界, 由于 SiGe HBT 基区多为重掺杂, 发射结外加偏压后, 基区内正空间电荷区宽度变化量非常小, 因此, 基区发射结侧边界近似为 $X_{pE} \approx -W_B - t + X_p - t_1$, 则有

$$p(X_{pC}) = p(X_{pE}) = N_{bo},$$

式中, N_{bo} 为基区杂质最初浓度. 设此区域中电场强度为 E_1 , 利用边界条件

$$E_1(x) \Big|_{x=X_n} = -\frac{dV_1(x)}{dx} \Big|_{x=X_n} = 0,$$

$$V_1(x) \Big|_{x=X_n} = V_c + V_d, \quad (4)$$

式中, V_c 为集电极电势, V_d 为集电结接触电势差,

$$V_d = \left| \chi_{SiGe}(y_{W_B}) + \frac{E_{g,SiGe}(y_{W_B})}{2} + \frac{k_0 T}{q} \ln \left(\frac{N_{bo}}{n_{ib}(0)} \right) - \chi_{Si} - \frac{E_{g,Si}}{2} + \frac{k_0 T}{q} \ln \left(\frac{N_c}{n_i} \right) \right|, \quad (5)$$

式中, y_{W_B} 基区集电结侧 Ge 组分, $E_{g,SiGe}(y_{W_B})$ 为基区集电结侧禁带宽度, $n_{ib}(0)$ 基区集电结侧本征载流子浓度, χ_{Si} 为体 Si 材料的电子亲和能, $E_{g,Si}$ 为集电区禁带宽度, n_i 为体 Si 材料的本征载流子浓度, $\chi_{SiGe}(y_{W_B})$ 为对应的电子亲和能^[11],

$$\chi_{SiGe}(y) = 4.05 - 0.05y, \quad (6)$$

式中, y 为 Ge 组分. 从(4)式, 可以求出

$$E_1(x) = \frac{q}{\epsilon_{Si}} \left(N_c - \frac{J_c}{qv_s} \right) x - c_1, \\ V_1(x) = -\frac{q}{2\epsilon_{Si}} \left(N_c - \frac{J_c}{qv_s} \right) x^2 + c_1 x + c_2, \\ (0 < x < X_n), \quad (7)$$

其中

$$c_1 = \frac{q}{\epsilon_{Si}} \left(N_c - \frac{J_c}{qv_s} \right) X_n, \quad (8a)$$

$$c_2 = V_d + V_c - \frac{q}{2\epsilon_{Si}} \left(N_c - \frac{J_c}{qv_s} \right) X_n^2. \quad (8b)$$

2.2. 负空间电荷区域($-X_p - t_2 \leq x \leq -t_1 - t_2$)

假设基区杂质最初为均匀分布, 在热处理工艺中由于杂质外扩数量较小, 杂质浓度变化很小, 近似为均匀分布. 在集电极电流密度较小时, 此区域中的泊松方程为

$$\frac{d^2 V_2(x)}{dx^2} = \frac{q}{\epsilon_{SiGe}} \left(N_{bo} + \frac{J_c}{qv_s} \right), \\ (-X_p - t_2 \leq x \leq -t_1 - t_2), \quad (9)$$

式中, $V_2(x)$ 为此区域中的电势分布, ϵ_{SiGe} 为 SiGe 材料的介电常数. 设此区域中电场强度为 E_2 , 利用边界条件

$$E_2(x) \Big|_{x=-X_p-t_2} = -\frac{dV_2(x)}{dx} \Big|_{x=-X_p-t_2} = 0,$$

$$V_2(x) \Big|_{x=-X_p-t_2} = V_b, \quad (10)$$

式中, V_b 为基极电势, 可以求出

$$\begin{aligned} E_2(x) &= -\frac{q}{\varepsilon_{\text{SiGe}}} \left(\frac{J_c}{qv_s} + N_{\text{BO}} \right) x - c_3, \\ V_2(x) &= \frac{q}{2\varepsilon_{\text{SiGe}}} \left(\frac{J_c}{qv_s} + N_{\text{BO}} \right) x^2 + c_3 x + c_4, \\ &\quad (-X_p - t_2 < x < -t_1 - t_2), \end{aligned} \quad (11)$$

其中

$$c_3 = \frac{q}{\varepsilon_{\text{SiGe}}} \left(\frac{J_c}{qv_s} + N_{\text{BO}} \right) (X_p + t_2), \quad (12a)$$

$$c_4 = V_B + \frac{q}{2\varepsilon_{\text{SiGe}}} \left(\frac{J_c}{qv_s} + N_{\text{BO}} \right) (X_p + t_2)^2. \quad (12b)$$

2.3. 杂质外扩区域($-t_1 - t_2 \leq x \leq -t_2$)

在热处理工艺中基区杂质外扩,为了便于分析近似认为外扩杂质线形分布,在边界浓度最高,在 $x = -t_2$ 处,浓度降为0.则基区靠近集电结侧杂质浓度为

$$\begin{aligned} N'_B(x) &= -\frac{N_{\text{BO}}}{t_1} (x + t_2), \\ &\quad (-t_1 - t_2 \leq x \leq -t_2). \end{aligned} \quad (13)$$

在集电极电流密度较小时,此区域中的泊松方程为

$$\begin{aligned} \frac{d^2 V_3(x)}{dx^2} &= \frac{q}{\varepsilon_{\text{SiGe}}} \left(\frac{J_c}{qv_s} + N'_B(x) \right) \\ &= \frac{q}{\varepsilon_{\text{SiGe}}} \left(\frac{J_c}{qv_s} - \frac{N_{\text{BO}}}{t_1} (x + t_2) \right), \\ &\quad (-t_1 - t_2 \leq x \leq -t_2), \end{aligned} \quad (14)$$

式中, $V_3(x)$ 为此区域中的电势分布.设此区域中电场强度为 E_3 ,利用边界条件

$$E_3(x)|_{x=-t_1-t_2} = -\frac{dV_3(x)}{dx}\Big|_{x=-t_1-t_2} = E_2(x)|_{x=-t_1-t_2},$$

$$V_3(x)|_{x=-t_1-t_2} = V_2(x)|_{x=-t_1-t_2}, \quad (15)$$

可以求出

$$\begin{aligned} E_3(x) &= -\frac{q}{\varepsilon_{\text{SiGe}}} \left(\frac{J_c}{qv_s} x - \frac{N_{\text{BO}}}{t_1} \left(\frac{x^2}{2} + t_2 x \right) \right) - c_5, \\ V_3(x) &= \frac{q}{\varepsilon_{\text{SiGe}}} \left(\frac{J_c x^2}{2v_s q} - \frac{N_{\text{BO}}}{t_1} \left(\frac{x^3}{6} + \frac{t_2 x^2}{2} \right) \right) + c_5 x + c_6, \\ &\quad (-t_1 - t_2 \leq x \leq -t_2), \end{aligned} \quad (16)$$

其中

$$\begin{aligned} c_5 &= \frac{q}{\varepsilon_{\text{SiGe}}} \left(\frac{J_c(t_1 + t_2)}{qv_s} + \frac{N_{\text{BO}}}{t_1} \left(\frac{(t_1 + t_2)^2}{2} \right. \right. \\ &\quad \left. \left. - t_2(t_1 + t_2) \right) \right) - E_2(-t_1 - t_2), \end{aligned} \quad (17a)$$

$$c_6 = -\frac{q}{\varepsilon_{\text{SiGe}}} \left(\frac{J_c(t_1 + t_2)^2}{2qv_s} - \frac{N_{\text{BO}}}{t_1} \left(-\frac{(t_1 + t_2)^3}{6} \right) \right)$$

$$\begin{aligned} &+ \frac{t_2(t_1 + t_2)^2}{2} \Big) \Big) + c_5(t_1 + t_2) \\ &+ V_2(-t_1 - t_2). \end{aligned} \quad (17b)$$

2.4 本征区域($-t_2 < x < 0$)

此区域中没有固定电荷,则此区域中的泊松方程为

$$\frac{d^2 V_4(x)}{dx^2} = \frac{J_c}{v_s \varepsilon_{\text{SiGe}}}, \quad (-t_2 < x < 0), \quad (18)$$

式中, $V_4(x)$ 为此区域中的电势分布,设此区域中电场强度为 E_4 .利用边界条件

$$\begin{aligned} E_4(x)|_{x=-t_2} &= -\frac{dV_4(x)}{dx}\Big|_{x=-t_2} = E_3(x)|_{x=-t_2}, \\ V_4(x)|_{x=-t_2} &= V_3(x)|_{x=-t_2}, \end{aligned} \quad (19)$$

可以求出

$$\begin{aligned} E_4(x) &= -\frac{J_c x}{v_s \varepsilon_{\text{SiGe}}} - c_7, \\ V_4(x) &= \frac{J_c x^2}{2v_s \varepsilon_{\text{SiGe}}} + c_7 x + c_8, \\ &\quad (-t_2 < x < 0), \end{aligned} \quad (20)$$

其中

$$c_7 = \frac{J_c t_2}{v_s \varepsilon_{\text{SiGe}}} - E_3(-t_2), \quad (21a)$$

$$c_8 = V_3(-t_2) + \frac{J_c t_2^2}{2v_s \varepsilon_{\text{SiGe}}} - E_3(-t_2)t_2. \quad (21b)$$

3. 含有本征 SiGe 层的 SiGe HBT 集电结耗尽层宽度模型

根据集电结异质结界面处电位移矢量和电势相等,则

$$\begin{aligned} \varepsilon_{\text{SiGe}} E_4(0) &= \varepsilon_{\text{Si}} E_1(0), \\ V_4(0) &= V_1(0). \end{aligned} \quad (22)$$

对方程组(22)求解可得

$$X_p = \frac{-K_2 - \sqrt{K_2^2 - 4K_1 K_3}}{2K_1},$$

$$X_n = k_1 X_p + k_2, \quad (23)$$

式中

$$K_1 = \frac{k_8}{2} - k_4 k_1^2, \quad (24a)$$

$$K_2 = k_8 t_2 - 2k_1 k_2 k_4, \quad (24b)$$

$$K_3 = k_3 + k_9 + k_{10} + k_{11} - k_4 k_2^2$$

$$+ \frac{k_8}{2} t_2^2 - (k_5 - k_6 + k_7 + k_8 t_1) t_2 \\ + V_B - V_C - V_D, \quad (24c)$$

$$k_1 = \frac{\left(N_{B0} + \frac{J_C}{qv_s} \right)}{\left(N_C - \frac{J_C}{qv_s} \right)}, \quad (24d)$$

$$k_2 = \frac{\left(\frac{2J_C t_2}{v_s} + \frac{J_C}{v_s} + \frac{qN_{B0}}{t_1} \frac{t_2^2}{2} - \frac{qN_{B0}}{2t_1} (t_1 + t_2)^2 + qN_{B0} t_2 \right)}{\left(N_C - \frac{J_C}{qv_s} \right)}, \quad (24e)$$

$$k_3 = \frac{J_C t_2^2}{2v_s \epsilon_{SiGe}}, \quad (24f)$$

$$k_4 = -\frac{q}{2\epsilon_{Si}} \left(N_C - \frac{J_C}{qv_s} \right), \quad (24g)$$

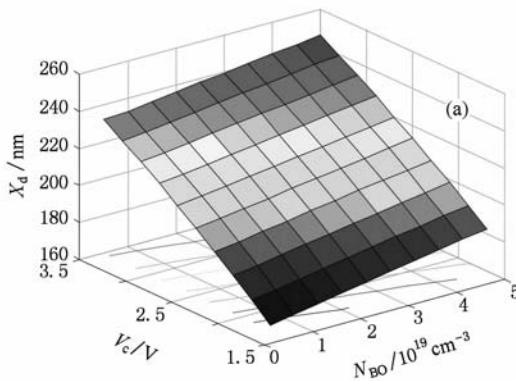
$$k_5 = \frac{q}{\epsilon_{SiGe}} \left(\frac{J_C t_2}{qv_s} - \frac{N_{B0} t_2^2}{2t_1} \right), \quad (24h)$$

$$k_6 = \frac{q}{\epsilon_{SiGe}} \left(\frac{J_C}{qv_s} (t_1 + t_2) + \frac{N_{B0}}{t_1} \left(\frac{(t_1 + t_2)^2}{2} - t_2 (t_1 + t_2) \right) \right), \quad (24i)$$

$$k_7 = \frac{q}{\epsilon_{SiGe}} \left(\frac{J_C}{qv_s} + N_{B0} \right) (t_1 + t_2), \quad (24j)$$

$$k_8 = \frac{q}{\epsilon_{SiGe}} \left(\frac{J_C}{qv_s} + N_{B0} \right), \quad (24k)$$

$$k_9 = \frac{q}{\epsilon_{SiGe}} \left(\frac{J_C t_2^2}{2qv_s} - \frac{N_{B0} t_2^3}{3t_1} \right)$$



$$- (k_6 - k_7 + k_8 t_2) t_2, \quad (24l)$$

$$k_{10} = -\frac{q}{\epsilon_{SiGe}} \left(\frac{J_C (t_1 + t_2)^2}{2qv_s} - \frac{N_{B0}}{t_1} \times \left(-\frac{(t_1 + t_2)^3}{6} + \frac{t_2 (t_1 + t_2)^2}{2} \right) \right) \\ + (k_6 - k_7 + k_8 t_2) (t_1 + t_2), \quad (24m)$$

$$k_{11} = \frac{q}{2\epsilon_{SiGe}} \left(\frac{J_C}{qv_s} + N_{B0} \right) (-t_1 - t_2)^2. \quad (24n)$$

则,集电结耗尽层宽度为

$$X_d = X_n + X_p + t_2. \quad (25)$$

集电结耗尽层延迟时间可以表示为

$$\tau_d = \frac{X_d}{2v_s}. \quad (26)$$

4. 模拟分析

采用本文建立的模型,应用 MATLAB 进行模拟分析.

当基区 Ge 组分为 0.2, 集电区掺杂浓度为 \$N_C = 10^{17} \text{ cm}^{-3}\$, 本征层厚度为 \$t = 5 \text{ nm}\$, 杂质外扩的宽度受工艺条件影响, 可通过测试获得, 此处取 \$t_1 = 2 \text{ nm}\$, 基区掺杂浓度、集电结反偏电压与集电结耗尽层宽度的关系如图 2(a) 所示, 底部为集电结耗尽层宽度等高线, 基区掺杂浓度与集电结耗尽层延迟时间的关系如图 2(b) 所示. 从图中可以看出, 随着基区掺杂浓度和集电结反偏电压的提高, 集电结耗尽层宽度逐渐增大, 集电结耗尽层延迟时间也随之增大.

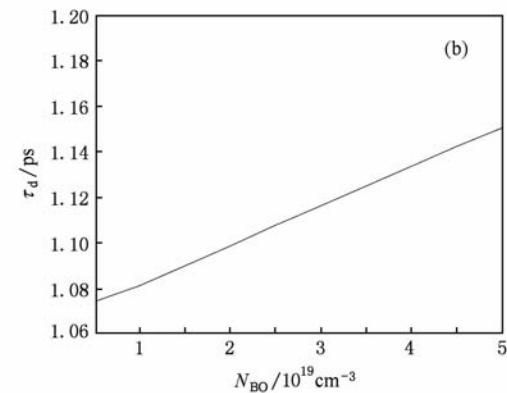
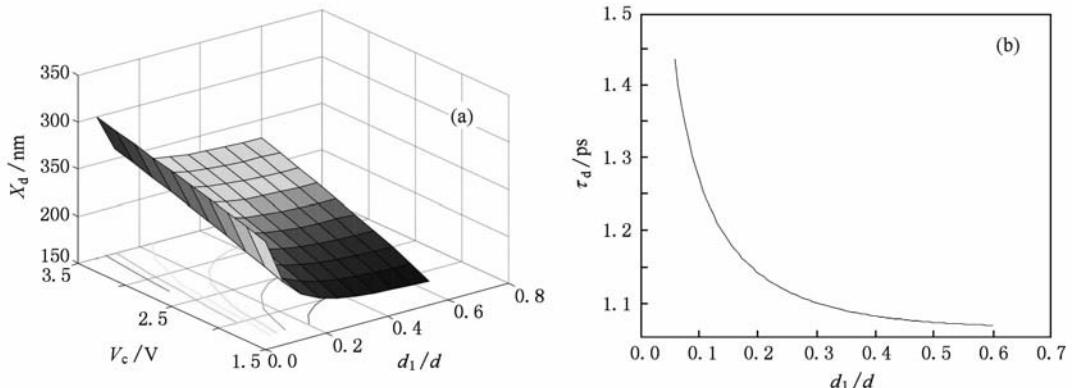


图 2 (a) 基区掺杂浓度、集电结反偏电压层与集电结耗尽层宽度关系;(b) 基区掺杂浓度与集电结耗尽层延迟时间的关系

当本征层厚度为 \$t = 5 \text{ nm}\$, 基区掺杂浓度为 \$N_B = 10^{19} \text{ cm}^{-3}\$, 集电区掺杂浓度为 \$N_C = 10^{17} \text{ cm}^{-3}\$, 基区 Ge 组分为 0.2, 集电结反偏电压、\$t_1/t\$

比值与集电结耗尽层宽度的关系如图 3(a) 所示, \$t_1/t\$ 比值与集电结耗尽层延迟时间的关系如图 3(b) 所示.

图3(a) 集电结反偏电压、 t_1/t 比值与集电结耗尽层宽度的关系;(b) t_1/t 比值与集电结耗尽层延迟时间的关系

从图3中可以看出,随着 t_1 的增大,集电结耗尽层宽度减小。这是因为随着 t_1 的增大,基区负空间电荷区 $X_p - t_1$ 宽度减小,延迟时间也随之减小。

当本征层厚度为 $t = 5\text{ nm}$, $t_1 = 2\text{ nm}$,基区掺杂浓度为 $N_B = 10^{19}\text{ cm}^{-3}$,集电结反偏电压为3 V时,集电区掺杂浓度、基区Ge组分与集电结耗尽层宽度的

关系如图4(a)所示。

从图中可以看出,随着集电区掺杂浓度的提高,正空间电荷区宽度减小,集电结耗尽层宽度随之减小。随着基区Ge组分增加,集电结接触电势差减小,耗尽层宽度变窄,因此,集电结耗尽层延迟时间随之减小,如图4(b)所示。

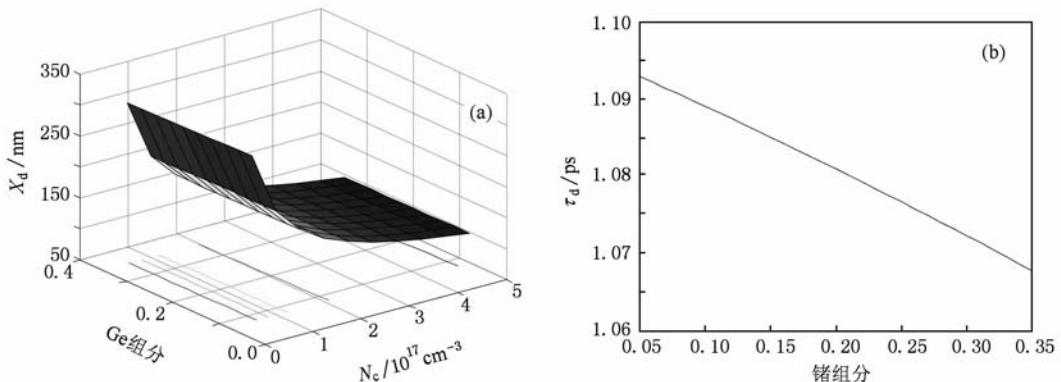


图4 (a) 集电区掺杂浓度、基区Ge组分与集电结耗尽层宽度的关系;(b) 基区Ge组分与集电结耗尽层延迟时间关系

从图4中可以看出,当集电区掺杂浓度在 $5 \times 10^{17}\text{ cm}^{-3}$,Ge组分0.2时,集电结耗尽层延迟时间为1.08 ps,如果采用忽略本征层的方式,集电结耗尽层宽度将减小5 nm左右,同时集电区延迟时间减少5%左右。

对于应用于高频的SiGe HBT,其特征频率可以达到数十GHz。如文献[12]报道,在SiGe HBT基区宽度为45 nm,掺杂为 $8 \times 10^{18}\text{ cm}^{-3}$ 时,它的基区延迟时间模拟值为2.2 ps,此时集电结耗尽层延迟时间与基区延迟时间比拟,所以,本征SiGe层的引入,对SiGe HBT频率特性的影响较大。因此,在定量研究SiGe HBT电学特性,尤其是频率特性时,不能忽

略本征SiGe层的影响。

随着本征SiGe层厚度的变宽,集电结耗尽层宽度将增大,集电区延迟时间增加,所以,本征SiGe层厚度应当尽量减小。然而,本征SiGe层厚度不能无限减小,因为该层是为了抑制基区B向集电区和发射区扩散而添加的,因此,该层的厚度应当由后续工艺引起的基区B扩散的宽度决定。

5. 结 论

本文基于含有本征SiGe层的SiGe HBT物理与电学特性,建立了集电结中负空间电荷区、本征区

和正空间电荷区的泊松方程,通过对各区域泊松方程的求解,推导出了各区域的电势、电场分布模型,并在此基础上,建立了集电结耗尽层宽度和耗尽层延迟时间模型.

应用 MATLAB 软件,定量地分析了基区 Ge 组分、基区掺杂浓度、基区掺杂外扩深度、集电结反偏

电压、集电区掺杂对含有本征 SiGe 层的 SiGe HBT 集电结耗尽层宽度和延迟时间的影响,随着基区掺杂浓度和集电结反偏电压的提高,集电结耗尽层延迟时间也随之增大,而随着集电区掺杂浓度的提高和基区 Ge 组分增加,集电结耗尽层延迟时间随之减小. 随着 t_1 的增大,集电结耗尽层宽度减小.

-
- [1] Song J J, Zhang H M, Dai X Y, Hu H Y, Xuan R X 2008 *Acta Phys. Sin.* **57** 5918 (in Chinese) [宋建军、张鹤鸣、戴显英、胡辉勇、宣荣喜 2008 物理学报 **57** 5918]
 - [2] Hu H Y, Zhang H M, Lv Y, Dai X Y, Hou H, Ou J F, Wang W, Wang X Y 2006 *Acta Phys. Sin.* **55** 403 (in Chinese) [胡辉勇、张鹤鸣、吕懿、戴显英、侯慧、区健锋、王伟、王喜媛 2006 物理学报 **55** 403]
 - [3] Lv Y, Zhang H M, Dai X Y, Hu H Y, Shu B 2004 *Acta Phys. Sin.* **53** 3239 (in Chinese) [吕懿、张鹤鸣、戴显英、胡辉勇、舒斌 2004 物理学报 **53** 3239]
 - [4] Song J J, Zhang H M, Hu H Y, Xuan R X, Dai X Y 2009 *Acta Phys. Sin.* **58** 7947 (in Chinese) [宋建军、张鹤鸣、胡辉勇、宣荣喜、戴显英 2009 物理学报 **58** 7947]
 - [5] Kondo M, Oda K, Ohue E, Shimamoto H, Tanabe M, Onai T, Washio K 1998 *IEEE Trans. on Electron Devices* **45** 1287
 - [6] Gruhle A, Kibbel H, Mähner C, Mroczek W 1999 *IEEE Trans. on Electron Devices* **46** 1510
 - [7] Rieh J S, Lu L H, Ma Z Q, Liu X F, Katehi L P B, Bhattacharya P 1999 IEEE Microwave Theory and Techniques Society (MTT-S) International Microwave Symposium 1999, Anaheim, CA, USA, June 13—19, 1999, p1191
 - [8] Ma Z, Mohammadi S, Bhattacharya P, Katehi L P B, Alterovitz S A, Ponchak G E *IEEE Electronics Letters* **37** 790
 - [9] Hu H Y, Zhang H M, Dai X Y, Li K C, Wang W, Zhu Y G, Wang S X, Cui X Y, Wang X Y 2005 *Chinese Journal of Semiconductors* **26** 641
 - [10] Hu H Y, Zhang H M, Dai X Y, Xuan R X, Cui X Y, Wang Q, Jiang T 2006 *Chinese Journal of Semiconductors* **27** 1059 (in Chinese) [胡辉勇、张鹤鸣、戴显英、宣荣喜、崔晓英、王青、姜涛 2006 半导体学报 **27** 1059]
 - [11] Nayfeh H M, Hoyt J L, Antoniadis D A 2004 *IEEE Trans. on Electron Devices* **51** 2069
 - [12] Patton G L, Comfort J H, Meyerson B S 1990 *IEEE Device Lett.* **11** 171

Collector junction depletion-layer width model of SiGe heterojunction bipolar transistor with intrinsic SiGe layer^{*}

Hu Hui-Yong[†] Shu Yu Zhang He-Ming Song Jian-Jun Xuan Rong-Xi Qing Shan-Shan Qu Jiang-Tao

(Key Laboratory of Wide Band-Gap Semiconductor Materials and Devices, School of Microelectronics, Xidian University, Xi'an 710071, China)

(Received 13 January 2010; revised manuscript received 21 April 2010)

Abstract

By solving Poisson equation, models of voltage and electric field distribution are build respectively in collector junction depletion layer of SiGe HBT (heterojunction bipolar transistor) with intrinsic SiGe layer. On this basis, models of the collector junction depletion layer width and delay time are obtained. Applying MATLAB, the impact of physical and electrical parameters on SiGe HBT collector junction depletion layer width and depletion delay time are quantitatively analyzed. When base doping concentration and collector junction reverse bias are large, the depletion delay time is quite long. But, when base doping external diffusion depth and collector region doping are large, the depletion delay time is quite short.

Keywords: SiGe HBT(heterojunction bipolar transistor), collector depletion-layer, delay time

PACS: 73.40. Lg

* Project supported by the National Ministries and Commissions (Grant Nos. 51308040203, 6139801, 72104089).

† E-mail: huhy@xidian.edu.cn