磁性量子元胞自动机逻辑电路的转换特性研究*

杨晓阔¹) 蔡 $理^{1}$, 康 Ξ^{2} , 柏 B^{3} , 赵晓辉¹) 冯朝文¹, 张立森¹)

(空军工程大学理学院,西安 710051)
(空军工程大学科研部,西安 710051)
(空军工程大学综合电子信息系统研究中心,西安 710051)
(2010年9月27日收到;2010年12月26日收到修改稿)

本文研究了磁性量子元胞自动机反相器和择多逻辑门等基本逻辑电路在不同纳磁体厚度和间距下的转换特性.采用单畴近似 LLG 方程对纳磁体以及电路进行了建模和仿真,结果表明更厚的纳磁体需要更大的转换磁脉冲, 大厚度纳磁体逻辑电路表现出较慢的转换;相同厚度和间距下,择多逻辑门比反相器的转换时间略长.此外,模拟 结果还表明纳磁体间距对反相器的转换过程影响明显,而对择多逻辑门则影响较小.

关键词:磁性量子元胞自动机,转换特性,厚度和间距,逻辑电路 PACS: 85.70. - w, 85.70. Ay

1. 引 言

互补金属氧化物半导体器件特征尺寸缩小面 临的一个关键问题就是功耗[1],为此研究者已提出 了许多新兴的低功耗纳电子器件作为其替代者.在 这些器件中,量子元胞自动机(guantum-dot cellular automata, QCA)^[2,3]以其独特的设计理念和潜在的 优势得到了广泛的关注. 例如, 电性 OCA (electronic QCA)利用量子点中电子的库仑作用来存储和传递 信息,而不需要进行电荷输运,且拥有小尺寸和高 工作频率等优点[4-6],从而具有实用价值.然而,实 验结果表明几十纳米尺寸范围的电性 QCA 受到了 低温工作条件的制约[3].要解决这个问题,一是进 一步缩小元胞尺寸朝着分子级方向发展[4]:二是 采用不同的物理实现方式.因而研究者提出了一 种不同于电性 QCA 的物理结构——磁性量子元 胞自动机 (magnetic quantum cellular automata, MQCA)^[7,8]. 实际上,磁性结构器件的磁化现象已 得到研究者的重视^[9]. 这里的 MOCA 是采用拉长形 状的单畴各向异性纳磁体来实现,通过纳磁体的磁 化方向来存储二元信息. MOCA 可直接在室温下工 作,且其功耗极低.研究表明如果10¹⁰个磁体每秒转 换 10⁸ 次,其功率消耗仅为 0.1 W^[7].

目前, MQCA 的理论和实验研究已取得了一定 进展.理论上,一些研究组对短长度纳磁体互连线 的转换特性进行了研究,得出运动磁脉冲和折断边 界条件有助于互连线中信号的正确传递^[10,11]. 文献 [12]利用纳磁体成功构建了简单的逻辑电路,但其 未考虑磁场时钟的作用. 文献 [13] 研究了纳磁体的 不平整边缘等缺陷对互连线的影响.实验方面,Imre 等利用镍铁磁材料制造出了 MQCA 互连线、反相器 和择多逻辑门^[8]. 文献[14]的实验展示了片上时钟 场下纳磁体逻辑器件的转换特性,这些结果均大大 推动了 MOCA 的发展. 然而作为一种新兴的纳电子 器件, MQCA 的转换机理和逻辑电路仍然有待进一 步的研究,尤其是已有文献大多只研究 MQCA 互连 线和反相器的转换特性,很少考虑择多逻辑门电 路,同时对变化的纳磁体厚度和间距如何影响电路 的输出和转换时间也缺乏研究,本文就是进行这方 面的工作. 文中以 Landau-Lifshitz-Gilbert (LLG) 方 程为基础对电路中纳磁体建模,并对 MQCA 反相器 和择多逻辑门电路在变化纳磁体厚度和间距下的 输出磁化行为进行了仿真,以得出这些因素如何影 响电路的输出和逻辑信号传递,并对不同情形下的 结果进行了分析.所得结论对于 MOCA 在逻辑电路 设计和数字系统的应用上具有重要的指导意义.

^{*}国家高技术研究发展计划(批准号:2008AAJ225)和陕西省电子信息系统综合集成重点实验室基金(批准号:201115Y15)资助的课题.

[†]通讯联系人. E-mail: qianglicai@163. com

^{©2011} 中国物理学会 Chinese Physical Society

2. MQCA 物理结构和理论模型

在 MQCA 中,拉长的单畴纳磁体(单畴指纳磁体内磁化是相同的)由于其形状各向异性可实现双稳态^[7,8],从而能够用于构建基本的逻辑器件.基本的 MQCA 结构如图 1 所示.对于一个长方体形状的纳磁体,它的双稳态源于其指向长轴的剩余磁化(磁场时钟为0 值时的磁化).长轴通常被视为易磁化轴(easy axis),而短轴则为难磁化轴(hard axis). 在外部磁脉冲时钟存在时,磁化方向朝上或朝下分别用于编码二元'1'或'0',而沿难磁化轴朝右的磁化则为空态.纳磁体之间的偶极子耦合产生了垂直线方向的铁磁排序和水平线方向的反铁磁排序.这两种排序的组合可实现有用的逻辑电路.



图 1 纳磁体的几何形状和二元逻辑 '1'和'0'的定义

对于 MQCA 中的单畴纳磁体,其磁化行为可用 磁材料 LLG 方程^[15] 近似描述为

$$\frac{\mathrm{d}\boldsymbol{M}(t)}{\mathrm{d}t} = -\gamma \boldsymbol{M}(t) \times \boldsymbol{H}_{\mathrm{eff}}(t) \\ -\frac{\alpha \gamma}{M_{\mathrm{s}}} [\boldsymbol{M}(t) \times (\boldsymbol{M}(t))]$$

× $H_{eff}(t)$)], (1) 其中, M_s 表示磁材料的饱和磁化, γ 是回磁比, α 是 阻尼系数.M(t)是每个纳磁体中唯一的三维时间 磁化向量.有效磁场 $H_{eff}^{(i)}(t)$ 是纳磁体受到的平均 磁场,它由外部应用场(zeeman场)、纳磁体本身产 生的退磁场和不同纳磁体之间的耦合场组成,即

$$\boldsymbol{H}_{\text{eff}}(t) = \boldsymbol{H}_{\text{zeeman}}(t) + \boldsymbol{H}_{\text{demag}}(t) + \boldsymbol{H}_{\text{demag}}(t)$$

+ $H_{coupling}(t)$, (2) 式中,退磁场 $H_{demag}(t) = N \cdot M(t)$ (N 为退磁张量 矩阵).对于文中长方体形状 MQCA 器件而言,经计 算N 为对角矩阵^[7],且有 $N_x + N_y + N_z = 1$,但其具 体值和纳磁体的尺寸有关.耦合场 $H_{coupling}(t) = \sum_{j} C_{ij}M^{(j)}(t)$, *i* 表示目标纳磁体序号, *j* 表示邻接 纳磁体序号. 设纳磁体j的体积为 $V^{(j)}$,在计算出两个纳磁体之间的距离向量 d_{ii} 后,则 C_{ii} 为

$$\boldsymbol{C}_{ij} = \frac{V^{(j)}}{4\pi (d_{ij})^5} (3(\boldsymbol{d}_{ij})^{\mathrm{T}} \cdot \boldsymbol{d}_{ij} - d_{ij}\boldsymbol{I}). \quad (3)$$

通常情况下,简洁的 LLG 方程形式和归一化的 向量有助于多个纳磁体阵列的仿真和分析.为便于 后续的仿真,本文对该方程做如下简化处理.设归 一化向量 $m = M/M_s$, $h_{eff} = H_{eff}/M_s$, 则(1)式 简化为

$$\frac{\mathrm{d}\boldsymbol{m}(t)}{\mathrm{d}t} = -\gamma \cdot \boldsymbol{M}_{\mathrm{s}} \cdot \boldsymbol{m}(t) \times \boldsymbol{h}_{\mathrm{eff}}(t) + \alpha \cdot \boldsymbol{m}(t) \times \frac{\mathrm{d}\boldsymbol{m}(t)}{\mathrm{d}t}.$$
 (4)

通过(2),(3)和(4)式可对多个纳磁体的耦合电路 结构进行建模,从而应用这些模型对逻辑电路的转 换特性进行研究.

4个纳磁体在不同厚度下的转换 特性

磁性量子元胞自动机逻辑电路的转换特性与 单个纳磁体密切相关,为了系统的研究多个纳磁体 构成的电路结构的转换特性,首先对单个纳磁体的 转换过程进行研究并通过仿真得出所需的转换磁 脉冲数值.本文采用磁学计算软件 OOMMF^[16]来研 究拉长单畴纳磁体电路的转换特性,所用纳磁体均 为超坡莫合金(supermalloy),该磁材料的饱和磁化 强度 M_s = 8 × 10⁵ A/m, 交换作用常数 A = 10.5 × 10^{-12} J/m,选取阻尼系数 $\alpha = 0.2$. 通过对不同厚度 的纳磁体进行仿真,可以展示外部磁脉冲时钟场大 小和纳磁体厚度如何影响单个纳磁体的转换.纳磁 体的初始尺寸为 50 nm × 80 nm × 20 nm (宽 × 高 × 厚),因而其x-y平面尺寸为50 nm × 80 nm. 仿真 中,纳磁体的厚度值由小到大,分别为 20 nm,25 nm 和 30 nm. 初始时,该纳磁体的磁化方向指向上,即 为逻辑'1'值,首先沿着易磁化轴负方向应用 200 mT的外部场,观察纳磁体的翻转过程和临界磁场 值:然后再沿着易磁化轴正方向应用 200 mT 的外部 场使纳磁体返回到初始状态,在整个过程中观察对 应的外部场 H 和磁化曲线 m_x. 不同厚度纳磁体的转 换特性仿真结果如图 2 所示,图中纵坐标为磁化向 量的归一化值.

从图 2 可见,不同厚度纳磁体的 m_y - H 曲线近 似对称,但其转换特性呈现出明显的差异.其中 20



图 2 不同厚度的单个纳磁体器件的转换特性

nm 厚磁体所需转换磁脉冲大小为 70 mT,25 nm 厚 磁体所需转换磁脉冲大小为 85 mT,30 nm 厚磁体所 需转换磁脉冲大小为 95 mT.因而随着纳磁体厚度 的增加,所需转换磁脉冲的数值增加;而转换磁脉 冲的数值增加意味着需要提供更多的外部能量,因 而器件的功耗增加.虽然纳磁体的绝对功耗已非常 低,但文中仿真结果还是表明选择较小厚度的纳磁 体是进一步减小器件和电路功耗的有效措施.

不同厚度和间距下纳磁体反相器的 转换特性模拟

纳磁体的合理排列可实现互连线和反相器,这 里需要指明的是 QCA 中的互连线与 CMOS 中的互 连线完全不同,CMOS 中的互连线主要是铜导线,和 器件无关;而 QCA 中互连线则是由器件构成的,因

而信号的传递与纳磁体器件密切相关.本文主要对 MOCA 反相器在不同厚度和间距下进行仿真以研究 其转换特性,可为纳磁体器件的选取和电路的设计 提供理论依据.反相器的电路结构和初始状态如图 3 所示, in 为输入纳磁体, out 为输出纳磁体. 该结构 中输入纳磁体为逻辑'1'(m,=1),输出纳磁体为逻 辑'0'($m_x = -1$). 纳磁体的 x - y 平面尺寸为 50 nm ×80 nm,厚度取值仍为 20 nm,25 nm 和 30 nm,纳 磁体间距的取值分别为 15 nm, 20 nm 和 25 nm. 这 里主要进行两个试验:固定间距和固定厚度下的仿 真. 首先固定反相器电路中纳磁体间距为 20 nm, 观 察其在不同厚度下输出纳磁体的磁化动态. 仿真方 法和过程为:初始化这个电路,纳磁体反相器被强 制排列成图3的反铁磁耦合状态,通过输入操作翻 转纳磁体1的磁化方向指向下(即输入新信号逻辑 '0'),使其与纳磁体2呈现相同的磁化方向;对该 电路除纳磁体1外的区域应用85 mT大小的外部时 钟磁场 H_{zeeman} 使其呈现空态, 磁场作用于系统的时 间是0.8 ns,然后关掉,纳磁体在而后的时间内由于 偶极子作用将释放到一新的状态;改变纳磁体厚度 重复上述仿真. 新输入下的 OOMMF 磁化状态和不 同厚度下的输出纳磁体磁化动态曲线分别如图4和 图 5 所示.







图 4 反相器在新输入下的 OOMMF 磁化模拟

从图4可见,反相器在外部时钟场的作用下近 似地转换到了新的正确输出状态,因而其可以有效 的传递连续输入的逻辑信号.图5中的 *m_y-t*转换特 性曲线详细的展示了电路输出随厚度的变化情况. 从图5可见,随着纳磁体器件厚度的增加,输出纳磁 体的有效磁化(或称信号传递)需要更长的时间,约 2.65 ns,这主要是由于器件固有的磁化稳态性造成 的.实际上,在相同间距下,纳磁体1在纳磁体2处 产生了相同的平均转换磁场,但随着纳磁体2的厚 度增加,其所需矫顽磁场增加.因而在相同的外部 磁场脉冲作用下,小厚度即矫顽磁场小的纳磁体反 相器电路转换更快,而厚度更大的纳磁体反相器则 需要更多的时间来接受新的信号输入.

图 5 不同厚度纳磁体反相器的转换特性曲线

图 6 不同间距纳磁体反相器的转换特性曲线

为了进一步认识反相器的转换特性,采用和固定间距相同的仿真方法,即固定反相器电路中纳磁体厚度为 30 nm 进行第二个试验.输出纳磁体 6 在不同间距下的 m_y - t 曲线如图 6 所示.从图 6 可见,随着反相器纳磁体间距的增加,输出纳磁体磁化率差异较大,表现在间距大的反相器电路其输出磁化率低,间距小的输出磁化率高,这主要是由于纳磁体感应出不同的转换磁场造成的.对于不同间距的纳磁体反相器电路,由于纳磁体1 的磁化极化率为 -1,因而在其左右会产生一向上的磁矩,该场向量会驱动纳磁体 2 向上磁化.此时如果两纳磁体的间距较远,则纳磁体 1 在纳磁体 2 处产生的平均磁场会减小(磁场大小随间距衰减),因而纳磁体间距远

的反相器结构由于更小的平均转换场其输出磁化 率会变低.从本质上来说,这种现象对纳磁体逻辑 电路是不利的,因为更小的输出磁化率将产生较小 的驱动场(当反相器外接其它电路时),小的驱动场 随着传递距离的增加可能会引发逻辑错误.

5. 不同厚度和间距下 MQCA 择多逻辑 门的转换特性模拟

众所周知,反相器是 CMOS 中的基本电路. 而 MQCA 器件则不同,择多逻辑门才是 MQCA 结构中 的基本电路. MQCA 中的择多逻辑门由五个纳磁体 构成(如图 7 所示),该电路实现的择多逻辑功能函 数为

$$M = A B + BC + AC, \text{ out } = M, \qquad (5)$$

图 7 MQCA 两输入与非门电路结构

图 8 MQCA 与非门在新输入下的 OOMMF 磁化模拟

通过固定择多逻辑门输入 B 为逻辑'1'和'0' 可以分别实现两输入与非门和或非门. 图 7 即为 MQCA 两输入与非门电路结构,图中A,B和C为三 个输入纳磁体, M 为抉择纳磁体, 由三个输入纳磁 体的组合磁化影响决定,因而其决定了最终的电路 功能:out 为输出纳磁体.对于图7的与非门电路,由 于输入 B 固定为逻辑'1',则由(5)式得 out = AC. 此外,输入纳磁体A和C均为逻辑'1'($m_{e}=1$),输 出纳磁体 out 为逻辑'0' $(m_x = -1)$. 在与非门的仿 真中,纳磁体尺寸、厚度以及纳磁体间距(注意这里 的间距是指 AMC 和 BMout 间的距离, 两者值相等) 的取值同第4节.仿真方法为:固定与非门电路纳磁 体间距为 20 nm, 通过输入操作翻转纳磁体 C 的极 化率为-1,即输入新信号逻辑'0',使其与抉择纳 磁体 M 呈现相反磁化排列方向,然后对该结构除输 入纳磁体外的区域应用 85 mT 的 H_{zeeman}场,观察电 路的新稳态输出. 该电路的 OOMMF 磁化模拟结果 和不同厚度下的输出纳磁体磁化动态曲线分别如 图 8 和图 9 所示.

图 9 不同厚度纳磁体与非门的磁化动态曲线

由于输入 C 改变为逻辑'0',理论上抉择纳磁 体 M 在三个输入纳磁体的转换磁场和外部磁脉冲 时钟的共同作用下其磁化方向会指向 y 轴负方向, 输出纳磁体 out 则呈现出逻辑'1'. 从图 8 可见, MQCA 与非门电路近似地转换到了正确的状态,实 现了与非逻辑的功能. 进一步地,从图 9 的 m_y-t 曲 线可以看出,虽然最终的磁化曲线形状差异不大, 但厚度对与非门电路的转换时间影响却很明显,表 现在 20 nm 厚磁体与非门约为 2.3 ns,而 25 nm 和 30 nm 厚磁体与非门则分别为 2.7 ns 和 3.1 ns. 因 而,随着纳磁体厚度的增加,输出纳磁体的有效转 换需要更长的时间,这仍然是由于纳磁体磁化稳态 性造成的.在相同间距下,三输入纳磁体在抉择纳 磁体处产生了相同的平均转换磁场,但随着抉择纳 磁体厚度的增加,其所需矫顽磁场增加.因而在相 同的外部磁脉冲作用下,矫顽磁场小的纳磁体与非 门转换更快,而厚度更大的纳磁体与非门则需要更 长的时间进行转换.

图 10 不同间距纳磁体与非门的磁化动态曲线

同样,在固定纳磁体厚度为 30 nm 的情况下对 MQCA 与非门进行了不同间距下的特性模拟,其输出 纳磁体磁化曲线如图 10 所示. 从图 10 可见,间距对 与非门的转换影响并不明显,但总的转换时间比反相 器稍长.事实上,由于抉择纳磁体 *M* 受到了来自三个 方向的感应转换场和磁矩的压迫,其磁化过程与反相 器中单一纳磁体影响下的情况极不相同.在平均转换 场矢量的抵消和重置下抉择纳磁体 *M* 才会释放到最 终的状态.因而尽管小间距增大了感应转换场的数 值,但其转换时间相比反相器略长,约为 3.1 ns.

采用和与非门相同的仿真方法,本文对或非门 也进行了纳磁体厚度和间距变化下的转换特性模 拟. 仿真结果发现或非门和与非门具有相似的转换 特性,即更厚纳磁体构成的或非门需要更长的转换 时间(相应厚度下的转换时间依次为 2.3 ns, 2.65 ns 和 3.04 ns),纳磁体间距对或非门的转换没有影 响,其转换时间均为 3.1 ns.

通过上述仿真,本文可以得出以下结论:反相 器和择多逻辑门逻辑信号传递的快速性和正确性 是纳磁体厚度和间距的函数.但从功耗的角度看, 薄的纳磁体和小间距结构可实现电路的正确转换 并降低功耗.需要指明的是可以考虑增加外加磁场 来减小纳磁体的转换时间,但较大的磁脉冲作用会 增加功耗,这对于 MQCA 来说是不利的.因而本文的研究均采用较低的外部磁脉冲(即图2试验得出的刚好能够正确转换的临界时钟场值)进行仿真, 所得结果可为器件的数字应用提供理论指导.

6.结 论

磁性量子元胞自动机是一种新兴的纳电子器件,本文采用 LLG 方程对两种 MQCA 逻辑电路在不同纳磁体厚度和间距下的转换特性进行了研究,得

- 到的结论为:1)更厚的纳磁体需要更大的转换磁脉 冲,这将会增加功耗.2)反相器和择多逻辑门逻辑 信号传递的快速性和正确性是纳磁体厚度和间距 的函数.从功耗的角度看,薄的纳磁体和小间距结 构可使电路正确转换并降低功耗.3)相同厚度和间 距下,择多逻辑门比反相器的转换时间略长;纳磁 体间距对反相器的输出影响明显,而对择多逻辑门 则影响较小.本文的工作着眼于基本电路结构转换 特性的研究,而转换稳定性和小规模电路的实验实 现将会是后续的研究工作.
- International Technology Roadmap for Semiconductors 2009 http://www.itrs.net, 2009
- [2] Lent C S, Tougaw P D 1997 Proc. IEEE 85 541
- [3] Amlani I, Orlov A, Toth G, Bernstein G H, Lent C S, Snider G L 1999 Science 284 5412
- [4] Hu W, Sarveswaran K, Lieberman M, Bernstein G H 2005 IEEE Trans. Nanotechnol. 4 312
- [5] Yang X K, Cai L, Zhao X H 2010 Electron. Lett. 46 825
- [6] Vankamamidi V, Ottavi M, Lombardi F 2008 IEEE Trans. Comput. 57 606
- [7] Csaba G, Lugli P, Csurgay A, Porod W 2005 J. Comput. Electron. 4 105
- [8] Imre A, Csaba G, Ji L, Bernstein G H, Porod W 2006 Science 311 205
- [9] Song S Y, Guo G H, Zhang G F, Song W B 2009 Acta. Phys.

Sin. 58 5757 (in Chinese) [宋三元、郭光华、张光富、宋文斌 2009 物理学报 58 5757]

- [10] Niemier M, Dingler A, Sharon H X 2008 Proceedings of 26th IEEE International Conference on Computer Design 506
- [11] Kumari A, Bhanja S 2009 IEEE Nanotechnology Materials and Devices Conference 50
- [12] Carlton D B, Emley N C, Tuchfeld E, Bokor J 2008 Nano Letters 8 4173
- [13] Niemier M, Crocker M, Sharon H X 2008 IEEE International Symposium on Defect and Fault Tolerance of VLSI Systems 534
- [14] Alam M T, Siddiq M J, Bernstein G H, Niemier M, Porod W, Sharon H X 2010 IEEE Trans. Nanotechnol. 9 348
- [15] Fidler J, Schrefl T 2000 J. Phys. D: Appl. Phys. 33 135
- [16] Donahue M J, Porter D G 1999 OOMMF user's Guide, http:// math.nist.gov/oommf

Switching behavior of logic circuits by magnetic quantum cellular automata*

Yang Xiao-Kuo¹⁾ Cai Li^{1)†} Kang Qiang²⁾ Bai Peng³⁾ Zhao Xiao-Hui¹⁾ Feng Chao-Wen¹⁾ Zhang Li-Sen¹⁾

1) (College of Science, Air Force Engineering University, Xi'an, Shaanxi 710051, China)

2) (Department of Science Research, Air Force Engineering University, Xi'an 710051, China)

3) (Research Center of synthetic Electronic Information System, Air Force Engineering University, Xi'an 710051, China)

(Received 27 September 2010; revised manuscript received 26 December 2010)

Abstract

In this paper, switching behaviors of MQCA inverter and majority logic gate with various nanomagnet thicknesses and spacings are studied. Single domain approximation Landau-Lifshitz-Gilbert equation is employed to model and simulate the circuits. It is shown that thicker nanomagnet needs larger switching magnetic pulse and logic circuits comprised of thicker nanomagnet demonstrate slower switching; majority logic gate needs more time to switch than inverter when they have the same nanomagnet thicknesses and spacings. Moreover, it is also shown that nanomagnet spacing has a larger effect on switching behavior of inverter than on majority logic gate.

Keywords: magnetic quantum cellular automata, switching behavior, thickness and spacing, logic circuit **PACS**: 85.70.-w, 85.70. Ay

^{*} Project supported by the National High Technology Research and Development Program of China (Grant No. 2008AAJ225) and the Research Fund of Shaanxi Key Laboratory of Electronic Information System Integration (Grant No. 201115Y15).

[†] Corresponding author. E-mail: qianglicai@163.com