

## 分段线性混沌电路的综合方法研究\*

李冠林<sup>†</sup> 陈希有

(大连理工大学电气工程学院, 大连 116023)

(2010年12月31日收到; 2011年4月6日收到修改稿)

本文研究了分段线性混沌电路的一种电路综合方法. 首先根据电路系统的特征值参数, 确定非线性元件参数和线性一端口电路的导纳. 然后根据导纳函数确定与之对应的一端口电路形式. 在电路综合过程中, 本文采用两类基本导纳函数的并联形式实现一端口电路, 可以始终使所用电感和电容为正值, 所用负电阻共地, 便于混沌电路的实现. 最后给出了混沌系统电路综合的实例.

**关键词:** 混沌电路, 综合, 分段线性

**PACS:** 05.45.Gg

## 1. 引言

近年来, 由于混沌在保密通信等工程技术领域中的广泛应用, 越来越多的学者开始致力于混沌电路的构造研究. 在这些电路中, 利用连续分段线性元件与线性电路相连接来实现混沌电路的方法得到高度关注, 其中蔡氏电路是被公认具备“规范性”的电路<sup>[1,2]</sup>. 文献[3—8]对高维分段线性混沌系统及其电路实现进行了深入研究. 在连续分段线性混沌系统的综合中, Feldmann 等人指出, 对于含有三分段连续分段线性矢量场且满足奇对称的  $n$  维系统, 如果两个系统在每个区域内的特征值相同, 那么这两个系统是线性共轭的<sup>[5]</sup>. 因此在分段线性元件一定的情况下, 两个具有相同特征值而结构不同的混沌电路是拓扑共轭的<sup>[5]</sup>. Makoto Itoh 研究了如何综合与给定系统拓扑共轭的不同形式的非线性电路<sup>[6]</sup>. Scanlan 进一步提出依据系统特征值来综合混沌电路的方法<sup>[7]</sup>. 分段线性混沌电路的设计问题, 转化为与分段线性元件相连且满足一定特征值要求的电路设计问题.

在电路综合过程中, 依据相同的系统特征值可以综合出不同的电路形式. 例如文献[8]对四维规范蔡氏电路进行了研究, 给出了若干组对应混沌和超混沌振荡的特征值参数. 依据这些特征值参数进

行电路综合, 可以得到不同结构的混沌电路. 但这些特征值所对应的混沌电路中可能出现负值元件, 而这些负值元件可能出现在电路的任何位置, 比如浮地负电感或浮地负电容等, 实现时需要用到相互隔离的地, 不利于电路的工程应用. 因此本文针对仅含有一个非线性元件的分段线性混沌电路, 提出一种电路综合方法, 使得混沌电路中的所有电感和电容元件均为正值, 而所有负值的电阻元件均共地, 便于电路的实现.

## 2 依据特征值综合混沌电路

含有一个三分段奇对称非线性元件的混沌电路系统可以分解为一个非线性元件和一个线性一端口电路并联, 如图 1 所示. 其中图 1(b) 为非线性元件特性. 根据 Scanlan 的研究<sup>[7]</sup>, 混沌电路中的非线性元件特性不一定具有负斜率, 如果电路的负值元件只出现在线性电路部分, 该电路也有可能不会出现混沌现象.

一般来说, 分段线性混沌电路的非线性电阻可以采用图 1(b) 所示的三分段奇对称特性, 也可以采用两段分段线性特性. 在电路综合中, 为简化形式, 可以从该非线性元件中分离出一个线性电导, 并将其并入线性电路部分. 以图 1(b) 特性为例, 若从其中分离出一个线性电导  $-G_a$ , 并将其并入线性电路

\* 国家自然科学基金(批准号:50877007)和中央高校基本科研业务费专项资金(批准号:DUT10LK12)资助的课题.

<sup>†</sup> E-mail: lgllhit@dlut.edu.cn

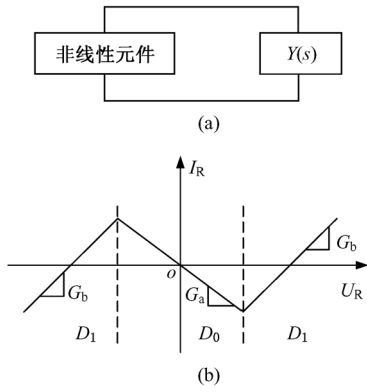


图1 分段线性混沌电路 (a) 电路基本结构; (b) 分段线性电阻特性

部分, 则此时非线性元件的特性如图 2 所示. 在  $D_0$  区域内的电导为 0, 即  $G'_a = 0$ , 在  $D_1$  区域内的电导为  $G'_b = G_b - G_a$ , 此值可正可负.

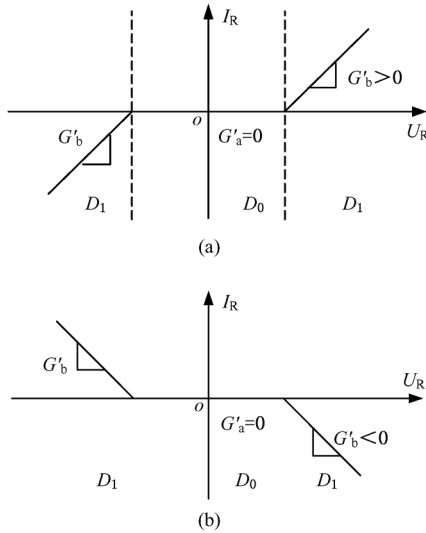


图2 非线性元件特性 ( $D_0$  区域电导为零) (a)  $D_1$  区域电导为正, 即  $G'_b > 0$ ; (b)  $D_1$  区域电导为负, 即  $G'_b < 0$

由于系统的不同特征值对应不同的动力学特性, 因此在电路综合过程中, 可以根据系统在各个线性区域内的特征值参数要求, 确定所用分段线性元件特性及与之并联的线性一端口电路形式, 从而得到满足特定特征值要求的混沌电路<sup>[7]</sup>.

在文献[7]中详细阐述了根据给定的特征值进行电路综合的方法. 假定混沌电路基本结构如图 1 (a) 所示, 它由一个非线性元件与线性一端口电路组成. 非线性元件的特性如图 2 所示, 在  $D_0$  和  $D_1$  区域的特征值参数分别为  $\mu_i$  和  $v_i$ . 线性一端口电路的导纳为  $Y(s)$ . 根据基尔霍夫电流定律得

在  $D_0$  区域

$$Y(s) + G'_a = 0; \quad (1)$$

在  $D_1$  区域

$$Y(s) + G'_b = 0. \quad (2)$$

设一端口导纳函数  $Y(s) = \frac{N(s)}{D(s)}$ . 于是, 在  $D_0$  区域便有

$$N(s) + G'_a D(s) = 0, \quad (3)$$

在  $D_1$  区域则有:

$$N(s) + G'_b D(s) = 0. \quad (4)$$

若已知该系统在两个区域内的特征值  $\mu_i$  和  $v_i$  ( $i = 1, 2, \dots, n$ ), 可以得到相应的特征多项式如下:

在  $D_0$  区域:

$$F_0(s) = s^n + \sum_{i=0}^{n-1} p_i s^i = 0;$$

在  $D_1$  区域:

$$F_1(s) = s^n + \sum_{i=0}^{n-1} q_i s^i = 0.$$

其中  $p_i$  和  $q_i$  如下:

$$\begin{aligned} -p_{n-1} &= \sum_{i=1}^n \mu_i, \\ -q_{n-1} &= \sum_{i=1}^n v_i, \\ p_{n-2} &= \sum_{\substack{i,j=1 \\ i < j}}^n \mu_i \mu_j, \\ q_{n-2} &= \sum_{\substack{i,j=1 \\ i < j}}^n v_i v_j, \\ -p_{n-3} &= \sum_{\substack{i,j,k=1 \\ i < j < k}}^n \mu_i \mu_j \mu_k, \\ -q_{n-3} &= \sum_{\substack{i,j,k=1 \\ i < j < k}}^n v_i v_j v_k, \\ &\dots \end{aligned}$$

$$(-1)^n p_0 = \prod_{i=1}^n \mu_i,$$

$$(-1)^n q_0 = \prod_{i=1}^n v_i.$$

则有

在  $D_0$  区域:

$$N(s) + G'_a D(s) = F_0(s) = s^n + \sum_{i=0}^{n-1} p_i s^i; \quad (5)$$

在  $D_1$  区域:

$$\begin{aligned} N(s) + G'_b D(s) &= F_1(s) \\ &= s^n + \sum_{i=0}^{n-1} q_i s^i = 0, \quad (6) \end{aligned}$$

$$Y(s) = \frac{N(s)}{D(s)} = \frac{G'_b F_0(s) - G'_a F_1(s)}{F_1(s) - F_0(s)}$$

$$= \frac{(G'_b - G'_a)s^n + \sum_{i=0}^{n-1} (G'_b p_i - G'_a q_i)s^i}{\sum_{i=0}^{n-1} (q_i - p_i)s^i}. \quad (7)$$

类似地,若采用图 2 所示非线性元件,  $G'_a = 0$ , 则有

$$Y(s) = \frac{N(s)}{D(s)} = \frac{G'_b F_0(s)}{F_1(s) - F_0(s)} = \frac{G'_b (s^n + \sum_{i=0}^{n-1} p_i s^i)}{\sum_{i=0}^{n-1} (q_i - p_i)s^i}. \quad (8)$$

根据混沌电路的线性一端口导纳  $Y(s)$  可以得到不同结构但特征值相同的电路系统<sup>[6]</sup>.

### 3. 分段线性元件的电路实现

典型的分段线性元件是蔡氏二极管,其特性如图 1(b)所示. 蔡氏二极管的实现在很多文献中已经给出,可以由两个运算放大器和若干电阻来实现<sup>[9]</sup>,如图 3 所示. 调节电阻参数可以得到不同的特性,其中,  $G_a = -\frac{1}{R_1} - \frac{1}{R_4}$ ;  $G_b = \frac{1}{R_3} - \frac{1}{R_4}$ .

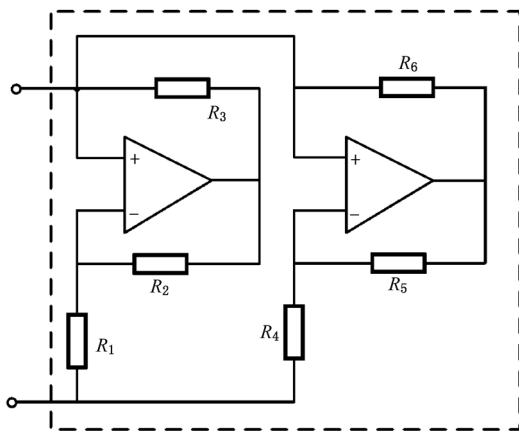


图 3 蔡氏二极管的电路实现

在分段线性电路中,除了采用蔡氏二极管外,

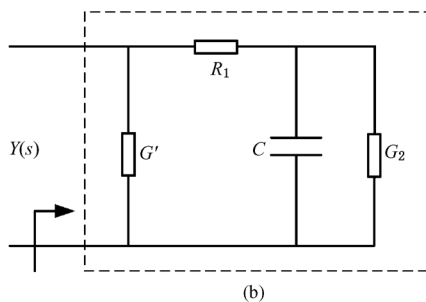
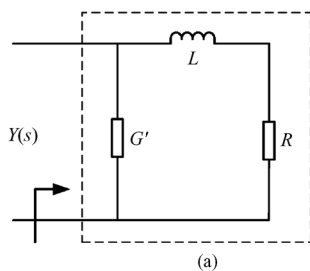


图 4 一阶导纳  $Y(s) = (ks + b)/(s + a)$  的电路实现 (a)  $b - ak \geq 0$ ; (b)  $b - ak < 0$

还可以采用很多不同形式的分段线性元件. 图 2(a)所示分段线性元件,可以利用二极管和电阻元件串联来实现<sup>[4]</sup>.

### 4. 线性一端口电路的实现

根据混沌电路的线性一端口导纳  $Y(s)$  进行电路综合,可以得到不同的电路结构形式. 在这些电路中可能出现浮地负值元件,如浮地负电感或浮地负电容等,实现时需要用到相互隔离的地,不利于电路的具体实现. 因此,本文给出一种电路综合方法,使得混沌电路中的电感和电容都是正值,并且负电阻都是共地的.

考察(8)式的分母多项式,在实数域内该多项式一定可以分解为有限个一次因式和不可约二次因式的乘积,相应于导纳函数的实数极点和共轭复数极点. 故对(8)式所示导纳函数进行展开得

$$Y(s) = \sum_{i=1}^m \frac{k_i s + \beta_i}{s + \alpha_i} + \sum_{i=m+1}^{(n-1-m)/2} \frac{p_{i2}s^2 + p_{i1}s + p_{i0}}{s^2 + 2\gamma_i s + \gamma_i^2 + \omega_i^2}. \quad (9)$$

由(9)式可知,导纳函数可以由两类分别含有实数极点和共轭复数极点的导纳函数并联实现,其形式分别为

$$Y(s) = \frac{ks + b}{s + a} \text{ 和 } Y(s) = \frac{a_3 s^2 + a_2 s + a_1}{s^2 + 2as + a^2 + \omega^2}.$$

#### 4.1. 一阶导纳 $Y(s) = \frac{ks + b}{s + a}$ 的电路综合

一阶导纳  $Y(s) = \frac{ks + b}{s + a}$  的电路综合分如下两种情况,如图 4 所示.

1)  $b - ak \geq 0$ ,  $Y(s) = G' + \frac{1}{Ls + R}$ , 其中  $G' =$

$k$ ,  $L = \frac{1}{b - ak} > 0$ ,  $R = aL$ . 若  $b - ak = 0$ ,  $R, L$  支路相当于开路.

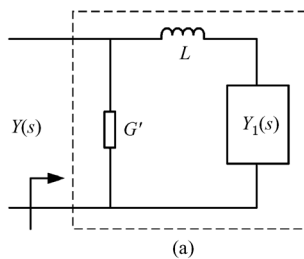
$$2) b - ak < 0, Y(s) = G' + \frac{1}{R_1 + \frac{1}{Cs + G_2}}, G'$$

$= -G_0 < 0, R_1 = \frac{1}{k + G_0}, C = \frac{1}{(ak - b)R_1^2}, G_2 = -(k + G_0) + aC.$   $G_0$  为正的电阻值,且取  $G_0$  满足  $k + G_0 > 0.$  在此电路中,可以保证  $R_1 > 0, C > 0.$

4.2. 二阶导纳  $Y(s) = \frac{a_3s^2 + a_2s + a_1}{s^2 + 2as + a^2 + \omega^2}$  的电路综合

二阶导纳  $Y(s) = \frac{a_3s^2 + a_2s + a_1}{s^2 + 2as + a^2 + \omega^2}$  的电路综合讨论如下,基本结构如图 5 所示. 为方便讨论,令  $a_2 - 2aa_3 = \alpha_0, a_1 - (a^2 + \omega^2)a_3 = \beta_0, a^2 + \omega^2 = \gamma_0.$

$$1) \alpha_0 > 0, Y(s) = G' + \frac{1}{Ls + \frac{1}{Y_1(s)}}, \text{其中, } G' = a_3, L = \frac{1}{\alpha_0} > 0, Y_1(s) = \frac{\alpha_0s + \beta_0}{(2a - \frac{\beta_0}{\alpha_0})s + \gamma_0}.$$



为一阶导纳,其电路综合过程已在 4.1 节讨论.

$$2) \alpha_0 < 0, Y(s) = G' + \frac{1}{R_1 + \frac{1}{Cs + Y_1(s)}}, \text{其}$$

中,  $G' = -G_0, R_1 = \frac{1}{a_3 + G_0}, C = \frac{1}{-\alpha_0 R_1^2} > 0,$

$$Y_1(s) = -\frac{C(2a + \frac{\beta_0}{\alpha_0})s + C\gamma_0}{s + \frac{\beta_0}{\alpha_0}} - \frac{1}{R_1}.$$

$G_0$  为正的电阻值,且取  $G_0$  满足  $a_3 + G_0 > 0.$  在此电路中,可以保证  $R_1 > 0, C > 0.$   $Y_1(s)$  为一阶导纳,其电路综合在 4.1 节已讨论.

$$3) \alpha_0 = 0, Y(s) = a_3 + \frac{s + \beta}{s^2 + 2as + \gamma^2} +$$

$\frac{-s}{s^2 + 2as + \gamma^2} = a_3 + Y_A(s) + Y_B(s),$  其中,  $Y_A(s), Y_B(s)$  分别可以利用本节  $\alpha > 0$  和  $\alpha < 0$  时的综合方法.

综上,分段线性混沌电路的线性一端口电路可

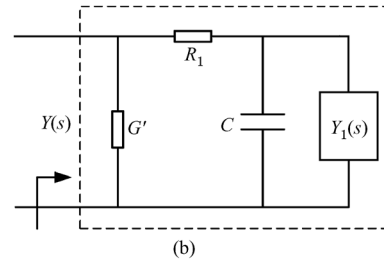


图 5 二阶导纳  $Y(s) = \frac{a_3s^2 + a_2s + a_1}{s^2 + 2as + a^2 + \omega^2}$  的实现 (a)  $\alpha_0 < 0;$  (b)  $\alpha_0 > 0$

以通过以下步骤进行电路综合,从而保证电感和电容均为正值,且负电阻均共地.

1) 首先根据一端口导纳函数的分母多项式,将其分解为若干个一阶导纳与二阶导纳函数之和. 由于混沌只能在自治的三阶及三阶以上电路中存在,故混沌电路中至少含有三个储能元件.

2) 分别根据前述方法对一阶导纳函数和二阶导纳函数进行综合,相应电路结构如图 4 和图 5 所示,其中电感和电容均为正值. 图 4 和图 5 中可能出现负值的电阻元件  $G', R$  和  $G_2$  均共地.

3) 将各电路并联,得到混沌电路的线性一端口的电路实现如图 6 所示.

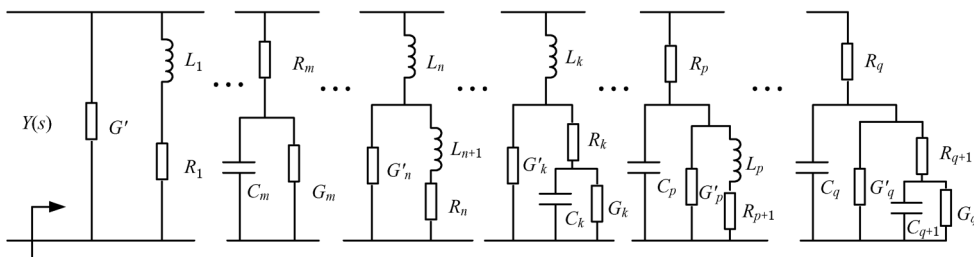


图 6 高维分段线性混沌系统线性一端口的电路实现

### 5. 分段线性混沌电路的综合示例

以文献[4]中给定的由两段分段线性元件构成的混沌系统的特征值为依据进行电路综合. 系统的特征值分别为

$$D_0 \text{ 区域: } 0.0969 \pm i3.4860, 0.2531 \pm i0.8222;$$

$$D_1 \text{ 区域: } -29.6980, 0.2383 \pm i1.9491, -0.0786.$$

则根据(5)式和(6)式, 系统在两个区域内相应特征多项式分别为

$$D_0 \text{ 区域: } F_0(s) = s^4 - 0.7s^3 + 13s^2 - 6.3s + 9;$$

$$D_1 \text{ 区域: } F_1(s) = s^4 + 29.3s^3 - 8s^2 + 113.7s + 9.$$

非线性元件采用二极管和电阻串联. 在  $D_0$  区域的小信号电导值  $G'_a = 0$ ,  $D_1$  区域的小信号电导  $G'_b$  值由串联电阻的电导值确定. 根据(7)式, (8)式, 得

$$\begin{aligned} Y(s) &= \frac{G'_b F_0(s)}{F_1(s) - F_0(s)} \\ &= \frac{G'_b}{30}s + \frac{0.3G'_b}{4} \left( \frac{1}{s} + \frac{3s - 2.1}{s^2 - 0.7s + 4} \right) \\ &= sC_1 + \frac{1}{sL_1} + Y'(s), \end{aligned}$$

其中,  $\frac{G'_b}{30}s = sC_1$  为并联电容的导纳, 电容值为  $C_1 =$

$\frac{G'_b F}{30}$ ;  $\frac{0.3G'_b}{4} \frac{1}{s} = \frac{1}{sL_1}$  为并联电感的导纳, 电感值为

$L_1 = \frac{4}{0.3G'_b} \text{H}$ ;  $Y'(s) = \frac{0.3G'_b}{4} \frac{3s - 2.1}{s^2 - 0.7s + 4}$  是二阶

导纳函数. 根据第4节的讨论其电路综合如下:

$$Y'(s) = G' + \frac{1}{L_2 s + \frac{1}{Y_1(s)}} = \frac{0.3G'_b}{4}, \text{ 其中}$$

$$G' = 0, L_2 = \frac{4}{0.9G'_b}, Y_1(s) = \frac{0.9G'_b}{16}(s - 0.7).$$

$Y_1(s)$  为并联电容和电阻的导纳, 电容值为  $C_2 = \frac{0.9G'_b}{16} \text{F}$ , 电阻值为  $R_2 = -\frac{16}{0.63G'_b} \Omega$ .

取二极管的串联电阻值  $R_b = 3.3 \text{ k}\Omega$ , 则  $G'_b = \frac{1}{R_b}$ ,  $C_1 = 10 \mu\text{F}$ ,  $L_1 = 44 \text{ kH}$ ,  $L_2 = \frac{44}{3} \text{ kH}$ ,  $C_2 = 17 \mu\text{F}$ ,  $R_2 = -84 \text{ k}\Omega$ . 分段线性混沌电路如图7所示, 其中电感电容均为正值. 二极管采用1N4148, Pspice 仿真结果如图8所示. 在此电路的具体实现中, 由于电感值非常大, 可以考虑用回转器和电容来实现模拟电感.

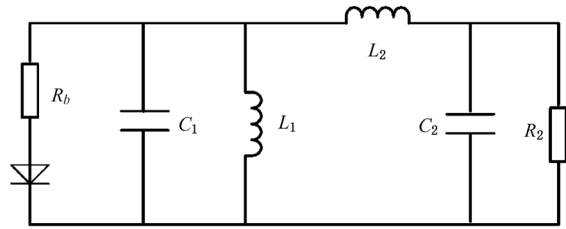


图7 分段线性混沌电路

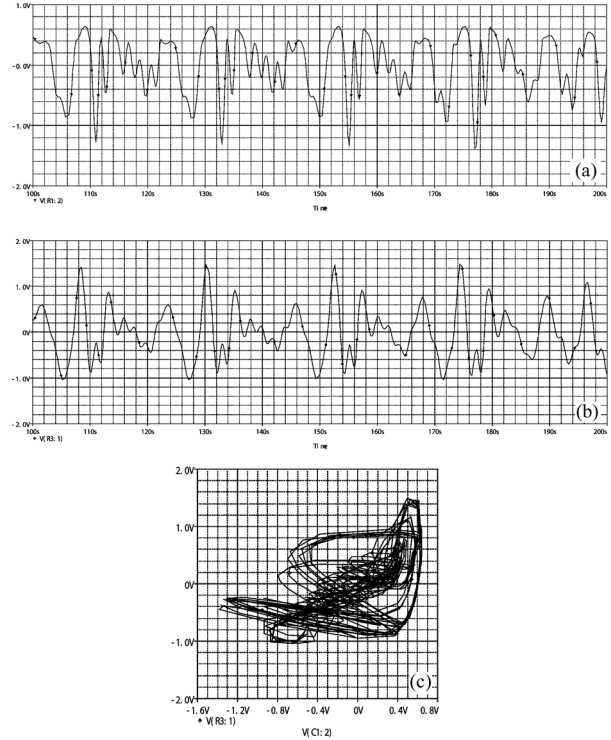


图8 混沌电路 Pspice 仿真 (a)  $v_{c1}$  时域波形图; (b)  $v_{c2}$  时域波形图; (c)  $v_{c1} - v_{c2}$  相图

根据这组特征值进行电路综合所得到的混沌系统的振荡频率比较低. 若这组特征值变为  $k$  倍, 则混沌系统振荡频率变为原来的  $k$  倍. 系统在两个区域内相应特征多项式分别为

$$D_0 \text{ 区域: } F_0(s) = s^4 - 0.7ks^3 + 13k^2s^2 - 6.3k^3s + 9k^4;$$

$D_1$  区域:  $F_1(s) = s^4 + 29.3ks^3 - 8k^2s^2 + 113.7k^3s + 9k^4$ .

此时, 根据上述电路综合方法, 电路结构依然如图7所示, 各电阻值未变, 但电感值和电容值均变为原来的  $1/k$ . 若  $k = 10^5$ , 则混沌电路各参数值如下:  $C_1 = 100 \text{ pF}$ ,  $L_1 = 440 \text{ mH}$ ,  $L_2 = 147 \text{ mH}$ ,  $C_2 = 170 \text{ pF}$ ,  $R_b = 3.3 \text{ k}\Omega$ ,  $R_2 = -84 \text{ k}\Omega$ . 若  $k = 10^4$ , 则混沌电路各参数值如下:  $C_1 = 1 \text{ nF}$ ,  $L_1 = 4.4 \text{ H}$ ,  $L_2 = 1.47 \text{ H}$ ,  $C_2 = 1.7 \text{ nF}$ ,  $R_b = 3.3 \text{ k}\Omega$ ,  $R_2 = -84 \text{ k}\Omega$ . 前者 ( $C_1 = 100 \text{ pF}$ ) 所对应系统的特征值是后者 ( $C_1 = 1 \text{ nF}$ ) 的 10 倍. 根据上述两组电路参数,

搭建实验电路. 测得两组参数下的电容电压时域波形及相图如图 9 所示. 两组参数下电容电压  $v_{c1}$  的频

谱如图 10 所示. 根据实际测量的频谱图可以看出, 图 10(a) 所对应电路 ( $C_1 = 100 \text{ pF}$ ) 的电压信号频

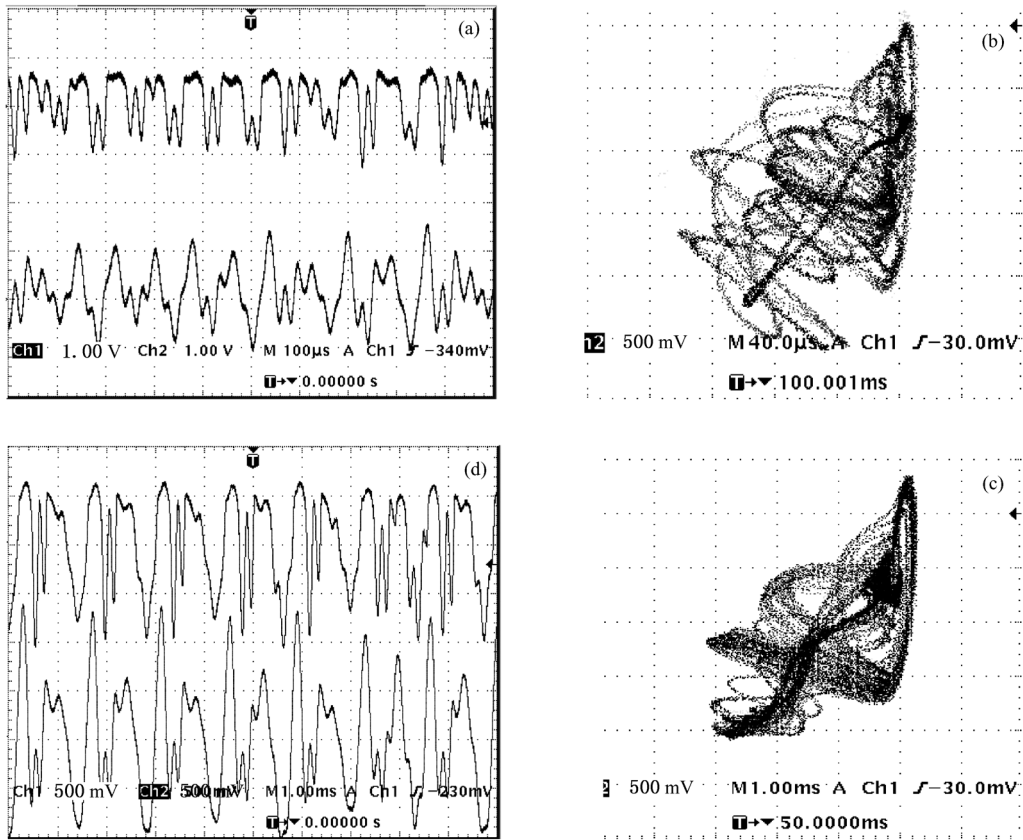


图 9 混沌电路实验波形图 (a)  $v_{c1}, v_{c2}$  的时域波形; ( $C_1 = 100 \text{ pF}$ ); (b)  $v_{c1} - v_{c2}$  的相图 ( $C_1 = 100 \text{ pF}$ ); (c)  $v_{c1}, v_{c2}$  的时域波形 ( $C_1 = 1 \text{ nF}$ ); (d)  $v_{c1} - v_{c2}$  的相图 ( $C_1 = 1 \text{ nF}$ )

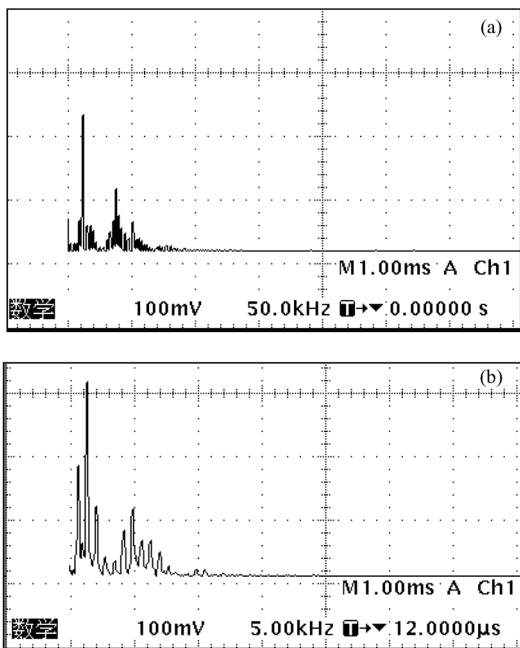


图 10 实验测量两组参数下电容电压  $v_{c1}$  的频谱图 (a)  $C_1 = 100 \text{ pF}$ ; (b)  $C_1 = 1 \text{ nF}$

率集中在 0—50 kHz 范围内, 而图 10(b) 所对应电路 ( $C_1 = 1 \text{ nF}$ ) 的电压信号频率集中在 0—5 kHz 范围内. 可见, 当系统的特征值参数变为原来的  $k$  倍时, 混沌电路的工作频率变为原来的  $k$  倍.

## 6. 结 论

本文研究了含有一个分段线性元件的高维分段线性混沌系统的电路综合. 提出了混沌电路中线性一端口电路的综合方法. 根据导纳函数的极点形式, 分别对一阶导纳和二阶导纳的电路综合进行讨论, 给出电路实现的基本结构, 并确保混沌电路系统的电感电容均为正值, 且负值电阻均共地, 从而便于电路的具体实现和应用. 在电路综合中研究发现, 变动系统特征值可以改变混沌电路的工作频率, 当特征值参数变为原来的  $k$  倍时, 混沌电路的工作频率变为原来的  $k$  倍, 这对于合理选择电路参数及电路工作频率范围具有一定的参考价值.

- [1] Shil'nikov, Leonid P 1993 *IEEE Trans on Circuits and Systems* **40** 784
- [2] Chua L O, Lin G N 1990 *IEEE Trans on Circuits and Systems* **37** 885
- [3] Kocarev L, Karadzinov L, Chua L O 1993 *Journal of Circuits, Systems and Computer* **3** 239
- [4] Tamasevicius A, Namajunas A, Cenys A 1996 *Electronic Letters* **32** 957
- [5] Feldmann U, Schwarz W 1994 *IEEE Trans on Circuits and Systems* **41** 190
- [6] Makoto Itoh 1997 *International Journal of Bifurcation and Chaos* **7** 1195
- [7] Scanlan S O 2001 *IEEE Trans on Circuits and Systems* **48** 1057
- [8] Li G L, Chen X Y 2010 *Chin. Phys. B* **19** 030507
- [9] Kennedy M P 1993 *IEEE Trans on Circuits and Systems I* **40** 657

## Research on synthesis methodology of piecewise linear chaotic circuit \*

Li Guan-Lin<sup>†</sup> Chen Xi-You

(Department of Electrical Engineering, Dalian University of Technology, Dalian 116023, China)

(Received 31 December 2010; revised manuscript received 6 April 2011)

### Abstract

Chaotic oscillator can be produced by a single piecewise – linear element connected to a linear circuit. In this paper, the process of synthesizing the piecewise – linear chaotic circuit is discussed. Firstly, The parameters of the nonlinear element and the admittance function of the one-port circuit are determined by the eigenvalues of the system. Secondly, the one-port circuit is designed according to the admittance function. The one-port circuit can be realized with two kinds of basic admittance functions in parallel. The inductance and the capacitance of the circuit are always positive, and the negative resistances are always commonly grounded. Finally, the example of synthesizing chaotic circuit with the proposed method in presented.

**Keywords:** chaotic circuit, synthesis, piecewise linear

**PACS:** 05.45.Gg

---

\* Project sponsored by the National Natural Science Foundation of China (Grant No. 50877007) and the Fundamental Research Funds for the Central Universities (Grant No. DUT10LK12).

<sup>†</sup> E-mail: lgllhit@dlut.edu.cn