# GaN HEMT 栅边缘电容用于缺陷的研究\*

王鑫华 庞 磊 陈晓娟 袁婷婷 罗卫军 郑英奎 魏 珂 刘新宇\*

(中国科学院微电子研究所,微电子器件与集成技术重点实验室,北京 100029)(2010年10月18日收到;2010年12月27日收到修改稿)

本文对 GaN HEMT 栅漏电容的频率色散特性进行分析,认为栅边缘电容的色散是导致栅漏电容频率色散特性 不同于圆肖特基二极管电容的主要原因.通过对不同栅偏置条件下缺陷附加电容与频率关系的拟合,发现小栅压 下的缺陷附加电容仅满足单能级缺陷模型,而强反向栅压下的缺陷附加电容同时满足单能级和连续能级缺陷模 型.实验中栅边缘电容的频率色散现象在钝化工艺后出现,其反映的缺陷很可能是钝化工艺引入,且位于源漏间 栅金属未覆盖区域的表面.最后通过低频噪声技术进一步验证栅边缘电容提取缺陷参数的可行性.低频噪声技术 获得的单能级缺陷时间常数与强反向栅压下栅边缘电容拟合的结果一致.

关键词:HEMT,边缘电容,缺陷,低频噪声 PACS:71.10Ca,73.40.Kp,71.55.Eq

# 1. 引 言

GaN高电子迁移率晶体管(HEMT)的研制已进入亚微米时代,对器件和微波单片集成电路(MMIC)的成品率,重复性和可靠性提出了更高的要求<sup>[1,2]</sup>.研究发现缺陷对器件频率特性、功率等影响很大<sup>[3-5]</sup>,更严重影响器件的可靠性<sup>[6,7]</sup>,尤其是栅漏之间的势垒层缺陷和表面缺陷,易导致虚栅效应<sup>[8]</sup>,进而增加外沟道电阻,导致功率压缩<sup>[9]</sup>.对于功率器件来说,如何确定缺陷的位置及来源,尽量减少缺陷非常重要.目前缺陷表征的技术有 CV技术<sup>[3,10-13]</sup>、脉冲技术<sup>[14]</sup>、低频噪声技术<sup>[10,15,16]</sup>、场致发光分析<sup>[17]</sup>等.其中 CV 技术一直以来都是研究缺陷的有力工具,缘于其设备普及,测试简单,模型较成熟,通用性好.

目前用 CV 方法分析 HEMT 缺陷的理论绝大部 分都是借鉴基于 MOS 器件的经典 CV 分析法. Miller 在原有模型的基础上,结合 AlGaN/GaN HEMT 器件结构特点,运用 CV 方法获得材料的缺 陷信息,缺陷类型包括异质结界面缺陷、金半接触 缺陷、势垒层缺陷及 2DEG 沟道缺陷<sup>[18]</sup>.需要注意 的是,模型中将势垒层看做 MOS 的氧化层,空间电 荷区电容看作沟道调制电容,Cit和 Rit为异质结界 面或沟道内部缺陷引起的附加电容和损耗.利用上 述经典 CV 模型,若用大尺寸肖特基二极管的 CV 曲 线来求缺陷参数,则结果是合理的;若用 HEMT 栅 源或栅漏的 CV 曲线来求解缺陷参数,则结果需要 进一步讨论. Kokorev 等人<sup>[19]</sup>在研究 GaAs MESFETs 时将栅源或栅漏电容看成以下三部分的 总和:栅-沟道电容、边缘电容、极间电容,其中边缘 电容是指栅两侧边缘耗尽区域的电容(即耗尽区中 除栅下矩形耗尽区域以外的电容).对于高频 HEMT 而言,器件一般具有短栅,而短栅意味着较小 的栅面积,即较小的栅-沟道电容,这样,边缘电容在 总电容中的比重凸显,在研究缺陷时必须要考虑.

Liu 等人<sup>[10]</sup>在研究 AlGaN/GaN HEMT 缺陷时 认为边缘电容的频散特性很可能与未被栅覆盖的 势垒层及其表面缺陷有关.本论文将对 GaN HEMT 边缘电容进行进一步研究,包括边缘电容所反映的 缺陷位置以及怎样将边缘电容用于材料缺陷参数 的求解.另外,低频噪声技术已成功用于包括 InP, GaAs,GaN 在内的多种材料的 HEMT,HBT 的质量 分析和可靠性评估,它的高灵敏度有助于准确反映 缺陷信息.文章最后结合低频噪声技术进一步验证 利用边缘电容求解缺陷参数的可行性.

<sup>\*</sup>国家重点基础研究发展计划(973)项目(批准号:2010CB327500)资助的课题.

<sup>†</sup>通讯联系人. E-mail: xyliu@ime.ac.cn

<sup>©2011</sup> 中国物理学会 Chinese Physical Society

# 2. 实 验

器件的外延材料用 MOCVD 生长,材料结构自 上而下为: GaN 帽层、AlGaN 势垒层、AlN 插入层、 GaN 缓冲层、SiC 衬底. AlGaN 势垒层的铝组分为 0.25. 器件重要工艺步骤包括标记、欧姆接触、注入 隔离、淀积钝化层、刻孔、肖特基接触等. 欧姆接触 采用 TiAlNiAu, 金属蒸发后在 870℃ N, 中快速退火 30 s. 注入隔离采用氮注入,用 TLM 方法测得比接 Si<sub>3</sub>N<sub>4</sub>(1200 Å). 光刻栅图形,显影坚膜后用 Matrix 打底胶.用 ICP 刻蚀栅孔,蒸发栅金属前用 HCL/ H<sub>2</sub>O(1:3)溶液清洗40 s. 蒸发栅金属 NiAu 之后电 镀空气桥,用于源之间的连接,最后蒸发布线金属. 器件采用凹栅槽结构, 栅长  $L_g = 0.5 \mu m$ (光学栅), 单个栅宽  $W_g$  = 100  $\mu$ m(十指),源漏间距  $L_{sd}$  = 4.5  $\mu m(称为样品 A)$ ,另一版图设计了栅长  $L_g$  = 80 nm 的单管(电子束栅), 栅宽  $W_g$  = 60  $\mu$ m, 源漏间距  $L_{sd}$ =4 μm(称为样品 B).

CV 测量使用 HP4284A LCR 表,用安捷伦 VEE 语言编制的自动测试程序自动控制和读取 CV 数据.此LCR 表的测量范围从 20 Hz 到1 MHz. CV 测 量使用了扫描电压和扫描频率两种测量方式.CV 测量时叠加的交流信号幅度为 0.1 V,扫描电压时 电压范围为(-10 V,3V),扫描频率时频率范围为 (4 kHz—1 MHz).

低频噪声(LFN)测量基本使用安捷伦提供的测 试方案.测量系统主要包括低噪声电流前置放大器 LNA SR570,频谱分析仪 FFT SR760, Agilent 4142,1 Hz 低通滤波器, GSG 在片测试探针台,电缆线 (BNC, SMA), GPIB 线. SR760 测量频率从1 Hz 到 100 kHz,测量模式设置为 PSD 模式,以保证输出的 噪声功率谱为归一化信号; SR570 可以提供最大偏 置电压为5 V,最大补偿电流为5 mA,测量时需要适 当调节栅控,保证输出电流不过载.

3. 讨论与分析

### 3.1. 栅边缘电容频率色散分析

根据 Kokorev 等人<sup>[19]</sup>提到的关于边缘电容的 定义,边缘电容是指耗尽区中除栅下矩形耗尽区域

#### 之外的电容,可表达为

$$C_{\rm fringe} = C_{\rm g} - C_{\rm gch} - C_{\rm pad}, \qquad (1)$$

其中 C<sub>g</sub> 为所测栅源电容或栅漏电容,C<sub>geh</sub> 为栅与沟 道之间的矩形耗尽区电容,C<sub>pad</sub> 为栅与其他电极间 的电容. 文献 [19] 中提到的栅-沟道电容是以 MESFET 为例说明,若应用于 HEMT,该栅-沟道电容 应包括势垒层电容和沟道调制电容,如果仅认为是 沟道调制电容则难以理解. 对于大尺寸肖特基二极 管来说,其本征边缘电容的比例非常小,通常可以 忽略.

图 1 是栅长分别为 0.5 µm (a) 和 80 nm (b) 的 GaN HEMT 栅漏电容 C<sub>ed</sub>在不同频率下随栅漏电压 的变化,可以看到,栅漏电容随频率的色散程度在 阈值附近不明显,而在强反向栅电压时表现最为明 显,在小的栅电压时也有一些色散现象. 这与一般 报道的肖特基二极管的电容频散现象有所不 同<sup>[10,18]</sup>. 肖特基二极管的栅电容色散在阈值附近最 为明显,而在其他电压下较小.这种差异也许暗示 了不同的缺陷信息. 栅源(漏)电容与肖特基二极管 电容的最大差别在于其边缘电容在短栅长的器件 中表现明显,由于  $C_{pad}$ 与频率没有关系,所以  $C_{gd}$ 的 色散现象很有可能是边缘电容起主导作用,其色散 程度已经掩盖栅-沟道电容 C<sub>sch</sub>本身的色散. Liu 等 人<sup>[10]</sup>也将栅漏电容较大的色散归结为边缘电容的 色散. 另外, Miller 等人<sup>[18]</sup>根据 GaN 基肖特基二极 管电容的频散现象,利用经典 MOS CV 模型分别就 缺陷在异质结界面、2DEG 沟道、金半接触界面、势 垒层做了详细的计算,计算结果表明由不同位置缺 陷模型得出的缺陷密度和时间常数都是相近的,且 在合理的范围,不能具体确定缺陷的位置.而对于



图 1 GaN HEMT 栅漏电容的频率色散特性 (a) 栅长  $L_g =$  80 nm; (b) 栅长  $L_g = 0.5 \mu m$ 

边缘电容影响较大的器件则需要寻找其他的方法 来推算缺陷参数.

定义边缘电容包括边缘本征电容和缺陷引起 的附加电容,即

$$C_{\rm fringe} = C_{\rm fringe}^{\infty} + C_{\rm trap}, \qquad (2)$$

其中,  $C_{tring}^{\infty}$  为边缘本征电容,  $C_{tran}$  为缺陷引起的电 容. 边缘本征电容与栅源或栅漏间距、栅宽、势垒层 厚度、偏置电压等有关,与频率无关<sup>[10, 20, 21]</sup>;缺陷引 起的电容与频率有关,测量频率低时,缺陷捕获释 放电子的行为跟得上信号变化的速度,从而产生了 附加电容[11],而在高频测量下该附加电容基本可以 忽略,从大量文献中可以看出1 MHz 测量 CV 时缺 陷影响非常小. 由于大尺寸圆形肖特基二极管的边 缘电容所占比例非常小,通过等比缩小的方法可以 近似获得短栅 HEMT 的栅 - 沟道电容  $C_{sch}$ ;边缘本征 电容及栅 - 沟道电容与栅宽 W 成比例,绘制 C<sub>a</sub> 与栅 宽 W 的关系图, 直线在 C<sub>2</sub> 轴上的截距即为 C<sub>nad</sub><sup>[10,19]</sup>. 此方法要求版图中含有大尺寸圆形肖特 基二极管和变栅宽的 HEMT,对工艺一致性要求也 较高,这样才能保证等比缩小方法的合理. 文献 [10,19]认为边缘电容在阈值附近出现峰值很可能 是人为引入的误差,而实际是不存在的. 如果工艺 一致性不是非常高,那么圆形肖特基二极管的表面 态和短栅 HEMT 的表面态必有区别,而表面态对电 容的影响是使 CV 曲线沿电压轴移动<sup>[22]</sup>,那么不同 的表面态导致了 CV 曲线不同的偏移量,微小的电 压偏移量在阈值附近引起的电容偏移量将会非常 明显,从而导致计算的边缘电容在阈值附近出现峰 值. 为了避免由于工艺的不均匀性导致的偏差,我 们最好选用同一器件进行计算. 然而这给计算边缘 电容带来了困难.不过没有关系,因为最终目的是 获得缺陷引起的附加电容来表征缺陷.

仔细分析(1),(2)式,我们可以发现

$$C_{\rm g} = C_{\rm gch} + C_{\rm fringe}^{\infty} + C_{\rm trap} + C_{\rm pad}$$
$$= C_{\rm pad} + C_{\rm pad} + C_{\rm pad}$$

 $= C_{h} + C_{pad} + C_{trap}$ , (3) 其中  $C_{h} + C_{pad}$ 为 HEMT 在高频下测得的栅漏或栅源 电容. 将低频下测得的电容与高频下测得的电容作 差则很容易获得  $C_{trap}$ . 若缺陷为单能级缺陷<sup>[18, 23]</sup>则  $C_{tran}$ 满足

$$C_{\rm trap} = \frac{qD_{\rm it}}{1 + (\omega\tau)^2}.$$
 (4)

若缺陷为连续能级缺陷,则 C<sub>trap</sub>满足

$$C_{\rm trap} = \frac{qD_{\rm it}}{\omega\tau \tan(\omega\tau)}.$$
 (5)

图 2 为样品 A-1 在  $V_{gd}$  = 0 V 时 CV 频率扫描数 据(4 kHz—1 MHz).若用单能级缺陷模型拟合,获 得缺陷密度为 3.02 × 10<sup>11</sup> cm<sup>-2</sup> eV<sup>-1</sup>,时间常数为 3.2 µs,拟合相关度为 0.955;若用连续能级缺陷模 型拟合,拟合相关度为 0.545,说明该模型与数据的 相关性较弱,即缺陷为连续能级不合适.图 3 样品 A-1 为  $V_{gd}$  = -8 V 时 CV 频率扫描数据(4 kHz— 1 MHz).若用单能级缺陷模型拟合,获得缺陷密度 为 3.33 × 10<sup>12</sup> cm<sup>-2</sup> eV<sup>-1</sup>,时间常数为 37.6 µs,拟合 相关度为 0.996;若用连续能级缺陷模型拟合,获得 缺陷密度为 5.2 × 10<sup>12</sup> cm<sup>-2</sup> eV<sup>-1</sup>,时间常数为 2 ms, 拟合相关度为 0.963.表1列出了部分 0.5 µm 栅长 (样品 A)和 80 nm 栅长(样品 B)的 GaN HEMT 的 缺陷参数拟合值.

表1 样品 A,B 部分器件缺陷参数拟合数据

样品名称	$V_{\rm gd}/{\rm V}$	拟合模型	$D_{\rm it}/{\rm cm}^{-2}~{\rm eV}^{-1}$	$\tau/{ m s}$	R
样品 A-1	0	单能级	$3.02 \times 10^{11}$	3. 19 × 10 $^{-6}$	0.955
		连续能级	—	—	0.545
	- 8	单能级	$3.33 \times 10^{12}$	3. 76 $\times 10^{-5}$	0. 996
		连续能级	5. 21 × $10^{12}$	2. 00 × 10 $^{-3}$	0. 963
样品 A - 2	0	单能级	8. 79 × $10^{11}$	3. 95 $\times 10^{-6}$	0. 985
		连续能级	—	—	0.652
	- 8	单能级	$3.00 \times 10^{12}$	2. 79 $\times 10^{-5}$	0. 999
		连续能级	5. $04 \times 10^{12}$	2. 90 × 10 $^{-3}$	0. 998
样品 B – 1	0	单能级	4. $76 \times 10^{12}$	1. 48 $\times 10^{-5}$	0. 963
		连续能级	—	—	0. 801
	- 8	单能级	4. $12 \times 10^{13}$	4. 23 $\times 10^{-5}$	0. 995
		连续能级	$1.70 \times 10^{14}$	2. 01 $\times 10^{-3}$	0. 968
样品 B – 2	0	单能级	4. 44 $\times 10^{12}$	2. 25 $\times 10^{-5}$	0. 975
		连续能级	—	—	0.722
	- 8	单能级	$3.72 \times 10^{13}$	3. 49 $\times 10^{-5}$	0. 993
		连续能级	$1.37 \times 10^{14}$	2. 00 × 10 $^{-3}$	0. 978

我们注意到单能级缺陷模型在以上两种偏置 下获得的缺陷密度和时间常数有差异,这与不同偏 置下边缘电容所反映的缺陷范围及缺陷能级有 关<sup>[24]</sup>.边缘电容的大小与直流偏置条件有直接关 系<sup>[19-21]</sup>.偏置电压较小时,栅下边缘耗尽区较小, 随着反向电压逐渐增大,耗尽区边界先纵向扩展, 这一过程中边缘耗尽区增加很小,若继续增大反向 电压并超过阈值电压时,耗尽区边界基本不纵向扩 展,转而横向扩展,此时边缘耗尽区域增加明显<sup>[19]</sup>. 在大的反向栅压下,边缘耗尽区覆盖栅漏之间的大 部分区域,也涉及钝化界面,其缺陷密度很大可以 理解.另外,随着负向栅电压的增大,材料表面或内 部费米能级逐渐降低.当费米能级穿过缺陷能级  $E_t$ 时,缺陷对电子的作用更加明显,其引起的附加电 容将达到最大值<sup>[3]</sup>,而位于势垒层的缺陷或表面态 是导致附加电容的主要原因.这与 Liu 等人<sup>[10]</sup>认为 缺陷密度和激活能依赖偏置水平的观点是一致的. 从图中还可以观察到  $V_{gd} = -8$  V 时的缺陷电容满 足连续缺陷能级模型,但拟合获得的缺陷时间常数 在 ms 级,远大于单能级缺陷拟合得到的  $\mu$ s 级结 果.此结果并不奇怪,Qian 等人<sup>[14]</sup>在用脉冲测试方 法研究电流崩塌时,也获得 ms 级缺陷俘获时间,并



图 2 为样品 A-1 $V_{gd}$  =0 V 时 CV 频率扫描数据(4 kHz—1 MHz) (a)单能级缺陷模型拟合,缺陷密度为3.02×10<sup>11</sup> cm<sup>-2</sup> eV<sup>-1</sup>, 时间常数为3.2  $\mu$ s,拟合相关度为0.955;(b)连续能级缺陷模 型拟合,拟合相关度为0.545,该模型不适合此缺陷



图 3 为样品 A-1 在  $V_{gd}$  = -8 V 时 CV 频率扫描数据(4 kHz— 1 MHz) (a)单能级缺陷模型拟合,缺陷密度为 3.33 × 10<sup>12</sup> cm<sup>-2</sup> eV<sup>-1</sup>,时间常数为 37.6  $\mu$ s,拟合相关度为 0.996;(b) 连续能级缺陷模型拟合,缺陷密度为 5.2 × 10<sup>12</sup> cm<sup>-2</sup> eV<sup>-1</sup>,时间常数为,拟合相关度为 0.963

认为这不是单个电子导致的,而是电子群的动态平 衡所致.这似乎意味着多个能级缺陷捕获释放电子 的群速度小于单能级缺陷捕获释放电子的速度.

#### 3.2. 缺陷位置

缺陷的具体位置是值得关心的问题. 边缘耗尽 区涉及势垒层及其钝化界面,边缘电容所反映的缺 陷主要来源于上述 2 个区域. Liu 等人<sup>[10]</sup>在研究 GaN HEMT 边缘电容时认为缺陷位于栅漏之间未被 栅覆盖的区域,很可能来源于 SiO, 钝化层. Dammann 等人<sup>[7]</sup>在 GaN 体材料上制作 MIS 电容 (介质为 SiN).利用高低频电容技术计算得 SiN 与 GaN 的界面缺陷密度在 10<sup>12</sup>量级.为了进一步确定 本实验中电容频率色散所反映的缺陷位置,我们专 门设计版图并改变工艺流程,以观察色散发生的具 体工艺步骤. 样品 A 和样品 B 是先淀积 SiN 介质后 蒸发栅金属,改变工艺流程后是先蒸栅极后淀积 SiN 钝化层,这样可以在钝化前测量器件是否存在 电容频率色散.实验发现,在蒸栅后钝化前器件并 没有出现频率色散现象,但在淀积 SiN 后强负栅压 下的频率色散现象非常明显(图4),而小栅压附近 的频率色散并没有出现,还需要进一步研究.显然, SiN 工艺引入了额外的缺陷或者改变了原先 GaN 帽 层表面的性质,导致在强反向栅压下电容频率色散 明显. 这与 Vetury<sup>[8]</sup>关于钝化剂在帽层表面引入施 主的观点是一致的. 对器件进行单能级模型拟合可 获得  $V_{gd} = -8$  V 时对应的缺陷密度为  $D_{it} = 2 \times 10^{13}$  $eV^{-1}$  cm<sup>-2</sup>,时间常数  $\tau = 44 \mu s$ ,拟合相关度 0.98. 可以看到 SiN 与 GaN 帽层的界面缺陷密度很大,这 将影响器件的直流和功率特性.



图 4 钝化前(a)和钝化后(b)栅漏电压的频率色散(栅长 $L_g$  = 1.5  $\mu$ m)

#### 3.3. 低频噪声技术的验证

一些研究者试图通过低频噪声技术确定缺陷 的位置.器件中的缺陷会在低频噪声特性中有所体 现. 而产生复合噪声(G-R 噪声)是重要的低频噪声 之一,它被认为与深能级缺陷关系密切. 深能级缺 陷常常扮演着产生复合中心的角色. 许多关于 GaN HEMT 低频噪声的研究表明噪声功率谱上叠加的 "鼓包"是产生复合噪声的典型标志<sup>[10, 16, 25-27]</sup>.G-R 噪声源的位置至今仍在研究. 但缺陷不可能在 HEMT 的 2DEG 沟道中,因为其对应的缺陷俘获截 面小到难以实现. 研究发现该噪声存在激活能, 所 以缺陷也不可能在临近 2DEG 沟道的 GaN 层,因为 电子隧穿至 GaN 层不需要激活能. 所以引起 G-R 噪声的缺陷最有可能在 AlGaN 势垒层及其表 面<sup>[26,27]</sup>.这与边缘电容反映的缺陷位置相近,所以 通过低频噪声技术进一步验证上述的缺陷信息变 得很有意义.

禁带中单能级的 G-R 噪声谱<sup>[26]</sup>可以表示为

$$\frac{S_{\rm I}}{I^2} = \frac{4N_{\rm ts}}{L_0 W n_{\rm s}^2} \frac{\tau F(1-F)}{1+(\omega\tau)^2},\tag{6}$$

其中,N<sub>ts</sub>为缺陷面密度,L<sub>0</sub>,W分别为沟道长度和宽度,n<sub>s</sub>为2DEG面密度,ω为圆频率,τ为缺陷时间常数,F为费米分布函数.远高于或远低于费米能级的缺陷能级或者全被占据或者全空,其表现出对自由载流子调制作用的可能性很小,只有在费米能级附近的缺陷能级对电子的捕获释放作用较明显, 所以(6)式中的F一般取0.5,即缺陷能级等于费米能级<sup>[28]</sup>.另一个重要的低频噪声为1/f噪声,其噪声谱可以表示为

$$\frac{S_1}{I^2} = \frac{\alpha}{Nf^{\gamma}},\tag{7}$$

其中,α为Hooge 系数,N为栅下总载流子数,γ通常 为接近1的指数,f为频率.总低频噪声近似为这两 种主要噪声的叠加,通过对实测低频噪声的拟合能 获得噪声表达式中的相关参数.

图 5 为归一化到漏电流的 GaN HEMT(样品 A-1)低频噪声功率谱密度(1—100 kHz).实验采用输 出特性为线性区的偏置条件<sup>[25]</sup>,具体为  $V_d$  = 0.5 V,  $I_d$  = 5 mA,  $V_g$  = -0.665 V. 图中空心方形数据为实 验测量所得, 拟合的总噪声曲线以及 1/f 噪声分量、 G-R 噪声分量均在图中标出.曲线末端有部分数据 偏离拟合曲线, 很可能是散粒噪声的影响, 其在特 低频段往往被 1/f 噪声和产生复合噪声所掩盖<sup>[29]</sup>. $总低频噪声曲线拟合的结果为 Hooge 系数 <math>\alpha =$  $1.8 \times 10^{-2}, \gamma = 1.37, N_{ts} = 2.6 \times 10^{12} \text{ cm}^{-2}, \tau = 30 \mu s.$ 



图 5 归一化的 GaN HEMT(样品 A-1)低频噪声功率谱密度

比较低频噪声测试结果与 CV 测试结果不难发现,低频噪声技术获得的缺陷参数与强负栅压下栅 边缘电容求出的缺陷参数符合,单能级缺陷时间常 数为均为 30 μs 左右. 这从侧面说明用栅边缘电容 的频率色散特性来反映 GaN HEMT 势垒层及其表 面的缺陷在一定程度上是可行的.

# 4. 结 论

本文对 GaN HEMT 栅漏电容的频率色散特性 进行深入的分析,认为栅边缘电容的色散是导致栅 漏电容频率色散特性不同于圆肖特基二极管电容 的主要原因. 该频率色散特性反映了栅外势垒层及 其表面的缺陷信息,并给出一种提取该缺陷密度和 时间常数的方法. 文章用单能级缺陷模型和连续能 级缺陷能级分别对不同偏置条件下缺陷附加电容 与频率的关系进行拟合,发现缺陷附加电容在小栅 压下仅满足单能级模型,而强反向栅压下同时满足 两种模型. 通过改变工艺流程发现器件的电容频率 色散现象在淀积 SiN 介质后表现出来,由此认为边 缘电容的色散可以反映钝化工艺引入的缺陷信息, 并且缺陷很可能在源漏间栅金属未覆盖区域的表 面. 最后通过低频噪声技术对器件进行进一步分 析,以验证栅边缘电容获取缺陷参数的可行性.用 低频噪声技术求得的单能级缺陷时间常数与强反 向栅压下栅边缘电容拟合的结果相近.

感谢测试部门工程师欧阳思华和李艳奎对 CV 测试系 统的维护和对低频噪声测试平台搭建的支持. 作者感谢中 国科学院物理研究所提供的外延片.

- [1] Waltereit P, Bronner W, Kiefer R, Quay R, Kühn J, Van Raay F, Dammann M, Müller S, Libal C, Meier T, Mikulla M, Ambacher O 2010 CS MANTECH Conference Oregon Portland, USA, May 17th—20th, 2010 p137
- [2] Del Alamo J A, Joh J 2009 Microelectron. Reliab. 49 1200
- Wang R X, Xu S J, Shi S L, Beling C D, Fung S, Zhao D G, Yang H, Tao X M 2006 Appl. Phys. Lett. 89 3
- [4] Burgaud P, Constancias L, Martel G, Savina C, Mesnager D 2007 Microelectron. Reliab. 47 1653
- [5] Chou Y C, Leung D, Smorchkova I, Wojtowicz M, Grundbacher R, Callejo L, Kan Q, Lai R, Liu P H, Eng D, Oki A 2004 *Microelectron. Reliab.* 44 1033
- Park S Y, Floresca C, Chowdhury U, Jimenez J L, Lee C, Beam E, Saunier P, Balistreri T, Kim M J 2009 Microelectron. Reliab. 49 478
- [7] Dammann M, Pletschen W, Waltereit P, Bronner W, Quay R, Müller S, Mikulla M, Ambacher O, van der Wel P J, Murad S, Rödle T, Behtash R, Bourgeois F, Riepe K, Fagerlind M, Sveinbjörnsson E Ö 2009 *Microelectron. Reliab.* **49** 474
- [8] Vetury R, Zhang N Q Q, Keller S, Mishra U K 2001 IEEE Trans. Electron Devices 48 560
- [9] Conway A M, Chen M, Hashimoto P, Willadsen P J, Micovic M CS MANTECH Conference, Texas Austin, USA, May 14-17 p99
- [10] Liu W L, Chen Y L, Balandin A A, Wang K L 2006 J. Nanoelectron. Optoelectron. 1 258
- [11] Shealy J R, Brown R J 2008 Appl. Phys. Lett. 92 032101
- [12] Wang X H, Zhao M, Liu X Y, Pu Y, Zheng Y K, Wei K 2010 Chin. Phys. B 19 097302
- [13] Zhang J F, Wang C, Zhang J C, Hao Y 2006 Chin. Phys. 15 1060
- [14] Qian L, Jiangfeng D, Mohua Y, Shenghui L, Wei Z, Jianxin X, Qi Y 2000 the 8th International Conference on Solid-State and

Integrated Circuit Technology Shanghai, China, Oct 23-26 p923

- [15] Balandin A, Morozov S V, Cai S, Li R, Wang K L, Wijeratne G, Viswanathan C R 1999 IEEE Trans. Microw. Theory Tech. 47 1413
- [16] Rice A K, Malloy K J 2000 J. Appl. Phys. 87 7892
- Bouya M, Malbert N, Labat N, Carisetti D, Perdu P, Clément J
   C, Lambert B, Bonnet M 2008 Microelectron. Reliab. 48 1366
- [18] Miller E J, Dang X Z, Wieder H H, Asbeck P M, Yu E T, Sullivan G J, Redwing J M 2000 J. Appl. Phys. 87 8070
- [19] Kokorev M F, Maleev N A 1996 Solid State Electron. 39 297
- [20] Parvesh G, Sujata P, Subhasis H, Mridula G, Gupta R S 2007 Microelectron. J. 38 848
- [21] Gangwani P, Gupta M, Kaur R, Pandey S, Haldar S, Gupta R S Asia-Pacific Microwave Conference, Hong Kong, China, Dec 16-20 p1
- [22] Nicollian E H, Brews J R 1982 MOS (Metal Oxide Semiconductor) Physics and Technology (1st ed) (New York: Wiley Interscience) p928
- [23] Goetzberger E H N a A 1968 Microelectron. Reliab. 7
- [24] Hashizume T, Alekseev E, Pavlidis D, Boutros K S, Redwing J 2000 J. Appl. Phys. 88 1983
- [25] Balandin A, Morozov S, Wijeratne G, Cai S J, Li R, Li J, Wang K L, Viswanathan C R, Dubrovskii Y 1999 Appl. Phys. Lett. 75 2064
- [26] Rumyantsev S L, Pala N, Shur M S, Borovitskaya E, Dmitriev A
   P, Levinshtein M E, Gaska R, Khan M A, Jinwei Y, Xuhong
   H,Simin G 2001 *IEEE Trans. Electron Devices* 48 530
- [27] Levinshtein M E 15th International Conference on Noise in Physical Systems and 1/f Fluctuations Hong Kong, China, August 23-26 p213
- [28] Jones B K 1994 IEEE Trans. Electron Devices 41 2188
- [29] Vandamme L K J 1994 IEEE Trans. Electron Devices 41 2176

# Investigation on trap by the gate fringe capacitance in GaN HEMT\*

Wang Xin-Hua Pang Lei Chen Xiao-Juan Yuan Ting-Ting Luo Wei-Jun Zheng Ying-Kui Wei Ke Liu Xin-Yu $^{\dagger}$ 

 (Key Laboratory of Microelectronics Device & Integrated Technology, Institute of Microelectronics of Chinese Academy of Sciences, Beijing 100029, China)
 (Received 18 October 2010; revised manuscript received 27 December 2010)

#### Abstract

The analysis of the frequency dispersion characteristics of the gate-drain capacitance of GaN HEMT indicates that the gate fringe capacitance is responsible for the dispersion difference between the gate-drain capacitance and circle Schottky diode. By fitting the relationship between the additional capacitance of trap and frequency, we discover that the additional capacitance of trap can meet single energy level model only under small gate bias, and meet both single and consecutive energy level model under strong reverse gate bias. The gate fringe capacitance dispersion appears after SiN passivation. It suggests that the trap observed by fringe capacitance is introduced by passivation, which lies in the surface of the ungated region between source and drain. Finally, the low frequency noise technology is used to validate the feasibility of abstracting trap parameter by the gate fringe capacitance. The time constant of single energy level trap obtained by low frequency noise technology is consistent with the result obtained by the gate fringe capacitance under strong reverse gate bias.

Keywords: HEMT, fringe capacitance, trap, low frequency noise PACS: 71. 10Ca, 73. 40. Kp, 71. 55. Eq

<sup>\*</sup> Project supported by the National Basic Research Program (973) of China (Grant No. 2010CB327500).

<sup>†</sup> Corresponding author. E-mail: xyliu@ ime. ac. cn