

基于环形栅和半环形栅 N 沟道金属氧化物半导体晶 体管的总剂量辐射效应研究

范雪[†] 李威 李平 张斌 谢小东 王刚 胡滨 翟亚红

(电子科技大学电子薄膜与集成器件国家重点实验室, 成都 610054)

(2011 年 3 月 30 日收到; 2011 年 4 月 16 日收到修改稿)

在商用 0.35 μm 互补金属氧化物半导体工艺上制备了两种栅氧化层厚度 (t_{ox}) 的条形栅、环形栅和半环形栅 N 沟道金属氧化物半导体 (n-channel metal oxide semiconductor, 简记为 NMOS) 晶体管, 并进行了 2000 Gy(Si) 的总剂量辐射效应实验. 实验结果显示, 栅氧厚度对阈值电压漂移的影响大于栅氧厚度的 3 次方. 对于 t_{ox} 为 11 nm 的低压 NMOS 晶体管, 通过环形栅或半环形栅的加固方式能将其抗总剂量辐射能力从 300 Gy(Si) 提高到 2000 Gy(Si) 以上; 而对于 t_{ox} 为 26 nm 的高压 NMOS 晶体管, 通过环栅或半环栅的加固方式, 则只能在低于 1000 Gy(Si) 的总剂量下, 一定程度地抑制截止漏电流的增加. 作为两种不同的版图加固方式, 环形栅和半环形栅对同一 t_{ox} 的 NMOS 器件加固效果类似, 环形栅的加固效果略优于半环形栅. 对于上述实验结果, 进行了理论分析并阐释了产生这些现象的原因.

关键词: 环形栅, 半环形栅, 总剂量, 辐射效应

PACS: 61.80.Ed, 73.40.Qv

1 引言

互补金属氧化物半导体 (complementary metal oxide semiconductor, 简记为 CMOS) 集成电路因为具有低功耗、高可靠性和工艺技术不断进步等显著特征, 被广泛应用在了各种科学和工程领域, 其中也包括航天、军事、高能物理等辐射环境. 当 CMOS 集成电路工作在辐射环境中时, 会产生各种辐射效应, 其中 N 沟道金属氧化物半导体 (n-channel metal oxide semiconductor, 简记为 NMOS) 器件的总剂量 (total ionizing dose, 简记为 TID) 效应是造成 CMOS 集成电路功耗增加甚至功能失效的重要原因^[1-4]. 在现代 CMOS 工艺中, 随着栅氧厚度 (t_{ox}) 的不断减薄以及栅氧质量的不断改进, 由栅氧导致的阈值电压漂移在大多数应用场合的辐射剂量下已经变得可以忽略不计, 而隔离氧化物 (场氧) 导致的泄漏电流则成为了 NMOS 晶体管 TID 效应的主要原因^[5-7]. 针对这一原因, 通过改变 NMOS 晶体管栅的形状 (例如: 常用的封闭形栅) 可以提高 CMOS 电路的抗 TID 效应能力, 成为有效的加固手段^[7-10].

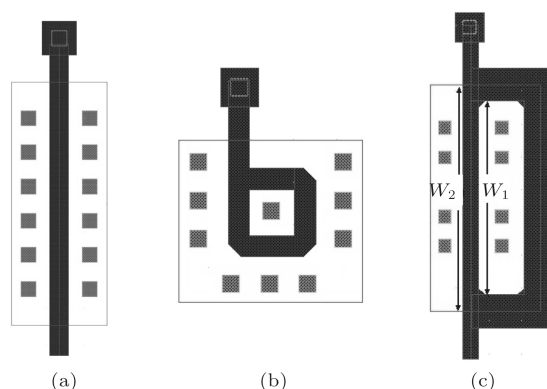


图 1 不同形状的栅的 NMOS 晶体管示意图 (a) 条形栅; (b) 环形栅; (c) 半环形栅

常用的封闭形栅有环形栅 (图 1(b)) 和半环形栅 (图 1(c)) 两种, 这两种加固方式在同一工艺线上的加固效果对比鲜有报道. 且对于不同栅氧厚度和不同工艺线制作的 NMOS 晶体管, 采用相同的加固方式所达到的加固效果也存在很大差别^[9-12]. 因此, 对各种现代工艺制备的和各种加固形式设计的 NMOS 晶体管进行 TID 效应的对比研究对 CMOS 集成电路的抗辐射加固设计工作具

[†] E-mail: xfan@foxmail.com

有重要参考价值. 本文通过在商用 $0.35\ \mu\text{m}$ CMOS 工艺上制备了 t_{ox} 分别为 $11\ \text{nm}$ ($5\ \text{V}$ 工作电压) 和 $26\ \text{nm}$ (可工作在 $15.5\ \text{V}$) 的条形栅、环形栅和半环形栅的 NMOS 晶体管样品, 并对这些样品进行总剂量辐射效应实验, 对比研究了不同栅氧厚度、不同栅形状的 NMOS 晶体管的总剂量辐射效应. 通过分析辐照前后的 NMOS 转移特性、阈值电压漂移、跨导峰值和截止漏电流, 研究了栅氧厚度对总剂量效应的影响以及对比了两种封闭形栅的加固效果, 为 CMOS 集成电路的抗辐射加固设计提供了实验依据.

2 实验

2.1 实验样品

选用商用 $0.35\ \mu\text{m}$ CMOS 工艺中栅氧厚度为 $11\ \text{nm}$ (NMOS-11) 和 $26\ \text{nm}$ (NMOS-26) 的两种器件进行了条形栅、环形栅和半环形栅的 NMOS 管的设计和流片. 设计用到的 3 种不同形状的栅如图 1 所示. 环形栅 NMOS 晶体管采用中线近似的方法提取晶体管的沟道宽度 W , 半环形栅采用 $(W_1 + W_2)/2$ 近似提取晶体管的沟道宽度 W , 其中 W_1 和 W_2 如图 1(c) 所示; 环形栅和半环形栅晶体管都采用源区和漏区的最近距离近似为沟道长度 L . 采用这样的近似方法, NMOS-11 和 NMOS-26 两种器件的宽长比分别为 $6.4\ \mu\text{m}/0.5\ \mu\text{m}$ 和 $40\ \mu\text{m}/2.1\ \mu\text{m}$.

2.2 辐照实验

辐照实验在西北核技术研究所钴-60 (^{60}Co) γ 源上进行, 剂量率为 $0.5\ \text{Gy}(\text{Si})/\text{s}$, 利用 UNIDOS 剂量仪进行剂量率的标定, 根据辐照时间确定辐照总剂量. 在辐照前和给定的辐照总剂量节点, 采用由计算机、HP4156 半导体参数测试仪、HP3488 矩阵开关等组成的自动化测试系统对被测样片测试并记录 NMOS 晶体管的输出特性和转移特性. 测试为移位测试, 在每次辐照后 $30\ \text{min}$ 内完成. 辐照时晶体管的偏置条件为最劣偏置, 即栅电压 $V_G = 5\ \text{V}$, 漏电压 $V_D = 0\ \text{V}$, 源电压 $V_S = 0\ \text{V}$ 以及衬底电压 $V_{\text{SUB}} = 0\ \text{V}$.

晶体管的阈值电压通过测得 $V_D = 0.1\ \text{V}$ 的转移特性, 再由下式求出

$$V_T = V_{G|g_{\text{max}}} - \left(\frac{I_{D|g_{\text{max}}}}{g_{\text{max}}} \right) - 0.05, \quad (1)$$

式中, V_T 为阈值电压, $V_{G|g_{\text{max}}}$ 为与跨导峰值对应的栅电压, $I_{D|g_{\text{max}}}$ 为与跨导峰值对应的漏电流, g_{max} 为跨导峰值. 另外, 由于测试系统的电流测试精度约为 $10^{-9}\ \text{A}$, 因此对于 $10^{-9}\ \text{A}$ 以下的漏电流 I_D 是通过晶体管的亚阈值特性 $\lg(I_D) \propto V_G$ 进行的估算.

3 结果及讨论

3.1 转移特性与辐照总剂量的关系

图 2—4 分别给出了条形栅、环形栅和半环形栅 NMOS 晶体管的转移特性曲线与辐照总剂量的关系. 图中所示晶体管转移特性曲线为漏电压 $V_D = 0.1\ \text{V}$ 时所测. 从图 2(a) 中可以看出, 对于未加固的条形栅 NMOS-11, 其抗总剂量能力为 $300\ \text{Gy}(\text{Si})$, 更大的累积总剂量会导致晶体管截止漏电流增加至微安 (μA) 数量级. 结合图 3(a) 和图 4(a) 可以看出, 对于该工艺下 $t_{\text{ox}} = 11\ \text{nm}$ 的 NMOS 晶体管, 其失效的主要原因是源区和场区边缘的泄漏通道, 通过环形栅或者半环形栅的加固方式能将其抗 TID 能力从 $300\ \text{Gy}(\text{Si})$ 提高到 $2000\ \text{Gy}(\text{Si})$ 以上.

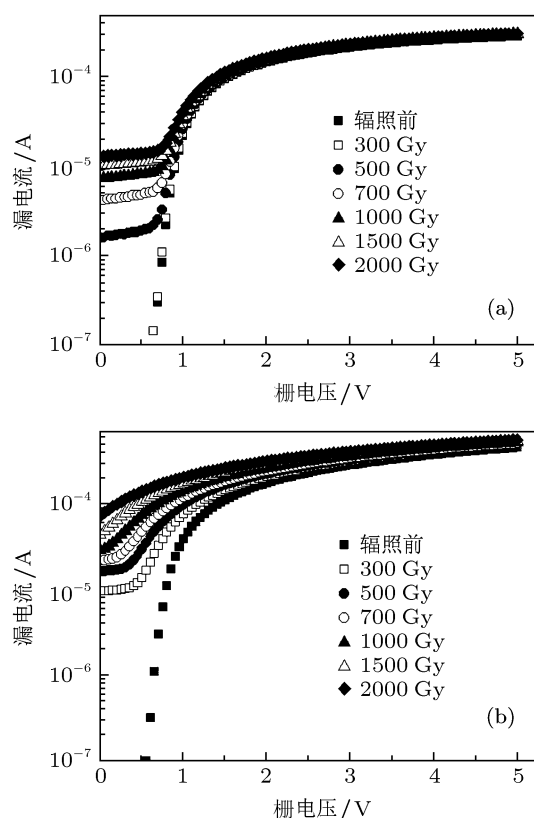


图 2 条形栅 NMOS 晶体管的转移特性随辐照总剂量的变化 (a) NMOS-11; (b) NMOS-26

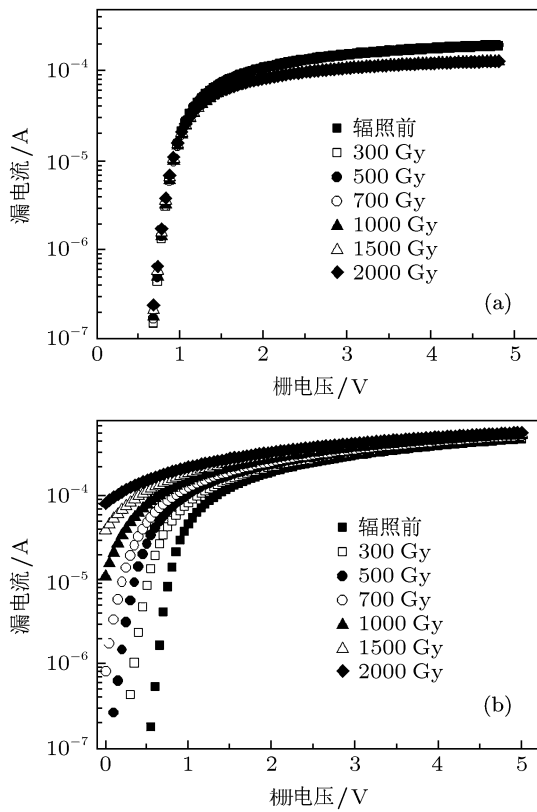


图3 环形栅 NMOS 晶体管的转移特性随辐照总剂量的变化 (a) NMOS-11; (b) NMOS-26

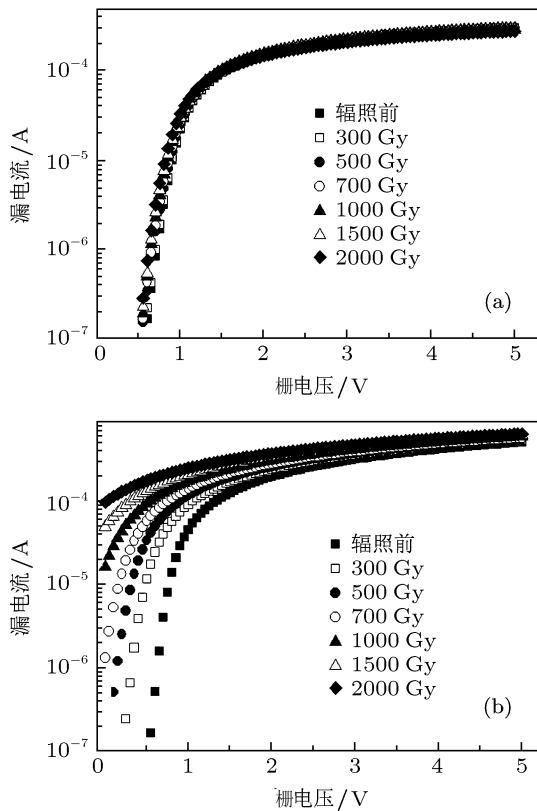


图4 半环形栅 NMOS 晶体管的转移特性随辐照总剂量的变化 (a) NMOS-11; (b) NMOS-26

从图 2(b), 3(b) 和 4(b) 中可以看出, 对于 NMOS-26, 栅氧化层中的陷阱正电荷引起的晶体管阈值电压的漂移不可忽略, 环形栅或半环形栅的加固方式加固效果甚微, 只能在辐照总剂量低于 1000 Gy(Si) 时, 一定程度上改善辐射引起的截止漏电流增加的情况.

3.2 阈值电压漂移与辐照总剂量的关系

图 5 给出了两种 t_{ox} 的环形栅和半环形栅 NMOS 晶体管的阈值电压漂移以及单位辐射剂量下的阈值电压漂移与辐照总剂量的关系. 单位剂量下阈值电压的漂移, 又称作 MOS 器件的损伤灵敏度, 常用来衡量 MOS 器件的损伤程度 [13]. 由于条形栅 NMOS 在辐照条件下有源区和场区边缘的泄漏通道导通, 截止漏电流增加较大, 会影响阈值电压的计算, 所以只选取了环形栅和半环形栅的 NMOS 作为阈值电压漂移的研究对象.

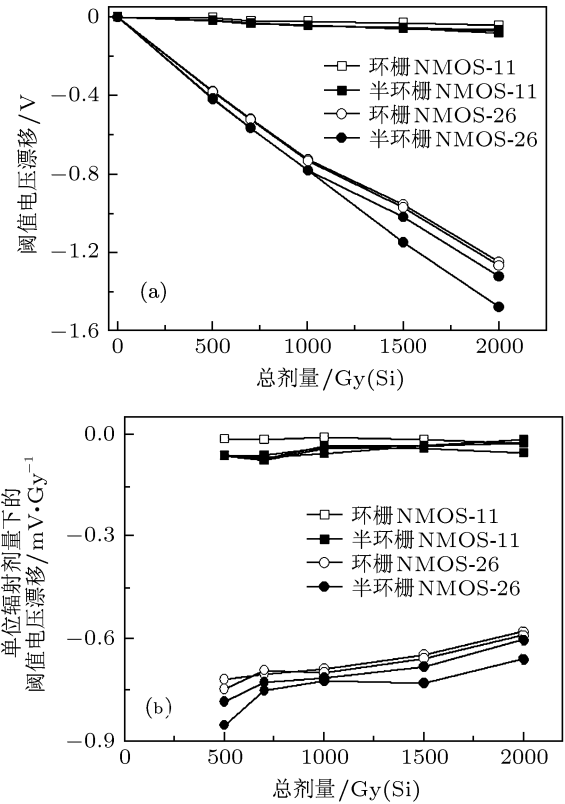


图5 被测 NMOS 晶体管的阈值电压漂移随辐照总剂量的变化 (a) 阈值电压漂移与总剂量的关系; (b) 单位辐照剂量下的阈值电压漂移与总剂量的关系

从图 5(a) 和 (b) 可以看出, 对于同一种栅氧厚度, 辐射引起的环形栅 NMOS 的阈值电压漂移小于半环形栅 NMOS 的阈值电压漂移. 可见, 环形

栅的加固效果优于半环形栅. 究其原因, 可以发现环形栅 NMOS 的结构完全避免了沿着有源区和场区边缘的源漏之间的漏电通道; 而对于半环形栅 NMOS, 当栅上加有偏压辐照时, 栅下面沿着有源区边缘会形成反型层. 研究表明, 这个反型层会导致如图 6 中箭头所示的漏电通道^[14], 所以会表现出阈值电压的漂移较环形栅更大. 同时也可以看出, 半环形栅与环形栅版图形式的加固效果差距比起两者的加固效果来说是比较小的, 所以从加固效果的角度上来看, 在 CMOS 电路的抗辐射加固设计中, 当面积、功耗等因素制约了环形栅的使用时, 半环形栅仍然是版图加固设计的一个不错的选择.

除此之外, 实验结果还显示栅氧厚度 t_{ox} 对辐射引起的阈值电压漂移 ΔV_T 的影响比预期更大. 对 $t_{ox} = 11 \text{ nm}$ 的 NMOS-11, 直至辐照总剂量为 2000 Gy(Si) , 其栅氧引起的阈值电压漂移可以忽略, 而对 $t_{ox} = 26 \text{ nm}$ 的 NMOS-26, 栅氧引起的损伤灵敏度绝对值大于 0.6 mV/Gy(Si) .

研究表明, 辐射引起的阈值电压漂移与栅氧厚度呈指数关系, 即 $|\Delta V_T| \propto t_{ox}^n$, n 取 $1\text{--}3$ ^[2], 在近期的研究结果中大多数时候取 $n = 3$ ^[9,15]. 而在本文研究中, 从各个选取的剂量点的阈值电压漂移平均值来看, 半环栅 NMOS-26 的 $|\Delta V_T|$ 为半环栅 NMOS-11 的 $|\Delta V_T|$ 约 19 倍, 而环栅 NMOS-26 的 $|\Delta V_T|$ 为环栅 NMOS-11 的 $|\Delta V_T|$ 约 30 倍, 皆大于两者的栅氧厚度之比的 3 次方 ($(26/11)^3 \approx 13$).

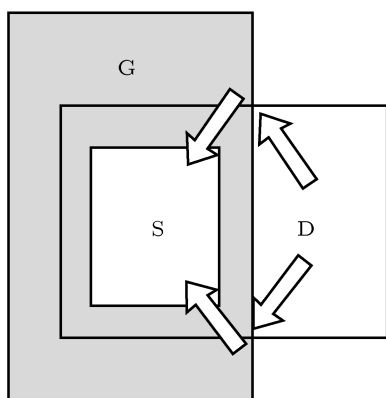


图 6 半环形栅 NMOS 晶体管中辐射引起的漏电通道

根据理论和实验经验值, 辐射引起的 NMOS 晶体管的阈值电压的漂移可以表示为^[15]

$$\Delta V_T = \Delta V_{ot} + \Delta V_{it} = -\frac{\Delta Q_{ot}}{C_{ox}} + \frac{\Delta Q_{it}}{C_{ox}}, \quad (2)$$

$$\Delta Q_{ot} = eNt_{ox}\eta F_t D, \quad (3)$$

$$\Delta Q_{it} = Kt_{ox}D^{2/3}, \quad (4)$$

$$C_{ox} = \frac{\epsilon_{ox}\epsilon_0}{t_{ox}}, \quad (5)$$

其中, ΔV_{ot} 为辐射引起的栅氧化层中的陷阱正电荷导致的阈值电压漂移, ΔV_{it} 为辐射引起的界面态电荷导致的阈值电压漂移, ΔQ_{ot} 为辐射引起的栅氧化层中的陷阱正电荷面密度, ΔQ_{it} 为辐射引起的界面态电荷面密度, C_{ox} 为单位面积栅氧化层电容, e 是电子电荷, N 为 SiO_2 吸收单位剂量电离辐射产生的空穴密度, t_{ox} 为栅氧化层厚度, η 为空穴产生率, 与电场和辐射能量有关, F_t 为经验参数, 与工艺相关, D 为辐射总剂量, K 为比例系数, ϵ_{ox} 和 ϵ_0 分别为 SiO_2 相对介电常数和真空介电常数.

对于本文研究中 t_{ox} 对 ΔV_T 的影响较大的原因, 我们认为主要是由于本文研究中的两种栅氧化层, 除了厚度有着显著的差别, 质量即栅氧层中的陷阱密度也存在差别, 从而两者在 (3) 式中的 F_t 也有明显差别. 而且, η 与栅氧化层中的电场有关, 所以也与 t_{ox} 相关. 所以虽然从式 (2)—(5) 的直接关系看来 $|\Delta V_T| \propto t_{ox}^2$, 但实际上是在 t_{ox} , η 和 F_t 的共同作用下, 表现出 t_{ox} 对 ΔV_T 的影响大于 3 次方.

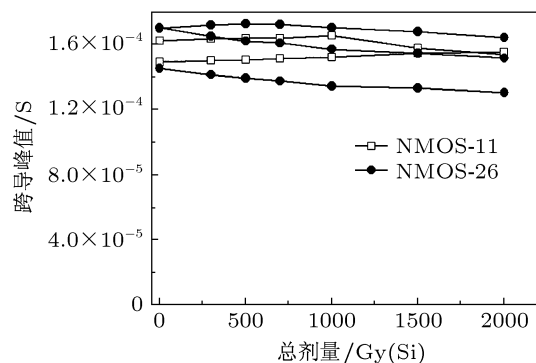


图 7 被测 NMOS 晶体管的跨导峰值随辐照总剂量的变化

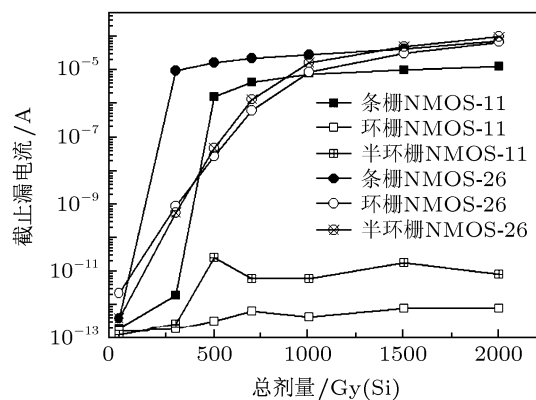


图 8 被测 NMOS 晶体管的截止漏电流随辐照总剂量的变化

从 (2) 式可以看出, 阈值电压的漂移是由栅氧化层中的陷阱正电荷和 $\text{SiO}_2\text{-Si}$ 界面处的界面态共

同作用引起. 两者分别在不同的总剂量范围内起主导作用, 界面态的作用常通过跨导峰值与总剂量之间的关系曲线来进行研究, 因为辐射所致的界面态会导致跨导峰值减小^[15-17]. 图 7 所示的跨导峰值与总剂量的关系显示, NMOS-26 跨导峰值随着总剂量的增加而有所减小, 而 NMOS-11 不明显. 当辐照总剂量为 2000 Gy(Si) 时, NMOS-26 的跨导峰值减小为 4%—11%, 界面态的作用已有所体现. 不过结合图 5 中曲线来看, 负向的 ΔV_T 与辐照总剂量仍大致呈线性关系, 因此阈值电压的漂移在 2000 Gy(Si) 的辐照范围内仍以栅氧化层中俘获空穴的作用为主.

3.3 截止漏电流与辐照总剂量的关系

图 8 所示为栅电压 $V_G = 0$ V, 漏电压 $V_D = 0.1$ V 时所测的 6 种被测 NMOS 晶体管的截止漏电流与辐照总剂量之间的关系. 对于 NMOS-11, 环形栅和半环形栅的加固方法对抑制辐射引起的截止漏电流效果显著; 而对于 NMOS-26, 环形栅和半环形栅的加固方法, 只在总剂量低于 1000 Gy(Si) 时, 一定程度上减小了辐射引起的截止漏电流, 当总剂量高于 1000 Gy(Si) 时, 其截止漏电流与未加固的条形栅 NMOS-26 没有区别. 这是因为直至总剂量达到 2000 Gy(Si), NMOS-11 失效的主要原因是源区和场区边缘的泄漏通道, 因此环形栅和半环形栅可以有效加固; 而 NMOS-26 在总剂量为 1000 Gy(Si) 时, 阈值电压已经漂移至小于 0 V, 此时的“截止漏电流”实际上已是 NMOS 的导通漏电流. 对于这种情况, 环形栅和半环形栅不能起到加固作用. 同时还可以看出, 当辐照总剂量大于 500 Gy(Si) 时, 半环形栅 NMOS 的截止漏电流略大于环形栅 NMOS 的截止漏电流, 与阈值电压漂

移的实验结果一致, 再次证明了半环形栅晶体管辐射所致的漏电通道的存在.

4 结论

在商用 0.35 μm CMOS 工艺上设计并制备了栅氧厚度分别为 11 和 26 nm 的条形栅、环形栅和半环形栅的 NMOS 晶体管, 并进行了 ^{60}Co 电离辐射总剂量效应实验研究. 实验结果显示, 对于本文中两种栅氧厚度的晶体管, 栅氧厚度对阈值电压漂移的影响大于栅氧厚度的 3 次方. 对于栅氧厚度为 11 nm 的 NMOS 晶体管, 其总剂量辐射效应的主要原因是电离辐射导致有源区和场区边缘的源漏之间的泄漏通道, 通过环栅和半环栅的加固方式, 将其抗总剂量辐射能力从 300 Gy(Si) 提高到 2000 Gy(Si) 以上. 而对于栅氧厚度为 26 nm 的 NMOS 晶体管, 辐射引起的其自身栅氧化层中累积的陷阱正电荷是其总剂量辐射效应的主要原因, 通过环栅和半环栅的加固方式, 只能在低于 1000 Gy(Si) 的总剂量下一定程度地抑制截止漏电流的增加. 因此, 即使是在现代主流的 CMOS 工艺中, 需采用高压 NMOS 晶体管的抗辐射加固电路设计时, 必须考虑高压 NMOS 在辐照条件下栅氧导致的阈值电压漂移. 对比研究辐射引起的环形栅和半环形栅 NMOS 的阈值电压漂移和截止漏电流发现, 环形栅的加固效果略优于半环形栅的加固效果, 但这种差异在大多数应用中可以忽略. 在实验中, 栅氧厚度为 26 nm 的 NMOS 晶体管的跨导峰值随着总剂量增加, 有一定程度地下降. 这意味着界面态的作用开始显现, 但直至总剂量为 2000 Gy(Si), 总剂量辐射效应的成因仍然以氧化物中的陷阱正电荷为主. 本实验的结果和理论分析为 CMOS 集成电路的抗辐射加固设计提供了依据.

- [1] Chen P X 2005 *Radiation Effects on Semiconductor Devices and Integrated Circuits* (Beijing: National Defense Industry Press) p28 (in Chinese) [陈盘训 2005 半导体器件和集成电路的辐射效应 (北京: 国防工业出版社) 第 28 页]
- [2] Hughes H L, Benedetto J M 2003 *IEEE Trans. Nucl. Sci.* **50** 500
- [3] Zhao L, Yang X H 2010 *Electron. Pack.* **10** 31 (in Chinese) [赵力, 杨晓花 2010 电子与封装 **10** 31]
- [4] Feng Y J, Hua G X, Liu S F 2007 *J. Astron.* **28** 1071 (in Chinese) [冯彦君, 华更新, 刘淑芬 2007 宇航学报 **10** 1071]
- [5] Dodd P E, Shaneyfelt M R, Schwank J R, Felix J A 2010 *IEEE Trans. Nucl. Sci.* **57** 1747
- [6] Faccio F, Cervelli G 2005 *IEEE Trans. Nucl. Sci.* **52** 2413
- [7] Lacoce R C 2008 *IEEE Trans. Nucl. Sci.* **55** 1903
- [8] Lacoce R C, Osborn J V, Koga R, Brown S, Mayer D C 2000 *IEEE Trans. Nucl. Sci.* **55** 1903
- [9] Chen L, Gingrich D M 2005 *IEEE Trans. Nucl. Sci.* **52** 861
- [10] Luo Y H, Guo H X, Zhang F Q, Yao Z B, He B P, Yue S G 2010 *Res. Prog. Study Solid Electron.* **30** 37 (in Chinese) [罗尹虹, 郭红霞, 张凤祁, 姚志斌, 何宝平, 岳素格 2010 固体电子学研究与进展 **30** 37]
- [11] Lacoce R C, Osborn J V, Mayer D C, Brown S, Hunt D R 1998 *IEEE Radiation Effects Data Workshop Record Newport Beach, July 24, 1998* p104
- [12] Lacoce R C, Osborn J V, Mayer D C, Brown S, Hunt D R 2001

- IEEE Radiation Effects Data Workshop Record* Vancouver, July 16–20, 2001 p72
- [13] He B P, Chen W, Wang G Z 2006 *Acta Phys. Sin.* **55** 3546 (in Chinese) [何宝平, 陈伟, 王桂珍 2006 物理学报 **55** 3546]
- [14] Nowlin R N, McEndree S R, Wilson A L, Alexander D R 2005 *IEEE Trans. Nucl. Sci.* **52** 2495
- [15] Lai Z W, Bao Z M, Song T Q, Wang C H, Huang S M 1998 *Radiation Hardening Electronics* (Beijing: National Defense Industry Press) p73 (in Chinese) [赖祖武, 包宗明, 宋铁歧, 王长河, 黄胜明 1998 抗辐射电子学 (北京: 国防工业出版社) 第 73 页]
- [16] Gu W P, Zhang J C, Wang C, Feng Q, Ma X H, Hao Y 2009 *Acta Phys. Sin.* **58** 1161 (in Chinese) [谷文萍, 张进城, 王冲, 冯倩, 马晓华, 郝跃 2009 物理学报 **58** 1161]
- [17] Lacoé R C, Osborn J V, Mayer D C, Brown S 2001 6th *European Conference on Radiation and Its Effects on Components and Systems* September 10–14, 2001 p464

Total ionizing dose effects on n-channel metal oxide semiconductor transistors with annular-gate and ring-gate layouts

Fan Xue[†] Li Wei Li Ping Zhang Bin Xie Xiao-Dong Wang Gang
Hu Bin Zhai Ya-Hong

(State Key Laboratory of Electronic Thin Films and Integrated Devices, University of Electronic Science and Technology of China, Chengdu 610054, China)

(Received 30 March 2011; revised manuscript received 16 April 2011)

Abstract

Two-edged-gate, annular-gate and ring-gate N-channel metal oxide semiconductor (NMOS) transistors with two different values of gate oxide thickness (t_{ox}) are fabricated in a commercial 0.35 μm complementary metal oxide semiconductor (CMOS) process. The tests for the total ionizing dose (TID) effects of the transistors are carried out with a total dose up to 2000 Gy(Si). The results show that the dependence of radiation-induced threshold voltage shift on t_{ox} is larger than the power-law t_{ox}^3 . The TID tolerance of the low voltage NMOS ($t_{\text{ox}} = 11$ nm) is improved from 300 Gy(Si) to over 2000 Gy(Si) by the annular-gate or ring-gate layout. For the high voltage NMOS ($t_{\text{ox}} = 26$ nm), the annular-gate or ring-gate layout can only mitigate the growth of the off-state leakage current when the total dose is less than 1000 Gy(Si). As radiation hardening techniques, the annular-gate and ring-gate layouts have similar effects, but the annular-gate layout is slightly more effective in terms of the radiation-induced threshold voltage shift and off-state leakage current increase. The test results are theoretically explained by examining and analyzing the experimental data.

Keywords: annular gate, ring gate, total ionizing dose, radiation effect

PACS: 61.80.Ed, 73.40.Qv

[†] E-mail: xfan@foxmail.com