

高功率微波作用下热载流子引起 n 型金属 - 氧化物 - 半导体场效应晶体管特性退化研究*

游海龙[†] 蓝建春 范菊平 贾新章 查薇

(西安电子科技大学微电子学院, 宽禁带半导体材料与器件重点实验室, 西安 710071)

(2011 年 8 月 16 日收到; 2011 年 10 月 8 日收到修改稿)

高功率微波 (HPM) 通过使半导体器件特性退化和功能失效, 从而干扰电子系统无法正常工作. 针对金属氧化物半导体 (MOS) 器件的 HPM 效应, 建立了高功率微波引起 n 型金属氧化物半导体场效应晶体管 (nMOSFET) 特性退化的物理过程与模型. 器件仿真结果中 nMOSFET 的输出特性曲线显示栅极注入 HPM 引起器件特性退化, 包括阈值电压正向漂移、饱和电流减小、跨导减小等; 结合物理模型分析可知, HPM 引起的高频脉冲电压使器件进入深耗尽状态, 热载流子数目增多, 热载流子效应导致器件特性退化. MOS 器件的 HPM 注入实验结果显示, 器件特性曲线、器件模型参数变化趋势与仿真结果一致, 验证了 HPM 引起 nMOSFET 特性退化的物理过程与模型.

关键词: 高功率微波, n 型金属 - 氧化物 - 半导体场效应晶体管, 热载流子, 特性退化

PACS: 85.40.Q, 85.30.T, 41.20.-q

1 引言

由于电磁波对电子系统的干扰效应, 高功率微波 (high power microwave, 简记为 HPM)、超宽带辐射引起电子系统不能正常工作甚至失效已经成为日益严重的问题. 随着 HPM 技术的发展, 以及日益作为一种新武器的应用, 国内外开展了大量针对电子系统、电子器件的 HPM 效应实验, 这些实验显示 HPM 对电子系统具有干扰、损伤甚至使其完全损毁作用. 为了更好了解 HPM 对电子系统的干扰过程与机理, 对电子系统基础部件集成电路中的核心器件的 HPM 效应研究尤为必要, 如金属氧化物半导体场效应晶体管 (MOSFET).

近些年来, 针对数字电路、互补金属氧化物半导体 (CMOS) 等半导体电路与器件, 国内外从实验、模拟以及失效分析等方面开展了 HPM 效应研究. Hwang 等^[1] 从实验, 以及 spice 模拟讨论了 HPM 引起 CMOS 发生闩锁效应导致电路逻辑错误; Wang 等^[2] 报道了 HPM 效应对 CMOS 晶体管 -

晶体管逻辑电路的影响. Kim 等^[3-5] 针对 HPM 引起 CMOS 发生闩锁、引起电路功能故障的问题, 分别从理论与实验进行了系列研究. 然而在这些研究中, 主要是针对具有静电释放等保护的商用电路开展的实验研究, 而在针对单个半导体器件的 HPM 效应的作用过程、原理, 以及 HPM 引起的器件的特性退化关注不够.

器件的特性退化是指半导体器件没有完全丧失其主要特性功能, 只是发生了局部特性的退化, 例如 MOS 器件阈值电压漂移、饱和电流减小、跨导减少. 由于电子系统的耦合作用, HPM 往往更容易引起 MOS 器件特性退化, 而器件完全烧毁需要更大的能量. 另外通过特性退化研究, 将有助于分析 HPM 引起器件失效的主要原因、过程以及失效机理. 本文针对 N 沟 MOS 器件, 从 HPM 作用于器件物理过程出发, 建立了 HPM 引起 MOS 器件特性退化的物理模型, 通过器件模拟, 说明了 HPM 引起器件特性退化的原因; 并通过实验分析验证模拟结果.

* 国家自然科学基金 (批准号: 60906051) 资助的课题.

[†] E-mail: hlyou@mail.xidian.edu.cn

2 MOS 器件的 HPM 效应物理过程与模型

研究半导体器件的 HPM 效应实验, 常采用两种方法, 即直接注入法与辐照法. 直接注入法通过采用微带线或同轴线, 将功率微波直接注入到测试器件特定输入端, 该方法相对简单且能准确地测量入射的功率, 因此常用于器件的 HPM 效应研究. 为了与实验结果对比, 本文假设 HPM 通过直接注入器件引脚, 并在引脚感应电压脉冲作用于器件.

2.1 HPM 效应引起器件特性退化的物理过程

本文假设 HPM 引起器件特性退化物理过程为: HPM 通过互连线、引脚感应脉冲电压或电流, MOS 器件中的电子在感应的高场作用下, 形成沟道热载流子和衬底热载流子, 导致 MOS 器件热载流子效应, 进而引起器件特性退化. 其物理过程可分为如下几个步骤:

1) HPM 在器件引脚、系统的互连线上感应出脉冲电压或电流, 例如在栅极注入的 HPM, 通过感应电压从栅极作用于器件;

2) HPM 感应电压脉冲在半导体体内产生强电场, 载流子在强电场作用下平均动能显著超过热平衡载流子的平均动能, 成为热载流子; 栅极注入的 HPM 主要影响沟道热载流子、衬底热载流子, 其中衬底热载流子直接被电场拉向界面, 进而注入到栅氧化层中, 沟道热载流子在漏端遇到弹性散射后会幸运地以垂直界面方向运动, 注入到栅氧化层中;

3) HPM 在感应的脉冲电压作用下, 注入到栅氧化层的热载流子将界面处的 Si—H 键打破, 形成三价 Si 和游离 H, 界面陷阱由此生成; 随着脉冲电压作用时间的增加, 界面陷阱的密度逐渐增加, 最终导致器件的电学参数漂移, 器件特性退化, 甚至失效.

2.2 HPM 作用下器件退化物理模型

依据 HPM 引起器件特性退化的物理过程, HPM 通过微带线直接注入器件引脚, 其物理过程主要涉及如下模型.

2.2.1 HPM 感应电压脉冲

HPM 是频率在 300 MHz—300 GHz 之间, 量子能在 10^{-5} — 10^{-3} eV 之间的电磁脉冲 [6]. HPM 携带的能量作用器件或电子系统有两种形式, 包括电效应、热效应. 本文针对直接注入引脚的 HPM 主要考虑其感应的电压脉冲效应, 即 HPM 在系统中的金属表面或者金属导线中感应出电流或者电压并由此对器件产生效应.

假设高功率微波的波形为高斯脉冲, 即电场:

$$E = E_0 \exp \left[-\frac{4\pi(t - t_0)^2}{\tau^2} \right], \quad (1)$$

磁场:

$$H = E/\eta_0, \eta_0 = 120\pi, \quad (2)$$

其中, τ 为常数, 决定了高斯脉冲的宽度. E_0 为电场分量, 由微波功率决定. 不同幅度的将 E_0 感应不同幅度的电动势, 感应电压可以通过据 Maxwell 方程计算得到:

$$\mathbf{B} = \mu\mathbf{H}, \quad (3)$$

$$\Phi = \int_s \mathbf{B}ds, \quad (4)$$

$$H = E/\eta_0, \quad (5)$$

将 (1) 式和 (5) 式代入 (4) 式, 由 (4) 式得到感应电动势的计算公式如下:

$$\begin{aligned} \varepsilon &= \frac{\partial \Phi}{\partial t} \\ &= \frac{\mu}{120\pi} E_0 \left(-\frac{4\pi}{\tau^2} \right) \cdot 2 \cdot (t - t_0) \\ &\quad \times \exp \left[-\frac{4\pi(t - t_0)^2}{\tau^2} \right] \cdot S. \end{aligned} \quad (6)$$

当施加由 (1) 式决定的高斯脉冲, 如图 1(a) 所示, 经过 (6) 式的计算得到与近似正弦波的电压脉冲, 如图 1(b) 所示, 其中 (1) 式中各个参数分别为 $E_0 = 7.8 \times 10^4$ V/m, $\tau = 1$ ns, $t_0 = \tau/2$, (6) 式中 $S = 2$ mm 为金属线长度.

本文在器件仿真中栅极 HPM 感应电压采用正弦脉冲表示 [7], 对于一定匹配阻值的传输线, 脉冲电压幅值可由 HPM 的功率通过 (6) 式计算得到或查表获得 [8]. 在实际表征 HPM 中常采用 dBm 表征功率绝对值, 更便于表述和计算. 其与功率的换算公式为

$$P = (1 \text{ mW})10^{\text{dBm}/10}. \quad (7)$$

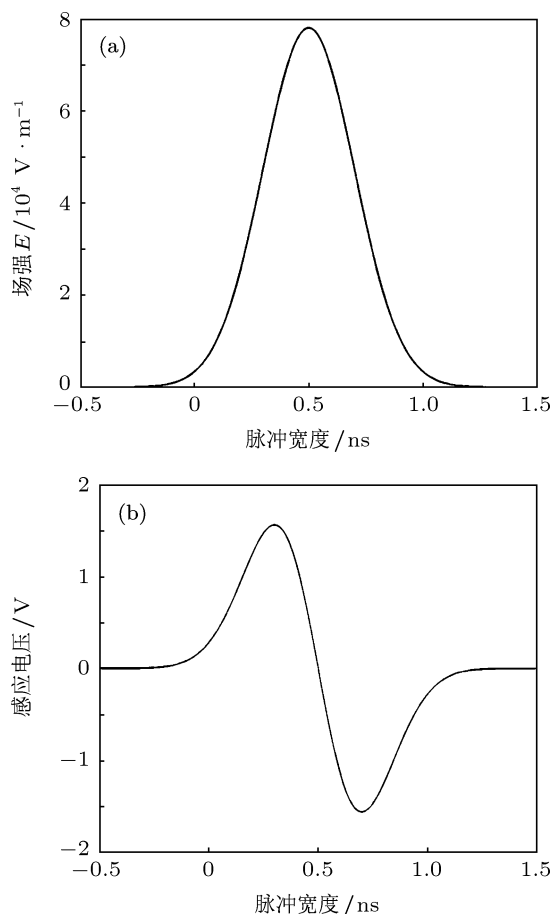


图1 (a) 单个高斯脉冲的 HPM 示意图; (b) 感应电动势示意图

2.2.2 热载流子模型

在强电场作用下, 半导体中载流子的平均动能显著超过热平衡载流子的平均动能. 这种被显著加热的载流子称为热载流子. 通常情况下, 由于最大沟道电场在漏端附近, 因此碰撞电离产生热载流子也在这个区域. 但是 HPM 感应的高频栅极电压作用于器件, 由于反型层中电子的产生和复合跟不上高频信号的变化, 只有靠耗尽层延伸向半导体内深处而产生大量受主负电荷来满足电中性要求, 这时耗尽层的宽度很大, 通常远远大于强反型时的最大耗尽层宽度, 这种情况称之为深耗尽状态^[9]. 由于没有表面电子的积累, 对纵向电场没有屏蔽作用, 使得电子在纵向电场获得能量比直流情况要大. 当沟道长度很短的时候, 在横向电场的作用下, 电子可以直接从源端的轻掺杂漏区漂移到漏端, 这样就使得碰撞电离几乎在整个沟道中发生, 当电子在纵向电场的作用下获得的能量大于 3.18 eV 时, 电子到达漏端之前, 就直接注入到栅氧化层中^[10]. 因此,

HPM 主要影响以下两种载流子.

1) 沟道热载流子

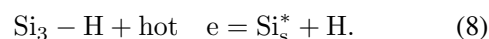
沟道热载流子由沟道中在高场下运动的电荷及其倍增电荷形成. 当源漏电压较高时, 在漏结附近会形成水平方向的高电场, 在高场作用下, 一部分载流子在水平运动中会获得足够翻越 Si-SiO₂ 势垒的能量, 并且在受到弹性散射后会幸运地以垂直于界面的方向运动. 同时在高场作用下, 漏结附近的碰撞电离作用也会产生高能热载流子并幸运地射向界面.

2) 衬底热载流子

衬底热载流子是由衬底结对漏电流及其倍增电流产生. 这些载流子在纵向高电场的作用下, 向 Si-SiO₂ 界面漂移, 并在表面的耗尽区的高场中获得高能量.

2.2.3 热载流子致 Si/SiO₂ 界面损伤模型

在 MOS 器件栅氧化层中存在 Si 和 O 无固定化学配比的转变区, 杂质和缺陷导致了大量的电子和空穴陷阱和界面陷阱. 在 Si/SiO₂ 界面处 Si 键的密度为 10¹²/cm²^[11], 包括 Si—H 键, Si—O 键和 Si—Si 键. 由于 Si—H 键的结合能较低, Si—H 键形成界面陷阱占主导地位, 本文热载流子致 Si/SiO₂ 界面产生界面陷阱采用 Si—H 键断裂模型^[12] Si—H 键的强度约为 0.3 eV, 加上势垒高度约 3.2 eV, MOS 器件中的电子在 HPM 感应的高场作用下, 形成沟道热载流子和衬底热载流子, 衬底热载流子则直接被电场拉向界面, 进而注入到栅氧化层中, 沟道热载流子在弹性散射后会幸运地以垂直界面方向运动, 注入到栅氧化层中. 注入电子的能量大于 3.5 eV 的热载流子可打破 Si—H 键, 从而产生三价 Si 原子 ≡Si* 间隙 H 原子, 如 (8) 式所示. H 为产生的间隙原子, 部分 H 原子向栅极扩散, 三价 Si* 形成界面陷阱, 进而影响栅氧化层的电学参数, 造成退化.



三价 Si 引起 N 沟 MOS 器件失效主要有两种机制: 1) 界面处的三价 Si 呈负电荷, 负电荷可以起到屏蔽外加正栅压的作用, 故会使得 N 沟 MOS 器件的阈值电压正向漂移; 2) 界面陷阱可以被充电, 所以与反型电荷有一定的 Coulomb 力作用, 降低反型载流子的迁移率, 从而导致 MOS 器件的特性参

数退化.

3 器件结构与仿真

本文主要运用器件模拟软件 ISE TCAD 的 DESSIS 进行仿真, DESSIS 是一个多维度的仿真器, 可以进行器件级仿真, 它集成了先进的物理模型和丰富的数理方法, 能够精确地仿真包括深亚微米 MOS 等一系列半导体器件.

3.1 器件结构与仿真模型选取

图 2 为典型硅基 nMOSFET 器件结构, 其结构参数为: 栅长 $0.35\ \mu\text{m}$, 栅极厚度 $64\ \text{\AA}$ ($1\ \text{\AA} = 0.1\ \text{nm}$). 体掺杂分为三个区, 沟道附近掺杂浓度为 $3 \times 10^{17}/\text{cm}^3$, 体中间部分掺杂 $3.5 \times 10^{17}/\text{cm}^3$, 靠近底部掺杂浓度 $1 \times 10^{16}/\text{cm}^3$; 漏极 1 掺杂浓度 $1 \times 10^{20}/\text{cm}^3$, 结深 $0.07\ \mu\text{m}$, 漏极 2 掺杂浓度为 $2 \times 10^{20}/\text{cm}^3$, 结深为 $0.1\ \mu\text{m}$; 源极 1 掺杂浓度 $1 \times 10^{20}/\text{cm}^3$, 结深 $0.07\ \mu\text{m}$, 源极 2 掺杂浓度 $2 \times 10^{20}/\text{cm}^3$, 结深 $0.1\ \mu\text{m}$. 偏置条件为源与衬底接地, 漏端接 $5\ \text{V}$ 偏置电压.

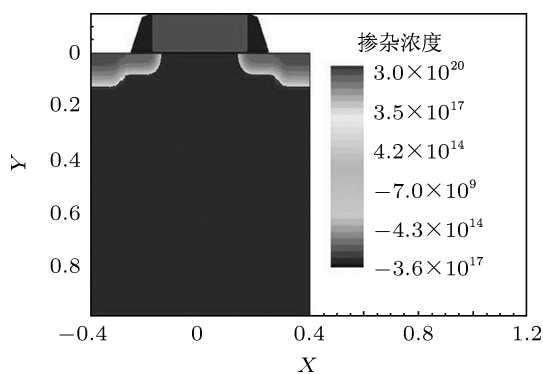


图 2 nMOSFET 结构示意图

仿真中针对热载流子效应和界面陷阱描述采用的模型包括: SiO_2 绝缘层和半导体界面处界面电荷、固定氧化层电荷模型、表面散射对迁移率影响模型、热载流子注入模型(幸运电子模型)以及高漏压下载流子碰撞电离引起的雪崩倍增模型. 通过耦合算法求解 Poisson 方程、电流连续性方程和电子能量平衡方程, 获得仿真结果.

3.2 仿真结果与分析

仿真中采用的 HPM 参数为 $38\ \text{dBm}$ $1\ \text{GHz}$. 对

于栅极注入的 Gauss 脉冲 HPM, 感应电压形式为正弦电压源. 依据功率和电压幅值计算方法, 感应电压正弦信号源电压幅值为 $25.1\ \text{V}$, 频率为 $1\ \text{GHz}$. 参数为 $1\ \text{GHz}$ $38\ \text{dBm}$ 的 HPM 其感应电压脉冲形式如图 3 所示.

图 3 给出了一个周期内界面陷阱密度在 HPM 感应脉冲电压作用下随着时间的变化情况. 左纵轴为感应电压幅度, 右纵轴为界面陷阱密度. 从图中可以得出 $1\ \text{ns}$ HPM 作用下, 界面陷阱密度大约增加 10 个单位的密度, 随着 HPM 脉冲作用时间延长, 界面陷阱逐渐增多, HPM 单个脉冲宽度一般为几十纳秒^[13], 因此在 HPM 作用下, 界面陷阱密度将显著增加.

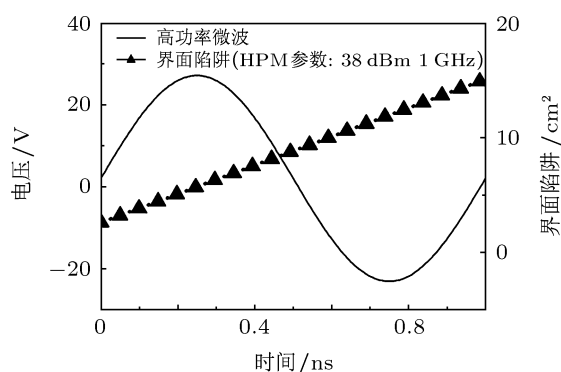


图 3 HPM 感应正弦电压和界面陷阱密度随时间的变化

由本文提出的 HPM 作用下器件退化模型可知, $38\ \text{dBm}$ $1\ \text{GHz}$ HPM 在 nMOSFET 栅极上感应出 $25.1\ \text{V}$ 的高频脉冲电压, 高频脉冲电压导致 nMOSFET 进入深耗尽状态. 深耗尽状态下, 反型层电子没有建立, 没有了对纵向电场的屏蔽作用, 且碰撞区域增大. 因此, 器件在深耗尽状态下, 沟道内产生大量的热载流子, 热载流子注入到栅氧化层中将界面处的 Si—H 键打破, 形成三价 Si 和游离 H, 生成界面陷阱. 随着 HPM 作用时间的增长, 界面陷阱密度逐渐增加.

图 4 和图 5 分别是不同界面陷阱密度条件下的转移特性曲线和器件沟道迁移率曲线. 从图 4 可以看出, 在界面陷阱密度为 $1 \times 10^{12}/\text{cm}^2$ 的条件下, 转移特性曲线较没有界面陷阱的条件下向右移动, 即阈值电压正向偏移. 图 5 显示了靠近 Si/SiO₂ 界面沿着沟道方向的器件内部电子在不同界面陷阱条件下的迁移率. 当界面陷阱密度为 $1 \times 10^{12}/\text{cm}^2$ 时, 电子迁移率整体上远远小于不含界面陷阱的条

件下的迁移率,这是因为存在的界面陷阱对反型层中的电子有一定的 Coulomb 力作用,增加电子受到的散射几率,进而造成载流子的迁移率下降.

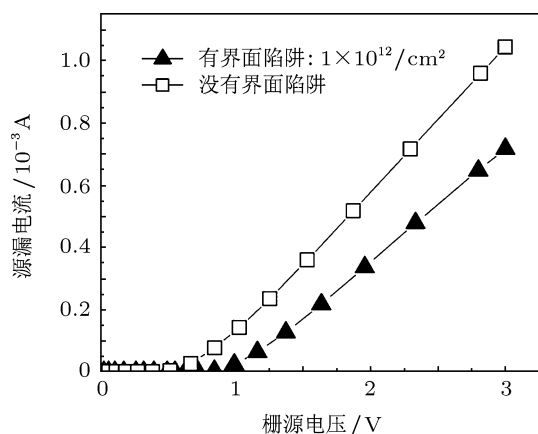


图4 不同界面陷阱条件下 I_{ds} - V_{gs} 转移特性曲线

的偏置栅压下,饱和漏电流 I_{ds} 要小于不含界面陷阱的器件.跨导定义为相对于栅压的漏电流的变化,两条不同 V_{gs} 的间距表征跨导,从图6可以看出,含有界面陷阱的跨导小于不含界面陷阱的跨导.

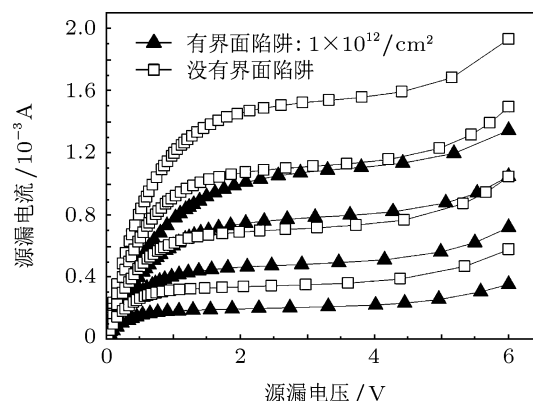


图6 界面陷阱密度为 $1 \times 10^{12}/\text{cm}^2$ 和没有界面陷阱条件下的 I_{ds} - V_{ds} 传输特性曲线

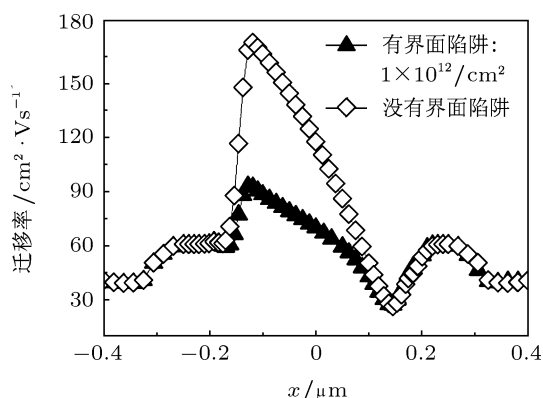


图5 不同界面陷阱条件下的沟道迁移率对比

阈值电压和电子迁移率的变化是器件的电学特性变化的标志,而这两种因素的综合变化又引起了其他特性的退化. MOS 器件在饱和区漏电流和跨导表达式如下^[9]:

$$I_D(\text{sat}) = \frac{W\mu_n C_{OX}}{2L} (V_{GS} - V_T)^2, \quad (9)$$

$$g_{ms} = \frac{W\mu_n C_{OX}}{L} (V_{GS} - V_T). \quad (10)$$

从(9)和(10)两个式子可以推导出,在同样的栅压偏置条件下,即 V_{GS} 恒定,迁移率降低和阈值电压正向漂移导致漏电流的降低和跨导的减少.图6的仿真结果验证了该结论.图6是在两种界面陷阱条件下,漏源电压 V_{ds} 都为6V,栅源电压 V_{gs} 都以1V为步长从2V扫描至5V,扫描得到的 I_{ds} - V_{ds} 传输特性曲线.图6显示含有界面陷阱的器件,在同样

4 实验结果与讨论

为了验证 HPM 引起 MOS 器件特性参数的退化效应,本文建立了 MOS 器件的 HPM 效应试验平台.通过微带传输线将 HPM 直接注入 MOS 器件栅极,通过测试系统来观测器件偏置与输出变化.实验所用的微波源为1kW级L波段微波脉冲源,微波频率1.30GHz,脉冲宽度500ns,重复频率100Hz,RS源功率40dBm.微波功率的大小通过可变衰减器和微波源来调节.

图7显示了器件实验前后的输出特性曲线.从图7(a)和(b)对比可知,辐照后器件的饱和漏电流下降,并且与图6的仿真结果反映出的特性变化趋势一致.进一步分别提取试验前后器件的模型参数,结果如表1所示.表1显示 HPM 注入实验后器件出现退化,如阈值电压正向漂移、跨导降低等,电学参数的退化方向与仿真结果相符合.因此,实验后器件的特性退化趋势与参数变化验证了 HPM 作用下 nMOSFET 的特性退化主要是热载流子效应产生界面陷阱而导致的. HPM 使得 nMOSFET 进入深耗尽状态,碰撞电离区域变大,而且没有反型层电子屏蔽 HPM 感应电压产生的纵向电场,导致热载流子更容易产生和注入到栅氧化层中,即 HPM 作用下热载流子效应更显著;热载流子注入到栅氧化层中,导致 Si/SiO₂ 界面处的 Si—H 键断裂,产

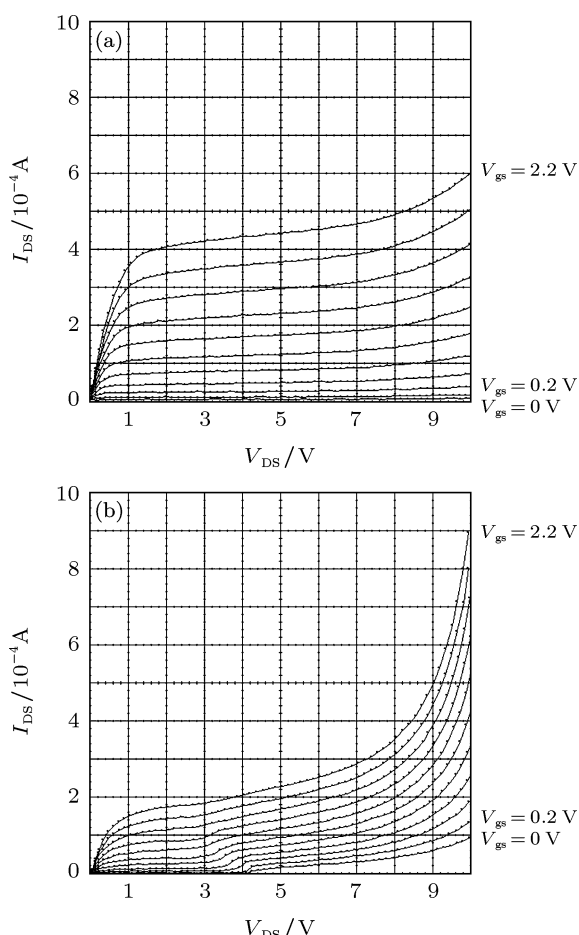


图7 nMOSFET I - V 特性曲线 (a) 辐照前; (b) 辐照后

生三价 Si 和游离 H. 三价的 Si 呈负电荷, 会一定程度上屏蔽外加的正栅压的作用, 等效结果是 N 沟 MOS 器件的阈值电压正向漂移, 而界面陷阱由于与反型层的电子具有 Coulomb 力作用, 进而降

低电子迁移率. 这两个机制的共同作用下进一步导致了 MOS 器件饱和漏电流和跨导的降低, 即造成了 N 沟 MOS 器件特性参数的退化.

表1 nMOSFET 器件实验前后模型参数对比

模型参数	参数含义	实验前	实验后
V_{T0}/V	阈值电压	0.12	0.93
$\lambda(10^{-3}/V^{-1})$	沟道长度调制系数	34.48	87.80
$\gamma(10^{-3}/V^{1/2})$	体材料阈值参数	1.15	6.039
$K_p(10^{-6}/A \cdot V^2)$	跨导	167.11	26.34
$\varphi_p(10^{-3}/V)$	表面电势	1043.10	677.97

5 结论

本文分析了 HPM 作用于 MOS 器件的物理过程, 基于该过程建立了 HPM 引起器件特性退化的物理模型, 并利用 ISE-TCAD 进行了仿真, 最后与实验结果相对比. 得出如下主要结论: 1) HPM 作用下器件 nMOSFET 的退化主要原因是 HPM 感应脉冲电压引起 MOS 器件的热载流子效应; 2) HPM 使得 nMOSFET 进入深耗尽状态, 碰撞电离区域变大, 而且没有反型层电子屏蔽 HPM 感应电压产生的纵向电场, 导致热载流子更容易产生和注入到栅氧化层中, 即 HPM 作用下热载流子效应更显著; 3) 热载流子注入到栅氧化层中, 导致 Si/SiO₂ 界面处的 Si—H 键断裂, 产生三价 Si 和游离 H, 进而导致 nMOSFET 的阈值电压正向漂移、饱和漏电流下降、跨导降低, 即器件电学特性参数出现退化.

[1] Hwang S M, Hong J I, Han S M, Hu C S, Huh U K, Choi J S 2007 *Microwave Conference 2007 APMC 2007, Asia-Pacific*, Bangkok, Thailand, December 11–14, 2007 p1

[2] Wang S M, Hong J I, Huh C S 2008 *Prog. Electromag. Res.* **81** 61

[3] Kim K, Iliadis A A, Victor G 2003 *Semiconductor Device Research Symposium, 2003 International*, Washington, DC, USA, December 10–12, 2003 p530

[4] Kim K, Iliadis A A 2007 *Electromag. Compat., IEEE Trans.* **49** 329

[5] Kim K, Iliadis A A 2005 *Semiconductor Device Research Symposium, 2005 International*, Washington, DC, USA, December 7–9 2005 p5

[6] Taylor C D, Giri D V 1994 *High-Power Microwave Systems and Effects* (Washington, D.C: Francis & Taylor)

[7] Ren R T 2008 *MS Dissertation* (Shenyang: Shenyangligong University) (in Chinese) [任瑞涛 2008 硕士论文 (沈阳: 沈阳理工大学)]

[8] Wang H Y, Li J Y, Zhou Y H, Hu B, Yu X Y 2009 *Electromagnetics* **29** 393

[9] Neamen D A 2002 *Semiconductor Physics and Devices Basic Principles* (New York: McGraw-Hill) p537

[10] Ma X H 2006 *Ph. D. Dissertation* (Xi'an: Xidian University) (in Chinese) [马晓华 2006 博士论文 (西安: 西安电子科技大学)]

[11] Penzin O, Haggag A, McMahon W, Lyumkis E, Hess K 2003 *Electron Dev. IEEE Trans.* **50** 1445

[12] Zhao C Z, Zhang D S, Shi B H 1996 *Microelectron. Rel.* **36** 493

[13] Fang J Y, Ning H, Zhang S L, Qiao D J 2003 *Acta Phys. Sin.* **52** 911 (in Chinese) [方进勇, 宁辉, 张世龙, 乔登江 2003 物理学报 **52** 911]

Research on characteristics degradation of n-metal-oxide-semiconductor field-effect transistor induced by hot carrier effect due to high power microwave*

You Hai-Long[†] Lan Jian-Chun Fan Ju-Ping Jia Xin-Zhang Zha Wei

(Key Laboratory of Wide Band-Gap Semiconductor Materials and Devices, School of Microelectronics, Xidian University, Xi'an 710071, China)

(Received 16 August 2011; revised manuscript received 8 October 2011)

Abstract

High power microwave (HPM) can disrupt the normal work of electronic systems through the effect of HPM on semiconductor devices. In this paper, the physical process and the physical model of the characteristic degradation of n-metal-oxide-semiconductor field-effect transistor (nMOSFET) induced by HPM are introduced. In device simulation results, the output characteristic curve of nMOSFET shows that HPM can induce the degradation of the characteristics of device, including the forward drift of threshold voltage, and the reduction of saturation current and transconductance. Based on the process and the model introduced in this paper, the voltage pulse generated by HPM makes nMOSFET be in depletion status and hot carrier increase; then the effect of hot carrier results in the characteristic degradation of device. The experimental result of MOS injected HPM shows the changes of output characteristics and model parameters are consistent with the device simulation results, proving that the physical process and the physical model introduced in the paper are correct.

Keywords: high power microwave, n-metal-oxide-semiconductor field-effect transistor, hot carrier, characteristics degradation

PACS: 85.40.Q, 85.30.T, 41.20.-q

* Project supported by the National Natural Science Foundation of China (Grant No. 60906051).

[†] E-mail: hlyou@mail.xidian.edu.cn