

倒装芯片塑料球栅阵列封装器件在外应力下的失效机理*

林晓玲¹⁾²⁾ 肖庆中²⁾ 恩云飞²⁾ 姚若河^{1)†}

1) (华南理工大学电子与信息学院, 广州 510640)

2) (工业和信息化部电子第五研究所, 电子元器件可靠性物理及其应用技术重点实验室, 广州 510610)

(2011年8月24日收到; 2011年11月15日收到修改稿)

倒装芯片塑料球栅阵列 (FC-PBGA) 封装形式独特而被广泛应用, 分析研究其在实际应用过程中, 在高温、电、水汽等多种综合环境应力条件作用下的失效机理对提高其应用可靠性有重要意义. 本文对 0.13 μm 6 层铜布线工艺的 FC-PBGA FPGA 器件, 通过暴露器件在以高温回流焊过程中的热 - 机械应力为主的综合外应力作用下的失效模式, 分析与失效模式相对应的失效机理. 研究表明, FC-PBGA 器件组装时的内外温差及高温回流焊安装过程中所产生的热 - 机械应力是导致失效的根本原因, 在该应力作用下, 芯片上的焊球会发生再熔融、桥接相邻焊球致器件短路失效; 芯片与基板之间的填充料会发生裂缝分层、倒装芯片焊球开裂/脱落致器件开路失效; 芯片内部的铜/低 k 互连结构的完整性受损伤而影响 FC-PBGA 器件的使用寿命.

关键词: 倒装芯片, 塑料球栅阵列, 失效机理, 外应力

PACS: 85.40.Qx, 65.40.De, 68.60.Dv

1 引言

倒装芯片塑料球栅阵列封装 (FC-PBGA) 易于实现芯片的高密度、高性能和小型化封装, 成为近年来多功能及高 I/O 引脚封装, 如 CPU, DSP, FPGA 等高端器件的最佳选择而被广泛应用^[1].

但是倒装芯片封装的结构特点, 导致它不可避免地存在着一些影响其可靠性的特殊问题. 其中芯片与基板之间的热膨胀系数不匹配会导致焊球热变形而影响封装结构的完整性^[2-4], 塑料基板的应用加剧了焊球凸点的疲劳失效^[5,6]. 封装过程中填充料的引入将焊球的剪切应变转移至填充料与相邻材料之间的界面, 并使这些界面易于出现分层而影响封装的可靠性^[7-14]. 同时, 倒装芯片封装生产过程中所经历的倒装芯片植球、热循环试验等多个高温过程所积聚的热 - 机械应力

对铜/低 k 介质芯片的结构完整性的影响也不容忽视^[9,15-17].

近年来国内外学者针对倒装芯片封装的结构设计、材料优选等方面开展了研究, 基于有限元或莫尔干涉条纹模拟仿真方法, 进行优化设计以提高倒装芯片封装器件的固有可靠性. 但有关 FC-PBGA 封装器件在实际应用过程中失效及可靠性方面的报道尚未多见. FC-PBGA 器件在实际应用过程中, 涉及存储、运输、可靠性试验、使用等多个过程, 在高温、电、水汽等多种综合环境应力条件的作用下, 不可避免的会出现失效. 因此, 对 FC-PBGA 封装器件使用时在外应力作用下的失效机理进行研究分析, 为减少或预防失效的发生提供依据, 以提高 FC-PBGA 器件的应用可靠性就显得尤为重要. 本文通过模拟 FC-PBGA 器件应用过程中所可能经历的环境条件, 包括自然贮存、高温焊接、加电测试等, 暴露

* 电子元器件可靠性物理及其应用技术重点实验室基金资助项目 (批准号: 9140C03010408DZ15).

† E-mail: phrhyao@scut.edu.cn

其可能的失效模式,分析与失效模式相对应的失效机理.

2 实验

器件为基于 1.5 V, 0.13 μm 6 层铜布线工艺的产品,采用倒装 PBGA 封装形式. 芯片面积为 8 mm \times 8 mm,塑料基板,芯片上的焊球凸点为共晶焊料 (Sn63Pb37),间距为 0.24 mm. 芯片与基板之间填满填充料,芯片背面粘接一个散热片,芯片组装基板采用多层 PWB 板,面积为 24 mm \times 24 mm,厚度为 1.4 mm. 基板外部焊球采用锡银铜无铅焊料,直径约为 0.6 mm,焊球间距为 1 mm. 器件的结构如图 1 所示.

封装好的器件经初始电性能测试及高倍数 X 射线透视法观察,去除存在焊球桥连短路、开路等缺陷的器件,保证实验样品的功能良好. 将功能良好的样品 140 个于室温环境中直接存放,相对湿度 75%. 72 h 后,将样品平均分成 2 组,第 1 组器件在安装至 PCB 板前进行 125 $^{\circ}\text{C}$ /24 h 的烘烤,第 2 组器件未经烘烤直接安装上板. 焊接安装时经预热温区之后,以 2—3 $^{\circ}\text{C}/\text{s}$ 的升温速率迅速上升至回流焊接区使焊膏达到熔化状态,峰值温度 260 $^{\circ}\text{C}$,217 $^{\circ}\text{C}$ 以上的停留时间约 90 s,235 $^{\circ}$ 以上的时间约 30 s. 焊接安装完成后再次进行电性能测试,发

现两组样品中均有器件出现失效,主要的失效表现见表 1. 对失效样品进行 X 射线透视法及声学扫描显微法 (C-SAM) 分析其器件内部界面状况. 环氧树脂固封样品制作观察面或聚焦离子束技术结合扫描电镜显微术观察分析器件内部的失效形貌.

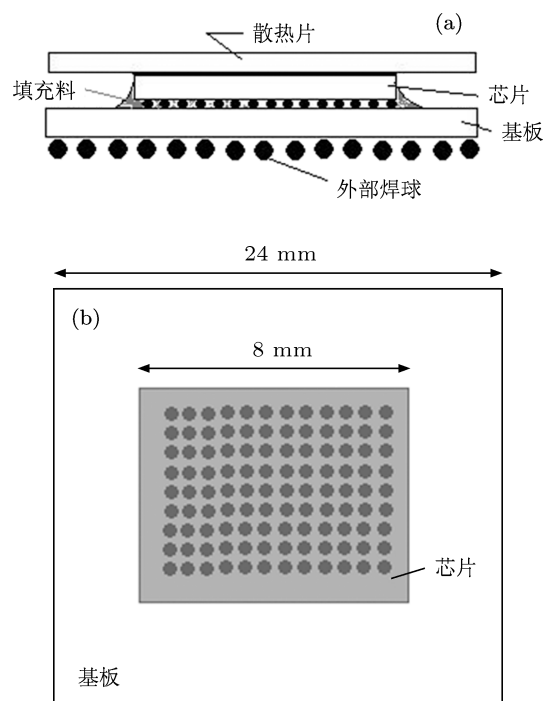


图 1 FC-PBGA 封装器件的结构示意图 (a) 侧视图; (b) 顶视图

表 1 FC-PBGA 封装 FPGA 经回流焊接后电性能测试结果

组别	主要失效表现	组别	主要失效表现
第 1 组	1. 电源正负两端短路失效	第 2 组	1. 大量管脚对地开路失效
	2. 电源对地短路失效		2. 几个管脚对地开路失效
	3. 局部区域范围内的所有管脚对地短路失效		

3 结果与讨论

从两组的失效样品中先分别挑选第 1 类失效表现的样品进行分析. 图 2 和图 3 分别为电源正负两端呈短路失效、大量管脚对地呈开路失效的典型样品的 X 射线透视图,与没有失效的样品相比,呈短路失效的样品焊接后的倒装芯片区域内

存在可疑的片状阴影 (图 2),呈开路失效样品的倒装芯片区域内则存在大量形状异常、不规则的焊球形貌 (图 3). C-SAM 图像显示呈短路失效样品倒装芯片区域内存在片状物 (图 4),而呈开路失效样品封装内部则存在大面积的分层 (图 5). 初步推断该器件失效与倒装芯片上的焊球有关.

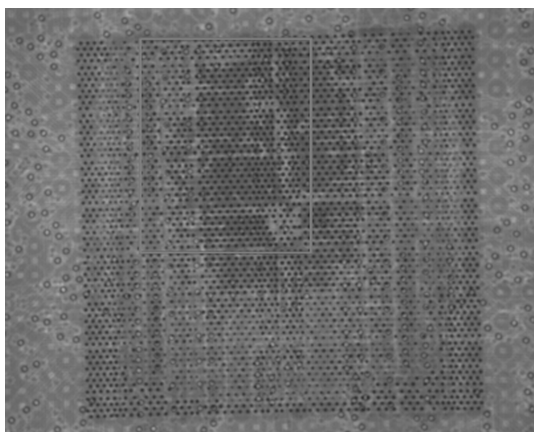


图2 呈短路失效样品倒装芯片区域内观察到的可疑片状阴影

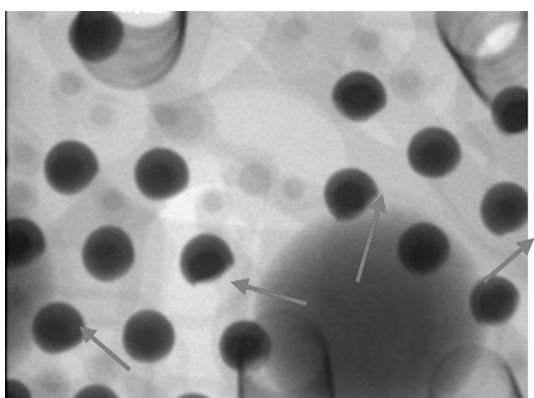


图3 呈开路失效样品倒装芯片区域内观察到的形状异常的焊球形貌

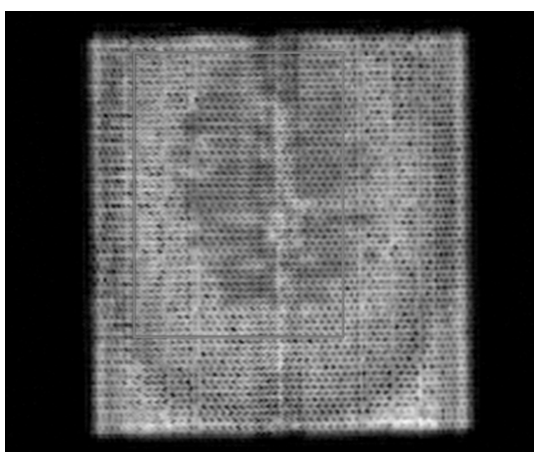


图4 声扫图显示呈短路失效样品倒装芯片中存在异常阴影

结合 X 射线及 C-SAM 的观察结果, 固封呈短路失效样品并制作平行于倒装芯片焊球层面的平面观察面 (图 6), 从中观察到焊球之间存在异常

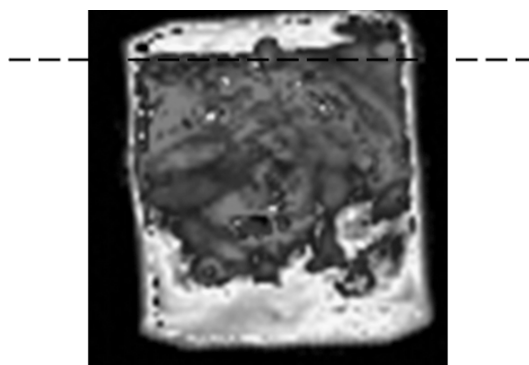
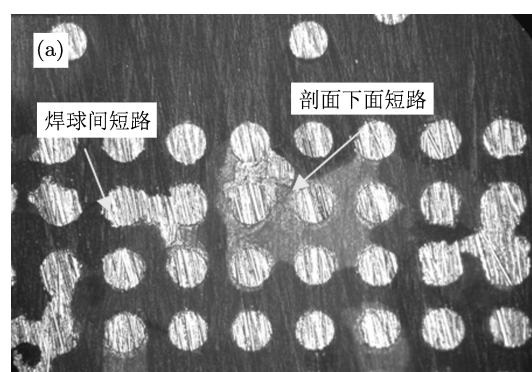


图5 声扫图显示呈开路失效样品倒装芯片中存在大面积分层 (深色部分)



Element	K Ratio	Weight %	Atonic %
PbM	0.3134	31.343	20.730
SnL	0.6866	68.657	79.270
Total		100.000	100.000

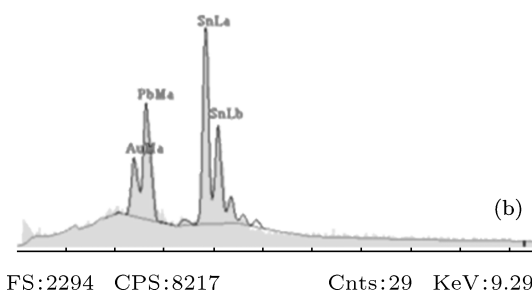


图6 经 260 °C 焊接安装后呈短路失效 FPGA 倒装芯片上焊球间异常连接物的典型形貌及元素分析 (a) 金相照片; (b) 焊球间异常连接物部位的 EDX 能谱分析

连接通道形貌, 该层之下层面也存在类似现象. 对该异常连接物的 EDX 能谱成分 (如图 6(b) 所示) 分析显示: 图 6(a) 所示通道部位的锡含量约为 68%, 铅约为 32%, 其材质和芯片上焊球的材质相同, 均为铅锡共晶焊料 (Sn63Pb37), 该焊料的熔融温度约为 183 °C. 外部焊球成分为锡银铜, 对应的熔融温度约为 217 °C. 同时, 这两种焊球所对应的焊接峰

值温度也不同,无铅锡银铜焊料的焊接峰值温度高达 260°C ,而铅锡共晶焊料的为 230°C .器件组装时内外温差超过 30°C .由于该器件失效前尚未加电,可排除电应力方面因素而导致的失效.因此,倒装芯片上互连的较低熔点共晶焊料在外部过高的焊接温度的作用下发生再次熔融,并在填充料中流动,使原本相邻但独立的焊球桥接短路是导致该器件电源两端短路失效的根本原因.

固封呈开路失效的样品并制作剖面至倒装芯片上有异常焊球所在的区域(排/列)(如图5中虚横线所示),观察到芯片与基板之间的填充料发生裂缝分层(图7),倒装芯片上的焊球出现断裂(图8).分层界面发生在靠近填充料-基板界面的位置,焊球-芯片界面完好.

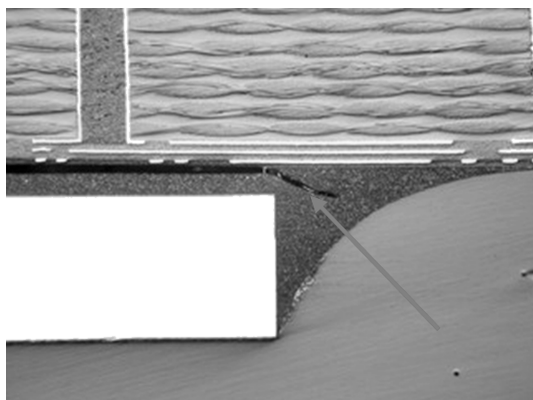


图7 呈开路失效样品填充料在芯片末端发生开裂

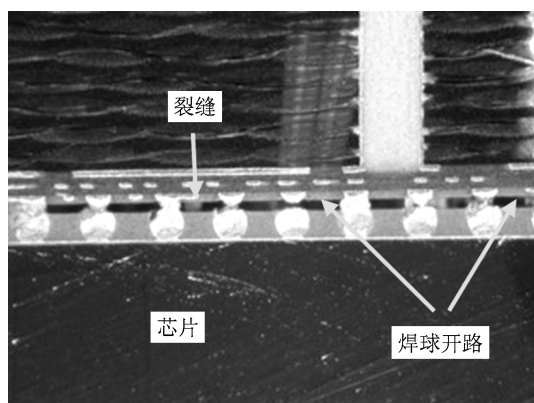


图8 呈开路失效样品填充料中裂缝、焊球断裂开路形貌

倒装芯片封装中芯片与基板之间填充料的加入,减少了焊点因热失配造成的机械性开裂^[7],但

也因此带入了新的界面结构,如焊球-填充料界面、填充料-芯片界面、填充料-基板界面.封装过程和热循环过程中的热-机械应力一旦超过上述界面的结合力,则须通过形成空洞、裂缝或脱落等方式来释放.同时,芯片角落的区域范围内具有最大的热-机械应力^[8],因此,在高温回流焊接工艺产生的热-机械应力的作用下,芯片角落的填充料-基板界面首先出现局部分层(图7).当填充料的局部分层发展并接触到焊球之后,填充料失去了对芯片和基板形变的束缚,减弱了对焊球的固定作用,焊球承受由芯片与基板热膨胀系数不匹配而引起的较大塑性形变,使裂缝在焊球中产生、发展,直到贯穿整个焊点(图8),正是贯穿焊球的裂缝,导致器件开路失效.同时,FC-PBGA中的塑料基板和填充料都属于湿敏性材料,易于吸附潮气,该实验样品于相对湿度为75%(高于J-STD-020C等标准中规定的存放条件 $\leq 30^{\circ}\text{C}/60\%RH$)的环境中存放时,未经高温烘烤进行除湿预处理而直接焊接上板,封装内部材料中水气未得到有效排除,当器件被加热到焊接温度时,它所吸附的潮气就会汽化,在填充料内造成大的应力导致炸裂,即爆米花效应.吸附的潮气越多,炸裂就会越厉害,使FC-PBGA器件的芯片凸点与封装基板之间发生裂缝分层、焊球断裂,最终导致多个管脚与地之间开路失效.

根据器件的电路功能对焊接上板后并未出现失效的器件进行加电测试.发现有样品也出现了失效,表现为电源对地短路.加电之前该样品并未出现过与上述两类失效样品类似的异常情况.用化学方法开封暴露芯片内部结构,芯片表面无明显过电烧毁痕迹.但是在芯片表面边缘区域,部分焊球键合区下方的钝化层及介质层呈破裂现象.利用聚焦离子束技术对该区域进行剖面分析,观察到顶层钝化层与下层低 k 介质之间出现微裂缝(图9),且几乎延伸整个芯片表面,某些位置裂缝已经纵向延伸至芯片表面金属化区域.这种情况集中在芯片边缘,中心区域未发现这种现象.去除钝化层、第一层Cu布线和第一层介质层后,发现了击穿损伤形貌(图10).

倒装芯片封装对Cu/低 k 结构的影响已有过报道^[9,15],与传统的层间介质 SiO_2 相比,低 k 材料的热膨胀系数高、黏附性差、热传导率低.倒装芯片封装/安装过程中的多个高温负载,使Cu/低 k 芯片与封装之间的相互作用力(临界能量释放率 G_C 大

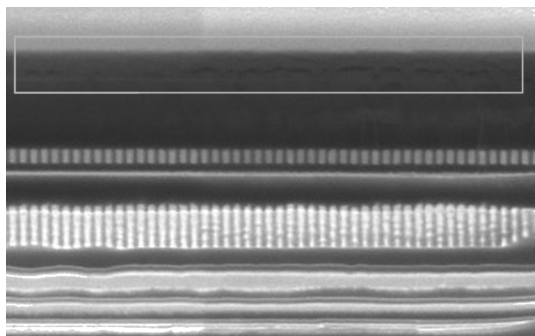


图9 顶层钝化层与下层低 k 介质之间的微裂缝

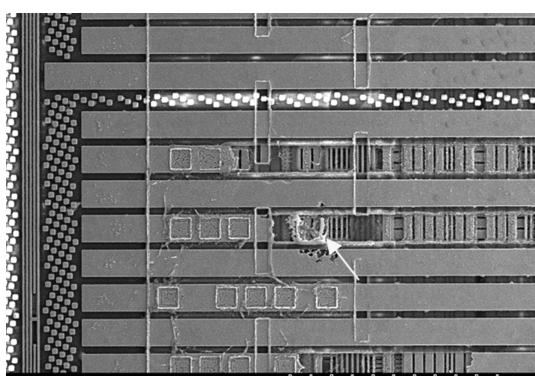


图10 Cu/低 k 介质芯片中的击穿损伤形貌

于 10 J/m^2) 远大于 Cu/低 k 芯片在生产工艺中所承受的高温负载 ($400 \text{ }^\circ\text{C}$ 冷却到室温, G_C 小于 1 J/m^2). 而由于顶层互连结构与封装材料最近, 芯片顶层钝化层及下层之间的界面承受了最大的拉力及剪切应力. 因此, FC-PBGA 在高温回流焊接

及冷却到室温的温变过程中, 过强温度应力及机械应力导致的封装热变形直接作用于 Cu/低 k 互连结构中引起局部变形, 促使芯片顶层钝化层及下层低 k 介质间微裂缝形成, 降低了层间介质的击穿强度. 在之后的加电测试过程中, 微裂缝处的多层布线结构在电应力的作用下, 层间介质击穿导致布线间短路, 最终导致器件失效.

对其他的失效样品也进行失效分析及对比, 样品在经过回流焊接、加电测试等试验之后的失效情况汇总如表 2 所示. 从中可看出, 在失效样品中, 86.7%的失效样品是由于倒装芯片上的焊球在外部高温应力的作用下出现问题而直接使器件功能丧失失效. 另外 13.3%的失效虽然是在电测试时才暴露出来, 但也间接与器件上板焊接时的高温热 - 机械应力有关, 该应力残留在芯片表面及其内部层间结构之间并造成对器件可靠性构成威胁但可能尚未明显影响器件性能的潜在裂纹损伤, 在随后电应力共同作用下最终导致器件失效. 由此可见, FC-PBGA 的高温回流焊接工艺产生的过强温度应力及伴随产生的机械应力是导致此类器件失效的主导因素. 在该热 - 机械应力作用下, FC-PBGA 封装内部的倒装芯片上焊球、芯片与基板间的填充料、芯片及其内部结构均有可能出现不同程度的损伤, 导致器件失效. 器件焊接上板前有无除湿预处理对器件的失效模式和失效机理有直接影响, 经过烘烤除湿, 封装材料中所可能吸收的水气被去除, 减少了在焊接高温过程中水气汽化而导致器件内部结构开裂失效的可能.

表2 FC-PBGA 封装 FPGA 经回流焊接、加电测试后的失效情况汇总

失效阶段	主要失效模式	主要失效原因	失效数量	占失效比例 /%
焊接上板后失效	1. 电源正负两端短路失效	倒装芯片上的焊球由于外部高温应力的作用发生再熔融而短路失效	9	60
	2. 电源对地短路失效			
	3. 局部区域范围内的所有管脚对地短路失效			
焊接上板后加电测试失效	4. 大量管脚对地开路失效	倒装芯片上的焊球由于外部高温应力的作用而断裂开路失效	4	26.7
	5. 几个管脚对地开路失效			
	6. 某个电源端对地短路失效			

高温回流焊接工艺产生的热-机械应力,一方面来自于焊接的高温,一方面也有可能是由于焊接时间控制不当而引起的.为了验证这一点,从存放的样品中再取出样品经过烘烤除湿之后,再进行焊接上板,焊接温度剖面仍然如前所述,但是时间则相对缩短,217 °C 以上的停留时间降为 50 s, 235 °C 以上的时间降为 15 s. 之后再次对器件进行加电测试,器件未出现失效的现象.

应 RoHS 环保法规的要求,FC-PBGA 封装的器件必须无铅化,但是内部互连却得到了相关法规的豁免,即 FC-PBGA 内部的互连仍然可以使用高铅含量/高温的锡铅焊料(如 Sn10Pb90)或是锡铅共晶焊料(Sn63Pb37),而外部球形引脚则使用锡银铜等无铅共晶焊料.器件组装时的内外温差对 FC-PBGA 器件可靠性的不良影响将有增无减.若器件由于焊接前贮存不当等原因导致水汽侵入内部,更容易导致失效的产生,并加剧这种破坏结果.

4 结论

本文采用 FC-PBGA 封装器件,通过模拟器件应用过程中所可能经历的环境条件,暴露其可能的失效模式及失效机理.结果表明,FC-PBGA 组装时的内外温差及高温回流焊安装过程中所产生的热-机械应力是导致失效的根本原因.该热-机械应力会使芯片上的焊球发生再熔融、桥接相邻焊球致器件短路失效;或导致芯片与基板之间的填充料发生裂缝分层、倒装芯片焊球开裂/脱落,器件开路失效;或残留并作用在芯片内部的 Cu/低 k 互连结构而影响结构的完整性,这些都直接影响 FC-PBGA 器件的使用寿命和应用可靠性.无铅焊球工艺/有铅无铅混装工艺的引入进一步提高内外温差及焊接温度,使 FC-PBGA 器件能否可靠地使用面临更严峻的挑战.对 FC-PBGA 器件使用方面而言,须加强器件的保存管理,保证器件存放在足够干燥的环境中而不发生过度的吸湿现象.

- [1] Shimoto T, Kikuchi K 2003 *NEC Research & Development* **44** 213
- [2] Wang G T, Groothuis S, Ho P S 2003 *Proceeding of the Electronic Components and Technology Conf.*, New Orleans, May27–30, 2003 p727
- [3] Ho P S, Wang G T, Ding M, Zhao J H, Dai X 2004 *Microelectronics Reliability* **44** 719
- [4] Banijamali B, Mohammed I, Savalia P 2009 *Proceeding of the Electronic Components and Technology Conf.*, San Diego, May26–29, 2009 p293
- [5] Wang G T, Groothuis S, Ho P S 2004 *Proceeding of the 42nd Annual Int. Reliability Physics Symp.*, Phoenix, April 25–30, 2004 p557
- [6] Li L, Xue J, Ahmad M, Brillhart M 2006 *Proceeding of the Electronic Components and Technology Conf.*, San Diego, May30–June 02, 2006 p1590
- [7] Peng C T, Liu C M, Lin J C, Cheng H C, Chiang K N 2004 *IEEE Trans. On Components and Packaging Technologies* **27** 684
- [8] Shimoto T, Kikuchi K, Baba K, Matsui K, Honda H, Kata K 2004 *Microelectronic Reliability* **44** 515
- [9] Mercado L L, Kuo S M, Goldberg C, Frear D 2003 *IEEE Transactions on advanced packaging* **26** 433
- [10] Tsukada Y, Mashimoto Y 1992 *Proceeding of the Surface Mount International Conf.*, San Jose, August 30–Sept.3, 1992 p294
- [11] Lu Y D, He X Q, En Y F, Wang X, Zhuang Z Q 2010 *Acta Phys. Sin.* **59** 3438 (in Chinese) [陆裕东, 何小琦, 恩云飞, 王歆, 庄志强 2010 物理学报 **59** 3438]
- [12] Komain Z, Amin N, Cheah A Y, Jalar A 2008 *Proceeding of the 33rd International Electronics Manufacturing Technology Conf.*, Penang, Nov. 4–6, 2008 p1
- [13] Andideh E, Blaine J, Block C, Jin B, Scherban T, Sun B 2001 *Proceeding of the IEEE International Interconnect Technology Conf.*, Burlingame, June 4–6, 2001 p257
- [14] Tsao P H, Huang C, Lii M J, Tsai N S 2004 *Proceeding of the Electronic Components and Technology Conf.*, Las Vegas, June 1–4, 2004 p767
- [15] Mercado L L, Goldberg C, Kuo S M, Lee T Y, Pozder S K 2003 *IEEE Transactions on Device and Material Reliability* **3** 111
- [16] Wang G T, Groothuis S, Merrill C, Ho P S 2004 *Intersociety Conf. on Thermal Phenomena* Las Vegas, June1–4, 2004 p211
- [17] Uchibori C J, Lee M 2009 *Proceeding of the IEEE International Interconnect Technology Conf.*, Sapporo, June 1–3, 2009 p217

Failure mechanism of FC-PBGA devices under external stress*

Lin Xiao-Ling¹⁾²⁾ Xiao Qing-Zhong²⁾ En Yun-Fei²⁾ Yao Ruo-He^{1)†}

1) (*School of Electronic and Information Engineering, South China University of Technology, Guangzhou 510640, China*)

2) (*Science and Technology on Reliability Physics and Application of Electronic Component Laboratory, China Electronic Product Reliability and Environmental Testing Research Institute, Guangzhou 510610, China*)

(Received 24 August 2011; revised manuscript received 15 November 2011)

Abstract

Flip chip plastic ball grid array (FC-PBGA) is unique and has been widely used. During FC-PBGA's practical application, the analysis of its failure mechanisms under high temperature, electricity, water vapor and other comprehensive environmental stress conditions is very important for improving its application reliability. In this paper, with 0.13- $\mu\text{m}/6$ -level copper-based FPGA with FC-PBGA package, failure mode of the device is exposed under external stress, which is dominated with thermal-mechanical stress generated by high temperature thermal reflow process. And the failure mechanism corresponding to the failure mode is analyzed. Results show that the basic cause of the failure is the thermal-mechanical stress, which is induced by the combination of internal and external reflow temperature difference and high temperature reflow process when assembled. The thermal-mechanical stress makes the solder bumps on the flip chip melt again and bridges the adjacent solder bumps to lead to the device short failure. It also induces crack or delamination in the underfill, crack in solder bump or solder bump fallen off to lead to device open failure. The residual stress on Cu/low- k interconnect structures damages the structure integrity and affects the reliability of FC-PBGA packages.

Keywords: flip chip (FC), plastic ball gate array(PBGA), failure mechanism, external stress

PACS: 85.40.Qx, 65.40.De, 68.60.Dv

* Project supported by the Science and Technology on Reliability Physics and Application of Electronic Component Laboratory(Grant No. 9140C03010408DZ15).

† E-mail: phrhyao@scut.edu.cn