

用于电压基准的 Nb/Nb_xSi_{1-x}/Nb 约瑟夫森单结的研制*

曹文会¹⁾ 李劲劲^{1)†} 钟青¹⁾ 郭小玮²⁾ 贺青¹⁾ 迟宗涛²⁾

1) (中国计量科学研究院, 电磁研究所, 北京 100013)

2) (青岛大学, 自动化工程学院, 青岛 266003)

(2012 年 5 月 19 日收到; 2012 年 6 月 11 日收到修改稿)

现代可编程约瑟夫森电压基准的核心器件是约瑟夫森结阵. 目前最具有优势的约瑟夫森结阵是 Nb/Nb_xSi_{1-x}/Nb 材料的结阵. Nb/Nb_xSi_{1-x}/Nb 材料的约瑟夫森结具有三层薄膜的制作过程简便, Nb 和 Nb_xSi_{1-x} 刻蚀工艺相同以及 Nb_xSi_{1-x} 势垒层成分可调等优点. 中国计量科学研究院设计制作了 Nb/Nb_xSi_{1-x}/Nb 约瑟夫森单结. 通过在 4.2 K 低温下对所做单结进行直流电流-电压特性测量, 观测到了清晰的超导隧穿电流和从零电压态向电压态的跳变, 最后就测量结果进行了分析讨论. 此项工作属于国内首个开展 Nb/Nb_xSi_{1-x}/Nb 材料约瑟夫森单结研究的工作.

关键词: 约瑟夫森结, Nb, Nb_xSi_{1-x}, 约瑟夫森电压基准

PACS: 03.75.Lm, 74.78.Fk, 74.81.Fa, 85.25.Cp

1 引言

约瑟夫森结在微波辐照下会产生只与物理常数和频率相关的 Shapiro 电压台阶. 这一现象在电压计量领域的应用是约瑟夫森效应的一个重要应用. 上世纪 80 年代, 国际上很多实验室都开展了传统约瑟夫森结电压基准系统的研究. 系统所用的核心器件是上万个约瑟夫森单结串联起来的约瑟夫森结阵^[1]. 经过 30 多年的发展, 约瑟夫森电压基准从最初的传统约瑟夫森电压基准发展成为了目前的可编程约瑟夫森电压基准. 传统约瑟夫森电压基准所需约瑟夫森结为超导/绝缘层/超导 (SIS) 型结. SIS 型结由于其电压电流特性的回滞性很难直接用于可编程约瑟夫森电压基准. 而非回滞型结则工作在确定的电压电流状态, 可以很容易通过选择输入电流来选择输出电压. 随着微加工工艺的进步, 人们可以在一个芯片上制作出几十万个具有相

同电流电压特性的约瑟夫森结, 并且非回滞约瑟夫森结具有较高临界电流使其交流约瑟夫森效应呈现出较宽的电压台阶和良好的噪声抑制性能, 因此可编程约瑟夫森电压标准采用的是非回滞型约瑟夫森结.

国际上能制作用于电压基准的约瑟夫森结阵的国家有三个, 分别是德国、日本和美国. 各个国家所采用的回滞型约瑟夫森结的材料结构各有不同. 德国联邦物理技术研究院 (PTB) 采用的是 Nb/AlO_x/Al/AlO_x/Nb 材料、超导/绝缘层/金属/绝缘层/超导 (SINIS) 型的非回滞约瑟夫森结阵^[2]; 日本计量院采用了 NbN/TiN_x/NbN 材料、超导/金属/超导 (SNS) 型非回滞约瑟夫森结^[3]; 美国国家标准技术研究院 (NIST) 刚开始采用的是 Nb/PdAu/Nb 材料的 SNS 型非回滞约瑟夫森结阵^[4], 后来 NIST 又研究了 MoSi₂ 做势垒层的 SNS 型非回滞约瑟夫森结阵^[5]. 而 Nb_xSi_{1-x} 材料作为约瑟夫森结的势垒材料, 最早出现在上世纪 80 年

* 国家科技支撑计划 (批准号: 2011BAK15B00) 资助的课题.

† E-mail: jinjinli@nim.ac.cn

代, Barrerat 等人制作了 $\text{Nb}/\text{Nb}_x\text{Si}_{1-x}/\text{Nb}$ 材料的约瑟夫森结, 并研究了不同 Nb 含量的 $\text{Nb}_x\text{Si}_{1-x}$ 势垒层对约瑟夫森结 I - V 特性的影响 [6]. 相比其他约瑟夫森结材料, $\text{Nb}/\text{Nb}_x\text{Si}_{1-x}/\text{Nb}$ 材料结构的约瑟夫森结具有如下优点: 1) $\text{Nb}_x\text{Si}_{1-x}$ 为磁控共溅射方法沉积的, 可以在同一个腔室内与 Nb 膜一块顺序制作完成; 2) 由于 $\text{Nb}_x\text{Si}_{1-x}$ 和 Nb 具有相似的刻蚀工艺及刻蚀速度, 因此在简化了器件制备工艺步骤的同时还可减少刻蚀中经常会伴有的侧向腐蚀现象, 可保证器件的一致性和成品率; 3) 通过调整 Si 和 Nb 的相对比例, 可以方便的调节结的电学特性 [7]. 由于以上优势, 在 2009 年美国与德国合作开展了 $\text{Nb}/\text{Nb}_x\text{Si}_{1-x}/\text{Nb}$ 材料结构约瑟夫森结阵列的研制工作, 并成功制作了 $\text{Nb}/\text{Nb}_x\text{Si}_{1-x}/\text{Nb}$ 材料结构的 1 V 和 10 V 工作在 70 GHz 的可编程约瑟夫森结阵列 [8]. 2011 年美国又研制出了 10 V 工作在 18 GHz 的 $\text{Nb}/\text{Nb}_x\text{Si}_{1-x}/\text{Nb}$ 材料结构的约瑟夫森结阵列 [9]. 为了能摆脱在约瑟夫森电压基准核心器件上对外国的依赖, 中国计量科学研究院正在积极开展约瑟夫森结阵列器件的研究. 在对国际上各国所采用约瑟夫森结材料进行了对比后, 我们最终选择了 $\text{Nb}/\text{Nb}_x\text{Si}_{1-x}/\text{Nb}$ 材料的约瑟夫森结器件作为研究方向. 本文介绍了 $\text{Nb}/\text{Nb}_x\text{Si}_{1-x}/\text{Nb}$ 材料结构约瑟夫森结器件的研制工艺与测量工作.

2 制作工艺与实验测量

2.1 制作工艺

我们采用了选择性 Nb 刻蚀的方法 (SNEP) [10] 制作 $\text{Nb}/\text{Nb}_x\text{Si}_{1-x}/\text{Nb}$ 材料的 SNS 型约瑟夫森结. $\text{Nb}/\text{Nb}_x\text{Si}_{1-x}/\text{Nb}$ 结构各层薄膜的制作是在具有高真空度的直流磁控溅射系统中顺序完成的. 系统的底部有三个斜向上的磁控溅射靶, 顶部中央位置是可以自转的样品台. 通过低温泵抽真空, 系统背景真空度可以达到 1×10^{-8} Torr ($1 \text{ Torr} = 1.33322 \times 10^2 \text{ Pa}$), 保证了 Nb 膜在溅射的过程中不被氧化和污染. Nb 膜是在 4 mTorr 高纯氩气氛中溅射的, 磁控溅射功率为 500 W, 溅射速率为 0.36 nm/s. 我们对不同 Ar 气压下沉积的 Nb 膜特性进行了标定后, 最终选择了 4 mTorr 作为工艺气压. 在此条件下沉积的 Nb 膜超导转变温度可达 8.8 K, 表面粗糙度只有 1.21 nm, 室温和超导转变前电阻比值 ($R_{293\text{K}}/R_{T_c}$) 为 4, 膜本征应力仅为 100 MPa. 从以上参数可以看出我们的 Nb

膜具有较高的质量, 为约瑟夫森结的制备提供了可靠保证. $\text{Nb}_x\text{Si}_{1-x}$ 是通过 Nb 靶和 Si 靶直流共溅射完成的, 溅射气压是 4 mTorr, 溅射功率分别为 22 W 和 195 W, 溅射速率为 0.1 nm/s, 表面粗糙度约 1.18 nm. $\text{Nb}/\text{Nb}_x\text{Si}_{1-x}/\text{Nb}$ 三层薄膜厚度从下往上依次是 220 nm, 20 nm 和 110 nm 在 $\text{Nb}/\text{Nb}_x\text{Si}_{1-x}/\text{Nb}$ 结构的沉积过程中不需要将样品从真空室取出, 从而保证了各层界面无氧化或污染.

我们用光刻的方法在三层薄膜上制作出 $1.2 \mu\text{m}$ 厚的光刻胶图形, 然后用反应离子刻蚀法将未被光刻胶保护的 Nb 或 $\text{Nb}_x\text{Si}_{1-x}$ 膜刻蚀掉. 刻蚀工艺是在具有终点探测系统的反应离子刻蚀系

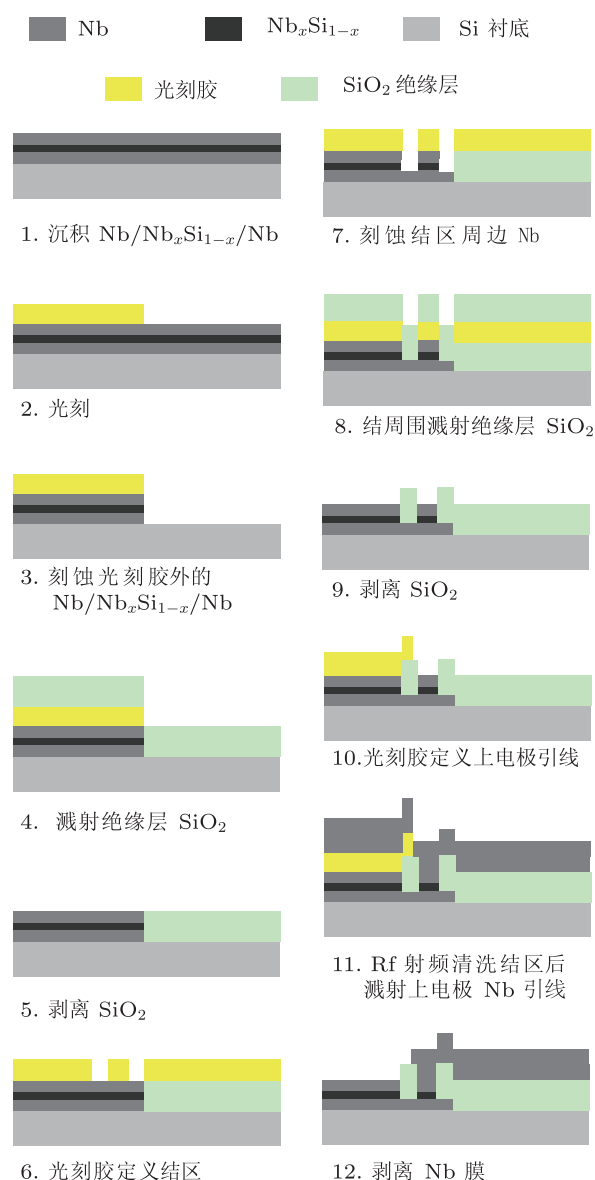


图1 $\text{Nb}/\text{Nb}_x\text{Si}_{1-x}/\text{Nb}$ 结构约瑟夫森结制作工艺过程图

统中完成的. 此系统可以通过激光在样品表面反射强度的不同, 监测刻蚀过程. 刻蚀用的是 15 mTorr 的 SF_6 气体, 射频功率为 50 W. 背景真空和样品冷却对刻蚀质量有很大影响, 背景真空如果较低, 会明显影响刻蚀速度. 同时刻蚀速度要合适, 不然会造成刻蚀后的样品表面粗糙度变大. 而样品冷却不好会造成三层膜的侧蚀和面蚀都不均匀. 因此, 样品的刻蚀过程的背景真空设为 5×10^{-6} Torr, 并采用较低的刻蚀速度, 在工艺参数上体现为使用较低射频功率和刻蚀气体气压, 以及较好的导热胶来降低样品温度. 较好的刻蚀工艺为后续步骤过程顺利进行创造了有利条件.

刻蚀完后需要将刻掉的部分填充上二氧化硅. 我们用的是等离子体增强化学气相沉积法的标准的 SiO_2 沉积工艺, 参数是 50 sccm 氟气, 20 sccm 氧气再加 50 sccm 的硅烷, 沉积温度 20°C , 沉积速率 2.5 nm/s, 厚度 380 nm. 然后再用光刻定义约瑟夫森结区, 随后用上述刻蚀工艺将上层 Nb 膜刻掉, 再用 SiO_2 沉积工艺在结区周围沉积 SiO_2 绝缘层. 最后用光刻定义约瑟夫森结的引线, Rf 清洗结区后, 沉积 Nb 膜引线. Rf 清洗结区所用工艺过程是 324 V 直流偏压加 50 W 射频功率, 在 7 mTorr 的氟气氛围中进行的. 约瑟夫森单结流制程如图 1 所示. 图 2 所示为约瑟夫森结区在显微镜下的图像.

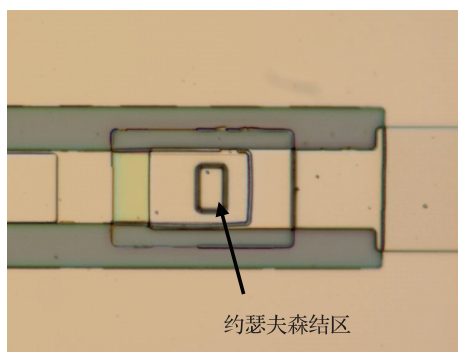


图2 Nb/Nb_xSi_{1-x}/Nb 约瑟夫森结, 结区面积为 $6 \times 10 \mu\text{m}^2$

2.2 测量与分析

在 4.2 K 液氮温度下对器件用四端法进行了测量, 所得器件的电流电压 (I - V) 特性曲线如图 3 所示. 图中横轴代表电压, 纵轴代表电流, 从中可以看到清晰的超导隧穿电流和零电压态到电压态的跳变, 也可以看出 I - V 曲线有一些回滞. 根据 RCSJ 模型, 约瑟夫森结的曲线是否回滞跟参数 $\beta_c = 2\pi I_c R^2 C / \Phi_0$ 有关, 其中 C 是结电容, R 是

结电阻, I_c 是临界电流, Φ_0 是磁通量子. 当 $\beta_c > 1$ 时, 其 I - V 曲线是回滞的; 当 $\beta_c \ll 1$ 其 I - V 曲线是非回滞的. 可以推测我们所测的样品 β_c 约等于 1. β_c 与 R 是二次方的关系, 而 β_c 与 I_c 和 C 是一次方的关系, 所以 R 的大小对 β_c 的影响比较大. 从 I - V 特性曲线上可以看出其值约为 10Ω , 我们认为约瑟夫森结的结电阻 R 比较大的, 导致了比较大的 β_c , 从而导致了测得的 I - V 曲线出现了回滞. 而根据美国国家标准技术研究院所用约瑟夫森结的数据, 可用于电压基准的结电阻应该在几十毫欧的量级, 同样说明结电阻值相对较大. 当 R 减小时, C 同样会减小, 虽然 I_c 会增大, 但是 β_c 的趋势应该是变小的. V_m 是约瑟夫森结的另外一个重要参数, 代表了用于电压标准的约瑟夫森结的第一个较为合适的电压台阶的位置, 其中 $V_m = I_c R_n$. 此样品的 V_m 约为 4 mV, 远大于用于电压标准的 SNS 型约瑟夫森结第一个台阶约 $40 \mu\text{V}$ 的电压值. 由此可见较大 R_n 同样导致了比较大的 V_m . 根据以上数据, 我们明确了下一步的研究方向, 即通过增加 Nb 在势垒层 $\text{Nb}_x\text{Si}_{1-x}$ 中的含量降低结电阻, 具体的工艺是在制作势垒层时保持 Si 溅射功率不变, 增加 Nb 的溅射功率. 以及适当减小势垒层的厚度以减小 R_n . 在光刻板的设计上, 进一步减小结区周围的上下电极重叠面积, 以减少并联电容.

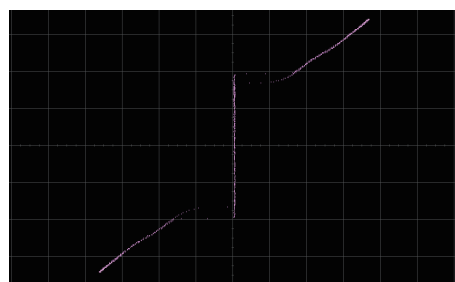


图3 SNS 型 Nb/Nb_xSi_{1-x}/Nb 材料的约瑟夫森在 4.2 K 下测量得到的结的 I - V 特性曲线, 横轴代表电压 2 mV/div, 纵轴是电流 0.2 mA/div. 其 V_m 是 4 mV, R_n 是 10Ω

3 结论

我们设计制作了 Nb/Nb_xSi_{1-x}/Nb 材料的 SNS 型约瑟夫森结. 在约瑟夫森结的 I - V 特性曲线上观测到了清晰的超导隧穿电流和从零电压态向电压态的跳变. 由于所用 Nb_xSi_{1-x} 层的电阻较大, 约瑟夫森结的 I - V 特性曲线存在一些回滞. 下一步, 我们将在制作样品势垒层时通过增加 Nb 的含量以减小约瑟夫森结的结电阻, 制作出适用于电压标准

的 SNS 型约瑟夫森结.

感谢中国计量科学研究院长度所朱小平老师, 综合办低温中心李准, 电磁所钟源、赵建亭和鲁云峰, 以及中

科院物理所博士薛光明的帮助与支持, 感谢中科院物理所陈赓华研究员和赵士平研究员, 清华大学陈炜教授的讨论与指导.

-
- | | |
|--|--|
| [1] Hamilton C A, Lloyd Frances L 1987 <i>IEEE Electron Device Letters</i> 8 449 | 866 |
| [2] Schulze H, Behr R 1998 <i>Appl. Phys.</i> 73 996 | [7] Beak Burm, Dreesselhaus Paul D, Benz Samuel P 2006 <i>IEEE Trans. Appl. Supercond.</i> 16 1966 |
| [3] Yamanori H, Ishizaki M, Shoji A 2006 <i>Appl. Phys. Lett.</i> 88 042503 | [8] Mueller F, Behr R, Weimann T, Palafox L, Olaya D, Dreesselhaus P D, Benz S P 2009 <i>IEEE Trans. Appl. Supercond.</i> 19 981 |
| [4] Benz S P, Hamilton C A, Burroughs C J, Harvey T E, Christian L A 1997 <i>Appl. Phys. Lett.</i> 71 1866 | [9] Dreesselhaus Paul D, Elsbury Michael M, Olaya David, Burroughs Charles J, Benz Samuel P 2011 <i>IEEE Trans. Appl. Supercond.</i> 21 693 |
| [5] Chong Y, Burroughs C J, Dreesselhaus P D, Hadacek N, Yamamori H, Benz S P 2005 <i>IEEE Trans. Appl. Supercond.</i> 15 461 | [10] Gurvitch M, Washington M A, Huggins H A 1983 <i>Appl. Phys. Lett.</i> 42 472 |
| [6] Barrera A S, Beaseley M R 1987 <i>IEEE Trans. Magn.</i> MAG-23 | |

Fabrication and characterization of single Nb/Nb_xSi_{1-x}/Nb Josephson junction for voltage standard*

Cao Wen-Hui¹⁾ Li Jin-Jin^{1)†} Zhong Qing¹⁾ Guo Xiao-Wei²⁾
He Qing¹⁾ Chi Zong-Tao²⁾

1) (National Institute of Metrology, Beijing 100013, China)

2) (Qingdao University, Qingdao 266003, China)

(Received 19 May 2012; revised manuscript received 11 June 2012)

Abstract

The core device of Modern programmable Josephson voltage standard is Josephson junction array. The most advantageous Josephson junction array is Nb/Nb_xSi_{1-x}/Nb material array. The advantages of Nb/Nb_xSi_{1-x}/Nb material Josephson junction are that three-layer film production process is simple, Nb and Nb_xSi_{1-x} etching processes are the same and Nb_xSi_{1-x} potential barrier layer components can be easily adjusted. In this paper, we investigate the Nb_xSi_{1-x}/Nb single Josephson junction in National Institute of Metrology. Through measuring the dc current-voltage characteristics under low temperature (4.2 K), superconducting tunneling current and a zero voltage state jumping to voltage state are observed clearly, finally the measurement results are discussed. The work is the first study on Nb/Nb_xSi_{1-x}/Nb single Josephson junction in China.

Keywords: Josephson junction, Nb, Nb_xSi_{1-x}, Josephson voltage standard

PACS: 03.75.Lm, 74.78.Fk, 74.81.Fa, 85.25.Cp

* Project supported by the National Key Technology Research and Development Program of the Ministry of Science and Technology of China (Grant No. 2011BAK15B00).

† E-mail: jinjinli@nim.ac.cn