

# 新型 SOANN 埋层 SOI 器件的自加热效应研究\*

曹磊<sup>†</sup> 刘红侠

(西安电子科技大学微电子学院, 宽禁带半导体材料与器件教育部重点实验室, 西安 710071)

(2011 年 12 月 27 日收到; 2012 年 2 月 20 日收到修改稿)

本文提出了一个新型的 SOI 埋层结构 SOANN (silicon on aluminum nitride with nothing), 用 AlN 代替传统的 SiO<sub>2</sub> 材料, 并在 SOI 埋氧化层中引入空洞散热通道. 分析了新结构 SOI 器件的自加热效应. 研究表明: 用 AlN 做为 SOI 埋氧化层的材料, 降低了晶格温度, 有效抑制了自加热效应. 埋氧化层中的空洞, 可以进一步提供散热通道, 使埋氧化层的介电常数下降, 减小了电力线从漏端通过埋氧到源端的耦合, 有效抑制了漏致势垒降低 DIBL (drain Induced barrier lowering) 效应. 因此, 本文提出的新型 SOANN 结构可以提高 SOI 器件的整体性能, 具有优良的可靠性.

**关键词:** 自加热效应, 漏致势垒降低, AlN, 空洞

**PACS:** 73.40.Ei, 73.40.Ty, 73.61.Ng

## 1 引言

SOI (silicon on insulator) 技术作为一种全介质隔离技术, 以其独特的结构有效地克服了体硅材料的不足, 充分发挥了硅集成电路技术的潜力, 正逐渐成为制造高速、低功耗、高集成度和高可靠超大规模集成电路的主流技术<sup>[1,2]</sup>. 但是常规的 SOI 结构是以 SiO<sub>2</sub> 材料作为绝缘埋氧化层, 其热导率比较低, 引起了一些不利的影响, 特别是自加热效应的产生非常严重<sup>[3-7]</sup>. 此外, 随着集成度的不断提高, 器件的特征尺寸不断减小, 漏端大量电力线通过埋氧化层穿透到源端, 降低了源端势垒. 这些效应造成了沟道电流下降、跨导畸变、载流子的负微分迁移率等, 使对 SOI 器件埋氧化层的研究成为一个迫切的需要. AlN<sup>[8]</sup> 凭借其优异的材料性能, 成为替代 SiO<sub>2</sub> 作为 SOI 埋氧化层材料的热门选择. 表 1 给出了 Si, SiO<sub>2</sub>, AlN 在 300 K 时的一些重要的物理性质.

从表 1 中可以看出, 同样作为绝缘物质的 AlN 和 SiO<sub>2</sub>, 两者都有很高的电阻率和击穿场强, 但

表 1 Si, SiO<sub>2</sub>, AlN 重要物理参数 ( $T = 300 \text{ K}$ )

	Si	SiO <sub>2</sub>	AlN
热导率/(W/m <sup>2</sup> ·C)	150	1.4	150—200
热膨胀系数/(10 <sup>-6</sup> /°C)	2.6	0.5	4.4
击穿场强/(10 <sup>6</sup> V/cm)	0.2	13	14
禁带宽度/eV	1.12	9	6.2
介电常数/MHz	11.9	3.9	8.9
电阻率/Ω·cm	> 10 <sup>3</sup>	> 10 <sup>14</sup>	> 10 <sup>13</sup>
折射率	3.5	1.46	2.15

是 AlN 的热导率是 SiO<sub>2</sub> 的 100 多倍, 同时 AlN 的热膨胀系数更加接近 Si 材料. 遗憾的是, AlN 的介电常数高于 SiO<sub>2</sub>, 当 SOI 器件的特征尺寸不断减小的时候, 由于较高的介电常数, 会有大量的电力线通过 AlN 埋层与源端耦合, 降低源端的势垒高度, 从而使 AlN 埋层器件的 DIBL 效应增大. 因此, 本文在 AlN 埋层中引入介电常数为 1 的空洞, 空洞的存在不但能更好地抑制 DIBL 效应, 而且在亚阈值斜率、开关比、scaling-down 能力方面, 均体

\* 国家自然科学基金 (批准号: 60976068, 60936005), 教育部科技创新工程重大项目培育资金项目 (批准号: 708083) 和教育部博士点基金 (批准号: 200807010010) 资助的课题.

<sup>†</sup> E-mail: cao0273@sina.com

现出优于普通埋层器件的特性. 通过器件仿真工具 ISE<sup>[9]</sup>, 对新型器件的电特性和热特性进行了具体的分析, 得到的结果对器件结构的设计具有一定的指导意义.

## 2 自加热效应的理论分析

自加热效应是沟道电流所产生的热量引起器件内部温度升高, 导致器件特性漂移的现象. 自加热效应的理论分析主要通过分析温度升高对与温度有关的物理量的影响来反映器件性能的变化. 一般仅考虑静态情况下的自加热效应, 对于数字电路, 开关瞬态过程一般很短, 而热时间常数相对较大, 自加热效应不明显. 本文提出的新型 SOANN 结构剖面图和几何参数如图 1 所示. 图中  $t_{\text{box}}$ ,  $t_{\text{si}}$  分别为埋氧化层和硅层的厚度,  $L$  为沟道长度,  $W$  为空洞的长度.  $N$  为沟道掺杂浓度, 在仿真的过程中, 假设氧化层中无杂质电荷, 沟道为均匀掺杂.

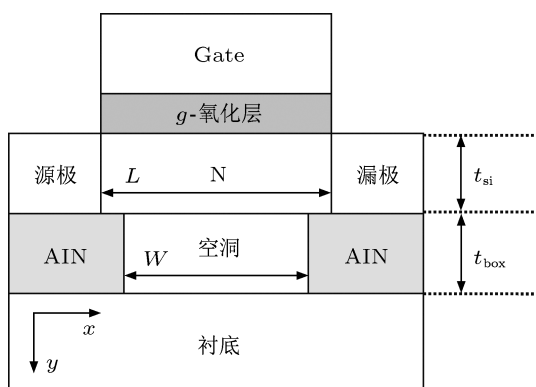


图 1 SOANN 结构示意图

温度升高主要通过热阻相关的温升模型. 在静态情况相下, 对于薄膜 SOI 器件, 在硅膜中热传导较快. 假设  $T_c$  在器件中是均匀的, 与器件的功耗呈线性关系, 通常采用的温升模型可表示为<sup>[10]</sup>

$$T_c = T_0 + R_{\text{th}} I_D V_{\text{ds}}, \quad (1)$$

其中,  $T_c$  为工作温度,  $T_0$  为环境温度,  $R_{\text{th}}$  为热阻, 可以表示为

$$R_{\text{th}} = \frac{1}{2A} \left( \frac{t_{\text{box}}}{k_{\text{ox}} k_{\text{si}} t_{\text{si}}} \right)^{1/2}, \quad (2)$$

$k_{\text{ox}}$ ,  $k_{\text{si}}$  分别为氧化层和硅层的热导率,  $t_{\text{box}}$ ,  $t_{\text{si}}$  分别为埋氧化层和硅层的厚度,  $A$  为沟道宽度. 结合 (1) 和 (2) 式可以看出, 增大埋氧化层的热导率,

可以有效的减小器件的热阻, 从而降低了 SOI 器件由电流带来的自加热效应.

与温度有关的物理量主要包括阈值电压、迁移率、饱和速度等, 其中阈值电压的变化反映了温度对本征载流子浓度、禁带宽度等的影响, 为了能得到解析模型, 一般采用经验公式来反映温度的影响. 阈值电压与温度的关系可表示为<sup>[10]</sup>

$$V_{\text{th}} = V_{\text{th}0} - h(T_c - T_0), \quad (3)$$

其中  $V_{\text{th}}$  和  $V_{\text{th}0}$  分别是  $T_c$  和  $T_0$  温度下对应的阈值电压,  $h$  为阈值电压的温度系数. 研究表明, 这种线性关系一直到  $(T_c - T_0)$  为  $100^\circ\text{C}$  都有较高的精确度. 由此可见, 自加热效应造成器件的温度升高, 会影响器件的阈值电压, 使阈值电压产生漂移, 从而影响器件的稳定性.

载流子迁移率与温度的关系可表示为

$$\mu_n = \frac{1}{b T_c^n E_{\text{eff}}^{\gamma_e}} \approx \mu_{\text{ne}} \left( 1 + \frac{T_c - T_0}{T_\mu} \right), \quad (4)$$

其中,  $E_{\text{eff}}$  为有效垂直电场,  $b$ ,  $n$ ,  $\gamma_e$  均为拟合参数, 可以从室温实验测试中提取得到. 上述迁移率与温度的线性关系在温度上升幅度小于  $T_0$  时成立, 在上述近似中,  $T_\mu \approx T_0/n$ , 而且假设温度对  $E_{\text{eff}}$  的影响可以忽略.  $E_{\text{eff}}$  的影响体现在室温迁移率  $\mu_{\text{ne}}$  中.

$$\mu_{\text{ne}} = \frac{\mu_{n0}}{1 + \theta a n_{\text{ch}}}, \quad (5)$$

其中  $n_{\text{ch}}$  为沟道电子面电荷密度,  $\mu_{n0}$  和  $\theta$  可以从实验数据中提取,  $a = q/C_{\text{ox}}$ ,  $C_{\text{ox}}$  为单位面积的前栅电容.

饱和速度与温度的关系为<sup>[11,12]</sup>

$$v_{\text{sat}} = \frac{2.4 \times 10^7}{1 + 0.8 \times \exp(T_c/600)} \text{ (cm/s)}, \quad (6)$$

但是发现温度对饱和速度的影响对最终得到的结果影响很小, 所以不考虑这一关系.

从载流子迁移率与温度的关系, 可以分析自加热对沟道电流的影响, 根据缓变沟道近似模型, 漏源电流  $I_{\text{ds}}$  可表示为

$$I_{\text{ds}} = \frac{\mu C_{\text{ox}} W}{L} \left[ (V_{\text{gs}} - V_{\text{th}}) V_{\text{ds}} - \frac{1}{2} V_{\text{ds}}^2 \right], \quad (7)$$

其中  $\mu$  为反型层载流子迁移率,  $C_{\text{ox}}$  为栅氧化层电容,  $W/L$  为器件的宽长比. 器件工作时产生的焦耳热会在有源区积累, 器件温度升高. 根据 (4) 式可以看出载流子迁移率有负的温度系数, 即沟道温度上升, 迁移率就会下降. 因为迁移率的下降, 从漏源电

流的 (7) 式中可以看出,  $I_{ds}$  在饱和区也会下降. 并且随漏源电压的升高, 降幅会进一步加大, 产生了分微分负阻现象.

### 3 结果与讨论

为了描述自加热效应, 联立泊松方程、电流连续性方程和热平衡方程得到晶格温度  $T_L$ . 当  $T_L$  不为常数时, 泊松方程为

$$\nabla \cdot \epsilon \nabla (\varphi - \theta) = -q(p - n + N_D^+ - N_A^-), \quad (8)$$

其中  $\varphi$  为费米势,  $\theta$  为材料的能带结构参数, 表示为

$$\theta = \chi + \frac{E_g}{2q} + \frac{KT_L}{2q} \ln \left( \frac{N_C}{N_V} \right), \quad (9)$$

$\chi$  为材料的电子亲和能. 电流密度方程为

$$\frac{\partial n}{\partial t} = \frac{1}{q} \nabla \cdot J_n - U_n, \quad (10)$$

$$\frac{\partial p}{\partial t} = \frac{1}{q} \nabla \cdot J_p - U_p, \quad (11)$$

其中  $U_n, U_p$  为电子和空穴的复合率,  $J_n$  和  $J_p$  为电子和空穴的电流密度. 热平衡方程为

$$\rho c \frac{\partial T_L}{\partial t} = H + \nabla \cdot (K \nabla T_L), \quad (12)$$

$\rho, c, K$  分别是材料的密度, 比热和热传导率,  $H$  是产生的热量,  $H = J_n E_n + J_p E_p + Hu$ , 其中  $Hu$  为载流子产生复合带来的晶格热量.

本文通过仿真软件 ISE 对新结构进行了模拟, 其中源漏区掺杂浓度为  $1 \times 10^{20} \text{ cm}^{-3}$ , 沟道区掺杂浓度为  $5 \times 10^{17} \text{ cm}^{-3}$ , 多晶硅栅掺杂浓度为  $1 \times 10^{20} \text{ cm}^{-3}$ , 源漏扩展区掺杂浓度为  $5 \times 10^{18} \text{ cm}^{-3}$ , 衬底掺杂浓度为  $1 \times 10^{15} \text{ cm}^{-3}$ , 栅长为 50 nm, 栅氧化层厚度为 5 nm, 硅膜厚度为 10 nm, 结深和硅膜厚度相同, 埋氧化层厚度为 300 nm, 器件衬底的温度设定为 300 K.

图 2 给出了传统的 SOI 结构和本文提出的 SOANN 结构的温度分布. 图中  $X$  和  $Y$  分别代表 SOI/SOANN 器件的水平和垂直尺寸, 衬底温度为 300 K, 栅压和漏压分别为 3 V 和 5 V. 可以看出 SOI 器件的最高温度达到了 520 K, 而 SOANN 器件的最高温度只有 320 K, SOI 器件的沟道温度远远高于 SOANN 器件. 表明 SOANN 器件可以有效地释放沟道电流产生的热量. 主要原因是 AlN 的高热导率和埋氧化层中的空洞提供的散热通道.

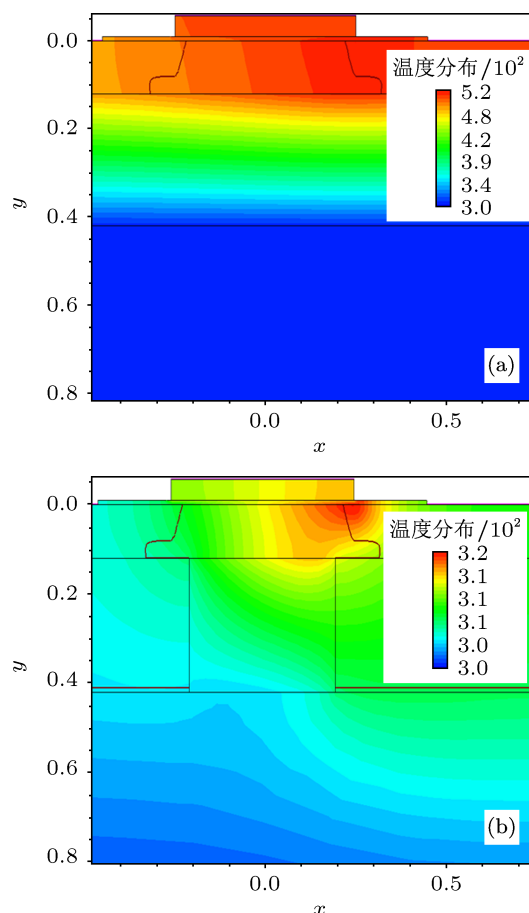


图 2 器件的二维温度分布图 (a) 常规的 SOI 结构; (b) 新型 SOANN 结构

图 3 给出了 SOI/SOANN 器件沟道电子的迁移率分布, 从图中可以看出, SOI 器件的电子迁移率明显低于 SOANN 器件, 自加热效应的存在使器件产生大量热量, 传统 SOI 的  $\text{SiO}_2$  埋层热导率太低, 热量在沟道堆积, 使器件温度升高, 载流子迁移率下降, 而采用 AlN 做为器件埋层, 因为热导率的提高, 使沟道的热量可以通过埋层释放, 因此载流子迁移率保持较高的数值. (4) 式可以很好地解释模拟结果.

器件的输出电流与沟道载流子迁移率有密切关系, 迁移率的下降同时导致了器件输出特性的改变. 图 4 给出了 SOI/SOANN 器件的输出特性. 图中的栅电压取值为 1 V, 2 V, 3 V, 4 V, 漏端电压从 0 V 扫描到 5 V.

从图中可以看出, 当栅压增加到 2 V 的时候, 传统 SOI 器件的饱和电流开始出现负微分跨导<sup>[13,14]</sup>, 即  $dI_{ds}/dV_{ds} < 0$  并且随着栅压得增加, 负微分跨导现象更加明显, 同时, 器件饱和区的电流最大值也明显低于 SOANN 器件. 这主要是自加热效应引起器件温度上升, 载流子迁移率随着温度的上升

而下降, 导致电流下降. 但是采用 AIN 埋层的器件 SOANN 没有出现漏电流下降和负微分跨导现象, 即使当栅压达到 4 V 时, 器件的电流也没有出现退化.

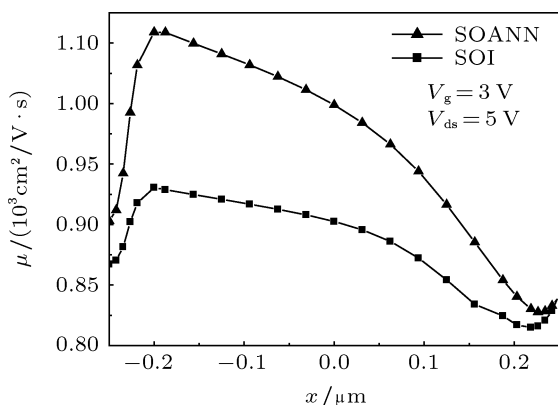


图3 SOI/SOANN 沟道电子迁移率分布

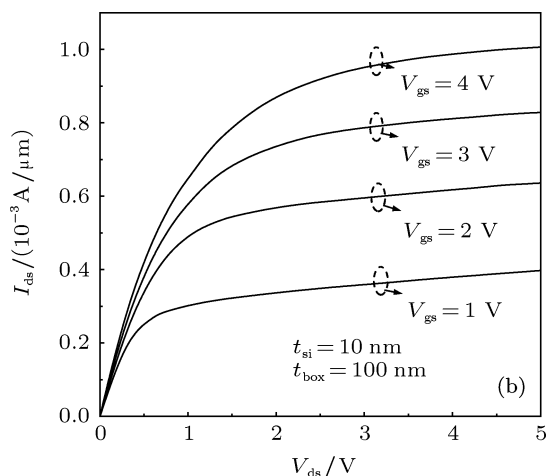
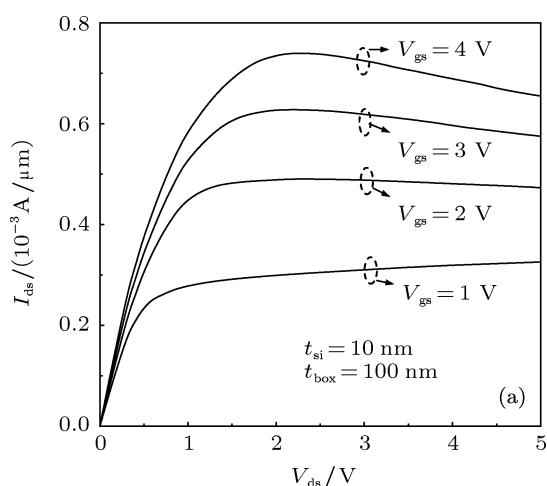


图4 器件输出特性曲线图 (a) 常规的 SOI 结构; (b) 新型 SOANN 结构

本文提出的新型 SOANN 结构不仅能够很好的抑制自加热效应, 同时对短沟道效应也有明显的

改善. 图 5 给出了 SOI/SOANN 器件的泄漏电流和亚阈值斜率随沟道长度的变化. 从图中可以看出, 本文提出的新型 SOANN 器件与传统 SOI 器件相比, 由于较好的抑制了 DIBL 效应, 器件泄漏电流降低, 栅控制能力增强, 亚阈值斜率减小, 而且随着沟道长度的减小这种优势更加明显.

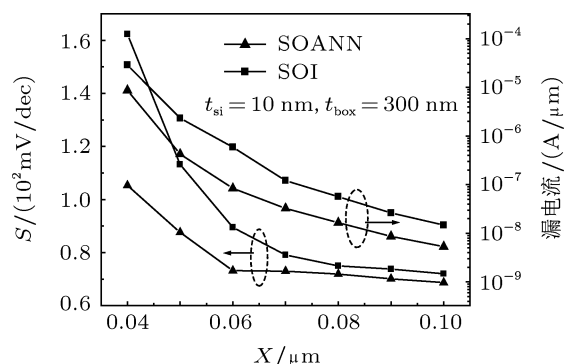


图5 SOI/SOANN 器件泄漏电流和亚阈值斜率分布

图 6 给出了 SOI/SOANN 器件的阈值电压和 DIBL 效应随沟道长度的变化, 由于 AIN 埋层中空洞的存在, 减少了源漏间的耦合, 降低了 DIBL 效应, 所以随着沟道长度的减小, SOI 器件的阈值电压呈现出了更快的下降趋势, 而本文提出的 SOANN 器件减小了阈值电压的漂移. 图中 DIBL 的计算公式为 [15]

$$DIBL = \frac{V_{th}|_{V_{ds}=0.05\text{ V}} - V_{th}|_{V_{ds}=1\text{ V}}}{V_{ds}(=1\text{ V}) - V_{ds}(=0.05\text{ V})} \quad (13)$$

由计算结果可以明显的看出, SOANN 器件更好的抑制了 DIBL 效应.

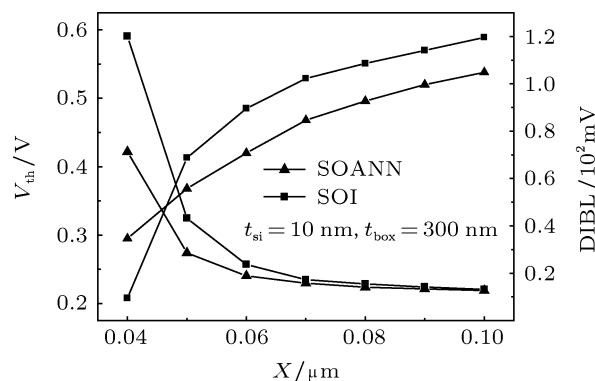


图6 SOI/SOANN 器件阈值电压和 DIBL 分布

此外, AIN 埋层中空洞的尺寸对器件的性能有一定的影响. 图 7 给出了阈值电压随空洞长度的变化, 对于薄膜器件 ( $t_{si} = 10\text{ nm}$ ), 空洞长度的大小变化严重影响乐器件阈值电压的稳定. 因为器件的硅

膜越薄,埋层与器件表面距离越近,空洞埋层会影响沟道区电场和电势的分布.因此,空洞大小的变化会引起阈值电压的明显改变.

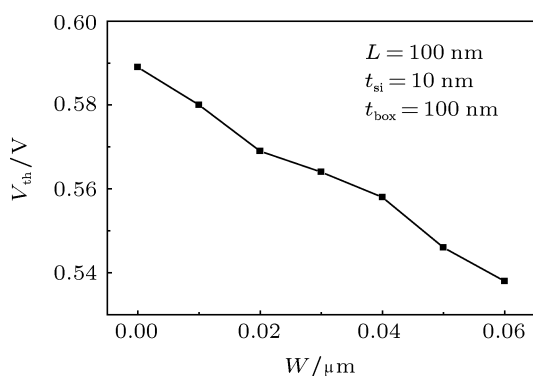


图7 空洞长度对器件阈值电压的影响

## 4 结论

本文提出了一种新型的 SOI 埋层结构,采用 AlN 材料代替传统的  $\text{SiO}_2$ ,并在埋氧化层中开启空洞,通过改变埋氧化层的热导率减小自加热现象,同时空洞的存在可以很好的抑制 DIBL 效应.分析了新型 SOANN 器件的电特性和热特性,结果表明:相比于  $\text{SiO}_2$ ,AlN 材料的热导率非常高,从而减小了埋层的热阻,使器件的温度降低了大约 40%.因此器件沟道的载流子迁移率较高,沟道饱和电流较大.空洞层的存在,减小了源漏间的耦合,减小了器件的短沟道效应,如 DIBL,降低了器件的泄漏电流,得到了较低的亚阈值斜率.通过改变空洞长度发现,对于薄膜器件,空洞的大小对器件的性能有较大的影响.

- [1] Li J, Liu H X, Li B, Cao L, Yuan B 2010 *Acta Phys. Sin.* **59** 8131 (in Chinese) [李劲, 刘红侠, 李斌, 曹磊, 袁博 2010 物理学报 **59** 8131]
- [2] Plouchart J O 2003 *IEEE Radio Frequency Integrated Circuits (RFIC) Symposium.* 329
- [3] Gu J, Wang Q, Lu H 2011 *Acta Phys. Sin.* **60** 077107 (in Chinese) [顾江, 王强, 鲁宏 2011 物理学报 **60** 077107]
- [4] Song Z R, Hu Y H 2002 *Appl. Phys. Lett.* **80** 743
- [5] Roig J, Flores D, Vellvehi M 2002 *Microelectron. Reliab.* **42** 61
- [6] Sun Z M, Liu L T, Li Z J 1998 *5th International Conference on Solid-State and Integrated Circuit Technology* 572
- [7] Tenbroek B M, Lee M S L, Redman-White W 1998 *IEEE J Solid-State Circuits* **33** 1037
- [8] Zhang J F, Wang P Y, Xue J S, Zhou Y B, Zhang J C, Hao Y 2011 *Acta Phys. Sin.* **60** 1173057 (in Chinese) [张金凤, 王平亚, 薛军帅, 周勇波, 张进成, 郝跃 2011 物理学报 **60** 1173057]
- [9] Dessim user guide 2004 *ISE TCAD release 10.0. Integrated Systems Engineering Zurich, Switzerland*
- [10] Cheng Y, Fjeldly T A 1996 *IEEE Trans. Electron Devices* **43** 1291
- [11] Hu M H, Jang S L 1998 *IEEE Trans. Electron Devices* **45** 797
- [12] Cheng M C, Yu F, Habitz P 2004 *Solid-State Electronics* **48** 415
- [13] McDaid L J, Hall S, Mellor P H, Eceleston W 1989 *Proceeding of ESSDERC* 885
- [14] Barlow P R, Davis R G, Lazarus M J 1986 *IEEE Proceeding of ESSDERC* 177
- [15] Xiong W, Ramkumar K, Jang S J 2002 *Proc. IEEE Int. SOI Conf.* 23

# Study on the self-heating effect in silicon-on-insulator devices with SOANN buried oxide\*

Cao Lei<sup>†</sup> Liu Hong-Xia

(Key Lab of Ministry of Education for Wide Band-Gap Semiconductor Materials and Devices, School of Microelectronics,  
Xidian University, Xi'an 710071, China)

(Received 27 December 2011; revised manuscript received 20 February 2012)

## Abstract

In this paper, we present a new silicon-on-insulator (SOI) buried oxide structure, i.e., silicon on aluminum nitride with nothing (SOANN). In the novel structure, the traditional SiO<sub>2</sub> is replaced by AlN, and gas cavity is constructed in the SOI buried oxide. The self-heating effect of novel SOI device is analyzed. The result shows that using AlN as a buried oxide, the temperature of lattice and the effectively restrained self-heating effect can decrease. In addition, the gas cavity in the buried oxide can provide a heat emission passage and reduce the dielectric constant. The coupling effect of electric field lines from drain to source is weakened, and the drain induced barrier lowering effects is effectively restrained. Therefore, this new SOANN structure can improve the performance of the SOI devices, and provide high reliability as well.

**Keywords:** self-heating effects, DIBL, AlN, gas cavity

**PACS:** 73.40.Ei, 73.40.Ty, 73.61.Ng

---

\* Project supported by the National Natural Science Foundation of China (Grant Nos. 60976068, 60936005), the Cultivation Fund of the Key Scientific and Technical Innovation Project, Ministry of Education of China Program (Grant No. 708083), and the Ph.D. Programs Foundation of Ministry of Education of China (Grant No. 200807010010).

<sup>†</sup> E-mail: cao0273@sina.com