

pMOS 器件直流应力负偏置温度不稳定性效应随器件基本参数变化的分析*

曹建民[†] 贺威 黄思文 张旭琳

(深圳大学电子科学与技术学院, 深圳 518060)

(2012 年 3 月 30 日收到; 2012 年 5 月 23 日收到修改稿)

应用负偏置温度不稳定性 (negative bias temperature instability, NBTI), 退化氢分子的漂移扩散模型, 与器件二维数值模拟软件结合在一起进行计算, 并利用已有的实验数据和基本器件物理和规律, 分析直流应力 NBTI 效应随器件沟道长度、栅氧层厚度和掺杂浓度等基本参数的变化规律, 是研究 NBTI 可靠性问题发生和发展机理变化的一种有效方法. 分析结果显示, NBTI 效应不受器件沟道长度变化的影响, 而主要受到栅氧化层厚度变化的影响; 栅氧化层厚度的减薄和栅氧化层电场增强的影响是一致的, 决定了器件退化按指数规律变化; 当沟道掺杂浓度提高, NBTI 效应将减弱, 这是因为器件沟道表面空穴浓度降低引起的; 然而当掺杂浓度提高到器件的源漏泄漏电流很小时 (小泄露电流器件), NBTI 效应有明显的增强. 这些结论对认识 NBTI 效应的发展规律以及对高性能器件的设计具有重要的指导意义.

关键词: pMOS 器件, 负偏压温度不稳定性, 二维器件模拟, 漂移扩散模型

PACS: 73.40.Qv, 73.40.Cd, 72.20.Jv

1 引言

随着超大规模集成电路的不断发展, 对微电子器件和电路的性能提出了越来越高的要求. 为了获得高速度、低功耗、高可靠性的大规模集成电路, 以满足卫星、通信、高速信号处理等系统的迫切需要, 集成电路必须朝着深亚微米、纳米方向发展. 当器件沟道长度减小到深亚微米以后的数量级时, 器件内部和栅氧化层电场都明显增强, 产生了一系列器件物理、设计以及可靠性等方面的新问题. 对这些新问题, 特别是对器件可靠性问题变化规律的模拟分析和预言具有重要意义.

负偏置温度不稳定性 (negative bias temperature instability, NBTI) 效应是当 pMOS 器件栅极电压为负 (器件处于反型状态)、栅氧化层减薄以后, 栅氧化层内的电场相对增强, 从而引起器件参数如阈值电压等明显的漂移和退化. 大量的实践显示, 当栅

氧化层厚度小于 2 nm 时, NBTI 效应引发的 pMOS 器件退化成为影响电路寿命的主要因素, 因而重新受到了广泛的关注^[1-3]. 最新的实验显示, NBTI 退化与应力时间普遍存在着一个幂指数关系 t^n , 时间幂指数 $n = 1/6$ 左右^[4,5]. 传统的反应扩散 R-D 模型 (reaction-diffusion model) 能够很好地解释这种退化关系, 因此成为解释 NBTI 退化的重要理论基础. 然而 R-D 模型本身决定了无论是用解析的方式^[4,6,7], 还是采用数值^[6,8,9]的方式求解, 都只是局限在栅氧化层内, 没有和器件硅层内的载流子运动结合, 从而使器件的 NBTI 效应随着器件基本物理参数的变化也变得模糊不清. 过去的文献报道出现了一些相反的结论, 如器件沟道掺杂浓度的增加, NBTI 效应是增加^[10]还是减小^[11]? 用二维器件模拟的方法研究分析深亚微米 pMOS 器件的 NBTI 效应, 不但可以帮助认清 NBTI 效应的发生机理, 而且还能探索出一种研究 NBTI 效应的方法, 从而指导其在高集成度、高可靠性集成电路方面的广泛

* 国家自然科学基金青年科学基金 (批准号: 11109052)、深圳市基础研究计划 (批准号: JC201005280558A, JC201005280565A) 资助的课题.

[†] E-mail: jmcao@szu.edu.cn

应用. 本文的分析讨论局限在 pMOSFET 直流 (DC) 应力 NBTI 效应分析, 暂不考虑 NBTI 效应中的恢复, 因为恢复只是在交流应力 NBTI 效应中才得以体现.

2 模型和模拟方法

传统的 R-D 模型, 是用于描述栅氧化层/硅界面电荷的产生和界面处氢物质扩散的一组方程. 假设在器件栅氧化层/硅界面处存在着大量不稳定的 Si—H 键, 当给器件施加负的栅压 ($-V_g$)、器件处于反型状态时, 这些 Si—H 键可能被打破 (打破的 Si—H 键等同于界面电荷的产生), 生成 H 原子 (或 H_2 分子), 并沿着栅极方向扩散运动, 从而决定了栅氧化层/硅界面电荷的产生数量, 也决定了器件参数的 NBTI 漂移退化.

在直流应力下, 考虑 H_2 分子的扩散, R-D 模型的解析解为 [12]

$$N_{it} \approx \left[\frac{k_{f0} \times N_0 \times \sqrt{k_H}}{k_r} \right]^{2/3} \times (2D_p)^{1/6} \times p^{2/3} \times \exp\left(\frac{2}{3}\beta \times E_{ox}\right) \times t^{1/6}, \quad (1)$$

其中, N_{it} 是界面电荷产生的数量, 也是 Si—H 键的断裂数量; N_0 是界面处 Si—H 键的数量; k_{f0} 是 Si—H 键断裂的基础速率; k_r 是 Si—H 键复合的速率; k_H 代表 H 原子结合成 H_2 分子的结合率常数; E_{ox} 是栅氧化层电场强度; p 是器件沟道表面的空穴浓度; β 是电场引起退化的加速因子; t 是应力时间; D_p 代表 H_2 分子在多晶硅中的扩散系数.

由界面电荷引起器件阈值电压的漂移退化可表达为

$$\Delta V_t = \frac{qN_{it}}{\epsilon_{ox}\epsilon_o} \times T_{ox}, \quad (2)$$

其中, q 是电荷电量, T_{ox} 是氧化层厚度, ϵ_{ox} , ϵ_o 分别是二氧化硅和真空的介电常数.

(1) 和 (2) 式就是 NBTI 退化幂指数 $n = 1/6$ 的退化关系. 因为在深亚微米器件中, 栅氧化层很薄, 氢分子在其中的扩散时间很短 (小于 2 s), 器件退化的主要因素是由于氢分子在多晶硅内扩散决定的 [13]. 公式也考虑了栅氧化层电场和沟道空穴浓度对 NBTI 退化的影响, 体现了 NBTI 效应是一种空穴注入引起的、氧化层电场加强的效应.

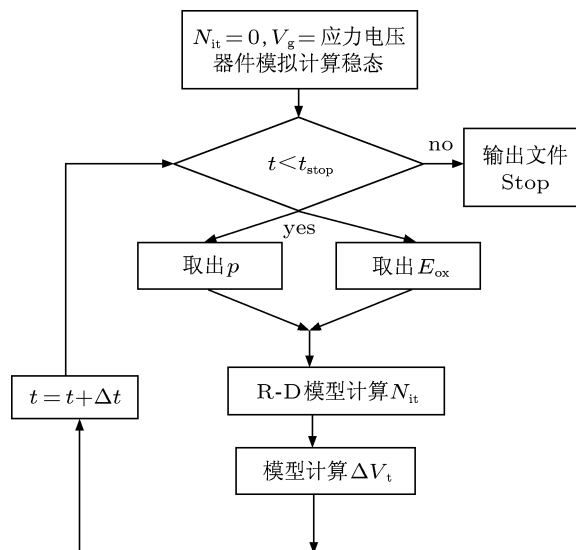


图 1 半导体器件模拟软件和 R-D 模型联合计算流程图

NBTI 效应的数值模拟流程如图 1 所示. 可以分为两步: 首先利用器件模拟软件计算器件的电场强度、空穴浓度等的二维分布, 然后把得到的结果作为输入数据计算界面电荷的产生数量和阈值电压的漂移退化. 采用这种“后处理”是因为考虑到界面电荷的产生对栅氧化层电场的影响较小. 在深度反型的状态下, 当界面电荷产生量小于 $10^{12}/\text{cm}^2$ 时, 对栅氧化层电场的影响可以忽略, 从而不能够形成对界面电荷的进一步影响.

由于典型的 NBTI 效应发生在器件源极和漏极电压为零、栅压 (V_g) 为负、器件处于反型状态时, 所以器件稳态模拟计算相对成熟, 可以采用通用的器件模拟软件. 然而要从计算结果中准确、快速地提取出空穴浓度 p 和栅氧化层电场 E_{ox} , 且对界面电荷 N_{it} 和阈值电压漂移 ΔV_t 进行大量的计算, 就需要自行编制软件, 将 R-D 模型解析数值化, 使得这两步的计算能够联合进行. 传统的半导体求解商业软件 (如 MIDICE) 不能提供这样的支持, 这是目前 NBTI 退化机理研究遇到的主要问题之一. 2006 年, Grasser 等 [14] 第一次将 R-D 模型和半导体器件方程组联合求解, 但是只报道了 NBTI 效应中恢复效应的模拟结果. 与半导体器件方程联合进行数值模拟来分析器件基本物理参数对 NBTI 效应的影响目前尚未见报道.

我们选择了新加坡 Cogenda 公司的器件模拟开源软件 Genius-Open [15], 自行编制计算软件

来完成以上任务, 主要是因为 Genius-Open 软件源代码完全开放. 值得注意的是, Genius-Open 软件虽然拥有完善的能量平衡模型, 适用于模拟 1 μm 到 0.1 μm 的 MOS 器件 (深亚微米器件), 但是其量子修正模型还不够完善, 当器件沟道长度小于 0.1 μm 、栅氧后厚度小于 2 nm, 器件的数值模拟必须考虑量子效应 [16], 因此本文的器件模拟只局限于深亚微米, 并没有考虑量子效应.

3 模拟结果和讨论

R-D 模型参数选取参见文献 [12], 这里需注意, 参数大小的选取不影响器件退化的变化规律. pMOS 器件模型参数选取如表 1 所示. 这套参数和 Reisinger 等 [17] 实验测试的器件参数相近, 便于比对. 本文以此器件模型为基础, 说明 NBTI 效应随器件物理参数的变化特点, 讨论的结果无疑具有普遍性.

表 1 模式使用的器件结构参数

沟道长度 $L/\mu\text{m}$	栅氧厚度 T_{ox}/nm	沟道掺杂 $N_{\text{d}}/\text{cm}^{-3}$	结深 $x_{\text{j}}/\mu\text{m}$	沟道宽度 $W/\mu\text{m}$
0.12	2.2	2×10^{15}	0.06	10

3.1 应力电压变化和器件寿命

为了与实验数据比较, 我们分别模拟了器件在应力电压 $V_{\text{g}} = -2.2, -2.5, -2.8 \text{ V}$ 时, (1) 和 (2) 式计算的阈值电压漂移 ΔV_{t} 随应力时间 t 的变化如图 2 所示. 在这个应力电压变化范围内, 阈值电压漂移的变化很好地反映了实验数据的变化趋势 [17], 退化的时间幂指数 n 为 1/6 左右, 说明 (1) 和 (2) 式预测 NBTI 退化的合理性.

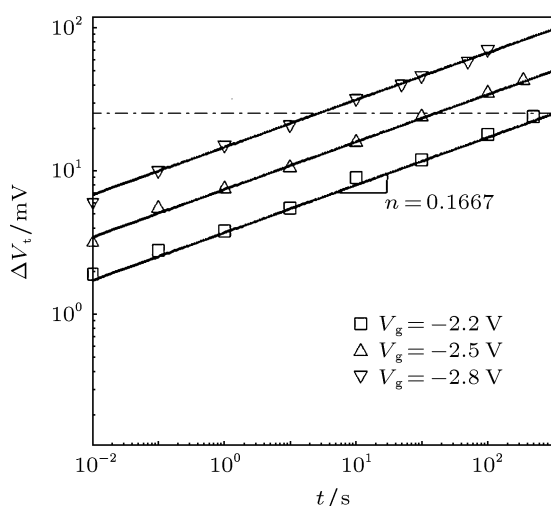


图 2 在一定应力条件 (V_{g}) 下, (1) 和 (2) 式计算的阈值电压漂移 ΔV_{t} (线段) 和实验数据 [17] (点) 比较 ($V_{\text{ds}} = 0 \text{ V}$)

如果选取阈值电压的漂移退化 25 mV 为器件的寿命, 则寿命随着栅氧化层电场 E_{ox} (栅电压 V_{g}) 的变化如图 3 所示. 根据 (1) 和 (2) 式, 当阈值电压漂移的变化量固定时, 寿命 τ 随栅氧化层电场 E_{ox}

的变化满足如下关系:

$$\tau = A' \times p(E_{\text{ox}}) \times \exp\left(-\frac{2}{3}\beta \times E_{\text{ox}}\right), \quad (3)$$

其中 A' 是常数, 界面处的空穴浓度 p 是栅氧化层电场 E_{ox} 的函数. 但是从图 3 可以看出, 在深度反型的状态时, 空穴浓度 p 的变化相对较小, 器件寿命 (时间) 的变化主要是由 (3) 式中指数项决定的. 也就是说, 在这个电场的变化范围内 (较大栅电场), 器件的寿命随电场 E_{ox} 的变化可以用指数来近似描述, 这与实验结果 [18,7] 相符. 同时也说明 R-D 模型解析解预测 pMOS 器件 NBTI 寿命随着电场 E_{ox} 的变化满足指数关系.

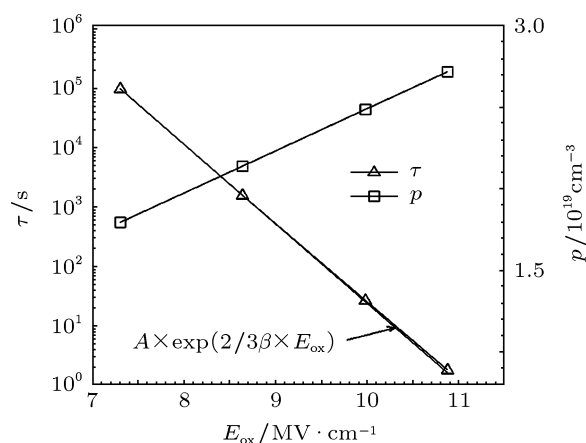


图 3 在一定应力条件 (V_{g}) 下器件寿命 τ 和器件表面空穴浓度 p 随栅氧化层电场 E_{ox} 的变化

3.2 沟道长度的变化

NBTI 效应虽然很早已被发现, 但是在过去的几十年中, 由于器件的尺寸相对较大和工艺的不

断进步, NBTI 效应对器件的可靠性影响不大. 随着超大规模集成电路的迅速发展, 器件尺寸越来越小, NBTI 效应对器件和电路的影响才变得越来越突出. NBTI 效应似乎对器件的沟道长度的变化依赖很大. 为了说明这一问题, 我们分别构造了沟道长度 $L = 0.12, 0.25$ 和 $0.5 \mu\text{m}$ 的三个器件, 其他参数不变.

图 4 说明了这三种器件的传输特性. 从图中可以看到, 随着沟道长度的减小, 器件的跨导 (曲线的斜率) 显著变大, 与沟道长度成反比; 另外随着沟道长度的减小, 器件的阈值电压也有一定的减小, 这是因为短沟道效应对器件阈值电压的影响. 这些都和基本器件物理的知识相符. 当其他条件相同时, 分别计算这三种器件阈值电压漂移的变化, 如图 5 所示. 可以看出阈值电压漂移虽然随着沟道长度的减小有一点增加, 但是变化很小, 是不可能测试到的.

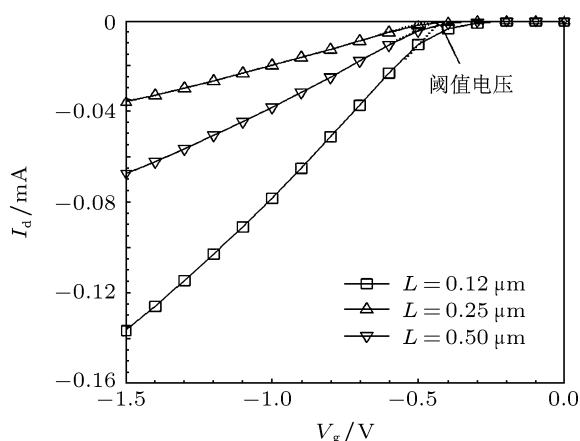


图 4 不同沟道长度器件传输特性的变化

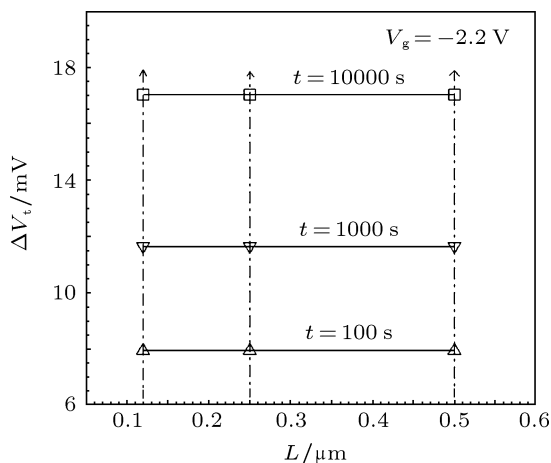


图 5 不同沟道长度、不同时间器件漂移退化量的变化 ($V_g = -2.2 \text{ V}$)

按照 (1) 和 (2) 式, 阈值电压漂移主要是受到器件氧化层电场 E_{ox} 和沟道表面空穴浓度 p 的影响. 氧化层电场 E_{ox} 是氧化层中的电势降 V_{ox} 引起, 而 V_{ox} 满足如下关系;

$$V_{\text{ox}} = V_g - V_s - V_{\text{FB}}, \quad (4)$$

其中 V_s 为器件的表面势; V_{FB} 为平带电压, 此处主要表现为功函数差. 当其他条件不变, 只是沟道长度不同时, V_{FB} 不变. 在 $V_g = -2.2 \text{ V}$ 时, 器件处于深度反型, 表面电势 V_s 随沟道长度的变化很小, 因此 V_{ox} 和 E_{ox} 的变化也就很小, 器件表面的空穴浓度 p 变化也较小, 而且 E_{ox} 和 p 向相反的方向变化, 如图 6 所示. 这些都最终决定了阈值电压漂移很小, 与一些实验的发现不符 [1,10].

器件沟道长度的变化主要是影响了器件沟道的横向电场, 而对器件的纵向电场 (栅氧化层电场 E_{ox}) 影响不大; 短沟道效应对器件的阈值电压有一定的影响, 但是在深度反型的情况下, 沟道长度的变化对器件的栅氧化层电场的影响不大. 这些理论都支持 NBTI 效应对沟道长度变化不敏感. 这个结论有助进行带漏极偏置的 NBTI 效应的研究 [19].

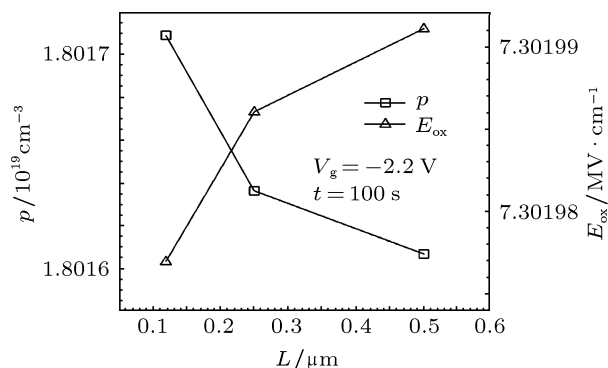


图 6 不同沟道长度器件栅氧化层电场和器件表面空穴浓度的变化 (二者的变化相对较小, 而且方向相反)

3.3 栅氧化层厚度的变化

我们知道, 器件栅氧化层减薄有利于抑制短沟道效应, 减小亚阈值斜率, 同时也能够增大驱动电流, 提高电路工作速度. 那么栅氧化层减薄对 NBTI 效应有什么影响呢? 为了说明这一问题, 我们分别构建了不同栅氧化层厚度 $T_{\text{ox}} = 1.2, 2.2, 5, 12, 22 \text{ nm}$ 的器件, 其他参数不变.

图 7 表示在应力电压 $V_g = -2.2 \text{ V}$, 应力时间 $t = 1000 \text{ s}$ 时器件漂移随不同栅厚度的变化情况. 从该图可以明显看到, 当栅氧厚度大于 10 nm

时, 器件阈值电压漂移的变化和厚度的关系相对较小, 这与文献 [10] 报道一致. 但是当栅氧厚度小于 5 nm 以后, 尤其是小于 2 nm 以后, 器件阈值电压漂移强烈地依赖于栅氧厚度的变化, 这不但和我们通常的知识相符, 而且结合对上一节的讨论可以得出: 依据 R-D 模型解析解, NBTI 退化发生在小尺寸电路设计中, 主要是指栅氧化层的厚度较小, 而非器件沟道长度较小.

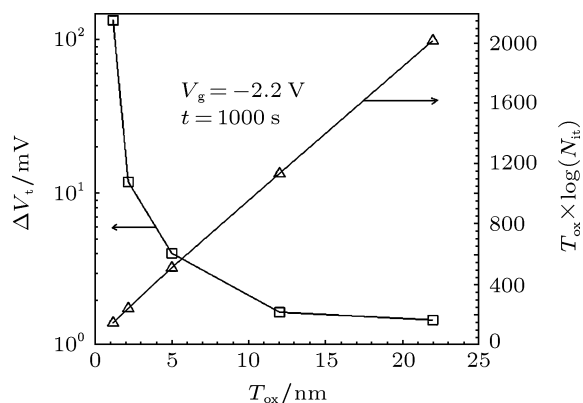


图 7 不同栅氧化层厚度器件阈值电压漂移的变化 (应力时间 $t = 1000$ s, 栅压 $V_g = -2.2$ V)

为了说明阈值电压漂移随栅氧化层厚度的变化规律, 我们还分析了此时器件栅氧化层电场的变化情况, 如图 8 所示. 按照 (4) 式可以估算出栅氧化层电场 E_{ox} 的变化规律, 与数值模拟计算的结果非常符合, 这说明栅氧化层电场 E_{ox} 和栅氧厚度近似成反比关系. 再由图 7 中, $T_{ox} \times \log(N_{it})$ 变化为近似直线关系, 可以反推出界面电荷随栅氧厚度的变化存在如下关系:

$$N_{it} = C \times \exp(D/T_{ox}), \quad (5)$$

其中 C 和 D 都是常数. 与 (1) 式比较可以发现, 空穴浓度 p 虽然也随着栅氧厚度的减小而变化 (增加), 但是相对于指数项的变化影响不大. 这个结论和 (3) 式是一致的, 阈值电压漂移随着栅氧厚度的变化满足指数的变化关系, 并且主要是栅氧化层电场决定的 [7].

3.4 掺杂浓度的变化

沟道掺杂浓度的调整经常用于制作不同性能的器件, 如低的掺杂浓度用于制作高速度器件; 而高的掺杂浓度用于制作小泄露电流器件. 沟道掺杂浓度的调整也是调整器件阈值电压的重要手段. 那

么沟道掺杂浓度的调整对 NBTI 效应有何影响呢?

图 9 是阈值电压漂移随沟道掺杂浓度的变化. 可以看出, 阈值电压漂移的变化分为两个阶段: 在掺杂浓度小于 $2 \times 10^{17}/\text{cm}^3$ 时, 阈值电压漂移随着沟道掺杂的增加在减小, 和实验 [11] 相符; 而当掺杂浓度大于 $4 \times 10^{17}/\text{cm}^3$ 时, 阈值电压漂移随着沟道掺杂浓度的增加也在减小, 但是相对于低掺杂浓度时阈值电压漂移的变化有明显的提高.

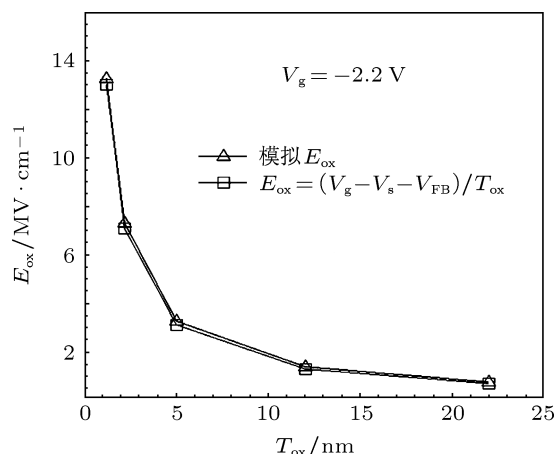


图 8 不同栅氧化层厚度器件氧化层电场 E_{ox} 的变化

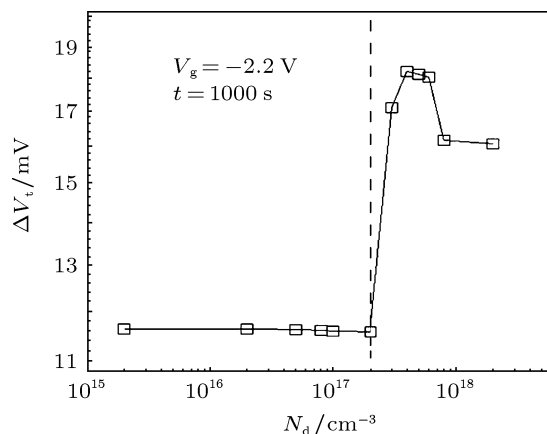


图 9 不同掺杂浓度器件阈值电压漂移随掺杂浓度的变化情况 (栅压 $V_g = -2.2$ V, 应力时间 $t = 1000$ s)

图 10 是在这两个阶段变化期间栅氧化层电场和器件表面空穴浓度的变化情况. 分别在两个阶段内, 随着沟道掺杂浓度的增加, 栅氧化层电场 E_{ox} 在增加, 这是因为高掺杂浓度使得沟道衬底功函数的绝对值减小, 从而使得栅氧化层内的电势降增加, 这和基本器件物理的知识是一致的. 意外的是, 在这两个阶段内随着栅氧化层电场增加, 相应的阈值电压漂移却减小了, 如图 9 所示. 仔细观察图 10 空

穴浓度的变化可以发现,是器件表面的空穴浓度的降低决定了这两个阶段阈值电压漂移减小.也就是说,在这两个阶段栅氧化层电场在增加,但是器件阈值电压漂移却减少了,沟道掺杂浓度的降低是阈值电压漂移减小的原因.

为了解释变化的两个阶段,我们还分析了器件垂直沟道方向,不同掺杂浓度时衬底电势的变化情况,如图 11 所示.当沟道掺杂浓度较低时(小于 $2 \times 10^{17}/\text{cm}^3$),由于源漏的受主掺杂浓度很高,因此拉低了(绝对值增加)沟道的电势(短沟道二维效应),这就是短沟道穿通效应,使得阈值电压降低、器件速度提高,此时沟道内的空穴较多;而当沟道掺杂浓度较高时(大于 $2 \times 10^{17}/\text{cm}^3$),源漏电势不能使器件沟道的电势降低,没有穿通电流,对应着小泄露电流器件,此时沟道内空穴较少.根据静电学基本原理,栅氧化层内的电场是由通过栅氧化层的电力线决定的.由于高速器件的沟道内空穴较多,因此沟道表面的空穴浓度就相对较低;而小泄露电流器件沟道内的空穴较少,因此沟道表面的空穴浓度就相对较高,如图 10 所示.正是两个阶段的沟道表面空穴浓度的剧烈变化使得阈值电压漂移的变化上了一个台阶,如图 9 所示.

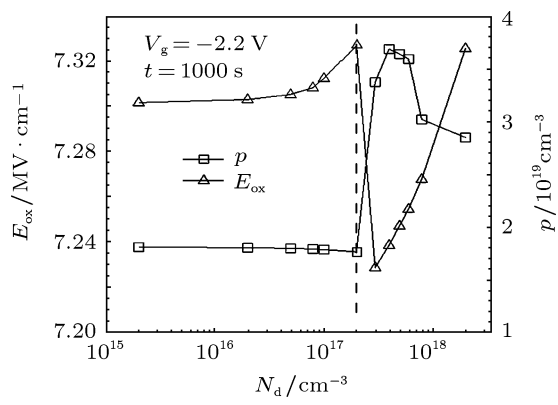


图 10 不同掺杂浓度器件栅氧化层电场和沟道表面空穴浓度随掺杂浓度的变化情况(栅压 $V_g = -2.2 \text{ V}$, 应力时间 $t = 1000 \text{ s}$)

由此可以得出结论:小泄露电流器件的阈值漂移明显地比高速器件的阈值漂移大,而在两种器件类型内,阈值漂移随着掺杂浓度的增加而减小.

值得注意的是,以上讨论都是针对同样工艺路线制造的器件而言,没有进行阈值电压调整.较高的掺杂浓度,对应着较高的阈值电压.如果器件制造过程中采取了其他措施进行了阈值电压调整,较高掺杂浓度的器件相当于施加一定的负栅压以补

偿阈值电压的调整,因此可以预言(模拟数据也显示):高掺杂浓度器件 NBTI 阈值电压漂移较大,低掺杂浓度器件 NBTI 阈值电压漂移相对较小.

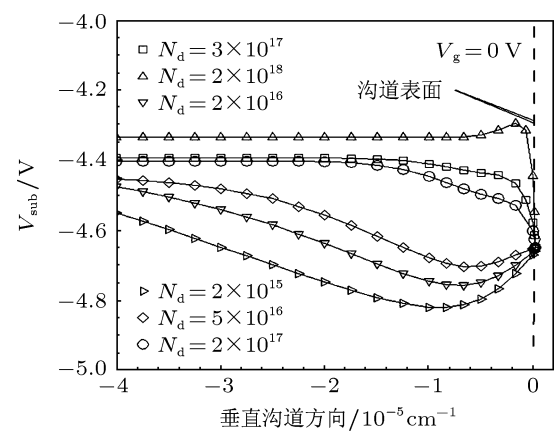


图 11 平衡态 ($V_g = 0 \text{ V}$) 时,器件中间沿垂直沟道方向,不同掺杂浓度时靠近表面部分衬底电势 V_{sub} 的变化

4 结论

本文从二维器件模拟入手,成功地将 NBTI 效应 R-D 模型和器件沟道长度、栅氧厚度以及沟道掺杂浓度等参数联系在一起,对 pMOS 器件直流应力 NBTI 效应的变化进行了分析.方法本身具有一定的新颖性和有效性,经过更改器件的退化模型,还可应用于其他可靠性问题的研究分析.

R-D 模型是目前能够解释 NBTI 效应最为成熟的一种模型.通过和二维器件模拟联合在一起进行大量的计算,并辅助已有的实验数据和基本物理原理和规律的分析,得到了如下结论:

- 1) 按照 R-D 模型解析解,在较大的栅压下,器件 NBTI 寿命随栅氧化层电场的变化遵循指数变化规律,器件表面空穴浓度的变化对寿命影响不大;
- 2) 按照 R-D 模型解析解, NBTI 效应和器件沟道长度的变化无关,这个结论有助于进行带漏极偏置 NBTI 效应的研究;
- 3) 当栅氧厚度大于 10 nm 时,栅氧化层厚度的变化对 NBTI 效应的影响较小,但当栅氧化层厚度大于 5 nm ,尤其是大于 2 nm 时,栅氧化层厚度的变化对 NBTI 效应的影响很大,通常认识的 NBTI 效应在小尺寸器件中较为严重就是指这一阶段的变化;栅氧化层厚度变化对 NBTI 效应的影响遵守指数的变化规律,和器件表面空穴浓度变化的影响关系不大;

4) 不同工艺路线制造的相同阈值电压的器件, 沟道掺杂浓度越低时, NBTI 效应越小, 但是相同工艺路线制造的器件, 掺杂浓度对 NBTI 效应的影响较为复杂, 可分为两种类型: 小泄露电流器件的 NBTI 退化明显地比高速度器件的 NBTI 退化要大, 而在两种器件类型内, NBTI 退化随着掺杂浓度的增加而较小, 沟道表面空穴浓度的剧烈变化是引

起这些现象的主要因素.

这些结论对于认识 NBTI 效应的发展规律, 以及高性能 pMOS 器件和电路设计和制造都有重要的指导意义.

感谢新加坡 Congenda 公司的沈沉博士关于开源软件 Genius-Open 的讨论; 感谢西安微电子学研究所的吴龙胜研究员关于器件物理的讨论.

-
- [1] Schroder D K, Babcock J A 2003 *J. Appl. Phys.* **94** 1
- [2] Mahapatra S, Alam M A, Bharath P 2005 *Microelectr. Eng.* **80** 114
- [3] Huard V, Denais M, Parthasarathy C 2006 *Microelectr. Reliab.* **46** 1
- [4] Alam M A, Kufluoglu H, Varghese D, Mahapatra S 2007 *Microelectr. Reliab.* **47** 853
- [5] Mahapatra S, Islam A E, Deora S, Maheta V D, Joshi K, Jain A, Alam M A 2011 *Proceedings of IEEE International Reliability Physics Symposium* United States, April 10–14, 2011 p6A.3.1
- [6] Kumar S V, Kim C H, Sapatnekar S S 2009 *IEEE Trans. Dev. Mater. Rel.* **9** 537
- [7] Alam M A, Mahapatra S 2005 *Microelectr. Reliab.* **45** 71
- [8] Kufluoglu H, Alam M A 2007 *IEEE Trans. Electron Dev.* **54** 1101
- [9] Kufluoglu H, Alam M A 2006 *IEEE Trans. Electron. Dev.* **53** 1120
- [10] Hao Y, Liu H X 2008 *Reliability and Effectiveness Mechanism in Micro Manometer MOS Device* (Beijing: Science Press) pp265, 230, 232 (in Chinese) [郝跃, 刘红霞 2008 微纳米 MOS 器件可靠性与实效机理 (北京: 科学出版社) 第 265, 230, 232 页]
- [11] Bénard C, Math G, Fornara P, Ogier J, Goguenheim D 2009 *Microelectr. Reliab.* **49** 1008
- [12] Islam A E, Kufluoglu H, Varghese D, Mahapatra S, Alam M A 2007 *IEEE Trans. Electron Dev.* **54** 2143
- [13] Krishnan A T, Chancellor C, Chakravarthi S, Nicollian P E, Reddy V, Varghese A, Khamankar R B, Krishnan S, Levitov L 2005 *Proceedings of International Electron Devices Meeting* United States, December 5–7, 2005 p688
- [14] Grasser T, Entner R, Triebel O, Enichlmair H, Minixhofer R 2006 *International Conference on Simulation of Semiconductor Processes and Devices* United States, September 5–7 2006 p330
- [15] Genius User's guide V.1.7.2 <http://www.cogenda.com> 2008
- [16] Chuang C T 2009 *Proceedings of IEEE International Symposium on Circuit and Systems* Taiwan, China, May 24–27 2009 p2305
- [17] Reisinger H, Blank O, Heinrigs W, Muhlhoff A, Gustin W, Schlunder C 2006 *Proceedings of IEEE International Reliability Physics Symposium* United States, March 26–30, 2006 p448
- [18] Stathis J H, Zafar S 2006 *Microelectr. Reliab.* **46** 270
- [19] Liu H X, Hao Y 2007 *Chin. Phys.* **16** 2111

Dependence of the DC stress negative bias temperature instability effect on basic device parameters in pMOSFET*

Cao Jian-Min[†] He Wei Huang Si-Wen Zhang Xu-Lin

(College of Electronic Science and Technology, Shenzhen University, Shenzhen 518060, China.)

(Received 30 March 2012; revised manuscript received 23 May 2012)

Abstract

To analyze the dependence of the DC stress negative bias temperature instability (NBTI) effect on basic device parameters, such as the channel length, the gate oxide thickness, the doping concentration, we solve the hydrogen molecule drift-diffusion model of NBTI together with the semiconductor device equations. The results are compared with the existing experimental data and the basic laws and physics of devices, which is necessary for reliability studies of NBTI. The analysis results show that NBTI effect is not affected by the channel length change, but mainly by the thickness of the gate oxide layer. Gate oxide thickness thinning and gate oxide layer electric field enhancement effect are consistent, which determines the device degradation in the manner of exponential law. With channel doping concentration increasing, NBTI effect will be reduced, which is because the device channel surface hole concentration is reduced, however with the doping concentration increases to such a value that the device source drain leakage current is very low (low leakage device), the NBTI effect is obviously enhanced. These are helpful for understanding NBTI and designing the high performance device.

Keywords: pMOSFET, negative bias temperature instability, technology computer aided design, reaction-diffusion model

PACS: 73.40.Qv, 73.40.Cd, 72.20.Jv

* Project supported by Young Scientists Fund of the National Natural Science Foundation of China (Grant No. 11109052), and Shenzhen Science and Technology Development Funds, China (Grant Nos. JC201005280558A, JC201005280565A).

[†] E-mail: jmcao@szu.edu.cn