

新型高速半导体器件 IMOS 阈值电压解析模型*

李妤晨[†] 张鹤鸣 张玉明 胡辉勇 徐小波 秦珊珊 王冠宇

(西安电子科技大学微电子学院, 宽禁带半导体材料与器件教育部重点实验室, 西安 710071)

(2011年4月22日收到; 2011年6月21日收到修改稿)

本文在研究 IMOS 器件结构的基础上, 分析了该器件不同区域的表面电场, 结合雪崩击穿条件, 建立了 P-IMOS 的阈值电压解析模型. 应用 MATLAB 对该器件阈值电压模型与源漏电压、栅长和硅层厚度的关系进行了数值分析, 并用二维器件仿真工具 ISE 进行了验证. 结果表明, 源电压越大, 阈值电压值越小; 栅长所占比例越大, 阈值电压值越小, 硅层厚度越小, 阈值电压值越小. 本文提出的模型与 ISE 仿真结果一致, 也与文献报道符合. 这种新型高速半导体器件 IMOS 阈值电压解析模型的建立为该高性能器件及对应电路的设计、仿真和制造提供了重要的参考.

关键词: IMOS, 亚阈值摆幅, 雪崩击穿, 阈值电压

PACS: 73.40.Qv, 73.61.-r

1 引言

根据摩尔定律和器件的等比例缩小原则, 集成电路的集成度和复杂性随之增强, 传统 MOSFET 器件的特征尺寸不断缩小, 但是随着器件尺寸缩小至深亚微米, 器件性能的进一步提高受到了限制, 并且产生了一些新的问题, 其中备受关注的问题是亚阈值摆幅 S 的增大^[1,2]. 雪崩碰撞电离 MOS-FET(IMOS) 是一种新型的高速半导体器件, 在 2002 年由 Gopalakrishnan 首次提出. 这种新型器件以内部增益为基础, 通过碰撞电离机制代替传统 MOS 的漂移扩散机理提供载流子, 从而使该器件的亚阈值摆幅远远低于 KT/q ^[3], 同时开态电流与关态电流的比值也得到很大的改善. IMOS 的开关延时和动态功耗与相同尺寸的 CMOS 可以相比拟, 具有很低的静态功耗, 并且可以有效的抵抗短沟效应, 在低功耗以及高性能数字领域可能取代 CMOS, 因此 IMOS 成为目前研究的热点. Gopalakrishnan^[4] 和 Choi^[5-7] 已经证明了这种器件的可行性, 并且所制作的 p-IMOS 器件在 300K 时, 亚阈值摆幅小于 10 mV/dec^[3,4,8].

IMOS 基本结构是一个栅覆盖部分 I 区的 P-I-N 二极管, 通过调节它的沟道长度来工作. 当栅电

压比较低时在栅下面没有形成反型层, 有效沟道长度是整个 I 区; 当栅电压逐渐增大时, 在栅下面形成反型层, 减小了有效沟道长度, 使源漏电压 V_{DS} 降落在栅以外 I 区的电压比例增大, 从而使该区域的电场增大, 雪崩发生, 器件导通^[4]. 作为器件最重要的物理参数之一, 目前国内外关于阈值电压模型的研究多集中于常规 MOS 器件^[9-15], 关于 IMOS 阈值电压的模型还未有报道. 基于此, 本文的目的是为 IMOS 器件建立一个准确适用的阈值电压解析模型. 首先通过求解不同区域的泊松方程为 p-IMOS 建立了表面电场、电势模型, 再结合雪崩击穿条件, 在表面电场模型的基础上得到了该新型高速器件的阈值电压解析模型, 并通过与二维器件仿真工具 ISE 及文献报道的结果作比较, 证明了所建立的模型的正确性. 文章还分析了 p-IMOS 这种新型高速半导体器件的阈值电压与源漏电压、栅长和硅层厚度的关系.

2 阈值电压模型

p-IMOS 的器件剖面结构以及几何结构参数如图 1 所示. 图中, T_{Si} 表示 Si 层的厚度, T_{ox} 表示栅氧化层厚度; L_g 为栅的长度, L_{in} 为栅以外本征区

* 国家部委资助项目 (批准号: 51308040203, 6139801), 中央高校基本科研业务费 (批准号: 72105499, 72104089) 和陕西省自然科学基金研究计划资助项目 (批准号: 2010JQ8008) 资助的课题.

[†] E-mail: yuchenlee09@gmail.com

的长度; N_s, N_d, N_{res} 分别表示源、漏以及本征区掺杂浓度, 并且假设源漏区掺杂浓度相等. 为了使模型简洁, 突出其物理意义, 我们假设: 1) 氧化层中无杂质电荷; 2) Si 层完全耗尽, 且强反型刚开始时, 沟道自由电荷可忽略不计; 3) 衬底电极接地, $V_{sub} = 0$; 4) BOX 厚度为无穷, 忽略边缘电场. 同时规定平行于沟道的方向为 x 方向, 垂直于沟道的方向为 y 方向, 并取沟道与漏极交界面的位置为 x 方向坐标原点.

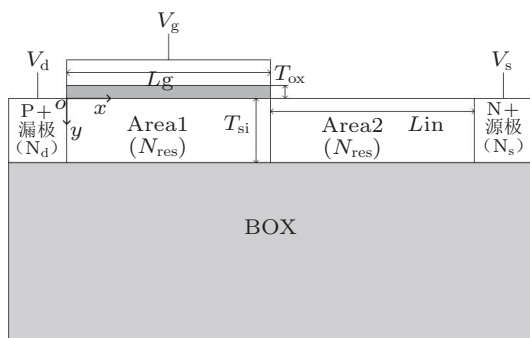


图1 P-IMOS 的器件剖面结构

IMOS 的阈值电压定义为雪崩开启时所对应的栅电压 [3,16], 当 I 区的电场达到临界电场时雪崩发生, 器件导通. 为了推导阈值电压模型, 首先分析 I 区电场分布. 器件分为两个区域: 第一个区域由 IMOS 的“MOS”部分构成, 称为 Area1; 第二个区域由栅以外的本征区构成, 称为 Area2.

由于 IMOS 的阈值电压同时受栅电压与源漏电压的控制, 因此对 Area1 必须用二维分析来描述器件的物理特性. 强反型层出现之前, 图 1 所示的 P-IMOS 的“MOS”区的二维泊松方程可以写为

$$\frac{\partial^2 \psi_1(x, y)}{\partial x^2} + \frac{\partial^2 \psi_1(x, y)}{\partial y^2} = -\frac{qN_{res}}{\epsilon_{si}}, \quad (1)$$

$$0 \leq x \leq L_g, \quad 0 \leq y \leq T_{si},$$

其中, ϵ_{si} 是 Si 的介电常数.

沿着 y 方向 (纵向) 的电势分布可以用简单的抛物线描述, 即

$$\psi_1(x, y) = \psi_{s1}(x) + c_1(x)y + c_2(x)y^2, \quad (2)$$

$$0 \leq x \leq L_g, \quad 0 \leq y \leq T_{si},$$

其中 $\psi_{s1}(x)$ 是沟道表面势, $c_1(x)$ 和 $c_2(x)$ 仅是关于 x 的函数.

求解方程 (2) 的边界条件如下:

$$\left[\frac{d\psi(x, y)}{dy} \right]_{y=0} = -\frac{\epsilon_{ox}}{\epsilon_{si}} \left(\frac{V'_G - \psi_{s1}(x)}{T_{OX}} \right), \quad (3)$$

$$\left[\frac{d\psi(x, y)}{dy} \right]_{y=T_{si}} = 0, \quad (4)$$

其中 $V'_G = V_G + \Delta\phi_{MI}$, $\Delta\phi_{MI}$ 为金属功函数与 Si 本征费米能级之差, ϵ_{ox} 为栅氧化层的介电常数.

用以上的边界条件, 可以求出 (2) 式的系数 $c_1(x)$ 和 $c_2(x)$, 将 (2) 式代入 (1) 式并令 $y = 0$ 可得

$$\frac{\partial^2 \psi_{s1}(x)}{\partial x^2} - \alpha \psi_{s1}(x) = \beta, \quad (5)$$

这里 $\alpha = \frac{\epsilon_{ox}}{T_{si}T_{OX}\epsilon_{si}}$, $\beta = -\frac{\epsilon_{ox}V'_G}{T_{si}T_{OX}\epsilon_{si}} - \frac{qN_{res}}{\epsilon_{si}}$.

方程 (5) 为简单的二阶常微分方程, 其解的形式为

$$\psi_{s1} = A \exp(\alpha^{1/2}x) + B \exp(-\alpha^{1/2}x) - \frac{\beta}{\alpha}. \quad (6)$$

可得电场分布为

$$E_1 = -A\sqrt{\alpha} \exp(\sqrt{\alpha}x) + B\sqrt{\alpha} \exp(-\sqrt{\alpha}x). \quad (7)$$

对于 Area2, 通过求解一维泊松方程, 可以得到该区的电势分布为

$$\psi_{s2} = -\frac{qN_{res}}{2\epsilon_{si}}x^2 + Cx + D. \quad (8)$$

电场分布为

$$E_2 = \frac{qN_{res}}{\epsilon_{si}}x - C. \quad (9)$$

求解 (6), (8) 两式的系数 A, B, C, D , 应用以下四个边界条件:

$$\psi_{s1}(0) = V_D,$$

$$\psi_{s2}(L_g + L_{in}) = V_S + V_{bi},$$

$$\psi_{s1}(L_g) = \psi_{s2}(L_g),$$

$$\left[\frac{d\psi_{s1}(x)}{dx} \right]_{x=L_g} = \left[\frac{d\psi_{s2}(x)}{dx} \right]_{x=L_g}, \quad (10)$$

可得

$$A = \frac{1}{\chi_1 + \chi_2} [\chi_1(\gamma_0 - V_g) - (\gamma_1 - V_g) - \gamma_2 L_{in} - \gamma_3],$$

$$B = \frac{1}{\chi_1 + \chi_2} [\chi_2(\gamma_0 - V_g) + (\gamma_1 - V_g) + \gamma_2 L_{in} + \gamma_3],$$

$$C = \frac{1}{\chi_1 + \chi_2} [\xi_1(\gamma_0 - V_g) - \xi_2(\gamma_1 - V_g) - \xi_3\gamma_2 - \xi_2\gamma_3],$$

$$D = \frac{1}{\chi_1 + \chi_2} [(L_g + L_{in})(-\xi_1(\gamma_0 - V_g) + \xi_2(\gamma_1 - V_g) + \xi_3\gamma_2) + (\xi_3 + \xi_2 L_g)\gamma_3]. \quad (11)$$

最大电场位置 x_{max} 可由 $dE/dx = 0$ 来求出, 在 Area1, $E = E_1$; 在 Area2, $E = E_2$. 所得器件最大电场值位置 $x_{max} = L_g$, 结果与文献 [17] 一致,

因为 IMOS 的阈值电压定义为雪崩开启时所对应的栅电压, 当 $x_{\max} = L_g$ 处电场最先达到临界电场时雪崩发生, 器件导通. 将 $x_{\max} = L_g$ 代入 (9) 式, 令电场为临界电场, 满足 $E_{\text{cri}} = \frac{qN_{\text{res}}}{\epsilon_{\text{si}}}L_g - C$ 的栅电压即为阈值电压, E_{cri} 为雪崩击穿时所需的临界电场. 可得阈值电压的解析表达式如下:

$$V_{\text{th}} = \frac{1}{\xi_2 - \xi_1} [(\chi_1 + \chi_2)(E_{\text{cri}} - \gamma_2) + \xi_3\gamma_2 + \xi_2\gamma_3 + \xi_2\gamma_1 - \xi_1\gamma_0], \quad (12)$$

其中

$$\begin{aligned} \gamma_0 &= V_d - \frac{qN_{\text{res}}T_{\text{si}}T_{\text{ox}}}{\epsilon_{\text{ox}}}, \\ \gamma_1 &= -\frac{qN_{\text{res}}L_g^2}{2\epsilon_{\text{si}}} - \frac{qN_{\text{res}}T_{\text{si}}T_{\text{ox}}}{\epsilon_{\text{ox}}}, \\ \gamma_2 &= -\frac{qN_{\text{res}}L_g}{\epsilon_{\text{si}}}, \\ \gamma_3 &= V_{\text{bi}} + V_s + \frac{qN_{\text{res}}(L_g + L_{\text{in}})^2}{2\epsilon_{\text{si}}}; \end{aligned} \quad (13)$$

$$\begin{aligned} \chi_1 &= (1 - \sqrt{\alpha}L_{\text{in}}) \exp(-\sqrt{\alpha}L_g), \\ \chi_2 &= -(1 + \sqrt{\alpha}L_{\text{in}}) \exp(\sqrt{\alpha}L_g); \end{aligned} \quad (14)$$

$$\begin{aligned} \xi_1 &= 2\sqrt{\alpha} \exp(\sqrt{\alpha}L_g) \exp(-\sqrt{\alpha}L_g), \\ \xi_2 &= \sqrt{\alpha} \exp(-\sqrt{\alpha}L_g) + \sqrt{\alpha} \exp(\sqrt{\alpha}L_g), \\ \xi_3 &= \exp(-\sqrt{\alpha}L_g) - \exp(\sqrt{\alpha}L_g). \end{aligned} \quad (15)$$

3 仿真分析与讨论

下面通过与二维器件模拟工具 Synopsys ISE TCAD 10.0 的仿真结果进行比较, 证明前文所建立的阈值电压解析模型的正确性. 主要器件参数如图中标示, T 为 300 K, 栅金属的功函数 $\phi_M = 4.6$ eV, 漏、源以及本征区掺杂浓度分别为 $N_s = N_d = 10^{20} \text{ cm}^{-3}$, $N_{\text{res}} = 2 \times 10^{15} \text{ cm}^{-3}$, 漏端电压 $V_d = 0$.

图 2(a) 给出了栅长 $L_g = 100 \text{ nm}$, 栅以外本征区长度 $L_{\text{in}} = 100 \text{ nm}$, 硅层厚度 $T_{\text{si}} = 100 \text{ nm}$, 栅氧化层厚度 $T_{\text{ox}} = 5 \text{ nm}$, 部分源电压 (V_s 值) 下, p-IMOS 的转移特性仿真结果. 图 2(b) 给出了阈值电压与源电压的关系, 图中实线表示根据本文所建立的模型 (12) 得到的结果, 符号表示通过二维器件模拟工具 ISE 仿真得到的转移特性曲线提取出来的结果. 从图中可以看出, 本文的模型计算结果同仿真数据较为接近, $|V_{\text{th}}|$ 随着 V_s 的减小而增大, 这是由于雪崩击穿发生在栅边缘的电场达到临界电场时, 当 V_s 减小时, 需要高的 $|V_g|$ 以便于达到雪崩击穿所需要的电场强度, 但是当 MOS 区达到强反型

后两者会有较大的差距, 这是由于推导阈值电压模型时, 表面势为弱反型的状态下的电势, 强反型时表面势公式不再适用, 并且, 当 MOS 区达到强反型时, 该区域的表面势接近某常数, 栅不在控制器件的表面势.

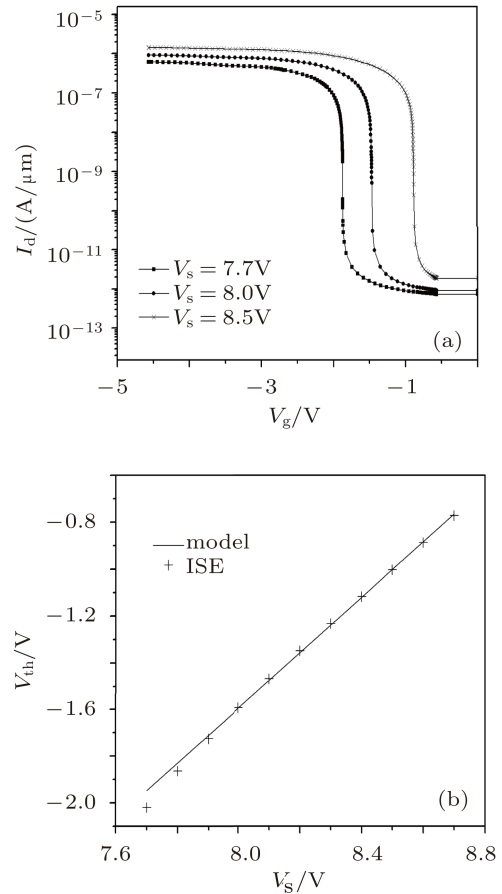


图 2 栅长为 100 nm, 栅以外本征区为 100 nm, 硅层厚度为 100 nm, 栅氧化层厚度为 5 nm 的 p-IMOS (a) 转移特性仿真结果; (b) 阈值电压与源电压的关系

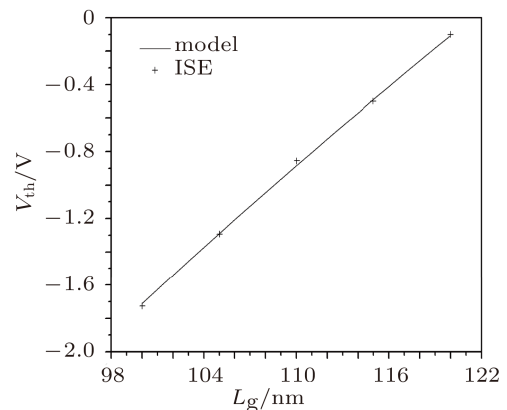


图 3 p-IMOS 阈值电压与栅长的关系

图 3 给出了 $V_s = 7.9 \text{ V}$, $L_g + L_{\text{in}} = 200 \text{ nm}$

的 p-IMOS 的阈值电压与栅长的关系. 从图中可以看出, 对于某一给定的 V_s , 当 L_g/L_{in} 增大, 阈值电压 $|V_{th}|$ 减小. 这是由于小的本征区产生了大的电

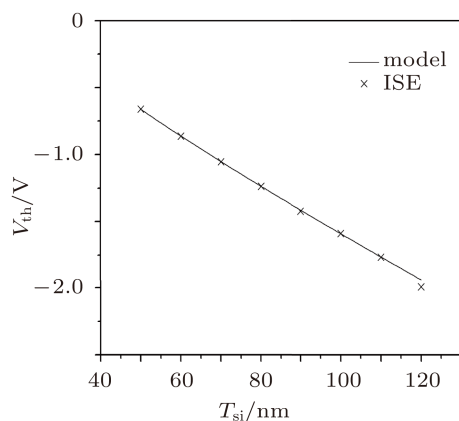


图4 p-IMOS 阈值电压与硅层厚度的关系

场, 因此达到雪崩所需的栅电压随着 L_g/L_{in} 比值的增大而减小. 但是当 L_g/L_{in} 增大的同时, 亚阈值摆幅 S 也会相应的增大. 因此, 在阈值电压 V_{th} 与亚阈值摆幅 S 之间应该做一个折中. 图4给出

了 $V_s = 8 V$, $L_g = 100 nm$, $L_{in} = 100 nm$ 的 p-IMOS 阈值电压与硅层厚度的关系. 由图可见, $|V_{th}|$ 随着 T_{si} 的减小而减小. 这是由于随着 T_{si} 的减小, 电场强度增大, 因此达到雪崩击穿所需要的栅电压随着 T_{si} 的减小而增大. 但是当 T_{si} 大于 $120 nm$ 时, 阈值电压与硅膜的厚度无关.

4 结论

本文针对新型高速半导体器件 IMOS 的器件结构, 通过求解区域 Area1, Area2 的泊松方程, 为 p-IMOS 建立了表面电场、电势模型, 利用雪崩击穿条件, 在表面电场模型的基础上得到了该器件的阈值电压解析模型. 该模型与二维器件仿真工具 ISE 所得仿真结果及文献报道结果接近, 趋势一致, 证明了该模型的正确性. 该模型表明, 源电压越大, 阈值电压值越小, L_g/L_{in} 越大, 阈值电压值越小; 硅层厚度越小, 阈值电压值越小. 本模型的推导过程与计算结果为该高性能器件及对应电路的设计、仿真和制造提供了重要的参考.

- [1] Lundstrom M 2003 *IEEE International Electron Devices Meeting Washington, DC, USA*, 8—10 Dec. 2003, p789
- [2] Choi W Y, Choi B Y, Woo D S, Lee J D, Park B G 2003 *IEEE Trans. Nanotechnol* **2** 210
- [3] Gopalakrishnan K, Griffin P B, Plummer J D 2002 *IEEE International Electron Devices Meeting San Francisco, CA, USA* 8—11 Dec. 2002 p289
- [4] Gopalakrishnan K, Griffin P B, Plummer J, Woo R, Jungemann C 2005 *IEEE Trans. Electron Devices* **52** 77
- [5] Choi W Y, Choi B Y, Lee J D, Woo D S, Park B J 2004 *Device Research Conference Notre Dame, IN, USA* June 2004, p211
- [6] Choi W Y, Song J Y, Choi B Y, Lee J D, Park Y J, Park B J 2004 *International Electron Devices Meeting San Francisco, CA, USA* 13—15 Dec. 2004 p203
- [7] Choi W Y, Lee J D, Park B G 2006 *Journal of Semiconductor Technology and Science* **6** 43
- [8] Gopalakrishnan K, Woo R, Jungemann C, Griffin P B, Plummer J 2005 *IEEE Trans. Electron Devices* **52** 69
- [9] Hou C S, Wu C Y 1995 *IEEE Trans. Electron Devices* **42** 2156
- [10] Li Y P, Xu J P, Chen W B, Zou X 2005 *Microelectronics* **35** 0040 (in Chinese) [李艳萍, 徐静平, 陈卫兵, 邹晓 2005 微电子学 **35** 0040]
- [11] Li Y P, Xu J P, Chen W B, Ji F 2006 *Acta Phys.Sin.* **55** 3670 (in Chinese) [李艳萍, 徐静平, 陈卫兵, 许胜国, 季峰 2006 物理学报 **55** 3670]
- [12] Zhang H M, Cui X Y, Hu H Y, Dai X Y, Xuan R X 2007 *Acta Phys.Sin.* **56** 3504 (in Chinese) [张鹤鸣, 崔晓英, 胡辉勇, 戴显英, 宣荣喜 2007 物理学报 **56** 3504]
- [13] Zhang Z F, Zhang H M, Hu H Y, Xuan R X, Song J J 2009 *Acta Phys.Sin.* **58** 4948 (in Chinese) [张志锋, 张鹤鸣, 胡辉勇, 宣荣喜, 宋建军 2009 物理学报 **58** 4948]
- [14] Qin S S, Zhang H M, Hu H Y, Dai X Y, Xuan R X, Shu B 2010 *Chin. Phys. B* **19** 117309
- [15] Qu J T, Zhang H M, Wang G Y, Wang X Y, Hu H Y 2011 *Chin. Phys.* **60** 058502
- [16] Hassani F A, Fathipour M, Mehran M 2007 *IEEE AFRICON Windhoek, South Africa* September 26—28, 2007
- [17] Mayer F, Royer C L, Carval G L, Clavelier L, Deleonibus S 2006 *IEEE Trans. Electron Devices* **53** 1852

A analytic model for the threshold-voltage of novel high-speed semiconductor device IMOS*

Li Yu-Chen[†] Zhang He-Ming Zhang Yu-Ming Hu Hui-Yong Xu Xiao-Bo
Qin Shan-Shan Wang Guan-Yu

(Key Laboratory for Wide Band-Gap Semiconductor Materials and Devices, School of Microelectronics, Xidian University, Xi'an 710071, China)

(Received 22 April 2011; revised manuscript received 21 June 2011)

Abstract

A threshold voltage model is created by analyzing different distributions of surface electric field and the condition of avalanche breakdown, based on the structure of a novel high speed semiconductor device p-IMOS in this paper. Model verification is carried out using the 2D device simulator ISE. By analyzing the model, the dependences of threshold voltage on drain-source voltage, Si layer thickness and gate length are studied. The results of the model are in good agreement with experimental results and ISE simulation results. The proposed model can also be easily used for the reasonable analysis and the design of p-IMOS.

Keywords: IMOS, subthreshold swing, avalanche breakdown, threshold voltage

PACS: 73.40.Qv, 73.61.-r

* Project supported by the National Ministries and Commissions (Grant Nos. 51308040203, 6139801), the Fundamental Research Funds for the Central Universities (Grant Nos. 72105499, 72104089), and the Natural Science Basic Research Plan in Shaanxi Province of China (Grant No.2010JQ8008).

[†] E-mail: yuchenlee09@gmail.com