

非对称 HALO 掺杂栅交叠轻掺杂漏围栅 MOSFET 的解析模型*

李聪^{1)†} 庄奕琪¹⁾ 韩茹²⁾ 张丽¹⁾ 包军林¹⁾

1) (西安电子科技大学微电子学院, 宽禁带半导体材料与器件重点实验室, 西安 710071)

2) (西北工业大学航空微电子中心, 西安 710072)

(2011年9月14日收到; 2011年11月21日收到修改稿)

为抑制短沟道效应和热载流子效应, 提出了一种非对称 HALO 掺杂栅交叠轻掺杂漏围栅 MOSFET 新结构. 通过在圆柱坐标系中精确求解三段连续的泊松方程, 推导出新结构的沟道静电势、阈值电压以及亚阈值电流的解析模型. 结果表明, 新结构可有效抑制短沟道效应和热载流子效应, 并具有较小的关态电流. 此外, 分析还表明栅交叠区的掺杂浓度对器件的亚阈值电流几乎没有影响, 而栅电极功函数对亚阈值电流的影响较大. 解析模型结果和三维数值仿真工具 ISE 所得结果高度符合.

关键词: 非对称 HALO 掺杂, 栅交叠轻掺杂漏, 围栅 MOSFET, 解析模型

PACS: 85.30.De, 73.40.Qv, 02.60.Cb

1 引言

随着器件尺寸的不断缩小, 双栅 (Double Gate)、鳍型栅 (FinFET) 以及围栅 (Surrounding Gate) 等三维 MOSFET 器件越来越受到人们的关注. 其中, 围栅 MOSFET 的栅电极将整个沟道包围, 栅控能力很强, 被认为是最具前景的纳米器件之一^[1-9]. 然而, 即使是围栅 MOSFET, 当沟道长度小于 100 nm 时, 其短沟道效应 (如阈值电压漂移, 漏至势垒降低效应 (DIBL)) 以及热载流子效应也不能忽略^[10].

HALO 掺杂^[11,12] 可以有效抑制短沟道效应. Li 等^[6] 将 HALO 掺杂同时引入围栅 MOSFET 器件的源端和漏端, 提出对称 HALO 掺杂围栅 MOSFET 器件结构. 然而, HALO 掺杂用在源端可以有效抑制短沟道效应, 但是用在漏端反而会使漏端电场增强, 不利于抑制热载流子效应^[13].

此外, 为了提高器件的击穿电压并有效抑制热载流子效应, Ogura 等^[14] 提出了轻掺杂漏 (Lightly-Doped Drain, LDD) 结构. 然而, 传统的 LDD 结构会

导致器件的电流驱动能力下降. 为此, Izawa 等^[15] 提出栅交叠轻掺杂漏 (Gate Overlapped Lightly-Doped Drain, GOLD) 结构. 实验^[16,17] 表明, 具有 GOLD 结构的器件不仅具有高的跨导和电流驱动能力, 还能有效降低漏端电场, 从而有效抑制热载流子效应.

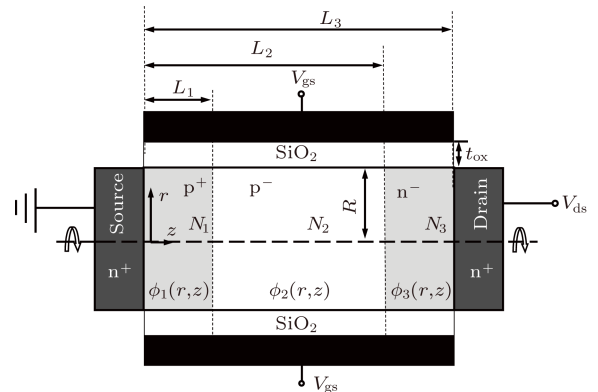


图 1 AHGSG MOSFET 器件结构的剖面图

基于上述工作, 本文将非对称 HALO 掺杂和 GOLD 结构引入围栅 MOSFET 器件, 创新地

* 中央高校基本科研业务费专项资金 (批准号: K50511250001) 和国家自然科学基金 (批准号: 61076101) 资助的课题.

† E-mail: cong.li@mail.xidian.edu.cn

提出了非对称 HALO 掺杂 GOLD 围栅 (AHGSG) MOSFET 新结构. 该结构在沟道靠近源端的地方采用 HALO 掺杂, 靠近漏端的地方采用 GOLD 结构, 从而可以有效抑制短沟道效应和热载流子效应. 为验证新结构的特性, 本文还通过精确求解三段连续的泊松方程, 得到该器件的解析模型. 并在此基础上深入分析了 AHGSG MOSFET 的短沟道特性和亚阈值特性. 通过与三维数值模拟工具 ISE 对比, 验证了解析模型的正确性.

2 非对称 HALO 掺杂 GOLD 围栅 MOSFET 的解析模型

2.1 静电势模型

如图 1 所示为 AHGSG MOSFET 器件结构的剖面图. 其中沟道靠近源端的区域采用 HALO 掺杂, 形成了长度为 L_1 的 p^+ HALO 掺杂区, 掺杂浓度为 N_1 . 而沟道靠近漏端的区域则采用了 GOLD 结构, 长度为 $L_3 - L_2$ 的 n^- 轻掺杂漏区刚好与栅电极交叠, 其掺杂浓度为 N_3 . 而中间的沟道为 p^- 轻掺杂, 掺杂浓度为 N_2 , 长度为 $L_2 - L_1$. 假设氧化层中的固定电荷以及亚阈值区的反型电荷对沟道静电势的影响可以忽略, 且沟道在亚阈值区已全耗尽. 此时三段沟道区域中的静电势分别满足泊松方程

$$\frac{1}{r} \frac{\partial}{\partial r} \left(r \frac{\partial}{\partial r} \phi_1(r, z) \right) + \frac{\partial^2}{\partial z^2} \phi_1(r, z) = \frac{qN_1}{\epsilon_{si}}, \quad 0 \leq z \leq L_1, 0 \leq r \leq R, \quad (1)$$

$$\frac{1}{r} \frac{\partial}{\partial r} \left(r \frac{\partial}{\partial r} \phi_2(r, z) \right) + \frac{\partial^2}{\partial z^2} \phi_2(r, z) = \frac{qN_2}{\epsilon_{si}}, \quad L_1 \leq z \leq L_2, 0 \leq r \leq R, \quad (2)$$

$$\frac{1}{r} \frac{\partial}{\partial r} \left(r \frac{\partial}{\partial r} \phi_3(r, z) \right) + \frac{\partial^2}{\partial z^2} \phi_3(r, z)$$

$$= \frac{qN_3}{\epsilon_{si}}, \quad L_2 \leq z \leq L_3, \quad 0 \leq r \leq R. \quad (3)$$

利用叠加定理, 每个区域的沟道静电势可写为

$$\phi_j(r, z) = V_j(r, z) + W_j(r), \quad j = 1, 2, 3. \quad (4)$$

此外 $\phi_j(r, z)$ 还满足以下边界条件:

1) 沟道中心位置电场为零

$$\left. \frac{\partial \phi_j(r, z)}{\partial r} \right|_{r=0} = 0, \quad j = 1, 2, 3; \quad (5)$$

2) 沟道表面处的电通量连续

$$\begin{aligned} \epsilon_{si} \left. \frac{\partial \phi_j(r, z)}{\partial r} \right|_{r=0} &= \epsilon_{ox} \frac{(V_{gs} - \phi_{MS} - \phi_j(r = R, z))}{t'_{ox}} \\ &= 0, \quad j = 1, 2, 3. \end{aligned} \quad (6)$$

式中, t'_{ox} 为围栅 MOSFET 的等效氧化层厚度^[18].

利用上述边界条件, 不难确定 $W_j(r)$ 和 $V_j(r, z)$ 的通解形式为

$$\begin{aligned} W_j(r) &= \frac{qN_j}{4\epsilon_{si}} r^2 + V_{gs} - \phi_{MS} - \frac{qN_j t'_{ox} R}{2\epsilon_{ox}} \\ &\quad - \frac{qN_j R^2}{4\epsilon_{si}}, \quad j = 1, 2, 3, \end{aligned} \quad (7)$$

$$\begin{aligned} V_j(r, z) &= \sum_{n=1}^{\infty} \left[C_j^{(n)} \exp\left(\frac{\alpha_n z}{R}\right) \right. \\ &\quad \left. + D_j^{(n)} \exp\left(-\frac{\alpha_n z}{R}\right) \right] J_0\left(\frac{\alpha_n r}{R}\right), \\ &\quad j = 1, 2, 3, \end{aligned} \quad (8)$$

式中, 本征值 α_n 满足方程

$$\frac{\epsilon_{ox} R}{t'_{ox} \epsilon_{si}} J_0(\alpha_n) - J_1(\alpha_n) \alpha_n = 0. \quad (9)$$

将沟道静电势满足的源漏边界条件, 三段区域在交界面处的电通量和电场强度连续的条件以及 (7) 式和 (8) 式代入 (4) 式, 并进行傅里叶逆变换, 可得傅里叶 - 贝塞尔级数的系数满足如下常系数线性方程组:

$$\begin{bmatrix} 1 & 0 & 0 & 1 & 0 & 0 \\ E_1 - E_1 & 0 & F_1 & -F_1 & 0 & 0 \\ 0 & E_2 & -E_2 & 0 & F_2 & -F_2 \\ E_1 - E_1 & 0 & -F_1 & F_1 & 0 & 0 \\ 0 & E_2 & -E_2 & 0 & -F_2 & F_2 \\ 0 & 0 & E_3 & 0 & 0 & F_3 \end{bmatrix} \begin{bmatrix} C_1 \\ C_2 \\ C_3 \\ D_1 \\ D_2 \\ D_3 \end{bmatrix} = \begin{bmatrix} V_{bi} S_0 - S_1 \\ S_2 - S_1 \\ S_3 - S_2 \\ 0 \\ 0 \\ (V_{bi} + V_{ds}) S_0 - S_3 \end{bmatrix}, \quad (10)$$

式中

$$S_0 = \frac{1}{[N_n(0)]^2} \int_0^R r \cdot J_0\left(\frac{\alpha_n}{R} r\right) dr = \frac{2J_1(\alpha_n)}{\alpha_n (J_1^2(\alpha_n) + J_0^2(\alpha_n))}, \quad (11)$$

$$S_j^{(n)} = \frac{1}{[N_n(0)]^2} \int_0^R r \cdot W_j(r) J_0\left(\frac{\alpha_n}{R} r\right) dr = V_{gs} S_0 + U_j^{(n)}, \quad (12)$$

$$U_j^{(n)} = -\left(\phi_{MS} + \frac{qN_j t'_{ox} R}{2\varepsilon_{ox}} + \frac{qN_j R^2}{4\varepsilon_{si}}\right) S_0 + \frac{N_j q (R^2 \alpha_n \cdot J_1(\alpha_n) - 2R^2 \cdot J_2(\alpha_n))}{2\varepsilon_{si} (J_1^2(\alpha_n) + J_0^2(\alpha_n)) \alpha_n^2}, \quad (13)$$

$$E_j = e^{(\alpha_n/R)L_j}, \quad (14)$$

$$F_j = \frac{1}{E_j}. \quad (15)$$

(10) 式两边同时左乘系数矩阵的逆矩阵可得

$$\begin{bmatrix} C_1 \\ C_2 \\ C_3 \\ D_1 \\ D_2 \\ D_3 \end{bmatrix} = \frac{1}{E_3 - F_3} \begin{bmatrix} -F_3 & E_3 & E_3 & F_3 & F_3 & 1 \\ -F_3 & F_3 & E_3 & F_3 & F_3 & 1 \\ -F_3 & F_3 & F_3 & F_3 & F_3 & 1 \\ E_3 & -E_3 & -E_3 & -F_3 & -F_3 & -1 \\ E_3 & -E_3 & -E_3 & -E_3 & -F_3 & -1 \\ E_3 & -E_3 & -E_3 & -E_3 & -E_3 & -1 \end{bmatrix} \begin{bmatrix} -S_0 V_{gs} + V_{bi} S_0 - U_1 \\ (U_2 - U_1)/2E_1 \\ (U_3 - U_2)/2E_2 \\ (U_2 - U_1)/2F_1 \\ (U_3 - U_2)/2F_2 \\ -S_0 V_{gs} + (V_{bi} + V_{ds}) S_0 - U_3 \end{bmatrix}. \quad (16)$$

因此可解得傅里叶 - 贝塞尔级数的系数 $C_1, C_2, C_3, D_1, D_2,$ 和 D_3 的表达式为

$$C_1 = \frac{1}{2 \sinh\left(\frac{\alpha_n L}{R}\right)} \left\{ -F_3 [(V_{bi} - V_{gs}) S_0 - U_1] + (V_{bi} + V_{ds} - V_{gs}) S_0 - U_3 + (U_2 - U_1) \cosh\left(\frac{\alpha_n}{R}(L_3 - L_1)\right) \right. \\ \left. + (U_3 - U_2) \cosh\left(\frac{\alpha_n}{R}(L_3 - L_2)\right) \right\}, \quad (17)$$

$$C_2 = \frac{1}{2 \sinh\left(\frac{\alpha_n L}{R}\right)} \left\{ -F_3 [(V_{bi} - V_{gs}) S_0 - U_1] + (V_{bi} + V_{ds} - V_{gs}) S_0 - U_3 + (U_2 - U_1) F_3 \cosh\left(\frac{\alpha_n}{R} L_1\right) \right. \\ \left. + (U_3 - U_2) \cosh\left(\frac{\alpha_n}{R}(L_3 - L_2)\right) \right\}, \quad (18)$$

$$C_3 = \frac{1}{2 \sinh\left(\frac{\alpha_n L}{R}\right)} \left\{ -F_3 [(V_{bi} - V_{gs}) S_0 - U_1] + (V_{bi} + V_{ds} - V_{gs}) S_0 - U_3 + (U_2 - U_1) F_3 \cosh\left(\frac{\alpha_n}{R} L_1\right) \right. \\ \left. + (U_3 - U_2) F_3 \cosh\left(\frac{\alpha_n}{R} L_2\right) \right\}, \quad (19)$$

$$D_1 = \frac{1}{2 \sinh\left(\frac{\alpha_n L}{R}\right)} \left\{ E_3 [(V_{bi} - V_{gs}) S_0 - U_1] - (V_{bi} + V_{ds} - V_{gs}) S_0 + U_3 - (U_2 - U_1) \cosh\left(\frac{\alpha_n}{R}(L_3 - L_1)\right) \right. \\ \left. - (U_3 - U_2) \cosh\left(\frac{\alpha_n}{R}(L_3 - L_2)\right) \right\}, \quad (20)$$

$$D_2 = \frac{1}{2 \sinh\left(\frac{\alpha_n L}{R}\right)} \left\{ E_3 [(V_{bi} - V_{gs}) S_0 - U_1] - (V_{bi} + V_{ds} - V_{gs}) S_0 + U_3 - (U_2 - U_1) E_3 \cosh\left(\frac{\alpha_n}{R} L_1\right) \right. \\ \left. - (U_3 - U_2) \cosh\left(\frac{\alpha_n}{R}(L_3 - L_2)\right) \right\}, \quad (21)$$

$$D_3 = \frac{1}{2 \sinh\left(\frac{\alpha_n L}{R}\right)} \left\{ E_3 [(V_{bi} - V_{gs}) S_0 - U_1] - (V_{bi} + V_{ds} - V_{gs}) S_0 + U_3 - (U_2 - U_1) E_3 \cosh\left(\frac{\alpha_n}{R} L_1\right) \right. \\ \left. - (U_3 - U_2) \cosh\left(\frac{\alpha_n}{R} L_2\right) \right\}. \quad (22)$$

2.2 阈值电压模型

对 AHGSG MOSFET 而言, 沟道表面势最低点的位置取决于区域 1 的掺杂浓度. 如图 2 所示, 当区域 1 中的掺杂浓度较大 (如 $N_1 = 3 \times 10^{18} \text{cm}^{-3}$) 时, 沟道表面势最低点位置位于区域 1 中. 而当区域 1 中的掺杂浓度不是很大 (如 $N_1 = 3 \times 10^{17} \text{cm}^{-3}$) 时, 沟道表面势最低点位置位于区域 2 中. 为了方便计算, 利用区域 1 和区域 2 交界面处沟道表面势沿 z 方向的导数值来确定表面势最低点的位置. 当 $\left. \frac{\partial \phi_1(r=R, z)}{\partial z} \right|_{z=L_1} > 0$ 时, 沟道表面势最低点位置位于区域 1 中. 而当 $\left. \frac{\partial \phi_1(r=R, z)}{\partial z} \right|_{z=L_1} < 0$ 时, 沟道表面势最低点位置位于区域 2 中. 下面以沟道表面势最低点位于区域 1 中为例, 给出阈值电压解析模型的求法.

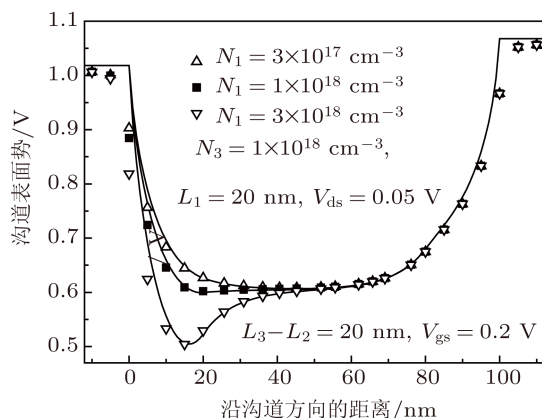


图 2 AHGSG MOSFET 沟道表面势随 N_1 区域掺杂浓度的变化曲线

由于傅里叶 - 贝塞尔级数在表面势最低点位置附近衰减的非常快. 因此可以用傅里叶 - 贝塞尔级数的第一项替代整个级数来计算阈值电压. 所以区域 1 中的沟道表面势可以近似表示为

$$\begin{aligned} \phi_1(r=R, z) = & V_{gs} - \phi_{MS} - \frac{qN_j t'_{ox} R}{2\epsilon_{ox}} \\ & + \left[C_1^{(1)} \exp\left(\frac{\alpha_1 z}{R}\right) \right. \\ & \left. + D_1^{(1)} \exp\left(\frac{-\alpha_1 z}{R}\right) \right] \\ & J_0(\alpha_1). \end{aligned} \quad (23)$$

对区域 1 中沟道表面势沿 z 方向求导, 可得到静电势最低点位置和静电势最小值分别为

$$z_{\min} = \frac{R}{2\alpha_1} \ln\left(\frac{D_1^{(1)}}{C_1^{(1)}}\right), \quad (24)$$

$$\begin{aligned} \phi_1(r=R, z=z_{\min}) = & 2\sqrt{C_1^{(1)} D_1^{(1)}} J_0(\alpha_1) \\ & + V_{gs} - \phi_{MS} - \frac{qN_1 t'_{ox} R}{2\epsilon_{ox}}. \end{aligned} \quad (25)$$

令 (25) 式等于两倍费米势, 并求解此时的栅电压, 可得到阈值电压的表达式为

$$V_{th} = \frac{-\omega_2 + \sqrt{\omega_2^2 - 4\omega_1\omega_3}}{2\omega_1}, \quad (26)$$

式中

$$\omega_1 = 4J_0^2(\alpha_1)Q_1P_1 - 1, \quad (27)$$

$$\omega_2 = 4J_0^2(\alpha_1)Q_2P_1 + 4J_0^2(\alpha_1)Q_1P_2 + 2H, \quad (28)$$

$$\omega_3 = 4J_0^2(\alpha_1)Q_2P_2 - H^2, \quad (29)$$

其中

$$H = 2\phi_F + \phi_{MS} + \frac{qN_1 t'_{ox} R}{2\epsilon_{ox}}, \quad (30)$$

$$Q_1 = \frac{\exp\left(-\frac{\alpha_1 L}{R}\right) - 1}{2 \sinh\left(\frac{\alpha_1 L}{R}\right)}, \quad (31)$$

$$P_1 = \frac{1 - \exp\left(\frac{\alpha_1 L}{R}\right)}{2 \sinh\left(\frac{\alpha_1 L}{R}\right)}, \quad (32)$$

$$\begin{aligned} Q_2 = & \frac{1}{2 \sinh\left(\frac{\alpha_n L}{R}\right)} \left\{ [U_1^{(1)} - V_{bi} S_1^{(0)}] \exp\left(-\frac{\alpha_1 L}{R}\right) \right. \\ & + T_1^{(2)} \cosh\left[\frac{\alpha_1(L_1 - L)}{R}\right] \\ & + T_1^{(3)} \cosh\left[\frac{\alpha_1(L_1 + L_2 - L)}{R}\right] \\ & \left. + (V_{bi} + V_{ds}) S_1^{(0)} - U_1^{(3)} \right\}, \end{aligned} \quad (33)$$

$$\begin{aligned} P_2 = & \frac{1}{2 \sinh\left(\frac{\alpha_n L}{R}\right)} \left\{ [V_{bi} S_1^{(0)} - U_1^{(1)}] \exp\left(\frac{\alpha_1 L}{R}\right) \right. \\ & - T_1^{(2)} \cosh\left[\frac{\alpha_1(L_1 - L)}{R}\right] \\ & - T_1^{(3)} \cosh\left[\frac{\alpha_1(L_1 + L_2 - L)}{R}\right] \\ & \left. - (V_{bi} + V_{ds}) S_1^{(0)} + U_1^{(3)} \right\}. \end{aligned} \quad (34)$$

表面势最低点位置位于区域 2 中时, 可采用同样的方法求得阈值电压的表达式.

2.3 亚阈值电流模型

在沟道静电势解析模型的基础上利用电流连续性方程, 可以得到 AHGSG MOSFET 器件的亚阈值电流的表达式^[19]

$$I_{DS} = \frac{kTn_i\{1 - \exp[-V_{DS}/(kT/q)]\}}{\int_0^L \frac{1}{2\pi\mu_n \int_0^R r \exp[\phi(r,z)/(kT/q)] dr} dz} \quad (35)$$

其中, n_i 为本征载流子浓度, 而 μ_n 为电子的迁移率.

需要指出的是, AHGSG MOSFET 沟道中的掺杂分布不均匀, 载流子的迁移率与掺杂浓度有很大的关系. 此外, 亚阈值条件下, 栅电压和漏电压较低, 从而可以忽略迁移率随电场强度的变化. 本文采用低场迁移率模型^[20]来表征电子迁移率随沟道掺杂的变化, 电子迁移率模型为

$$\mu_n = \mu_{\min} + \frac{\mu_d}{1 + \left(\frac{N(z)}{N_0}\right)^{A^*}}, \quad (36)$$

其中, $\mu_{\min} = A_{\min}\left(\frac{T}{T_0}\right)^{\alpha_m}$, $\mu_d = A_d\left(\frac{T}{T_0}\right)^{\alpha_d}$, $N_0 = A_N\left(\frac{T}{T_0}\right)^{\alpha_N}$, $A^* = A_a\left(\frac{T}{T_0}\right)^{\alpha_a}$, $N(z)$ 为沟道中各区域的掺杂浓度, $T_0 = 300 \text{ K}$, T 为晶格温度, 模型中其他参数设定为 $A_{\min} = 88 \text{ cm}^2/\text{V}\cdot\text{s}$, $\alpha_m = -0.57$, $A_d = 1252 \text{ cm}^2/\text{V}\cdot\text{s}$, $\alpha_d = -2.33$, $A_N = 1.25 \times 10^{17} \text{ cm}^{-3}$, $\alpha_N = 2.4$, $A_a = 0.88$, $\alpha_a = -0.146$.

3 结果与分析

利用得到的亚阈值模型, 可以分析 AHGSG MOSFET 器件的静电势分布, 电场分布, 阈值电压漂移, DIBL 以及亚阈值电流等性能. 为了说明 AHGSG MOSFET 在提高载流子输运效率, 抑制短沟道效应方面的优势, 本文还将 AHGSG MOSFET 与传统围栅 (SG)MOSFET 器件进行了对比. 此外, 为了验证模型的正确性, 使用三维数值模拟软件 ISE 对相关器件的特性进行了模拟仿真, 并与解析模型结果进行了对比. 模拟过程中, AHGSG MOSFET 器件的相关结构参数为: 栅金属功函数 $\phi_M = 4.7 \text{ eV}$, 沟道区域 2 掺杂浓度 $N_2 = 1 \times 10^{16} \text{ cm}^{-3}$, 源漏掺杂浓度 $N_d = 10^{19} \text{ cm}^{-3}$, 沟道半径 $R = 10 \text{ nm}$, 氧化层厚度 $t_{\text{ox}} = 5 \text{ nm}$. 其他参数则在分析时具体说明. 图 2 至图 8 中, 符号表示 ISE 仿真结果, 实践表示解析模型模拟结果.

图 3 所示为 SG MOSFET 和 AHGSG MOSFET 的沟道表面势分布. 由图可知, AHGSG MOSFET 的沟道靠近源端的地方采用了 HALO 掺杂, 因此该处的表面势比 SG MOSFET 的更低. 这种静电势分布一方面可以减小源端 pn 结扩散对沟道表面势的影

响, 另一方面还可以屏蔽漏端电压变化对沟道静电势的影响; 而沟道靠近漏端的地方, 则采用 GOLD 结构, 使得该处的静电势比 SG MOSFET 的高. 这种静电势分布一方面可以使沟道表面势在漏端附近产生了一个台阶状分布, 从而有效抑制漏端电压变化引起的 DIBL 效应. 另一方面使得表面势在此处的分布变缓, 这就意味着该处的电场强度将有所降低, 从而可以有效抑制热载流子效应.

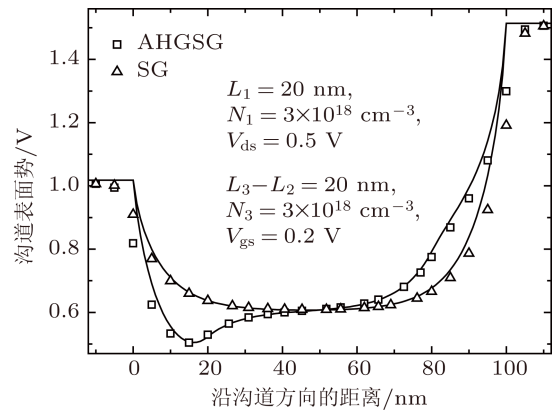


图 3 SG MOSFET 和 AHGSG MOSFET 沟道表面势分布

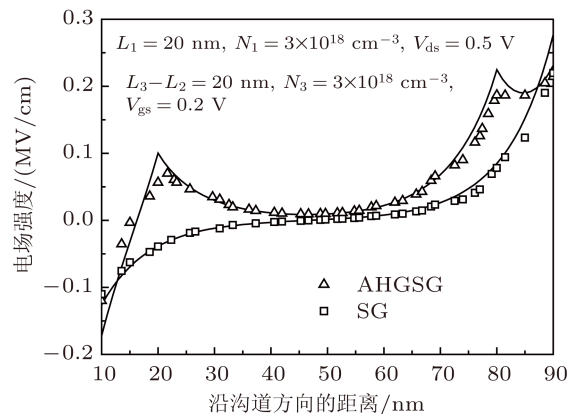


图 4 SG MOSFET 和 AHGSG MOSFET 沟道表面的电场强度分布

图 4 所示为 SG MOSFET 和 AHGSG MOSFET 沟道表面的电场强度分布. 由图可知, 采用 AHGSG 结构后, 在器件的沟道中间形成了两个电场强度的峰值. 这样的电场强度分布, 不仅可以降低沟道靠近漏端的电场强度, 从而有效改善器件的热载流子特性和击穿特性, 而且沟道靠近源端附近的电场峰

值还可以有效提高载流子的输运效率,使器件的工作频率进一步增大.

图5对比了SG MOSFET和AHGSG MOSFET的阈值电压漂移量和DIBL系数(图中插图)随沟道长度的变化.由图可知,AHGSG MOSFET综合了HALO掺杂和GOLD结构的优点,可以有效抑制阈值电压漂移和DIBL效应,极大改善了器件的短沟道特性.沟道长度为60nm时,AHGSG MOSFET的DIBL系数较SG MOSFET下降了约45.5%.

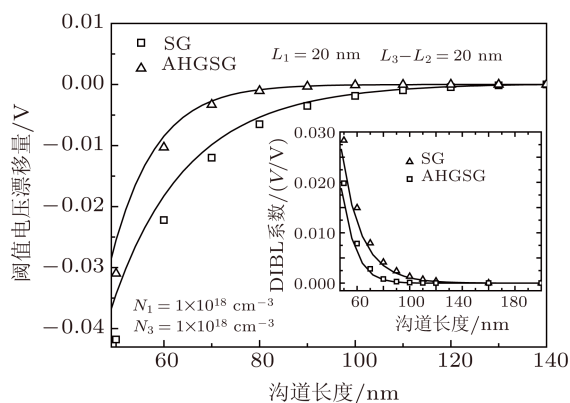


图5 SG MOSFET和AHGSG MOSFET 阈值电压漂移及DIBL系数随沟道长度的变化曲线

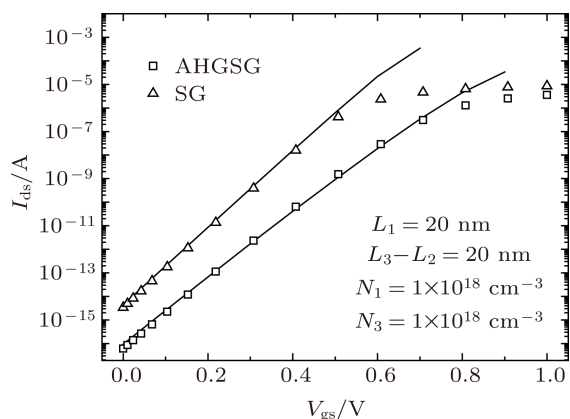


图6 SG MOSFET和AHGSG MOSFET的亚阈值电流随栅压的变化曲线

图6给出了SG MOSFET和AHGSG MOSFET的亚阈值电流随栅压变化的曲线.由图可知,相同栅压下,AHGSG MOSFET的亚阈值电流更小.这意味着AHGSG MOSFET器件的关态泄漏电流更小.关态电流小的器件在低功耗大规模集成电路中有很高的应用价值.

图7所示为AHGSG MOSFET的亚阈值 $I-V$ 特性随GOLD区掺杂浓度 N_3 的变化曲线.由图可知, N_3 的掺杂浓度变化对器件的亚阈值电流几乎没有影响.这是因为,器件的亚阈值电流主要由

沟道静电势最低点(沟道势垒最高点)决定.而在AHGSG MOSFET器件中,沟道静电势最低点只出现在区域1或者区域2中.加之GOLD区的掺杂长度较短,因此GOLD区的掺杂浓度对器件的亚阈值 $I-V$ 特性几乎没有影响.

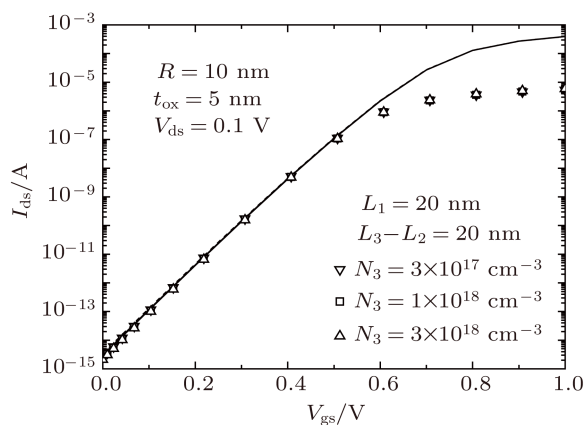


图7 AHGSG MOSFET的亚阈值 $I-V$ 特性随GOLD区掺杂浓度 N_3 的变化

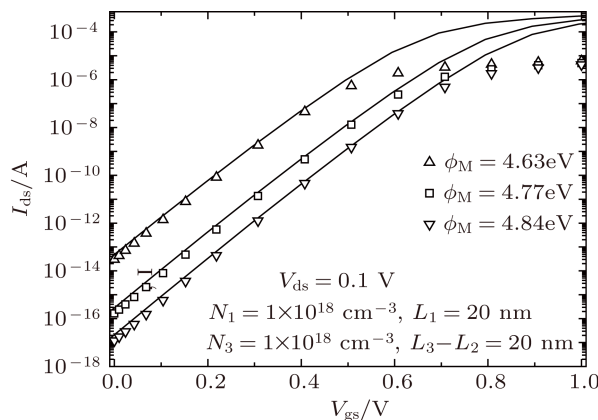


图8 AHGSG MOSFET的亚阈值 $I-V$ 特性随栅电极功函数的变化

图8给出了AHGSG MOSFET的亚阈值 $I-V$ 特性随栅电极功函数的变化曲线.由图可知,随着功函数的增加,亚阈值电流迅速减小.需要指出,本文推导的亚阈值电流模型是在亚阈值条件下得到的.因此在亚阈值区,解析模型结果和ISE模拟结果符合得相当好.而当器件进入强反型区时两者出现较大的偏差.

此外,由于篇幅有限,本文仅考虑了区域1和区域3的长度均为20nm的情况.区域1可以有效抑制短沟道效应,但若其长度过大,重掺杂区对载流子的散射又会使沟道的迁移率下降.区域3可以有效抑制热载流子效应,然而其长度过大又会导致器件的栅控制能力下降,阈值电压漂移量增加.因

此在 AHGSG MOSFET 器件的设计中, 区域 1 和区域 3 的长度所占比例不宜过大.

4 结论

本文给出了一种非对称 HALO 掺杂 GOLD 围栅 MOSFET 新结构. 通过在圆柱坐标系中精确求解三段连续的泊松方程, 为新结构建立了解析模

型. 分析结果表明, 非对称 HALO 掺杂 GOLD 结构可有效抑制短沟道效应和热载流子效应, 并具有较小的关态电流. 此外, 分析结果还表明, GOLD 区的掺杂浓度对器件的亚阈值电流几乎没有影响, 而栅电极功函数对亚阈值电流的影响较大. 解析模型结果和三维数值仿真工具 ISE 所得结果高度吻合. 本文结果对围栅 MOSFET 器件的设计有一定指导意义.

-
- [1] Hu G, Gu J, Hu S, Ding Y, Liu R, Tang T A 2011 *IEEE T. Electron Dev. Electron Dev.* **58** 1830
- [2] Chiang T K 2011 *IEEE T. Electron Dev.* **58** 567
- [3] Yu T, Wang R, Huang R, Chen J, Zhuge J, Wang Y 2010 *IEEE T. Electron Dev.* **57** 2864
- [4] Bian W, He J, Zhang L, Zhang J, Chan M 2009 *Microelectron Reliab* **49** 897
- [5] Yu B, Yuan Y, Song J, Taur Y 2009 *IEEE T. Electron Dev.* **56** 2357
- [6] Li Z C 2008 *Chin. Phys. B* **17** 4312
- [7] Liu F, He J, Zhang L, Zhang J, Hu J, Ma C, Chan M A 2008 *IEEE T. Electron Dev.* **55** 2187
- [8] Zhang L N, He J, Zhou W, Chen L, Xu Y W 2010 *Chin. Phys. B* **19** 047306
- [9] Liu W L, Zhang K W, Zhong J X 2009 *Chin. Phys. B* **18** 2920
- [10] Hamid A E, Iniguez B, Guitart J R 2007 *IEEE T. Electron Dev.* **54** 572
- [11] Kaur R, Chaujar R, Saxena M, Gupta R 2007 *Semicond Sci. Tech.* **22** 1097
- [12] Huetting R J, Heringa A 2006 *IEEE T. Electron Dev.* **53** 1641
- [13] Buti T N, Ogura S, Rovedo N, Tobimatsu K 1991 *IEEE T. Electron Dev.* **38** 1757
- [14] Ogura S, Tsang P J, Walker W W, Critchlow D L, Shepard J F 1980 *IEEE T. Electron Dev.* **27** 1359
- [15] Izawa R, Kure T, Takeda E 1988 *IEEE T. Electron Dev.* **35** 2088
- [16] Yamaguchi Y, Iwamatsu T, Joachim H O, Oda H, Inoue Y, Nishimura T, Tsukamoto K 1994 *IEEE T. Electron Dev.* **41** 1222
- [17] Bonfiglietti A, Cuscuna M, Valletta A, Mariucci L, Pecora A, Fortunato G, Brotherton S, Ayres J 2003 *IEEE T. Electron Dev.* **50** 2425
- [18] Jimenez D, Saenz J, Iniguez B, Sune J, Marsal L, Pallares J 2004 *IEEE Electr Device Lett.* **25** 314
- [19] Liang X, Taur Y 2004 *IEEE T. Electron Dev.* **51** 1385
- [20] Arora N D, Hauser J R, Roulston D J 1982 *IEEE T. Electron Dev.* **29** 292

Analytical modeling of asymmetric HALO-doped surrounding-gate MOSFET with gate overlapped lightly-doped drain*

Li Cong^{1)†} Zhuang Yi-Qi¹⁾ Han Ru²⁾ Zhang Li¹⁾ Bao Jun-Lin¹⁾

1) (Key Laboratory for Wide Band-Gap Semiconductor Materials and Devices, School of Microelectronics, Xidian University, Xi'an 710071, China)

2) (Aviation Microelectronics Center, Northwestern Polytechnic University, Xi'an 710072, China)

(Received 14 September 2011; revised manuscript received 21 November 2011)

Abstract

A novel asymmetric HALO-doped surrounding-gate MOSFET with gate overlapped lightly-doped drain is presented. The performance of the new structure is studied by developing physics-based analytical models for surface potential, threshold voltage, and subthreshold current. It is found that the new structure can effectively suppress the short-channel effects and the hot-carrier effects, and simultaneously reduce the off-state current. It is also revealed that subthreshold current is a slight function of doping concentration of overlapped region, while work-function of gate electrode has a strong influence on subthreshold current. The accuracy of the analytical model is verified by its good agreement with the three-dimensional numerical device simulator ISE.

Keywords: asymmetric HALO-doping, gate overlapped lightly-doped drain, surrounding-gate MOSFET, analytical model

PACS: 85.30.De, 73.40.Qv, 02.60.Cb

* Project supported by the Fundamental Research Funds for the Central Universities (Grant No. K50511250001), and the National Nature Science Foundation of China (Grant No. 61076101).

† E-mail: cong.li@mail.xidian.edu.cn