

肖特基势垒对 CdS/CdTe 薄膜电池 $J-V$ 暗性能的影响*

赵守仁^{1)2)†} 黄志鹏²⁾³⁾ 孙雷¹⁾²⁾ 孙朋超²⁾ 张传军¹⁾ 邬云华²⁾
曹鸿²⁾ 王善力²⁾ 褚君浩¹⁾²⁾

1) (中国科学院上海技术物理研究所, 红外物理国家重点实验室, 上海 200083)

2) (上海太阳能电池研究与发展中心, 上海 201201)

3) (华东师范大学信息科学技术学院, 上海 200241)

(2013年3月24日收到; 2013年4月22日收到修改稿)

采用数学模拟方法分析了不同背接触势垒高度 (ϕ_b) 对于 CdS/CdTe 薄膜电池的 $J-V$ (电流密度 - 电压) 方程的影响, 得出了势垒高度与 roll-over 的变化对应关系。采用相应 Cu/Mo 背电极的 CdS/CdTe 薄膜电池在 220—300 K 的变温 $J-V$ 曲线的数值分析与理论分析相对照, 分析了背势垒对于 $J-V$ 曲线拟合参数的影响。修正了 ϕ_b 与反向饱和电流 (J_{b0}) 关系式, 理论与实验符合得非常好。

关键词: CdS/CdTe 薄膜, 伏安特性, 肖特基势垒, roll-over

PACS: 88.40.hj, 88.40.jm, 85.60.Bt

DOI: 10.7498/aps.62.168801

1 引言

II-VI 族化合物 CdTe 薄膜吸收层在太阳能电池制备及应用中具有吸收系数大 ($\sim 10^5 \text{ cm}^{-1}$)、相 应于太阳光谱 ($\sim 1.45 \text{ eV}$) 吸收谱段最佳、价格低廉、容易制备等优点被广泛研究及应用^[1-3]。

CdTe 背电极制备工艺对于 CdS/CdTe 薄膜电池的性能及其长期工作稳定性具有重要的作用^[4-6], 这是由于 CdTe 具有较大的电子亲和能 ($\chi = 4.2\text{--}4.5 \text{ eV}$) 和较大的带隙 ($E_g = 1.4\text{--}1.5 \text{ eV}$), 需要有较大功函数 ($\Phi_m \geq 6.0 \text{ eV}$) 的金属与之匹配才可以形成良好的欧姆接触。目前已知的金属材料中 Pt 的功函数为 5.65 eV, 因此制备的背接触为肖特基结。这就需要对 p-CdTe 进行表面改性, 使之形成重掺杂 P⁺-CdTe, 进而降低背势垒 ϕ_b 高度。因此需要对 CdTe 表面进行处理, 目的是在其表面形成高的载流子浓度, 达到降低 CdTe 表面耗尽深度来减小势垒高度。实现的方法归纳起来归为两类: 一

种是利用腐蚀剂的选择性腐蚀形成高浓度 Cd 空位^[7-9]; 一种是加入含有 Cu, Sb 或 Hg 等的某种元素化合物的缓冲层^[10-12], 或者两种方法结合使用。采用合适的退火工艺可以形成界面的互扩散, 有效提高 p-CdTe 表面受主浓度以及减少界面表面态数量, 降低表面态钉扎的不利影响, 这些措施可以有效降低势垒高度。

大量的测试结果表明^[13], 有着较大功函数差异的不同金属与半导体接触时形成的势垒高度相差却很小。这说明金属功函数对势垒高度的影响在理论上意义较大。本文不讨论如何降低 CdS/CdTe 薄膜电池的势垒高度, 而是对势垒高度定义做出诠释; 修正了 MS 反向饱和电流 (J_{b0}) 与势垒高度 (ϕ_b) 的公式; 并分析了不同势垒高度对 CdS/CdTe 薄膜电池的暗特性的影响。

2 理论分析

图 1 是金属和 p-CdTe 半导体接触能带图。理

* 中国科学院知识创新工程重要方向性项目(批准号: KGCX2-YW-38, KGCX2-YW-384) 和上海市 2012 年度“科技创新行动计划”节能减排领域项目(批准号: 12dz1201000) 资助的课题。

† 通讯作者。E-mail: srzhao@mail.sitp.ac.cn

想状态下(不考虑界面态等因素),当金属与 p-CdTe 接触前,其电势差为 $\phi_b = \chi + E_g - \Phi_m$. 根据表 1 的 CdTe 参数 ($\chi = 4.4$ eV 和 $E_g = 1.5$ eV),由于 $\chi + E_g > \Phi_m$, 当两者接触后, p-CdTe 表面耗尽能带向下弯曲,其势垒高度变为 $\phi_b = E_F - E_{v0}$. 该势垒能级可以分为两部分: 表面耗尽区能级差 $\phi_{b1} = E_{vL} - E_{v0}$ ($x = 0$ — L_c) 和体内能级差 $\phi_{b2} = E_F - E_{vL}$ ($x = L_c$ — L). 其中 E_{v0} 为界面处价带顶能级, E_{vL} 为体内价带顶能级, E_F 为费米能级. 根据表 1 数据, ϕ_{b2} 为固定数值, 该数值取决于制备背电极之前的材料制备及热处理等相关工艺. $\phi_{b2} = E_F - E_{vL} = kT \ln(N_A/N_v) = 0.2948$ eV, E_{v0} 数值取决于 p-CdTe 表面, E_{vL} 能级相对位置已知. 可以改变 E_{v0} 数值的影响因素有 p-CdTe 表面处禁带中存在着的表面态和 p-CdTe 的表面处理工艺及合金化退火工艺.

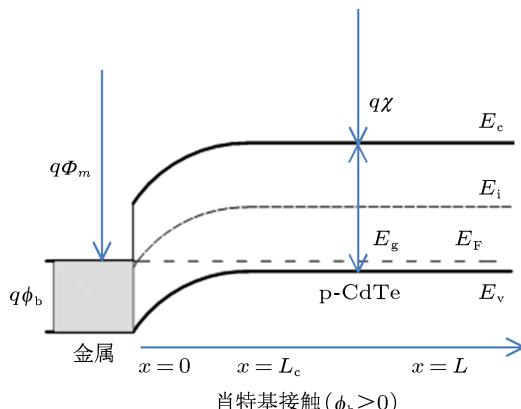


图 1 金属和 p-CdTe 半导体接触能带图

背接触反向饱和电流密度公式 (1)^[13,14], 其值对应于背结分压为 0 时的电流密度. (1) 式成立的前提条件是背接触空间电荷区复合忽略不计. 当缺陷能级存在于空间电荷区时, 由于反向饱和电流 J_{b0} 变小而导致的计算背接触势垒 ϕ_b 变大, 这就需要在背结 J-V 公式引入一品质因子 n_b 进行修正, 见 (2) 式.

$$J_{b0} = A^* T^2 e^{-q\phi_b/kT}, \quad (1)$$

$$J_{b0} = A^* T^2 e^{-q\phi_b/n_b kT}. \quad (2)$$

3 实验过程

CdS/CdTe 薄膜电池器件结构为 glass/SnO₂: F/n-CdS/p-CdTe/Cu/Mo, 面积为 0.65 cm².

AM1.5/100 mW/cm² 下转换效率 η 约为 8.3%. 常温下 J-V 曲线呈现 roll-over^[15] (较大正向偏置电压下主结达到饱和, 背结起电流反向截止作用增强) 特性. 该样品在 220—300 K 之间每 10 K 间隔进行了变温 J-V 暗特性测试.

采用霍尔测试 n⁺⁺-SnO₂ 的载流子浓度 N_d (SnO₂) 数量级在 10²⁰ cm⁻³, 采用 C-V 测试 p-CdTe 的载流子浓度 N_A (CdTe) 数量级在 10¹⁴ cm⁻³. n-CdS 的载流子浓度采用 10¹⁷ cm⁻³. 采用 Pennsylvania 州立大学 AMPS 软件进行了相关拟合, 拟合参数参考文献 [16], 相应数据调整后见表 1. 差别体现在器件结构的不同上: 文献 [16] 的器件结构为 HRT-SnO₂/n⁺-CdS/CdTe, 本工作器件结构为 n⁺⁺-SnO₂/n-CdS/CdTe.

表 1 CdS/CdTe 薄膜电池数学拟合参数^[3]

器件参数			
	前接触	背接触	
ϕ_b/eV	$\phi_{bn} = 0.1$	$\phi_{bp} = 0.2\text{--}0.7$	
$S_e/\text{cm}\cdot\text{s}^{-1}$	10^7	10^7	
$S_h/\text{cm}\cdot\text{s}^{-1}$	10^7	10^7	
反射率 (R_f)	0.1	0.1	
薄膜材料参数			
	SnO ₂	CdS	CdTe
W/nm	500	100	4000
ϵ/ϵ_0	9	10	9.4
$\mu_e/\text{cm}^2\cdot\text{V}^{-1}\cdot\text{s}^{-1}$	100	100	320
$\mu_h/\text{cm}^2\cdot\text{V}^{-1}\cdot\text{s}^{-1}$	25	25	40
$N_{D(A)}/\text{cm}^{-3}$	$N_D: 3.7 \times 10^{20}$	$N_D: 10^{17}$	$N_A: 2 \times 10^{14}$
E_g/eV	3.6	2.4	1.5
N_c/cm^{-3}	2.2×10^{18}	2.2×10^{18}	7.8×10^{17}
N_v/cm^{-3}	1.8×10^{19}	1.8×10^{19}	1.8×10^{19}
χ/eV	4.5	4.5	4.4
缺陷态			
$N_{DG}, N_{AG}/\text{cm}^{-3}$	$D: 10^{15}$	$A: 10^{17}$	$D: 2 \times 10^{12}$
$E_A, E_D/\text{eV}$	1.8	1.2	0.75
W_G/eV	0.1	0.1	0.1
σ_e/cm^2	10^{-12}	10^{-17}	2.5×10^{-11}
σ_h/cm^2	10^{-15}	10^{-12}	10^{-13}

对变温实验 J-V 曲线及 AMPS 软件拟合 J-V 曲线进行拟合, 获得了相应的参数: n , J_0 , J_{b0} , R_s , R_{sh} .

4 结果与讨论

从图 2 可以看出, 随着背结势垒高度的增加, 其对应的 roll-over 电压会下降, 这说明在正偏状态下, 背结主导性提前增加; 同时较高的势垒高度使得多子空穴靠热发射机制通过背部肖特基结的概率减小。因此从图 2 可以得出当势垒高度小于 0.45 eV 时, 其对于 J - V 曲线的影响可以忽略不计。当 pn 结两端压降大于其开路电压 V_{oc} 时, pn 结内建电场被拉平, 其额外压降落在背结上。因此以下数据分析基于小于 1 V 的 J - V 分析。在 1—1.5 V 的 J - V 曲线可以看出, 当势垒高度大于 0.7 eV 时, 其背接触 p-CdTe/Mo 的 MS 结特性明显强于 CdS/CdTe 的 pn 结特性, 已超出 roll-over 的讨论范畴。

从图 3 可以看出, 当势垒高度低于 0.47 eV 时, 其对于 roll-over 点的作用正偏电压大于 0.95 V 以上。CdS/CdTe 薄膜电池的理论开路电压为 0.99 V, 目前已有文献报导^[17] 开路电压最大为 0.8475 V。因此随着正向偏置电压的增大, 当主结 n-CdS/p-CdTe 达到其开路电压 V_{oc} 后, 压降再落在背结上, 这时从电压角度考虑, 其对于 CdS/CdTe 薄膜电池的填充因子 (FF) 和转换效率 (η) 不产生不利影响。当势垒高度大于 0.45 eV 时, 势垒高度和对应 V (roll-over) 满足线性关系:

$$V_{atrollover} = -1.72751\phi_b + 1.73741. \quad (3)$$

表 2 不同肖特基势垒高度下 J - V 曲线拟合数据

$T = 300$ K											
ϕ_b /eV	ϕ_{b1} /eV	n	J_0 /mA·cm $^{-2}$	R_s /Ω·cm 2	R_{sh} /Ω·cm 2	V (roll-over)/V	J_{b0} /mA·cm $^{-2}$	ϕ_{b-cal} /eV	n_b	$\Delta\phi_b$ /eV	
0.30	0.0052	1.26	2.7×10^{-11}	2.4×10^0	2.5×10^{10}						无 roll-over
0.35	0.0552	1.26	2.7×10^{-11}	2.4×10^0	2.4×10^{10}						无 roll-over
0.40	0.1052	1.26	2.8×10^{-11}	2.5×10^0	2.4×10^{10}						无 roll-over
0.43	0.1352	1.26	2.7×10^{-11}	2.9×10^0	2.4×10^{10}						无 roll-over
0.45	0.1552	1.26	3.0×10^{-11}	3.5×10^0	2.3×10^{10}						无 roll-over
0.47	0.1752	1.26	2.9×10^{-11}	5.1×10^0	2.4×10^{10}	~ 0.95	1.38×10^1	0.583	0.81	0.11	
0.50	0.2052	1.23	1.8×10^{-11}	1.4×10^1	2.2×10^{10}	0.85	2.40×10^0	0.628	0.80	0.13	
0.55	0.2552	1.34	1.3×10^{-10}	9.1×10^1	2.2×10^{10}	0.78	3.15×10^{-1}	0.681	0.81	0.13	
0.60	0.3052	1.58	2.2×10^{-9}	6.4×10^2	1.9×10^{10}	0.70	3.60×10^{-2}	0.737	0.81	0.14	
0.65	0.3552	1.75	9.7×10^{-9}	5.5×10^3	1.6×10^{10}	0.62	4.83×10^{-3}	0.789	0.82	0.14	
0.70	0.4052	1.85	2.0×10^{-8}	4.4×10^4	1.4×10^{10}	0.53	6.81×10^{-4}	0.839	0.83	0.14	

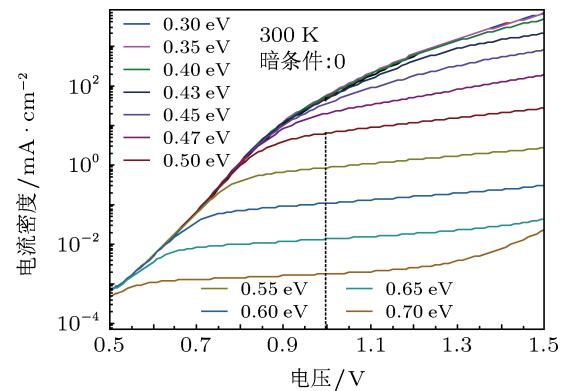
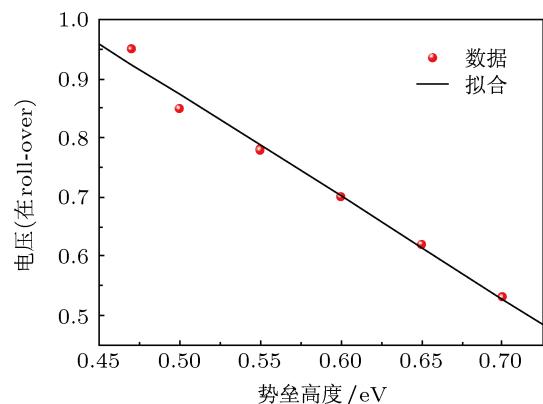
图 2 无光照不同背势垒高度下的 J - V 曲线

图 3 背势垒与在 roll-over 处正偏电压关系

从表 2 可以看出, 随着背结势垒的增加, 其对于主结的 J - V 曲线有着显著的影响。随着势垒高度的增加, 其品质因子 n , 反向饱和电流 J_0 , 串联电阻 R_s 都增大。并联电阻可以认为基本不变, 其数量级在 10 次方以上, 可认为是没有漏电机制; 由于材料的其他缺陷比如 pinhole (孔洞)、激光划线的边缘效应等而导致漏电, 实际电池的并联电阻数量级在 4 次方以下。根据(4)–(6)式可以看出 n, J_0, R_s, J_{ph} 四个

$$R_{sh} \neq \infty, V_{oc} = \frac{n k T}{q} \ln \left(\frac{J_{ph}}{J_0} - \frac{V_{oc}}{J_0 R_{sh}} + 1 \right), \quad (4)$$

$$R_{sh} = \infty, V_{oc} = \frac{n k T}{q} \ln \left(\frac{J_{ph}}{J_0} + 1 \right), \quad (5)$$

$$R_s \neq \infty, R_{sh} = \infty,$$

$$J_{sc} = -J_{ph} + J_0 \left[\exp \left(\frac{-J_{sc} R_s}{n k T / q} \right) - 1 \right] \quad (6)$$

量决定其光照下开路电压大小, 这四个量除了主结本身的因素之外, 背结也会对其前三个量产生

一定的影响, 其中短路电流 J_{sc} 和开路电压 V_{oc} 受到串联电阻 R_s 的制约, 当背势垒高度大于 0.55 eV 时, 由于 R_s 的快速增大, 其短路电流会受到明显的抑制作用。对于太阳能电池的 J - V 曲线需要有着较小的串联电阻 (R_s) 和较大的并联电阻 (R_{sh})。当 $R_s < 5 \Omega \text{cm}^2$, 器件具有较好的 J - V 性能; 如果器件漏电较小, 比如 $R_{sh} > 500 \Omega \text{cm}^2$, 其填充因子可以达到 70% 以上。从表 1 可以看出, 当 $\phi_b < 0.45 \text{ eV}$ 时, $R_s < 5 \Omega \text{cm}^2$ 。当 $\phi_b > 0.47 \text{ eV}$ 时, 其背肖特基结的作用增强, 体现在 R_s 的急剧增大, 这对于 J - V 有着严重的影响, 大大降低了光生电流 (J_{ph}), FF , 限制了转换效率的提高。

根据(1)式, 势垒高度 ϕ_b 和反向饱和电流 J_{b0} 不能一一对应, 根据 J_{b0} 计算的 ϕ_{b-cal} 与 ϕ_b 差值 $\Delta\phi_b$ 见表 2。由(2)式可见, 两者可以满足对应关系, 其背接触品质因子在 0.8 左右。品质因子 n_b 数值与表 1 中的缺陷态定义有关系。

表 3 不同温度下 J - V 曲线拟合数据

样品 ID: 012070707-5								
T/K	n	$J_0/\text{mA}\cdot\text{cm}^{-2}$	$R_s/\Omega\cdot\text{cm}^2$	$R_{sh}/\Omega\cdot\text{cm}^2$	V (roll-over)/V	$J_{b0}/\text{mA}\cdot\text{cm}^{-2}$	$\phi_{b(3-1)}/\text{eV}$	$\phi_{b(3-2)}/\text{eV}$
300	1.81	7.41×10^{-7}	21.32	8483.59	0.97	9.46	0.593	0.478
290	1.84	5.17×10^{-7}	23.41	8566.66	0.94	7.79	0.598	0.482
280	1.88	3.53×10^{-7}	25.86	8624.58	0.92	6.36	0.603	0.486
270	1.92	2.21×10^{-7}	30.95	8647.47	0.88	4.15	0.614	0.495
260	1.97	1.28×10^{-7}	40.06	8753.73	0.83	2.39	0.628	0.507
250	1.95	4.16×10^{-8}	60.73	8813.39	0.81	1.41	0.642	0.518
240	1.98	1.94×10^{-8}	96.69	8953.28	0.79	0.79	0.657	0.530
230	1.95	5.67×10^{-9}	172.05	9018.94	0.77	0.42	0.673	0.543
220	1.70	1.98×10^{-10}	429.19	8894.11	0.74	0.21	0.691	0.557

图 4 为 CdS/CdTe 薄膜电池无光照在 220—300 K 之间不同温度下的 J - V 曲线, 温度间隔为 10 K。随着温度的降低, 其对应的电流密度下降, 其背结对应反向饱和电流 J_{b0} 也在减小。表 3 为对 J - V 曲线进行拟合获得的相应参数。在其拟合的主结四个参数中, 其品质因子 n , 并联电阻 R_{sh} 可以认为基本不变; 反向饱和电流 J_0 , 串联电阻 R_s 变化明显。随着温度的降低其暗电流变小, 但是串联电阻明显增大。

图 5 为在 220—300 K 之间背势垒随温度的变化曲线, 近似呈线性关系; 随着温度的降低, 势垒高度降低, 这点与文献 [18] 的变温时背势垒为固定值

不同。文献 [18] 给出了串联电阻 R_s 与温度、背势垒的关系式, 认为串联电阻分为两部分, 一部分是主结部分及其欧姆接触电阻, 随温度呈现线性变化, 一部分是与背势垒 ϕ_b 呈指数关系, 此时假定背势垒在温度变化时是定值。也就是说随着温度的降低背势垒高度增加, 主结内建电势 V_{bi} 正向偏置电压下降 (从 300 K 到 220 K 降低 0.25 V); 结果是背结相对作用明显增强, 具体体现在 R_s 的指数增加, 其在偏置电压下电流密度明显减小。当温度小于 220 K 时, 主结作用变得非常小。

图 6 为采用(1)和(2)式分别计算表 2 拟合数据和表 3 实验数据得出的背势垒高度比较。可以发

现理论拟合数据与实验数据符合得很好。也就是说根据实验 $J-V$ 曲线拟合背势垒高度时需要对(1)式加入品质因子 n_b 进行修正, 两个公式的势垒差值在 0.11—0.14 eV 之间。

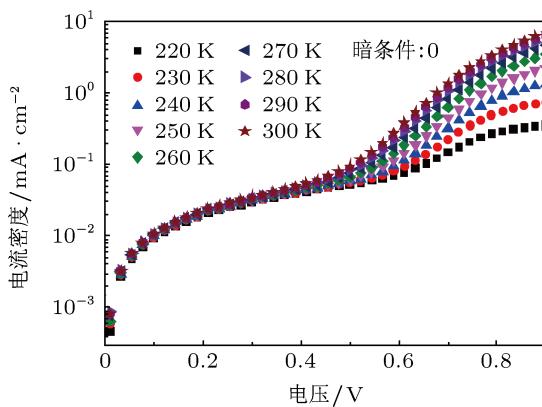


图 4 无光照和不同温度下 CdS/CdTe 太阳电池测量 $J-V$ 曲线

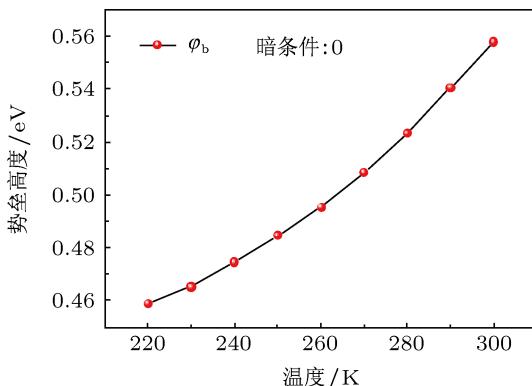


图 5 势垒高度与温度关系

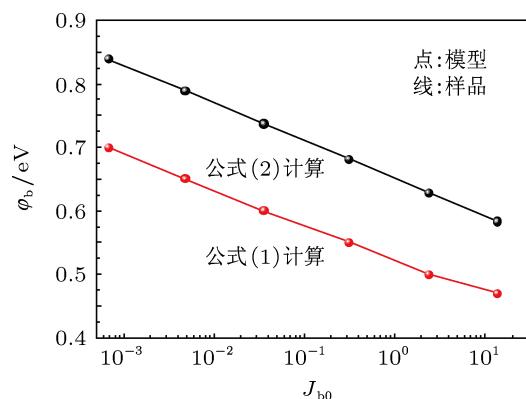


图 6 势垒高度与反向饱和电流对应关系

5 结 论

- 1) 对于势垒高度的定义不同, 得出的势垒高度的阈值不同, 若定义 $\phi_{b1} = E_{vL} - E_{v0}$ ($x = 0-L_c$), 则势垒高度需要小于 0.2—0.3 eV, 其对于 $J-V$ 曲线的影响可以忽略不计; 若定义 $\phi_b = E_F - E_{v0}$ (本文), 则当势垒高度小于 0.45 eV 时, 其对于 $J-V$ 曲线的影响可以忽略不计。
- 2) 对于背结反向饱和电流和背势垒公式引入修正系数——品质因子 n_b , 获得 $n_b = 0.8$, 理论和实验符合得非常好。
- 3) 背势垒高度与之在背结起作用时的电压 V (roll-over) 呈线性关系。
- 4) 同一块样品背势垒高度随温度变化呈近似线性关系。

- [1] Chu T, Chu S 1993 *Res. Appl.* **1** 31
- [2] Romeo N, Bosio A, Tedeschi R, Canevari V 2000 *Mater. Chem. Phys.* **66** 201
- [3] Khrypunov G, Romeo A, Kurdesau F, Batzner D L, Zogg H, Tiwari A N 2006 *Sol. Energy Mater. Sol. Cells* **90** 664
- [4] Asher S E, Hasoon F S, Gessert T A, Young M R, Sheldon P, Hiltner J, Sites J 2000 *Photovoltaic Specialists Conference, Conference Record of the 28th IEEE PVSC Anchorage, AK, September 15–22, 2000* p479
- [5] Pudov A O, Gloeckler M, Demitsu S H, Sites J R, Barth K L, Enzenroth R A, Sampath W S 2002 *Photovoltaic Specialists Conference Conference Record of the 29th IEEE PVSC May 19–24, 2002* p760
- [6] Ba Ètzner D L, Wendt R, Romeo A, Zogg H, Tiwari A N 2000 *Thin Solid Films* **361** 463
- [7] Arlund J, Ritala M, Leskelä M, Siponmaa E, Zilliacus R 1996 *Sol. Energy Mater. Sol. Cells* **44** 177
- [8] Bätzner D L, Romeo A, Zogg H, Wendt R, Tiwari A N 2001 *Thin Solid Films* **387** 151
- [9] Bonnet D 2000 *Thin Solid Films* **361** 547
- [10] Kevin D D, Iris V F, Gary H, David C 2000 *Sol. Energy Mater. Sol. Cells* **62** 295
- [11] Janik E, Triboulet R 1983 *J. Phys. D: Appl. Phys.* **16** 2333
- [12] Hiltner J F, Sites J R 1998 *Proceedings of the 15th NCPV Photovoltaics Program Review Meeting* American Institute of Physics Conference Proceedings, Woodbury, New York, September 8–11 p170
- [13] Liu E K, Zhu B S, Luo J S 1998 *Semiconductor Physics* (1st Ed.) (Xi'an: Xi'an Jiaotong University Press) p186 (in Chinese) [刘恩科, 朱秉升, 罗晋生 1998 半导体物理学 (第一版) (西安: 西安交通大学出版社) 第 186 页]
- [14] Sze S M 2007 *Physics of Semiconductor Devices* (3rd Ed.) (New Jersey: John Wiley & Sons) p134
- [15] Sites J R 2003 *Sol. Energy Mater. Sol. Cells* **75** 243
- [16] Gloeckler M, Fahrenbruch A L, Site J R 2003 in *Proc. 3rd World Conf. Photovoltaic Energy Conversion* Osaka, Japan, May 18–18, 2003 p491
- [17] Wu X Z, Dhore R G, Albin D S, Gessert T A, DeHart C, Keane J C, Duda A, Coutts T J, Asher S, Levi D H, Moutinho H R, Yan Y, Moriarty T, Johnston S, Emery K, Sheldon P 2001 *The NCPV Program Review Meeting* Lakewood Colorado, US, October 14–17, 2001 p14
- [18] Ba Ètzner D L, Èszanb M E, Bonnet D, Bucher K 2000 *Thin Solid Films* **361** 288

A detailed study of the effect of Schottky barrier on the dark current density-voltage characteristics of CdS/CdTe solar cells*

Zhao Shou-Ren^{1)2)†} Huang Zhi-Peng²⁾³⁾ Sun Lei¹⁾²⁾ Sun Peng-Chao²⁾
Zhang Chuan-Jun¹⁾ Wu Yun-Hua²⁾ Cao Hong²⁾ Wang Shan-Li²⁾
Chu Jun-Hao¹⁾²⁾

1) (National Laboratory for Infrared Physics, Shanghai Institute of Technical Physics, Chinese Academy of Sciences, Shanghai 200083, China)

2) (Shanghai Center for Photovoltaics, Shanghai 201201, China)

3) (Information Science and Technology College, East China Normal University, Shanghai 200241, China)

(Received 24 March 2013; revised manuscript received 22 April 2013)

Abstract

Numerical modeling is used to obtain insight into the details of the effect of back contact barrier height (ϕ_b) on the dark current density-voltage characteristics of CdS/CdTe solar cell. And relation between the roll-over and the barrier height is obtained. Analytic simulations are fitted to the measured current density-voltage curve in a temperature range from 220 to 300 K. And the influence of barrier height on $J-V$ of the CdS/CdTe thin film solar cell with Cu/Mo back contact fitted parameters is discussed. The equation between back contact barrier height (ϕ_b) and the reverse saturation current density (J_{b0}) is revised and the experimental data are consistent with the simulation results very well.

Keywords: CdS/CdTe thin film solar cell, current-voltage characteristics, Schottky barrier, roll-over

PACS: 88.40.hj, 88.40.jm, 85.60.Bt

DOI: 10.7498/aps.62.168801

* Project supported by the Main Direction Program of Knowledge Innovation of Chinese Academy of Sciences (Grant Nos. KGCX2-YW-38, KGCX2-YW-384) and the 2012-Shanghai “Scientific and Technological Innovation Plan”: Energy-Saving Emission Reduction Project (Grant No. 12dz1201000).

† Corresponding author. E-mail: srzhao@mail.sitp.ac.cn