

原子层沉积 $\text{Al}_2\text{O}_3/\text{n-GaN}$ MOS 结构的电容特性*

闫大为 李丽莎 焦晋平 黄红娟 任舰 顾晓峰†

(轻工过程先进控制教育部重点实验室, 江南大学电子工程系, 无锡 214122)

(2013年4月6日收到; 2013年7月4日收到修改稿)

利用原子层沉积技术制备了具有圆形透明电极的 $\text{Ni}/\text{Au}/\text{Al}_2\text{O}_3/\text{n-GaN}$ 金属-氧化物-半导体结构, 研究了紫外光照对样品电容特性及深能级界面态的影响, 分析了非理想样品积累区电容随偏压增加而下降的物理起源. 在无光照情形下, 由于极长的电子发射时间与极慢的少数载流子热产生速率, 样品的室温电容-电压扫描曲线表现出典型的深耗尽行为, 且准费米能级之上占据深能级界面态的电子状态保持不变. 当器件受紫外光照射时, 半导体耗尽层内的光生空穴将复合准费米能级之上的深能级界面态电子, 同时还将与氧化层内部的深能级施主态反应. 非理想样品积累区电容的下降可归因于绝缘层漏电导的急剧增大, 其诱发机理可能是与氧化层内的缺陷态及界面质量有关的“charge-to-breakdown”过程.

关键词: 原子层沉积, $\text{Al}_2\text{O}_3/\text{n-GaN}$, 金属-氧化物-半导体结构, 电容特性

PACS: 72.80.ey, 73.40.kp, 73.40.-c

DOI: 10.7498/aps.62.197203

1 引言

随着材料生长质量与微加工技术水平的不断进步, 近年来氮化镓基高电子迁移率晶体管 (HEMTs) 的性能获得了大幅提高. 目前, 一个严重影响器件可靠性的问题是, 势垒层表面高密度的缺陷态容易捕获来自栅极或沟道的电子, 降低器件高频段的输出电流, 引发电流崩塌现象^[1-3]. 实验证明, 在半导体表面淀积介质钝化层可以有效抑制 GaN HEMTs 的电流崩塌效应, 但同时还希望该钝化层能降低器件的栅极漏电流, 并实现稳定的增强工作模式. 许多不同介质绝缘栅结构的 GaN HEMTs 已被广泛研究, 包括 SiO_2 , Si_3N_4 , ZrO_2 , Ga_2O_3 与 Al_2O_3 等. 其中, Al_2O_3 吸引了较多的关注, 主要原因是它不仅具有较大的介电常数和禁带宽度, 在绝缘层与半导体界面还能形成较大的能带偏移, 而且可实现增强型操作, 是制备绝缘栅的理想材料^[4-6]. 介质质量与制备技术密切相关, 常用的材料生长方法包括金属有机物化学气相外延 (MOCVD)、等离子体增强气相沉积 (PECVD)、电

子束蒸发及原子层沉积 (ALD) 等. 其中, ALD 是以单原子层的形式在基底表面淀积薄膜的方法, 对薄膜厚度、均匀性和一致性的控制非常好, 特别适合制备场效应管的高质量绝缘介质.

前期利用 ALD 技术制备了一系列 $\text{Al}_2\text{O}_3/\text{n-GaN}$ 绝缘栅金属-氧化物-半导体 (MOS) 结构, 在电容特性测量过程中发现: 1) 紫外光照对 $\text{Al}_2\text{O}_3/\text{n-GaN}$ MOS 结构的电容特性有重要影响; 2) 相同工艺流程下制备的 MOS 结构性能上可能存在很大差异, 部分非理想样品的正向积累区电容随偏压下降, 无法用经典理论解释. 目前, 关于这两个现象的研究报道还不多, 为加深对其中的基本物理问题的认识, 本文拟重点研究紫外光照对 $\text{Al}_2\text{O}_3/\text{n-GaN}$ 绝缘栅结构的电容特性, 尤其是界面特性的影响, 并分析在非理想样品中积累区电容随偏压增加而下降的物理起源.

2 器件制备与测试

器件结构制备在蓝宝石衬底 MOCVD 方法生长的 n 型 GaN 外延片上. 在对外延片进行标准清

* 国家自然科学基金 (批准号: 11074280)、江苏省自然科学基金 (批准号: BK2012110)、中央高校基本科研业务费专项资金 (批准号: JUSRP51323B, JUDCF13038)、江苏高校优势学科建设工程项目、江苏省六大人才高峰项目 (批准号: DZXX-053) 和江苏省普通高校研究生创新计划 (批准号: CXLX13-740) 资助的课题.

† 通讯作者. E-mail: xgu@jiangnan.edu.cn

洗和表面去氧化后 (2%的 HF 溶液中浸泡 10 s), 立即将其放入 ALD 设备生长腔内. 以 N_2 作为载气, 以 $Al(CH_3)_3$ 和 H_2O 作为前驱气体提供 Al 源和 O 源, 交替脉冲式通入生长腔, 在 $250^\circ C$ 环境下生长 25 nm 的无定形 Al_2O_3 薄膜. 利用标准光刻和湿法刻蚀定义电极接触区域后, 采用电子束蒸发技术淀积大面积的 Ti/Au (50 nm/200 nm) 薄膜作为欧姆接触电极, 直径为 $100\ \mu m$ 的圆形半透明 Ni/Au (4 nm/6 nm) 薄膜作为肖特基接触电极. 为了避免测试时探针对接电极的损坏, 在透明电极之上蒸镀探针接触 Ni/Au 电极层 (40 nm/60 nm). 图 1(a) 和 (b) 所示分别为器件的横截面示意图与平面照片.

为形成良好的欧姆接触, 在蒸镀完 Ti/Au 薄膜后, 样品通常要在 N_2 气氛下进行 $800\text{--}900^\circ C$ 的快速热退火处理. 然而, 实验研究表明, 无定形 Al_2O_3 薄膜在经过高温退火后会形成微晶, 其边界可作为导电通道导致漏电流急剧增大 [7-9]. 因此, 本文通过设计大面积的欧姆电极, 使其即使不经过热退火也能获得较好的欧姆特性. 通过电容-电压 (C-V) 测试发现, GaN 外延层的掺杂浓度 (N_d) 约为 $3.3 \times 10^{17}\ cm^{-3}$, 与设计的参数一致. 本文利用吉时利 2636A 系统源表以及安捷伦 E4980A 精密 LCR 表分别对器件的电流与电容特性进行表征.

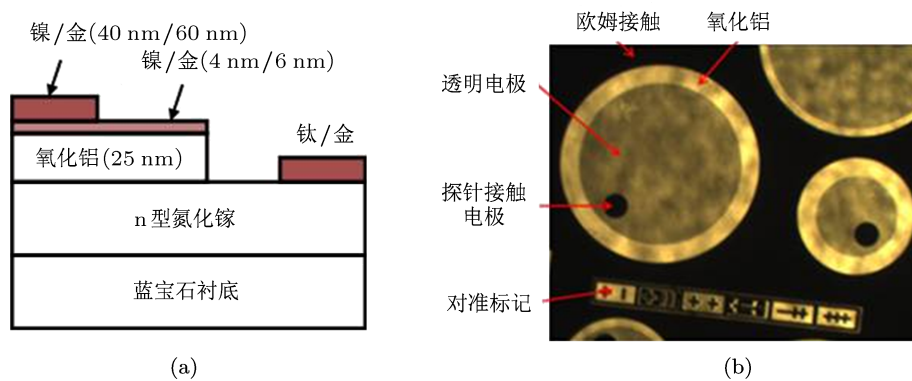


图 1 (a) Al_2O_3/n -GaN MOS 结构的横截面示意图; (b) 制备的器件的俯视图

3 结果与讨论

由于晶体表面周期性晶格结构遭到了破坏, 在绝缘体与半导体界面存在高密度的缺陷态, 它们能以一定速率与衬底交换电荷, 影响 MOS 器件的理想特性. 过去常采用变频的电容法表征界面态分布, 其基本思想在于缺陷态能快速发射和俘获载流子, 能跟上信号变化而贡献额外的电容分量. 电容法已成功用于 Si 与 GaAs 体系, 但却不适用宽禁带 GaN 体系, 因为宽禁带半导体中深能级缺陷态的电子发射时间极长, 当费米能级快速扫过 Al_2O_3/GaN 界面的深能级缺陷态时, 被陷电子无法立即发射到导带中去. 根据 Shockley-Read-Hall 模型, 电子发射时间与能级深度的关系为

$$\tau = \frac{1}{v_{th}\sigma_{th}N_C} \exp\left(\frac{E_C - E_T}{kT}\right), \quad (1)$$

其中, v_{th} 为电子热运动速度, σ_{th} 为电子俘获截面, N_C 为导带有效态密度, E_T 是被陷电子能级, k 是玻尔兹曼常数, T 是绝对温度. 由 (1) 式计算得到的 GaN 禁带宽度内的电子发射时间如图 2 所示. 可以看到, 能级深度为 0.2 eV 的被陷电子发射到导带约

需 1 ms, 而对于禁带中间的能级位置, 发射时间超过 1000 年.

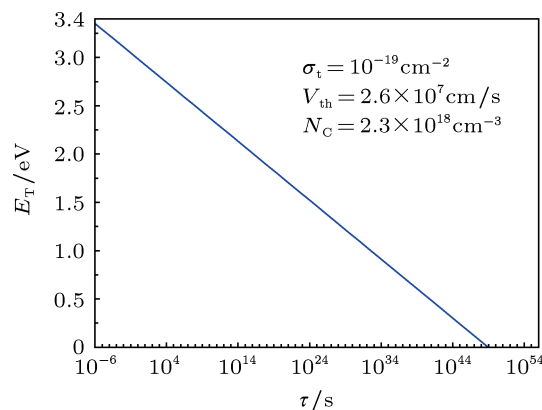


图 2 室温下 GaN 禁带中不同能级深度的电子发射时间常数

首先测量了室温无光照条件下样品的电容特性, 测量频率为 1 MHz, 结果如图 3(a) 所示. 在右端正高压区, 电容值接近于绝缘体电容, 为半导体表面电子积累情形. 当偏压向负方向增加到一定程度时, 半导体表面开始耗尽, 形成与绝缘层串联的空间电荷区, 导致总电容减小. 半导体表面为积累时表面势为正, 耗尽时表面势为负, 而平带时表面势

则为零, 对应的平带电容可表示为^[10]

$$C_{\text{FB}} = \frac{\epsilon_i A}{d + (\epsilon_i/\epsilon_s)L_d}, \quad (2)$$

其中, A 为器件面积, ϵ_i 为 Al_2O_3 的相对介电常数, ϵ_s 为 GaN 的相对介电常数, $d = \epsilon_i/C_{\text{ox}}$ 为介质层厚度, C_{ox} 为氧化层电容或积累区电容, $L_d = \sqrt{\epsilon_s kT/q^2 N_d}$ 为非本征德拜长度, N_d 为掺杂浓度

$$N_d = \frac{2}{q\epsilon_s} \times \frac{1}{d(C/A)^2/dV}. \quad (3)$$

由 (2) 式可得平带电容理论值约为 76.5 pF, 相应的平带电压 V_{BF} 约为 -0.27 V , 等效为密度约 $1 \times 10^{12} \text{ cm}^{-2}$ 的界面固定负电荷. (3) 式表明, 对均匀掺杂的 MOS 管, 当耗尽电容占主导时, $1/C^2-V$ 数据服从线性依赖关系, 故其在电压轴的截距应为平带电压. 由图 3(a) 的电容数据得到的 $1/C^2-V$ 曲线如图 3(b) 所示, 在 -0.25 V 左侧的数据表现出明显的线性依赖关系, 故平带电压约为 -0.25 V . 实验确定的平带电压与之前的 -0.27 V 非常接近, 表明无光照条件下的 $C-V$ 曲线可认为是向正偏压方向平移了的理想 $C-V$ 曲线.

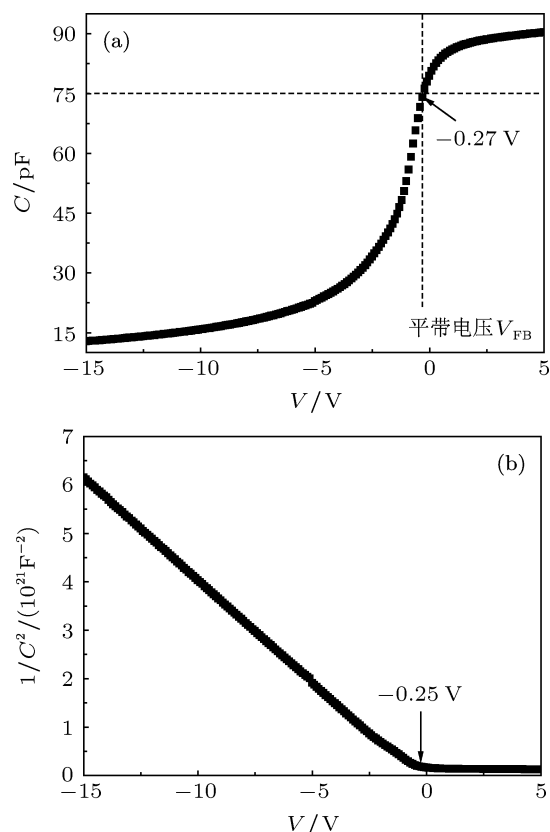


图 3 (a) 室温无光照时的 $C-V$ 曲线; (b) $1/C^2-V$ 曲线, GaN 外延层净掺杂密度约 $3.3 \times 10^{17} \text{ cm}^{-3}$

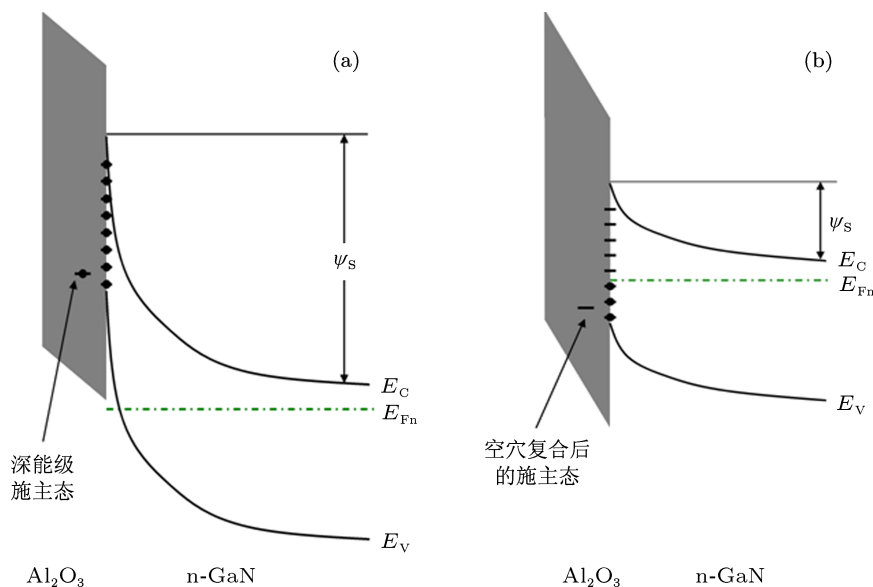


图 4 (a) 紫外光照前和 (b) 光照后 $\text{Al}_2\text{O}_3/\text{n-GaN}$ 结构的能带图

同时, 无光照下的电容曲线也表现出深耗尽行为. 理论的反型电压 V_T (约 -5.43 V) 可表示为^[11]

$$V_T = V_{\text{FB}} - 2|\phi_b| - \frac{\sqrt{4q\epsilon_s N_d |\phi_b|}}{\epsilon_i/\epsilon_{\text{ox}}}, \quad (4)$$

$$\phi_b = \frac{kT}{q} \ln\left(\frac{N_d}{n_i}\right). \quad (5)$$

由图 3 可见, 从 $V = -5.43 \text{ V}$ 点进一步增加负电压, 半导体表面没有反型产生, 而是向中性区持续耗尽. 深耗尽为宽禁带半导体的典型行为, 主要是由于少数载流子的复合-产生速率低, 跟不上直流偏压的扫描速度而持续耗尽引起的. 图 4(a) 给出了深耗尽状态下样品的能带结构与界面态的状态示

意图. 系统少子(空穴)处于非平衡状态, 空穴准费米能级不随外部偏压改变; 但对于多子(电子), 其耗尽和扩散速率非常快, 完全能跟得上直流偏压的扫描速度, 使电子准费米能级随偏压迅速移动. 因此, 在深能级界面态中的电子既无法在短时间内发射到半导体导带中去, 也无法与反型载流子复合, 其状态将保持不变.

紫外光照射对样品的电容特性有重要影响. 当用紫外光 (~ 365 nm) 照射处于(深)耗尽状态的 $\text{Al}_2\text{O}_3/\text{GaN}$ MOS 结构时, 在界面附近的 GaN 耗尽区内会产生大量电子空穴对. 其中, 在结电场作用下, 光生空穴会向 $\text{Al}_2\text{O}_3/\text{GaN}$ 界面加速移动; 而光生电子则向反方向移动. 因此, 未发射至导带的深能级界面电子被立即复合掉. 图 4(a) 和 (b) 给出了光照前和光照后的能带图(照射时间为 1 min), 以及系统中的缺陷态(界面和 Al_2O_3 内)占据情形. 由于 $\text{Al}_2\text{O}_3/\text{GaN}$ 系统中引入了正电荷, 耗尽层宽度减小, 推动电子费米能级向导带移动, 导致同一偏压下的介质层电场增强, 导带倾斜更厉害, 如图 4(b) 所示. 除了界面电子外, Al_2O_3 内的深能级类施主态也会被空穴复合. 以前, 多个小组已经报道了利用 ALD 技术制备的 $\text{Al}_2\text{O}_3/\text{InGaAs}$ 结构介电层中存在大量深能级类施主态 [12], 它们对器件的稳定性和阈值电压有重要影响. 图 5 是在光照前后的 $C-V$ 测量过程中同时获得的电导曲线. 可以看出, 光照后反向偏压和正向偏压下的电导都增加了大约一个多数量级. 我们认为这与介电层中存在大量类施主态有关: 正向电流的增大, 可归因于空穴与 Al_2O_3 层内大量类施主态复合后隧穿有效势垒降低, 以及积累区电子与它们的重新复合; 反向电流的增大, 可归因于系统引入正电荷后, 势垒电场增强, 高度降低.

相同工艺流程下制备的样品性能可能存在很大差异, 有些质量差的样品无法测得理想的 $C-V$ 曲线, 主要表现为正向积累区的电容可随偏压下降, 如图 6 中黑色和蓝色数据点所示(测试频率为 1 MHz). 电容下降意味着 MOS 管对多子电荷控制能力下降, 在电路应用中会严重降低系统的可靠性. 串联电阻 (R_S) 和漏电导 (G_L) 往往是 MOS 器件性能失效的两个主要因素, 下面将作简单分析.

首先分析串联电阻 R_S 对积累区电容的影响. 图 7(a) 和 (b) 分别为含有 R_S 的积累电容等效电路与仪器测量电路的简化模型. 对比两个模型, 推导出测量电容、电导与 R_S 的关系分别为 [11]

$$C_m = \frac{C_{ox}}{1 + (\omega R_S C_{ox})^2}, \quad (6)$$

$$G_m = \frac{R_S(\omega C_{ox})^2}{1 + (\omega R_S C_{ox})^2}, \quad (7)$$

其中, ω 是测量角频率, C_{ox} 为氧化层电容. (6) 式表明: 1) 在低频情况下, R_S 的影响可忽略, 因为 $\omega R_S C_{ox} \ll 1$; 但当频率足够高以至于 $\omega R_S C_{ox}$ 与 1 可比拟时, 积累区电容就会显著下降. 但是, 由于样品的 C_{ox} 非常小 (~ 94 pF), R_S 不够大, 即使在仪器的最高测试频率 (2 MHz) 也无法满足 $\omega R_S C_{ox} \ll 1$ 的条件, 所以基本观察不到明显的频率散射现象. 2) 只考虑 R_S 不会引起 MOS 管积累区电容随偏压的下降. 因此, 我们认为 R_S 不是 $\text{Al}_2\text{O}_3/\text{n-GaN}$ MOS 管积累区电容下降的原因, 但它对器件的频率特性有重要影响, 在高频电路设计中尤其应该考虑.

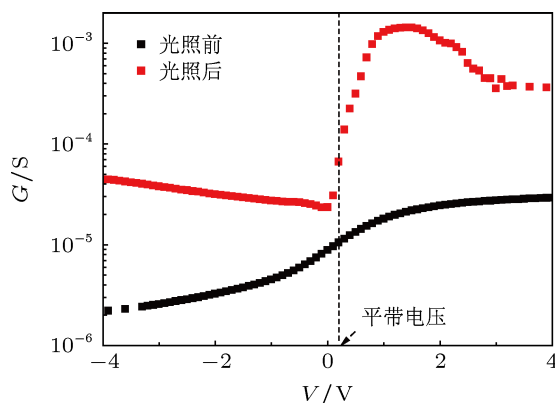


图 5 紫外线照射前后样品的电导变化

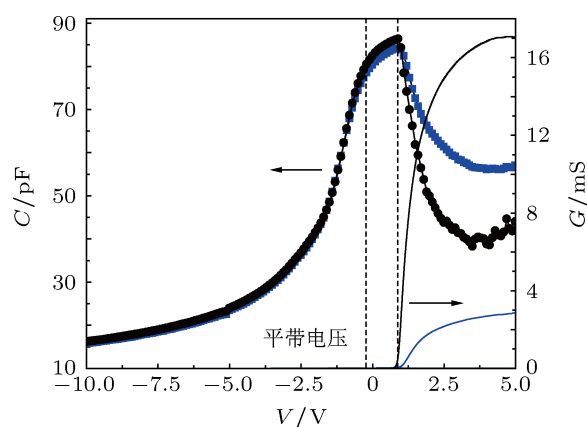


图 6 非理想样品的 $C-V$ 与电导曲线(测试频率为 1 MHz)

接着分析 MOS 管漏电导 G_L 对积累区电容的影响. 图 6 对比了出现积累区电容异常下降的 $\text{Al}_2\text{O}_3/\text{n-GaN}$ MOS 管的 $C-V$ 曲线与 $G-V$ 曲线, 可以看出: 电导增加, 电容下降; 电导饱和, 电容饱和. 因此, 积累区电容随偏压下降应与器件的正向漏电导密切相关. 图 8 给出了非理想样品的电流-电压 ($I-V$) 曲线, 其内插图包含 R_S 与 G_L 的等效电路,

对比测量模型可得

$$C_m = \frac{C_L}{(1 + RG_L)^2 + (\omega RC_L)^2}, \quad (8)$$

$$G_m = \frac{G_L(1 + RG_L) + R(\omega C_L)^2}{(1 + RG_L)^2 + (\omega RC_L)^2}, \quad (9)$$

(8) 式表明, 当漏电导增大到 RG_L 值可与 1 比拟时, 积累区电容就会出现明显下降的趋势. 由图 6 中的电容数据可知, 当积累区电容下降为氧化层电容的二分之一时, 电导约为 16 mS. 由图 8 的 I - V 曲线斜率得 R_S 值约为 91 Ω , 代入 $R_S G = 1$ 得 $G = 10$ mS. 该值与 16 mS 较接近, 证明了 (8) 式的可靠性.

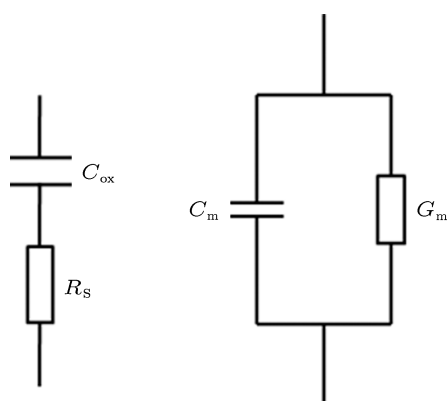


图 7 (a) 包含串联电阻的等效电路; (b) 测量电路模型

对比图 6 与图 8 可以看到, 电容随偏压下降的行为与器件的体电阻效应有关, 而漏电流随偏压的突然增大是导致体电阻效应的主要原因. 因此, 物理起源上讲, 漏电导的突然增大是导致样品积累区电容随偏压下降的原因. 目前关于 Al_2O_3/n -GaN MOS 管漏电导突然增大的起因尚没有报道. 我们认为这可能是一种所谓的“charge-to-breakdown”现象,

即当电荷通过氧化层的电荷量积累到一定程度时, 金属栅极与 GaN 衬底之间发生的一种短路效应 [13]. 这种击穿现象应与氧化层内的电子俘获态及其界面质量有关.

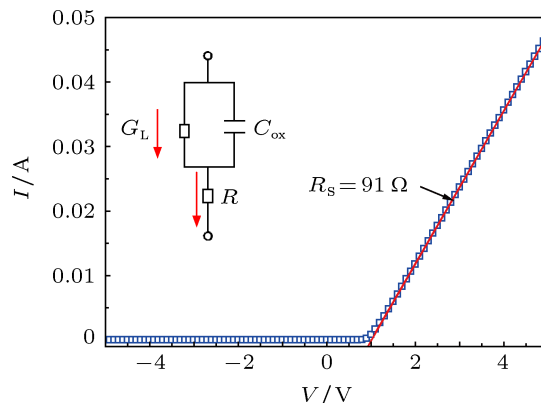


图 8 非理想样品的 I - V 曲线, 内插图包含串联电阻和漏电导的等效电路

4 结论

利用 ALD 技术制备了 Al_2O_3/n -GaN MOS 结构, 分析了紫外光照前后器件的电容特性以及部分非理想器件积累区电容随偏压下降的物理起源. 与窄禁带半导体系统不同, 由于极长的电子发射时间常数以及极低的载流子产生速率, Al_2O_3/n -GaN 界面的深能级缺陷态即使在深耗尽模式下也不发生改变. 紫外线照射产生的大量空穴, 可复合电子准费米能级以上的深能级缺陷电子态以及介质层内部的深能级施主态, 对器件的电容特性有重要影响. 正向漏电导的突然增大应是积累区电容随偏压下降的主要原因, 其输运机理可能是一种与缺陷和界面质量有关的 charge-to-breakdown 短路行为.

[1] Kohm E, Daumiller I, Schmid P, Nguyen N X, Nguyen C N 1988 *Electron. Lett.* **35** 1022
 [2] Kumar V, Lu W, Schwindt R, Kuliev A, Simin G, Yang J, Khan M A, Adesida I 2001 *IEEE Electron Device Lett.* **48** 465
 [3] Rumyantsev S L, Pala N, Shur M S, Borovitskaya E, Dmitriev A P, Levinshtein M E, Gaska R, Khan M A, Yang J W, Hu X H, Simin G 2001 *IEEE Trans. Electron Devices* **48** 530
 [4] Koley G, Tilak V, Eastman L F, Spencer M G 2003 *Electron. Lett.* **50** 886
 [5] Kim H, Thompson R M, Tilak V, Prunty T R, Shealy J R, Eastman L F 2003 *IEEE Electron Device Lett.* **24** 421
 [6] Green B M, Chu K K, Chumbes E M, Smart J A, Shealy J R, Eastman L F 2002 *IEEE Electron Device Lett.* **21** 268
 [7] vertiatchikh A, Eastman L F, Schaff W J, Prunty I 2002 *Electron. Lett.* **38** 388
 [8] Edwards A P, Mittereder J A, Binari S C, Katzer D S, Storm D F, Rousos J A 2005 *IEEE Electron Device Lett.* **26** 225
 [9] Lee J S, Vescan A, Wieszt A, Dietrich R, Leier H, Kwon Y S 2002 *Electron. Lett.* **37** 130
 [10] Higashiwaki M, Matsui T, Mimura T 2006 *IEEE Electron Device Lett.* **27** 16
 [11] Sze M, Ng K K 2006 *Physics of semiconductor devices* New York: Wiley 209
 [12] Muller R S, Kamins T I 1986 *Device Electronics for Interated Circuits* New York: Wiley 443
 [13] Wolters D R, Van J J 1985 *Philips J. Res.* **40** 115

Capacitance characteristics of atomic layer deposited $\text{Al}_2\text{O}_3/\text{n-GaN}$ MOS structure*

Yan Da-Wei Li Li-Sha Jiao Jin-Ping Huang Hong-Juan
Ren Jian Gu Xiao-Feng[†]

(Key Laboratory of Advanced Process Control for Light Industry (Ministry of Education), Department of Electronic Engineering, Jiangnan University, Wuxi 214122, China)

(Received 6 April 2013; revised manuscript received 4 July 2013)

Abstract

The Ni/Au/ $\text{Al}_2\text{O}_3/\text{n-GaN}$ metal-oxide-semiconductor structure with circular transparent electrode has been fabricated by using atomic layer deposition technique. Effects of ultra-violet (UV) light illumination on the capacitance characteristics and deep interface states are analyzed. Physical origin of bias-induced capacitance drop in the accumulation region of some non-ideal devices is explored. Due to the extremely long electron emission time and the extremely slow minority carrier generation rate, a typical deep depletion behavior can be observed in the dark room-temperature capacitance-voltage sweep curve, and the deep-level interface state occupancy above the electron quasi-Fermi level remains unchanged. Under the UV illumination, photo-induced holes will empty the deep interface traps above the electron quasi-Fermi level, and also de-charge the deep donor-like traps in the oxide layer. The anomalous capacitance drop in the accumulation region is attributed to the bias-dependent excessive leakage conductance across the dielectric layer, which might be induced by a “charge-to-breakdown” process related to electrical traps in the oxide and the inferior interface quality.

Keywords: atomic layer deposition, $\text{Al}_2\text{O}_3/\text{n-GaN}$, MOS structure, capacitance characteristics

PACS: 72.80.ey, 73.40.kp, 73.40.-c

DOI: 10.7498/aps.62.197203

* Project supported by the National Natural Science Foundation of China (Grant No. 11074280), the Natural Science Foundation of Jiangsu Province, China (Grant No. BK2012110), the Fundamental Research Funds for the Central Universities, China (Grant Nos. JUSRP51323B, JUDCF13038), PAPD of Jiangsu Higher Education Institutions, the Summit of the Six Top Talents Program of Jiangsu Province, China (Grant No. DZXX-053), and the Graduate Student Innovation Program for University of Jiangsu Province (Grant No. CXLX13-740).

[†] Corresponding author. E-mail: xgu@jiangnan.edu.cn