## 下电极对 ZnO 薄膜电阻开关特性的影响\*

李红霞1) 陈雪平1) 陈琪1) 毛启楠1) 席俊华1) 季振国1)2);

1)(杭州电子科技大学电子材料与器件工艺实验室,杭州 310018)

2)(浙江大学硅材料国家重点实验室,杭州 310013)

(2012年11月6日收到; 2012年11月27日收到修改稿)

本文采用直流磁控溅射法在三种不同的下电极 (BEs) 上制备了 ZnO 薄膜,获得了 W/ZnO/BEs 存储器结构. 研究了不同的下电极材料对器件电阻开关特性的影响. 研究结果表明,以不同下电极所制备的器件都具有单极性电阻 开关特性. 在低阻态时,ZnO 薄膜的导电机理为欧姆传导,而高阻态时薄膜的导电机理为空间电荷限制电流. 不同下 电极与 ZnO 薄膜之间的肖特基势垒高度对电阻开关过程中的操作电压有较大的影响,并基于导电细丝模型对不同 下电极上 ZnO 薄膜的低阻态阻值及 reset 电流的变化进行了解释.

# 关键词: ZnO 薄膜, 电阻开关, 下电极 PACS: 72.80.Ga, 71.20.Mq, 85.30.De

### 1引言

近年来,阻变存储器作为一种新型的非易失性 存储器受到了学术界和工业界的广泛关注.这种存 储器具有存储速度快、功耗低、结构简单、可高 密度集成等优点更有望集合动态存储器的成本优 势、静态存储器的高速读写和闪存的非易失性的 特点,成为一种通用存储器<sup>[1-5]</sup>.

阻变存储器的基本存储单元由上电极 - 绝缘层 (或半导体层)-下电极的三明治结构组成<sup>[6,7]</sup>.器件 的电阻开关性能在很大程度上取决于绝缘层本身 的物理特性,除此之外,电极也在其中起着重要的 作用.在阻变存储器中,电极不仅用于传导电流,还 会对器件的电阻开关性能产生一定的影响.研究认 为,电极与绝缘层之间的势垒过高会阻碍电阻开关 特性的产生,电极与绝缘层之间的欧姆接触或势垒 较小有利于电阻开关特性的产生<sup>[8]</sup>.但是,在许多 情况下,n型半导体作为电阻开关材料,具有较大功 函数的 Pt 作为电极,两者之间虽然具有较大的势垒 高度,但器件仍显示出电阻开关特性<sup>[9,10]</sup>.因此,不

#### **DOI:** 10.7498/aps.62.077202

能简单地通过势全高度来判断何种材料的电极可 用于阻变存储器.另一方面,一些活泼性金属元素, 如 Al, Ti 等,作为氧化物的电极材料,会与氧化物中 的氧发生反应,在电极和氧化物间形成一层薄的氧 化层,从而影响电阻开关特性<sup>[11]</sup>.这层由电极引起 的氧化层对电阻开关特性的影响有正面的和负面 的<sup>[12,13]</sup>.而当具有储氧性质的导电材料作电极时, 例如 TiN<sup>[14]</sup>,电极是实现电阻开关特性的关键部分, 电阻转换过程是由电极与绝缘层间界面的变化引 起的.

因此电极在阻变存储器中起着十分重要的作用,它的影响是不可忽视的,值得深入的研究.Oh 等人分别以不锈钢,Pt,Al,Ni,Ti为上电极,详尽研 究了不同的上电极对TE/TiO<sub>2</sub>/Pt存储器性能的影 响,发现不易氧化的上电极有利于获得稳定的电 阻开关特性<sup>[15]</sup>.Kim等研究了不同上电极材料对 (TE)/TiO<sub>2</sub>/Pt器件电学性能影响,发现上电极/TiO<sub>2</sub> 薄膜之间的肖特基势垒对器件的电阻开关特性有 重要的影响<sup>[16]</sup>.而对于下电极材料对器件性能的 影响却至今未见报道,特别是对ZnO基阻变存储 器.基于此,本文将主要讨论不同的下电极材料对

\*国家自然科学基金(批准号: 61072015)、浙江省自然科学基金(批准号: Z4110503, LQ12F05001)和浙江省教育厅科研项目(批准号: Y201223083)资助的课题.

<sup>†</sup>通讯作者. E-mail: jizg@hdu.edu.cn

ZnO 薄膜电阻开关特性的影响. 所选的下电极材料 不仅仅局限于金属材料还采用了非金属导电材料, 例如重掺硅、ITO 薄膜等.

2 实 验

#### 2.1 下电极的制备

实验中采用了三种下电极,分别为: n 型重掺 单晶硅电极 (电阻率为  $10^{-3} \Omega$ ·cm)、ITO 薄膜电极 和 Pt 电极. ITO 薄膜电极选用商用的 ITO 导电玻 璃 (电阻率为  $10^{-4} \Omega$ ·cm). Pt 电极由实验室制备而 得, 其制备过程为: 首先,采用干氧法,将 n 型轻掺 硅片 [(111) 晶向,电阻率为  $15 \Omega$ ·cm] 置于热处理炉 中,在大气气氛中和 900 °C 热氧化 12 h,生长得到 100 nm 的 SiO<sub>2</sub> 层. 然后,采用直流磁控溅射,以 Ti 金属 (纯度为 99.99%) 为靶材, 氩气为工作气体,在  $1.5 \times 10^{-1}$  Pa 的压强下溅射得到 50 nm 的 Ti 金属 薄膜于 SiO<sub>2</sub>/Si 衬底之上. 在这里, Ti 金属层作为粘 附层以提高 Pt 电极与衬底间的附着力. 最后,采用 电子束蒸发,将 Pt 金属颗粒 (纯度为 99.99%) 置于 石墨坩埚中,在  $1.0 \times 10^{-3}$  Pa 的压强下蒸发得到厚 度为 200 nm 的 Pt 金属薄膜于 Ti/SiO<sub>2</sub>/Si 之上.

#### 2.2 ZnO 薄膜的制备

在制备所得的下电极上,放置一片不锈钢掩 模板以遮挡部分下电极,再将样品及掩模板送入 磁控溅射镀膜仪中. 当溅射腔内的本底真空抽至 8×10<sup>-5</sup> Pa时,向溅射腔内充入适当比例的氩气和 氧气使腔体压强达到 0.25 Pa,其中,氩气为工作气 体,氧气为反应气体,通过直流反应磁控溅射在室 温条件下沉积 ZnO 薄膜于下电极之上.在溅射过程 中,Zn 金属(纯度为 99.99%)为靶材,氩气/氧气比 为 4:1,溅射电压为 300 V,溅射电流为 0.08 A, ZnO 薄膜厚度为 50 nm. 然后,将样品置于热处理炉中, 退火 3 h,之后随炉温冷却至室温.

#### 2.3 器件性能表征

通过电压扫描法测量流过器件的电流来分析 其电阻开关特性,测量装置为自制的 *I-V* 特性测试 仪,所用接口卡为 12 位的 USB2130 多功能数据卡. 为了排除上电极的影响,在测量 *I-V* 特性时,将 W 探针直接作为上电极,小心地压在 ZnO 薄膜之上施 加正偏压,下电极接地.为了防止器件在强电场下 硬击穿, 器件在 forming 和 set 过程中串联了  $10 \text{ k}\Omega$  的电阻作为限流保护.

## 3 结果与讨论

#### 3.1 ZnO 薄膜的晶体结构

图 1 为在不同下电极上制备的 ZnO 薄膜的 XRD 图. 在不同的下电极材料上, ZnO 薄膜都沿着 (002) 面取向生长, 没有 ZnO 其他晶面的衍射峰出现. 由图可以看出, 在 Pt, ITO 及单晶硅上制备的薄膜的衍射峰不完全相同, 半高宽分别为 0.37°, 0.33° 及 0.38°. 相对于其他两种材料来说, Pt 上面生长的 ZnO 的峰位右移了 0.07°, 表明在不同的下电极上制备的薄膜的结晶情况相差不是很大.



图 1 在不同下电极上, ZnO 薄膜的 XRD 图

#### 3.2 ZnO 薄膜的电阻开关特性

图 2 为在不同下电极上制备的 ZnO 薄膜的 *I-V* 特性曲线图. ZnO 薄膜在不同下电极上都表现出典 型的单极型电阻开关特性. 薄膜在 forming 过程之 后,通过 set 和 reset 过程可以在高阻态和低阻态之 间转换. 图 2 中的插图为在对数坐标中 ZnO 薄膜 *I-V* 特性曲线. 由图可以看出, 不同的下电极并没有 改变 ZnO 薄膜在高阻态和低阻态的导电机理. 在 高阻态下, ZnO 薄膜的 log*I*-log*V* 特性呈现出斜率 约为 1 和 2 的两段线性特性曲线, 表明 ZnO 薄膜的 导电机理为空间电荷限制电流传导<sup>[17]</sup>, 而在低阻 态下, ZnO 薄膜的 *I-V* 曲线呈线性变化, 表明 ZnO 薄膜的导电机理为欧姆传导. ZnO 薄膜的电阻开 关特性可以用导电细丝模型来解释<sup>[18-20]</sup>. forming 过程相当于软击穿, 是氧离子在强电场的作用下发 生定向的迁移, 最终导致薄膜内产生贯穿薄膜上下 电极的局部缺陷,也就是形成所谓的"细丝".这种局部的缺陷一般被认为是由氧空位组成<sup>[18]</sup>,具有较高的导电性,使得薄膜从原始的状态转变为低阻态.而 set 过程和 reset 过程只是涉及到"细丝"某部分的连通和断裂,是一个局部效应,与薄膜的整体无关.因此, set 和 reset 电压要远小于 forming 电压. ZnO 薄膜中氧离子的迁移与加在其上的电场强度有较大的关系,相对于 ITO 与单晶硅来说, Pt 的导电性能更好,在外加电压相同的情况下,所形成的电场强度更大,有利于氧离子的迁移,容易形成导 电细丝,而对于导电性能较差的单晶硅来说,需要较大的激发电压才能形成导电细丝.进一步对比三个样品的 reset 过程, ZnO/mono-Si 的 *I-V* 曲线与其他二个样品存在一定的差别,在电压较小 (< 0.3 V)时,其斜率小于电压较大时的斜率,说明在这种情况下, set 和 reset 过程中所施加的部分电压被消耗在界面上,施加在 ZnO 薄膜上的有效电压会小于实际电压,所以 ZnO/mono-Si 的 set 电压和 reset 电压表现得比其他样品大,具体的原因接下来还将进行深入研究.



图 2 在 (a)Pt 电极, (b) ITO 电极, (c) 重掺单晶硅上, ZnO 薄膜的 I-V 特性曲线 (插图为在对数坐标中 ZnO 薄膜 I-V 特性曲线)

图 3 表示在不同下电极上制备的 ZnO 薄膜的 forming 电压、set 电压和 reset 电压. ZnO 薄膜的 forming 电压受下电极的影响较大,在 4—6 V 的范 围内波动. forming 电压在很大程度上取决于薄膜 的厚度,而本实验中沉积在不同下电极上的 ZnO 薄 膜厚度相同,因此,我们认为 forming 电压的变化是 由于漏电流的大小而引起的. ZnO 薄膜沉积在不同 的下电极之上,与电极间形成不同高度的肖特基势 全.由于沉积的 ZnO 其功函数为 4.5 eV<sup>[21]</sup>,而 Pt, ITO 和重掺硅的功函数分别为 5.65 eV<sup>[15]</sup>, 4.7 eV<sup>[22]</sup> 和 4.05 eV<sup>[23]</sup>,因此 ZnO/Pt 及 ZnO/ITO 之间有势垒 存在,因此漏电流很小.而且,ZnO/Pt 形成的势垒更 大,所产生的漏电流最小,因此需要较小的 forming 电压即可使薄膜软击穿.而 ZnO/重掺硅之间由于形 成积累层,因此电阻率降低,所以漏电流较大,导致 实际加在薄膜上的电压减小.因此,重掺多晶硅及 单晶硅做下电极时需要较高的 forming 电压. set 和 reset 电压变化趋势可以用同样的方式进行分析.

ZnO/下电极接触前后的能带图的变化如图 4 所示.可见由于功函数的不同,下电极与 ZnO 之间可以形成积累层和耗尽层.

图 5 为在不同下电极上制备的 ZnO 薄膜的低 阻态阻值及 reset 电流的变化. 电阻及电流平均值 取自每个存储单元的 20 次开关循环. 从图 5(a) 中可以看出, 在低阻态时, 三个样品的阻值相差不是 很大, 在同一数量级别范围内波动, 这是因为低阻 态时器件本身的电阻很小, 电阻主要由串联电阻决 定, 因而变化不大. 同时, 说明 ZnO 薄膜在 set 过程 中所形成的 "导电细丝" 直径或数量处于同一水平. 相应地, "细丝" 断裂所需的热量也应较为接近. 所 以,测得的 reset 电流也变化不大,如图 5(b) 所示.



图 3 在不同下电极上, ZnO 薄膜的 forming 电压、set 电压和 reset 电压



图 5 在不同下电极上, ZnO 薄膜的低阻态阻值和 reset 电流的变化 (a) 低阻态阻值; (b) reset 电流

### 4 结 论

本文采用不同的下电极来制备基于 ZnO 薄膜 的电阻存储单元,研究了不同下电极对 ZnO 薄膜电 阻开关特性的影响.在 Pt 金属、ITO 透明导电薄膜 和重掺单晶硅作为下电极的结构单元中, ZnO 薄膜

- Do Y H, Kwak J S, Bae Y C, Lee J H, Kim Y, Im H, Hong J P 2010 Curr. Appl. Phys. 10 E71
- [2] Waser R, Aono M 2007 Nat Mater 6 833
- [3] Jo S H, Kim K H, Lu W 2009 Nano Lett. 9 870
- [4] Ahn S E, Lee M J, Park Y, Kang B S, Lee C B, Kim KH, Seo S, Suh D S, Kim D C, Hur J, Stefanovich G, Yin H, Yoo I K, Lee J H, Park J B, Baek I G, Park B H 2008 Adv. Mater 20 924
- [5] Shi W,Tai Q, Xia X H,Yi M D, Xie L H, Fan Q L, Wang L H, Wei Ang, Huang W 2012 Chin. Phys. Lett. 29 087201
- [6] Gang J L, Li S L, Meng Y, Liao Z L, Liang X J, Chen D M 2009 Acta Phys. Sin. 58 5730 (in Chinese) [刚建雷, 黎松林, 孟洋, 廖昭亮, 梁学 锦, 陈东敏 2009 物理学报 58 5730]
- [7] Xing Z W, Chen X, Wu N J, Ignatiev A 2011 Chin. Phys. B 20 097703
- [8] Park J W, Jung K, Yang M K, Lee J K 2007 2007 Sixteenth IEEE International Symposium on the Applications of Ferroelectrics Nara-City, Japan, May 27-31,2007,p46
- [9] Chang W Y, Lai Y C, Wu T B, Wang S F, Chen F, Tsai M J 2008 Appl. Phys. Lett. 92 022110
- [10] Jeong D S, Schroeder H, Waser R 2009 Phys. Rev. B 79 195317
- [11] Dong R, Lee D S, Pyun M B, Hasan M, Choi H J, Jo M S, Seong D J,

都表现出稳定的电阻开关特性. 总的来说, 这三种 下电极材料都较为稳定, 不易与 ZnO 薄膜发生化学 反应, 都适合作为基于 ZnO 阻变存储器的下电极材 料. 但是, 用重掺硅做电极时由于产生的漏电流较 大, 所需要的操作电压较高, 并基于能带理论对其 进行了分析.

Chang M, Heo S H, Lee J M, Park H K, Hwang H 2008 Appl. Phys. A-Mater. 93 409

- [12] Lee C B, Kang B S, Benayad A, Lee M J, Ahn S E, Kim K H, Stefanovich G., Park Y, Yoo I K 2008 Appl. Phys. Lett. 93 042115
- [13] Liu K C, Tzeng W H, Chang K M, Chan Y C, Kuo C C, Cheng C W 2010 Microelectronics Reliability 50 670
- [14] Xu N, Liu L F, Sun X, Chen C, Wang Y, Han D D, Liu X Y, Han R Q, Kang J F, Yu B 2008 Semicond Sci. Tech. 23 075019
- [15] Oh S C, Jung H Y, Lee H 2011 J. Appl. Phys. 109 124511
- [16] Kim W G, Rhee S W 2010 Microelectronic Engineering 87 98
- [17] YangY C, Pan F, Liu Q ,Liu M, Zeng F 2009 Nano. Lett. 9 1636
- [18] Chen G, Song C, Chen Ch, Gao Sh, Zeng F, Pan F 2012 Adv. Mater. 24 3515
- [19] Chen X M, Wu G H, Bao D H 2008 Appl. Phys. Lett. 93 093501
- [20] Pan F, Chen C, Wang Z S, Yang Y C, Yang J, Zeng F 2010 Progress in Natural Science: Materials International 20 01
- [21] Sundaram K B, Khan A 1997 J. Vac. Sci. Technol. A 15 428
- [22] Baldo M A, O'Brien D F, Thompson M E, Forrest S R 1999 *Phys. Rev.* B 60 14422
- [23] Alshareef H N, Quevedo-Lopez M A, Majhi P 2011 MRS BULL 36 90

# Effects of bottom electrode on resistive switching characteristics of ZnO films\*

Li Hong-Xia<sup>1)</sup> Chen Xue-Ping<sup>1)</sup> Chen Qi<sup>1)</sup> Mao Qi-Nan<sup>1)</sup> Xi Jun-Hua<sup>1)</sup> Ji Zhen-Guo<sup>1)2)†</sup>

1) (Laboratory of Electronic Materials and Devices, Hangzhou Dianzi University, Hangzhou 310018, China)

2) (State Key Laboratory of Silicon Materials, Zhejiang University, Hangzhou 310013, China)

(Received 6 November 2012; revised manuscript received 27 November 2012)

#### Abstract

In this paper, thin films of ZnO were deposited on different bottom electrodes (BEs) by DC magnetron sputtering to fabricate resistive random access memory (ReRAM) with a W/ZnO/BEs structure. The effects of different BEs on the resistive switching characteristics of the fabricated device have been investigated. The results reveal that the devices fabricated on different BEs exhibit reversible and steady unipolar resistive switching behaviors. The conduction behavior in the low resistance state has an Ohmic behavior. However, the conduction mechanism in the high resistance state fits well with the classical space charge limited conduction. Schottky barrier heights between ZnO and different BEs have great effect on the operation voltages during the resistive switching processes. The resistances in low resistance state and the reset currents of the ZnO films fabricated on different BEs were discussed based on the filamentary model.

Keywords: ZnO thin film, resistive switching, bottom electrode

PACS: 72.80.Ga, 71.20.Mq, 85.30.De

DOI: 10.7498/aps.62.077202

<sup>\*</sup> Project supported by the National Natural Science Foundation of China (Grant No. 61072015), the Natural Science Foundation of Zhejiang Province, China (Grant Nos. Z4110503, LQ12F05001), and the Scientific Research Foundation of the Education Department of Zhejiang Province, China (Grant No. Y201223083).

<sup>†</sup> Corresponding author. E-mail: jizg@hdu.edu.cn