

# CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> 陶瓷松弛损耗机理研究\*

王辉 林春江 李盛涛<sup>†</sup> 李建英

(西安交通大学, 电力设备电气绝缘国家重点实验室, 西安 710049)

(2012年7月3日收到; 2012年12月13日收到修改稿)

CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> 介电损耗较大且损耗机理尚不明确, 因此限制了其应用. 本文采用固相法和共沉淀法合成 CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> 陶瓷, 利用宽带介电温谱研究在交流小信号作用下, 双 Schottky 势垒耗尽层边缘深陷阱的电子松弛过程、载流子松弛过程以及 CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> 陶瓷的介电损耗性能. 研究发现, 在低频下以跳跃电导和直流电导的响应为主, 而高频下主要为深陷阱能级的松弛过程所致, 特别是活化能为 0.12 eV 的深陷阱浓度, 这是决定 CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> 陶瓷高频区介电损耗的重要因素. 降低直流电导, 有利于降低低频区介电损耗; 而高频区介电损耗的降低, 需要降低深陷阱浓度或增大晶粒尺寸. 共沉淀法制备的 CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> 陶瓷, 有效降低直流电导及控制深陷阱浓度, 介电损耗降低明显.

关键词: CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> 陶瓷, 介电损耗, 松弛过程, Schottky 势垒

PACS: 77.22.Gm, 77.22.-d, 81.05.Je

DOI: 10.7498/aps.62.087702

## 1 引言

CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub>(CCTO) 陶瓷具有非常高的介电常数 (10<sup>4</sup>—10<sup>5</sup>), 并且在很广的温度范围内 (100—380 K) 几乎不随温度变化, 但是在 100 K 附近介电常数突然下降到 100 左右, 却没有任何长程相变<sup>[1,2]</sup>, 这种反常的介电性能引起了国内外学者的极大关注. 同时, CCTO 还表现出非线性 *I-V* 特性. 目前对 CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> 陶瓷的研究主要都致力于解释高介电性的起因, 出现了以内部阻挡层电容 (IBLC) 模型<sup>[3,4]</sup> 为代表的多种理论模型.

目前, 制约 CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> 陶瓷应用最主要的因素是其相对较高的介电损耗. 近年来, 学者们展开了降低其介电损耗的研究, 通常以掺杂<sup>[5-8]</sup> 或者湿化学法<sup>[9,10]</sup> 制备的方法, 达到降低介电损耗的目的. 但效果并不理想, 或者陶瓷的介电常数下降明显, 或者损耗降低不够. 只有对其中电子松弛过程具有深入了解之后, 才能明确其介电损耗的来源, 对其进行调控. 而现阶段, 对于 CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> 陶瓷电子结构的研究尚处于起步阶段, 人们意识到其中

晶界势垒的存在, 而势垒对电子输运及松弛过程的影响尚缺乏研究, 不能提供足够的理论基础.

事实上, 众多研究<sup>[11-14]</sup> 都证实了 CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> 陶瓷晶界区 Schottky 势垒的存在, 以及 Schottky 势垒对 CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> 陶瓷的巨介电性能和非线性 *I-V* 特性的决定性作用. 虽然存在不同观点<sup>[15,16]</sup>, 但大多数学者都认为晶界势垒是由 n 型导电的晶粒以及绝缘的晶界形成, 只是关于晶粒半导电以及晶界绝缘的来源, 到目前为止仍没有明确的结论<sup>[12,17]</sup>, 更缺乏对电子输运及松弛过程的研究. 本文将双 Schottky 势垒控制的压敏陶瓷松弛过程的理论应用于 CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> 陶瓷, 为改善其电性能、降低其介电损耗提供有效途径.

## 2 实验

### 2.1 CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> 陶瓷的制备

本文分别采用传统固相法和共沉淀法制备 CCTO 陶瓷. 采用传统固相反应法制备的样品标记为 CCTO-S. 将化学计量比的 CaCO<sub>3</sub>, CuO, TiO<sub>2</sub> 在酒精媒质中球磨 24 h, 干燥后 950 °C 预烧 10 h. 造

\* 国家自然科学基金 (批准号: 50972118, 50977071, 51177121) 资助的课题.

<sup>†</sup> 通讯作者. E-mail: sli@mail.xjtu.edu.cn

粒后, 压制成直径 12.6 mm, 厚度为 1—2 mm 的圆片状生坯, 在 1100 °C 烧结 10 h 成瓷. 将烧结后的试样表面打磨光滑后, 溅射金电极, 用于电性能的测量. 共沉淀法制备的样品标记为 CCTO-A. 前驱物采用草酸、钛酸丁酯、草酸钠、硝酸钙、醋酸钙、硝酸铜、醋酸铜为原料. 将等摩尔比的钛酸丁酯和草酸溶液混合, 再在溶液中加入等摩尔的草酸钠溶液, 搅拌后使沉淀溶解. 在保证  $\text{Ca}^{2+}$ ,  $\text{Cu}^{2+}$  离子比例为 1 : 3 的前提下, 调节 Ca, Cu 混合溶液 pH 值为 5 左右. 将 Ca, Cu 混合溶液倒入搅拌的澄清的钛、草酸混合溶液, 经数小时反应后得到淡蓝色沉淀, 干燥后得到前驱粉料 [18,19]. 将前驱物粉料烧结成瓷的过程与前面的固相法相同.

### 2.2 实验

使用 Novocontrol 宽带介电谱仪测试样品常温介电频谱, 频率范围为  $10^{-1}$ — $10^7$  Hz, 温度范围为 173—373 K. 在温控箱 (DELTA9023) 中, 测量陶瓷试样的  $I$ - $V$  特性. 直流电压由 WJ1000ID 型精密线性高压直流稳压稳流电源提供, 用精度为 0.01  $\mu\text{A}$  的 HEWLETT-34001A 型电子万用表测量电流, 用精度为 0.01 的胜利 VC9804 型电子万用表外接法测量电压.

## 3 实验结果与分析

### 3.1 CCTO 的介电谱研究

CCTO-S, CCTO-A 试样在 0.1— $10^7$  Hz 频率范围内, 在  $-100$  °C— $100$  °C 温度范围内的介电频谱 ( $\epsilon''$ - $f$ ), 如图 1 所示.

从图 1 可以看出,  $20$  °C 时 CCTO-S 和 CCTO-A 试样的介电谱分别在  $10^2$  和  $10^5$  Hz 出现 A, B 两个松弛峰. A 峰随温度上升迅速向高频方向移动, 是典型的 Debye 松弛过程. 在实际测量得到的  $\epsilon''$  中, 不仅含有松弛极化的响应, 还应有电导的贡献, 则需在 Debye 松弛项的基础上再加入一项电导项. 因此, 损耗因子  $\epsilon''$  可以表示为

$$\epsilon'' = k_0 \omega^{\alpha_0} + \sum_{i=1}^n \frac{k_i (\omega \tau_i)^{1-\alpha_i} \cos \frac{\pi \alpha_i}{2}}{1 + 2(\omega \tau_i)^{1-\alpha_i} \sin \frac{\pi \alpha_i}{2} + (\omega \tau_i)^{2(1-\alpha_i)}}, \quad (1)$$

其中,  $\omega$  为频率,  $k_0$  为电导项的系数,  $n = 2$ ,  $k_i$  ( $i = 1, 2$ ) 为第  $i$  种深陷阱松弛的系数,  $\tau_i$  ( $i = 1, 2$ ) 为第  $i$  种深陷阱松弛的松弛时间最大概率值,  $\alpha_0$  为电导项的指数,  $\alpha_i$  ( $i = 1, 2$  ( $1 < \alpha_i < 2$ ))) 为第  $i$  种深陷阱松弛的松弛时间分散程度.

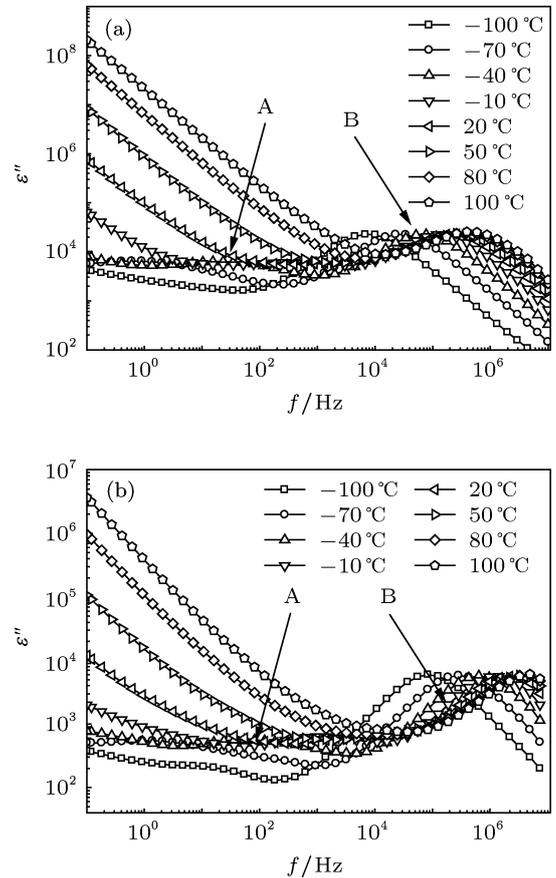


图 1 不同温度下 CCTO 的介电频谱 (a) CCTO-S 试样; (b) CCTO-A 试样

由 (1) 式可以将压敏陶瓷的介电常数虚部分解为不同松弛或电导过程产生的结果, 并且得到单个过程的特征参数  $k_i$ ,  $\tau_i$  等, 以表征松弛或电导过程, 进一步揭示单个电子松弛过程的特性. 由 CCTO 的介电谱可知, 在  $0$  °C 以上 A 峰和 B 峰重合; 并且只有当温度大于  $-70$  °C 时才出现完整的 A 峰, 因此要正确地表征 A 峰, 需要选取合适的温度范围.

按照 (1) 式, 令  $n = 2$  分解图 1 所示的 CCTO 陶瓷介电频谱, 温度为  $-40$  °C 的分解结果如图 2 所示.

从图 2 中可以看出, CCTO 陶瓷的介电频谱可以分解为两个松弛过程和电导叠加的结果, 在  $-40$  °C 时分解得到的参数如表 1 所示.

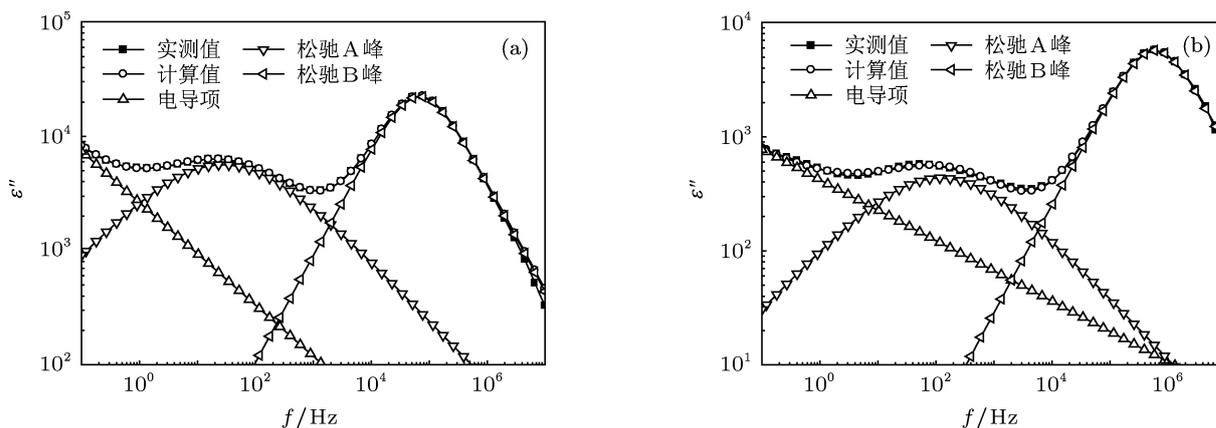


图2 CCTO 介电频谱的分解 (-40 °C) (a) CCTO-S 试样; (b) CCTO-A 试样

表1 CCTO 陶瓷介电频谱分解的参数 (-40 °C)

试样	$\alpha_0$	$\alpha_1$	$\alpha_2$	$k_0$	$k_1$	$k_2$	$\tau_1$	$\tau_2$
CCTO-S	-0.45	0.06	0.47	2625	$4.89 \times 10^4$	$2.56 \times 10^4$	$1.47 \times 10^{-5}$	$3.67 \times 10^{-2}$
CCTO-A	-0.27	0.05	0.46	418	$1.24 \times 10^4$	$1.93 \times 10^3$	$1.66 \times 10^{-6}$	$8.18 \times 10^{-3}$

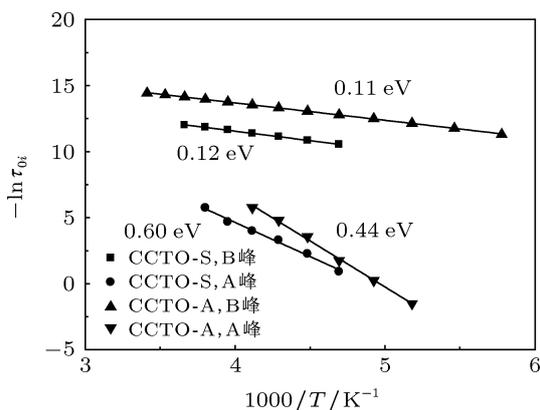


图3 CCTO 陶瓷松弛峰的特征图

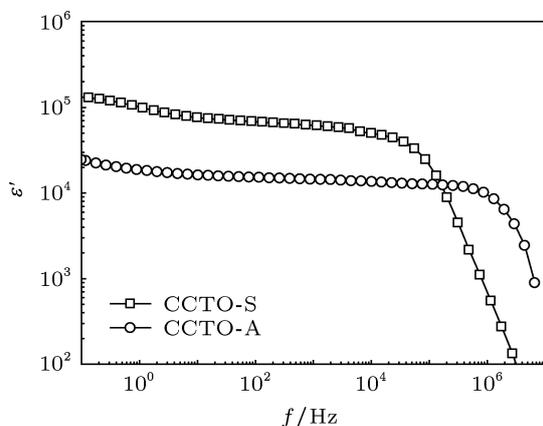


图4 CCTO 陶瓷的介电常数实部随频率的变化

根据 A, B 松弛峰在不同温度下的  $\tau_i$  值做出  $\ln \tau_i - 1/T$  曲线, 由曲线斜率亦可得到第  $i$  种深陷阱能级位置, 如图 3 所示. 通过阿累尼乌斯公式计算表明: CCTO-S 和 CCTO-A 试样 A 松弛峰对应的深陷阱能级位置分别为 0.60 和 0.44 eV; CCTO-S, CCTO-A 试样 B 松弛峰对应的深陷阱能级位置分别为 0.12 和 0.11 eV. 由于这两种试样中的杂质含量不同, 但其中深陷阱的活化能并未发生变化, 表明这两处深陷阱为 CCTO 的本征缺陷. 因此可以得到, 在 CCTO 陶瓷中, 在导带以下约 0.60 和 0.12 eV 处存在本征缺陷. 根据 CCTO 的 n 型导电本质 [20], 这两处本征缺陷应为施主能级. 但是, 目前由于对于 CCTO 的能带结构认识不够深刻, 对其禁带宽度尚未得到统一的结果 [21-24], 对其中施主能级的位置更是缺乏研究, 因此要确定这两处本征缺陷的本质还需要进一步研究.

### 3.2 CCTO 陶瓷中载流子松弛的介电谱研究

在介电谱中, 深陷阱松弛表现为松弛峰的形式, 介电常数虚部在低频下逐渐减小, 而实测的介电常数虚部在低频下通常随频率降低而迅速上升, 如图 2 所示. 因此, 在 CCTO 中, 除深陷阱的电子松弛过程以外, 还存其他的松弛过程, 这种不出现松弛峰的介电响应通常与可移动的载流子有关 [25,26].

### 3.2.1 直流电导的介电响应

载流子定向移动形成直流电导, 由电导与介电常数的关系可知, 纯阻性的直流电导对应的介电常数虚部应满足  $\epsilon'' = \sigma_0/\omega$ , 随频率下降而上升; 而对介电常数实部没有贡献. 因此, 直流电导反映在介电谱中, 介电常数虚部与频率呈指数关系, 且幂指数为  $-1$ , 而介电常数实部不随频率变化.

根据对介电常数虚部的分解结果可知, 电导的指数  $\alpha_0$  均不为  $-1$ . 另外, 介电常数实部在低频下随频率下降而上升, 如图 4 所示. 由此可知, 压敏陶瓷的介电响应中, 不仅仅包括直流电导的响应. 事实上, 载流子不仅能产生直流电导, 还会产生弛豫作用, 并且载流子的弛豫作用对压敏陶瓷的介电响应具有重要的影响.

对于半导体而言, 自由电子的弛豫时间通常在  $10^{-10}$ — $10^{-11}$  s 范围内, 只有在频率为  $10$ — $100$  GHz 内才能检测到半导体中自由电子弛豫带来的介电响应, 故本文中不考虑自由电子的弛豫作用.

### 3.2.2 载流子弛豫的介电谱表现

在晶粒为 n 型半导体的压敏陶瓷中, 除自由电子以外, 还存在定域态电子. 虽然定域态电子不容易自由移动, 直接形成直流电导, 但在低温下或者是空间电荷区, 定域态电子的弛豫过程对压敏陶瓷的介电响应具有很重要的贡献. 最常见的一种定域态电导形式为跳跃电导 (hopping). 当费米能级处存在一定缺陷态密度时, 会出现费米能级附近定域态能级之间的跳跃电导. 在压敏陶瓷中, 这种费米能级附近的定域态的跳跃容易在耗尽层边缘出现, 缺陷能级在此处与费米能级相交, 费米能级附近存在大量定域态, 产生跳跃电导. 对于费米能级附近定域态能级之间跳跃形成的电导, 学者们进行了多种理论分析 [25,27], 结合介电谱的表征, 可将跳跃电导产生的介电响应表述为

$$\epsilon'' = \frac{\sigma(\omega)}{\omega} \propto \omega^{s-1}, \quad (2)$$

式中,  $\epsilon''$  为介电常数虚部,  $\sigma$  为跳跃电导,  $\omega$  为角频率,  $s$  为电导指数. 当频率不太高时, 电导指数  $s$  与频率几乎无关, 随温度变化很小,  $s-1$  (即  $\alpha_0$ ) 通常在  $-0.3$ — $-0.2$  范围内 [25,27]. 直流电导的介电响应表现为  $\epsilon'' \propto \omega^{-1}$ ,  $\alpha_0$  为  $-1$ ; 跳跃电导的介电响应表现为  $\epsilon'' \propto \omega^{\alpha_0}$ , 其指数  $\alpha_0$  为  $-0.3$ — $-0.2$ . 因此, 可以根据介电频谱分解得到的电导项指数, 区分直流电导和跳跃电导的载流子弛豫过程 [25,26]. 而在实际测量的  $\epsilon''$ - $f$  曲线中, 同时包括直流电导和定域

态电子弛豫的贡献, 因此, 从介电谱中计算得到的指数应在两者之间. 根据 CCTO 陶瓷的介电频谱的分析结果, 进一步研究小交流信号作用下, 跳跃电导弛豫和直流电导的介电响应在压敏陶瓷介电谱中的表现与区分. 同样, 根据对 CCTO 陶瓷介电频谱的分解, 得到 CCTO 陶瓷的电导项指数  $\alpha_0$  与温度的关系如图 5 所示.

由图 5 可知, CCTO 陶瓷的电导项指数  $\alpha_0$  低温下为  $-0.3$  左右, 随着温度升高而逐渐降低, 高温下  $\alpha_0$  逐渐趋近于  $-1.0$ . 可知, CCTO 陶瓷的低频介电响应在低温下主要由跳跃电导构成, 高温下以直流电导的贡献为主. 对比两种试样可知, 固相反应法制备的 CCTO-S 试样, 其  $\alpha_0$  随温度升高下降较为迅速. 在相同温度下 CCTO-A 试样的  $\alpha_0$  值较大, 即 CCTO-A 试样中跳跃电导的介电响应更明显.

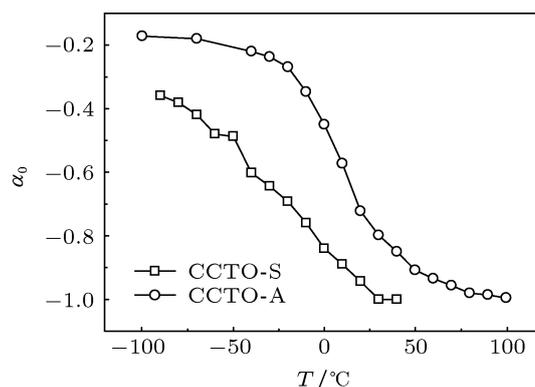


图 5 CCTO 陶瓷电导项指数与温度的关系

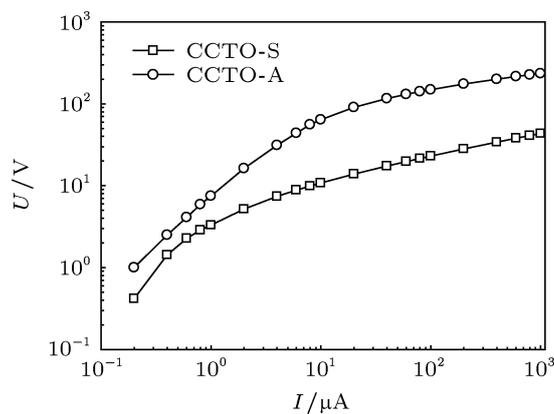


图 6 CCTO 陶瓷的直流 I-V 特性 (20 °C)

CCTO-S, CCTO-A 试样 20 °C 时的直流 I-V 特性如图 6 所示. CCTO-S 试样小电流区的直流电导大于 CCTO-A 试样, 由此可知, 共沉淀法更容易得到性能稳定的 CCTO 陶瓷. 固相反应法制备的

CCTO-S 试样, 其小电流区电导较大, 而随着电流增大电导迅速下降, 较多的富 Cu 晶间相使得 CCTO 陶瓷的大电流区电导迅速增大. 这两种试样均形成了控制直流电导特性的双 Schottky 势垒, 其费米能级附近的定域态浓度相当, 跳跃电导松弛大小相当. 因此, 直流电导的大小趋势可与  $\alpha_0$  值相对应: 直流电导较大的试样电导指数项较小, 即介电响应中直流电导的贡献较大.

### 3.3 CCTO 陶瓷的介电损耗

CCTO-S, CCTO-A 试样的介电常数虚部及介电损耗如图 7 所示. 同样, CCTO 陶瓷的介电损耗表现出与介电常数虚部类似的变化趋势, 低频下表现为跳跃电导松弛和直流电导的介电响应, 高频下表现为深陷阱能级的松弛过程.

#### 3.3.1 低频区的介电损耗

图 7 所示, 两种试样的介电常数虚部和介电损耗大小, 与图 6 所示直流电导大小类似的次序, CCTO-S 大于 CCTO-A 试样, 只是在频率很低时, CCTO-S 试样的损耗急剧上升. 由图 5 可知, 20 °C 时 CCTO-S 试样的电导指数项较小, 即直流电导的贡献较大, 因此介电损耗在低频下出现急剧上升.

#### 3.3.2 高频区的介电损耗

由图 2 中分解后的松弛峰峰值可以看出, CCTO-S 介电响应大于 CCTO-A 试样. 图 7(b) 所示高频区介电损耗表现出与介电常数虚部相同的大小趋势. 因此可得, CCTO 陶瓷高频区介电损耗主要由深陷阱的松弛过程决定, 特别是活化能为 0.12 eV 的深陷阱浓度是决定 CCTO 陶瓷高频区介电损耗的重要因素.

本文采用共沉淀法制备了 CCTO-A 试样, 通过对 Ca、Cu 混合溶液的调节, 使得各元素按化学计量比沉淀, 减少 CCTO 陶瓷中杂相的含量, 进而降低其直流电导, 降低低频区的介电损耗. 另外, 从图 7(a) 可以看出, 共沉淀法制备的试样中, 深陷阱浓度都得到了有效控制, 高频区介电损耗也有明显降低. 在室温下, 频率为 1 kHz 时, CCTO-A 试样的介电常数为  $1.4 \times 10^4$ , 介电损耗为 0.037. 与 Patterson 等<sup>[5]</sup> 掺杂 Zr 制备的  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  陶瓷相比, 介电损耗值接近, 但介电常数提高了一个数量级. 与 Marchin

等<sup>[28]</sup> 使用共沉淀法制备的 CCTO 陶瓷相比, 虽然介电常数下降了一个数量级, 但损耗降低了两个数量级. 因此, 作为高储能密度材料, CCTO-A 试样的性能得到了更好的改善.

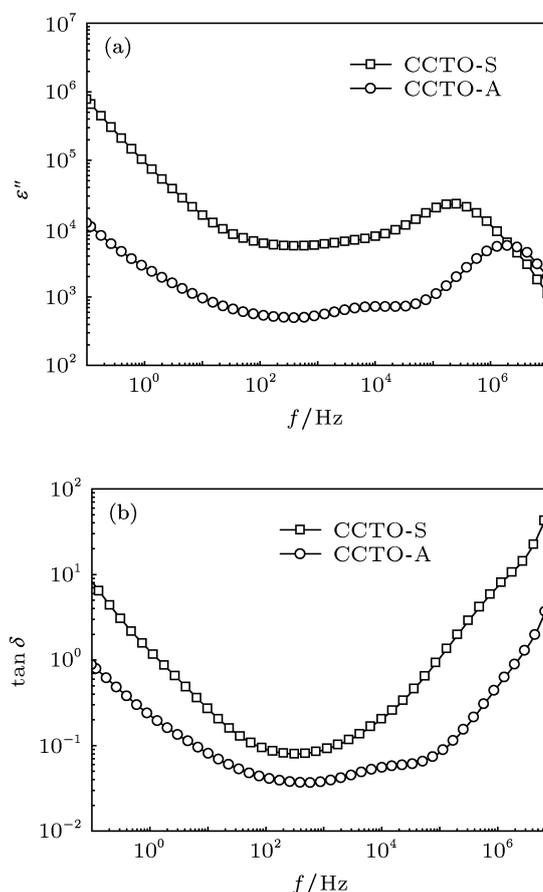


图 7 CCTO 陶瓷的介电常数虚部及介电损耗 (20 °C) (a) 介电常数虚部; (b) 介电损耗

## 4 结论

介电频谱分析结果表明 CCTO 陶瓷的低频介电特性, 低温下由跳跃电导载流子松弛过程决定, 高温下由直流电导载流子松弛过程决定. 完善的双 Schottky 势垒和较低的杂相含量都可以降低直流电导, 进而降低低频区的介电损耗. 高频区的介电损耗, 则由深陷阱浓度决定. 共沉淀法制备的 CCTO 陶瓷, 通过对直流电导及深陷阱浓度的控制, 室温下频率为 1 kHz 时, 介电常数为  $1.4 \times 10^4$ , 介电损耗为 0.037, 介电性能得到了较好的改善.

- [1] Subramanian M A, Li D, Duan N, Reiser B A, Sleight A W 2000 *J. Solid State Chem.* **151** 323
- [2] Home C C, Vogt T, Shapiro S M, Wakimoto S, Ramirez A P 2001 *Science* **293** 673
- [3] Sinclair D C, Adams T B, Morrison F D, West A R 2002 *Appl. Phys. Lett.* **80** 2153
- [4] Adams T B, Sinclair D C, West A R 2002 *Adv. Mater.* **14** 1321
- [5] Patterson E A, Kwon S, Huang C C, Cann D P 2005 *Appl. Phys. Lett.* **87** 182911
- [6] Choi S W, Hong S H, Kim Y M 2007 *J. Am. Ceram. Soc.* **90** 4009
- [7] Shao S F, Zhang J L, Zheng P, Wang C L, Li J C, Zhao M L 2007 *Appl. Phys. Lett.* **91** 042905
- [8] Mu CH, Liu P, He Y, Zhou J P, Zhang H W 2009 *J. Alloys Compd.* **471** 137
- [9] Guillemet F S, Lebey T, Boulos M, Durand B 2006 *J. Eur. Ceram. Soc.* **26** 1245
- [10] Marchin L, Guillemet F S, Durand B 2008 *Prog. Solid State Chem.* **36** 151
- [11] Cheng B, Lin Y H, Yuan J, Cai J, Nan C W, Xiao X, He J 2009 *J. Appl. Phys.* **106** 034111
- [12] Marco A L C, Flavio L S, Edson R L, Alexandre J C L 2008 *Appl. Phys. Lett.* **93** 182912
- [13] Adams T B, Sinclair D C, West A R 2006 *Phys. Rev. B* **73** 094124
- [14] Lin Y H, Cai J, Li M, Nan C W, He J 2006 *Appl. Phys. Lett.* **88** 172902
- [15] Chen K, Li G L, Gao F, Liu J, Liu J M, Zhu J S 2007 *J. Appl. Phys.* **101** 074101
- [16] Deng G, Yamada T, Muralt P 2007 *Appl. Phys. Lett.* **91** 202903
- [17] Li M, Feteira A, Sinclair D C, West A R 2006 *Appl. Phys. Lett.* **88** 232903
- [18] Yang Y, Li S T 2010 *J. Inorg. Mater.* **25** 835 (in Chinese) [杨雁, 李盛涛 2010 无机材料学报 **25** 835]
- [19] Li J Y, Zhao X T, Li S T, Mohammad A 2010 *J. Appl. Phys.* **108** 104104
- [20] Chung S, Kim I, Kang S 2004 *Nat. Mater.* **3** 774
- [21] Kant C, Rudolf T, Mayr F, Krohns S, Lunkenheimer P, Ebbinghaus S G, Loidl A 2008 *Phys. Rev. B* **77** 045131
- [22] He L, Neaton J B, Cohen M H, Vanderbilt D, Homes C C 2002 *Phys. Rev. B* **65** 214112
- [23] He L, Neaton J B, Vanderbilt D, Cohen M H 2003 *Phys. Rev. B* **67** 012103
- [24] Chen L, Wang C L 2007 *J. Magn. Magn. Mater.* **31** 266
- [25] Jonscher A K 2008 *Dielectric Relaxation in Solids* (Xi'an: Xi'an Jiaotong University Press) p161 (in Chinese) [A. K. 琼克 2008 固体中的介电弛豫 (西安: 西安交通大学出版社) 第 161 页]
- [26] Yang Y, Li S T 2009 *Acta Phys. Sin.* **58** 6376 (in Chinese) [杨雁, 李盛涛 2009 物理学报 **58** 6376]
- [27] Jonscher A K 1975 *Nature* **256** 566
- [28] Marchin L, Guillemet F S, Durand B, Levchenko A, Navrotsky A, Lebey T 2008 *J. Am. Ceram. Soc.* **91** 485

# Investigation on relaxation loss mechanism of $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ ceramic\*

Wang Hui Lin Chun-Jiang Li Sheng-Tao<sup>†</sup> Li Jian-Ying

(State Key Laboratory of Electrical Insulation and Power Equipment, Xi'an Jiaotong University, Xi'an 710049, China)

(Received 3 July 2012; revised manuscript received 13 December 2012)

## Abstract

The dielectric loss of the  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  ceramic is high, and the mechanism of the loss is not clear, which restricts its application. The  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  ceramic samples are synthesised by solid state reaction method and coprecipitation method. The electronic relaxation of deep bulk traps at the depletion layer edge, carrier relaxation and the dielectric loss of  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  ceramic are investigated. Both perfect double Schottky barrier and low impurity density can reduce the DC conductivity, thus reducing the low-frequency dielectric loss. High-frequency dielectric loss is controlled by deep bulk trap density, especially in the one whose activation energy is 0.12 eV. At room temperature, when the frequency is 1 kHz, the dielectric constant and loss of  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  ceramic prepared by coprecipitation method are  $1.4 \times 10^4$  and 0.037, indicating a good improvement.

**Keywords:**  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  ceramics, dielectric loss, relaxation process, Schottky barrier

**PACS:** 77.22.Gm, 77.22.-d, 81.05.Je

**DOI:** 10.7498/aps.62.087702

\* Project supported by the National Natural Science Foundation of China (Grant Nos. 50972118, 50977071, 51177121).

<sup>†</sup> Corresponding author. E-mail: sli@mail.xjtu.edu.cn