

具有纵向漏极场板的低导通电阻绝缘体上硅横向双扩散金属氧化物半导体器件新结构*

石艳梅^{1)2)†} 刘继芝³⁾ 姚素英¹⁾ 丁燕红²⁾

1)(天津大学电子信息工程学院, 天津 300072)

2)(天津理工大学电子信息工程学院, 天津 300384)

3)(电子科技大学微电子与固体电子学院, 成都 610054)

(2013年12月22日收到; 2014年1月22日收到修改稿)

为降低绝缘体上硅(SOI)横向双扩散金属氧化物半导体(LDMOS)器件的导通电阻,同时提高器件击穿电压,提出了一种具有纵向漏极场板的低导通电阻槽栅槽漏SOI-LDMOS器件新结构.该结构特征为采用了槽栅槽漏结构,在纵向上扩展了电流传导区域,在横向上缩短了电流传导路径,降低了器件导通电阻;漏端采用了纵向漏极场板,该场板对漏端下方的电场进行了调制,从而减弱了漏极末端的高电场,提高了器件的击穿电压.利用二维数值仿真软件MEDICI对新结构与具有相同器件尺寸的传统SOI结构、槽栅SOI结构、槽栅槽漏SOI结构进行了比较.结果表明:在保证各自最高优值的条件下,与这三种结构相比,新结构的比导通电阻分别降低了53%,23%和提高了87%,击穿电压则分别提高了4%、降低了9%、提高了45%.比较四种结构的优值,具有纵向漏极场板的槽栅槽漏SOI结构优值最高,这表明在四种结构中新结构保持了较低导通电阻,同时又具有较高的击穿电压.

关键词: 槽栅, 槽漏, 低导通电阻, 击穿电压

PACS: 73.40.Ty, 73.40.Kp, 73.61.Ey

DOI: 10.7498/aps.63.107302

1 引言

绝缘体上硅(SOI)功率器件因具有理想的介质隔离、快的转换速度、低功耗等优点而被广泛应用于智能集成电路中^[1,2].提高器件的击穿电压 V_B 一直是器件设计者研究的热点方向之一,各种新结构不断被提出^[3-7].但是,由于器件漂移区的比导通电阻 $R_{on,sp}$ 与 $V_B^{2.5}$ 成正比^[8],使得 $R_{on,sp}$ 随着 V_B 的增加而增大,从而导致这些结构的导通电阻都非常高.而低导通电阻在功率器件设计中至关重要,因此,在提高器件 V_B 的同时,降低导通电阻是器件设计者面临的一个挑战.Kawaguchi等^[9]把槽栅(TG)结构应用到横向金属氧化物半导体(MOS)场效应晶体管,使得横向MOS器件的

导通电阻显著降低,但该结构的 V_B 也很低.在此基础上,改进的TG结构被提出,即把TG移到源区外侧形成纵向沟道及电子积累层,在纵向上拓宽了电流传导区域,从而降低了导通电阻,同时又保持了较高的 V_B ^[10-14].槽漏(TD)是另一种通过增大纵向电流传导区域降低导通电阻的结构^[15,16].TG和TD两种结构的结合在扩大纵向电流传导区域的同时缩短了横向传导距离,从而进一步降低了导通电阻^[17,18].但是TGTD-SOI结构在漏极末端容易聚集高电场,使得器件在此处提前击穿,从而降低了器件的 V_B .

本文提出了一种具有纵向漏极场板的TGTD-SOI横向双扩散MOS(VFP-TGTD-SOI-LDMOS)器件新结构.该结构结合了TG和TD两种结构的

* 国家自然科学基金(批准号: 51101113)资助的课题.

† 通讯作者. E-mail: zjh022@126.com

优势, 扩大了纵向电流传导区域, 缩短了横向传导距离, 并降低了导通电阻. 与已有的TGTD-SOI结构相比, 由于VFP调制了漏端下方的电场, 器件的 V_B 得到了很大提高. 利用器件仿真软件MEDICI详细分析了TD深度、漂移区浓度、场板与漂移区之间场氧层厚度等参数变化对器件 $R_{on,sp}$ 和 V_B 的影响. 得到了最高优值(FOM)条件下的 $R_{on,sp}$ 和 V_B , 并分别与其他几种结构(传统SOI, TG-SOI, TGTD-SOI)进行了详细的分析比较, 结果表明, 在较低的 $R_{on,sp}$ 下, 该结构保持了较高的 V_B .

2 器件结构和机理

图1为传统SOI-LDMOS, TGTD-SOI-LDMOS及VFP-TGTD-SOI-LDMOS器件结构示意图. 与传统SOI结构不同, TGTD-SOI结构和VFP-TGTD-SOI结构都采用了TG, TG一直延伸到埋氧层, 掺杂多晶硅形成栅极, 并通过栅氧层与源区及漂移区相连. 在漏端, TGTD-SOI结构的TD一直延伸到埋氧层, 而VFP-TGTD-SOI结构的TD并没有全部与埋氧层相连, 而是通过纵向场板连到埋氧层, 场板左侧 SiO_2 层作为场氧层. n^+ 分别形成源区、漏区欧姆接触, 蓝色区域代表金属层. 这里 N_d 为漂移区掺杂浓度, t_{ox} 为埋氧层厚度, t_s 为顶层硅厚度, T_d 为VFP-TGTD-SOI结构的TD深度, t_o 为VFP与漂移区之间的场氧层厚度, N_{sub} 为衬底浓度, S, G, D分别为源电极、栅极、漏极, I 为源电极与漏极之间的导通电流.

在导通状态下, TG与源区p阱形成导电沟道, 延长到埋氧层的栅极形成电子积累层, 使得电流在更宽的纵向区域传导, 降低了导通电阻. TD纵向延伸到漂移区, 从而可以在更宽的范围接收由源区漂移过来的电子. 此外, 由于TD与TG平行, 使得电流传导路径接近于直线, 极大地缩短了电流传导路径, 进一步降低了导通电阻.

在阻断状态下, TG及埋氧层分别与漂移区形成了金属-绝缘体-半导体结构, 在漂移区一侧形成耗尽层并向漂移区方向扩展, 使得在更高漂移区浓度下器件能够满足RESURF条件, 这在一定程度上降低了导通电阻. 此外, TG延伸到埋氧层, 当器件处于反偏状态时, 贯穿漂移区的栅极对整个漂移区电场进行了重新调整, 使漂移区电场分布更加均匀, 进而提高了器件的 V_B . 由于TGTD-SOI结构

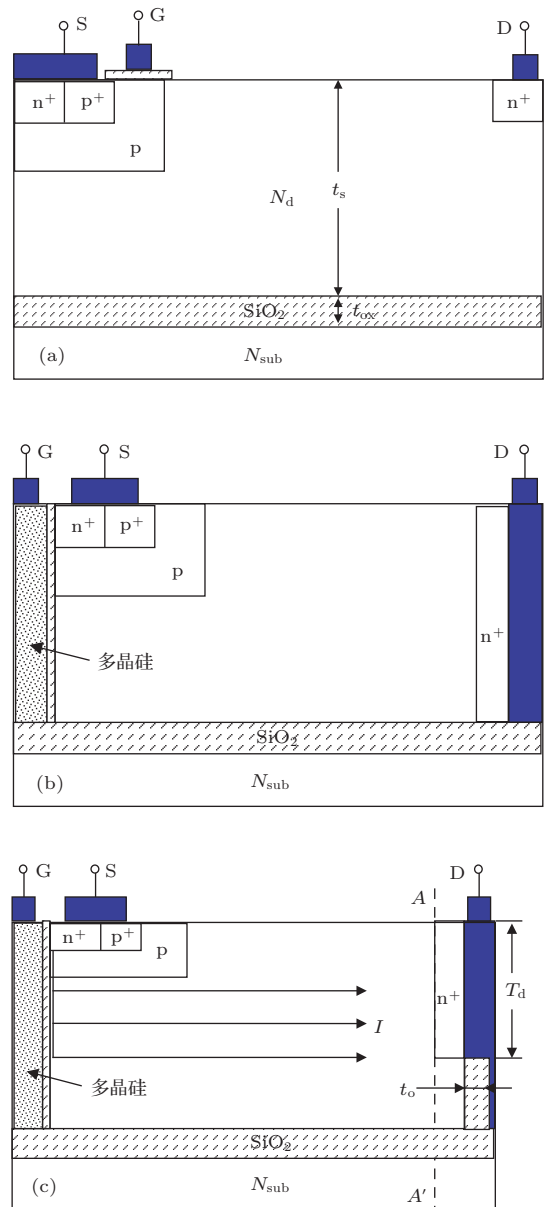


图1 (网刊彩色) 器件结构示意图 (a) 传统SOI-LDMOS; (b) TGTD-SOI-LDMOS; (c) VFP-TGTD-SOI-LDMOS

在漏极末端的 n^+n 结处容易聚集高电场, 使得器件在此处提前击穿. 而VFP-TGTD-SOI结构的VFP优化了漏端下方电场, 从而提高了器件的 V_B . 图2所示为带有VFP和不带VFP两种情况下, 器件击穿时沿AA'的纵向电场分布. 从图2可以看出, 由于VFP的存在, 更多的电场被引入到场板末端, 使得漏极末端 n^+n 结处的电场被减弱, 该段电场分布更加均匀, 从而提高了器件的 V_B . 仿真过程中, 所有器件采用相同的器件结构参数: 漂移区厚度 $t_s = 7.5 \mu m$, 埋氧层厚度 $t_{ox} = 0.5 \mu m$, 漂移区长度为 $4 \mu m$. 在保证FOM最大的条件下, 对漂移区浓度 N_d , V_B , $R_{on,sp}$ 等参数进行优化, 其中FOM

可表示为^[11] $F = V_B^2 / R_{on,sp}$.

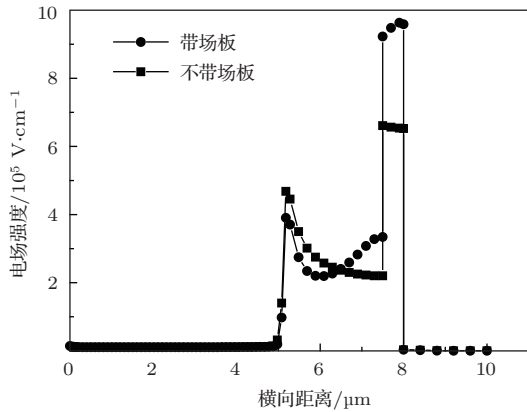


图2 TGTD-SOI和VFP-TGTD-SOI两种结构下,器件击穿时沿AA'的纵向电场分布

3 仿真结果及分析

3.1 器件击穿特性分析

为了分析VFP-TGTD-SOI-LDMOS器件的击穿特性,在优化 V_B 下,对该器件的电势、表面电场

及漏端纵向电场进行了仿真,并与传统SOI-LDMOS, TG-SOI-LDMOS和TGTD-SOI-LDMOS器件的性能进行了比较.图3和图4分别给出了这四种器件发生击穿时的电势分布和电场分布.从图3可以看出,与传统SOI结构相比,由于TG的作用,在整个漂移区内TG-SOI结构、VFP-TGTD-SOI结构的等势线均匀分布,使得两者的 V_B 高于传统SOI结构的 V_B .由于VFP的存在,VFP-TGTD-SOI结构的场板末端聚集的高电场减弱了漏极末端 n^+n 结处的电场(图4(b)),使得器件击穿点由 n^+n 结处转移到器件表面(图4(a)),为了保证较高的FOM,漂移区浓度大于满足降低表面电场所需的浓度,使得源端电场远远高于漏端,VFP-TGTD-SOI-LDMOS器件在源端击穿. TG-SOI结构的体内电场较低(图4(b)), V_B 主要由表面电场决定.从图4(a)可以看出, TG-SOI-LDMOS器件击穿点位于源端,但是与VFP-TGTD-SOI结构相比, TG-SOI结构的表面电场更加均匀,器件可以承受更高的 V_B ,优化后的 V_B 达到109 V,高于VFP-TGTD-SOI结构的 V_B (100 V)及传统SOI结

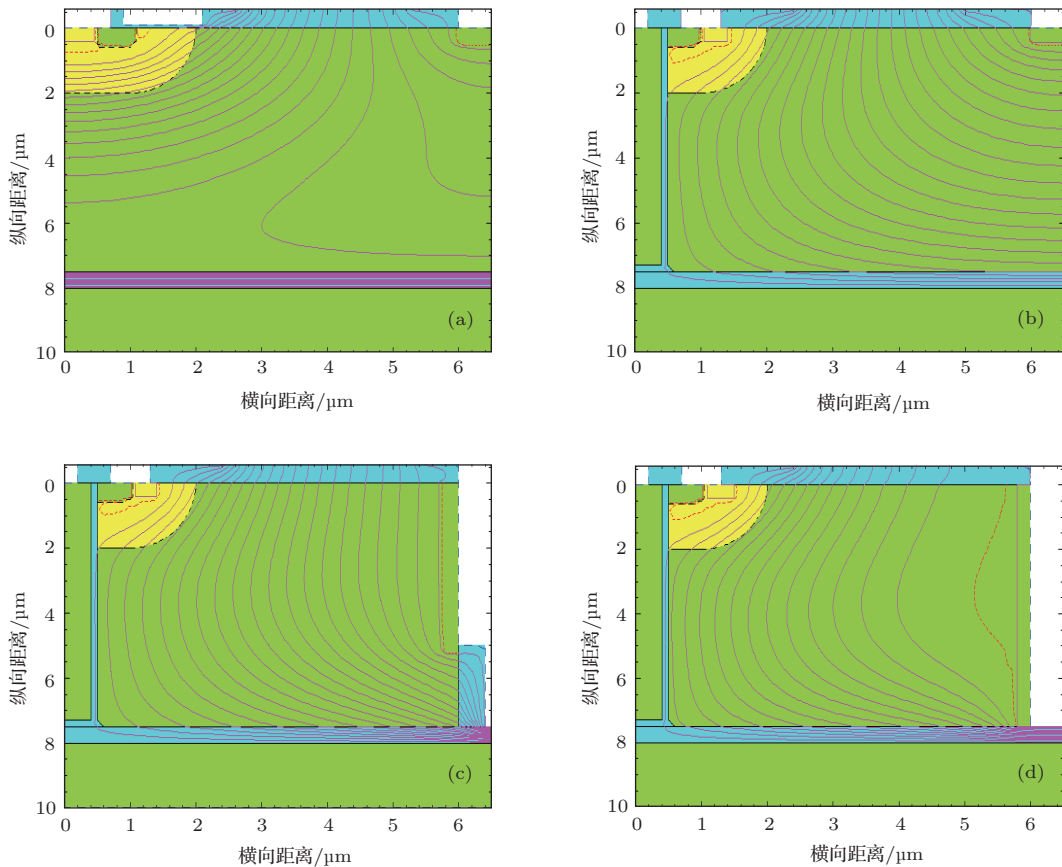


图3 (网刊彩色) 不同器件发生击穿时的电势分布 (a) 传统SOI-LDMOS器件; (b) TG-SOI-LDMOS器件; (c) TGTD-SOI-LDMOS器件; (d) VFP-TGTD-SOI-LDMOS器件

构的 V_B (96 V). TGTD-SOI结构的漏极一直延伸到埋氧层, 使得电场在漏极末端Si层聚集(图4(b)), 为了减小该处电场, TGTD-SOI结构的漂移区优化浓度非常高, 达到 $5 \times 10^{15} \text{ cm}^{-3}$, 从而使得该结构 $R_{\text{on,sp}}$ 非常低, 但 V_B 也是四种结构中最低的, 仅为69 V.

3.2 器件导通电阻特性分析

图5为上述四种器件的电流线分布(栅极电压 V_{GS} 和漏极电压 V_{DS} 分别为15和0.5 V). 虽然传统SOI结构传导路径较短, 但纵向电流传导区域比较窄, 其 $R_{\text{on,sp}}$ 在四种结构中最大. 与传统SOI结构相比, 虽然TG-SOI结构的电流纵向传导区域得到了大幅加宽, 但同时也增大了电流传导路径的长度, 使得 $R_{\text{on,sp}}$ 不能降到很低. 由于TGTD-SOI结构和VFP-TGTD-SOI结构都采用了TD结构, 使得纵向电流传导区域几乎遍布整个漂移区, 而横向传导距离较TG-SOI结构的横向传导距离缩短了很多, 因此这两种结构的 $R_{\text{on,sp}}$ 都比较低. 由于TGTD-SOI结构中TD一直延伸到埋氧层, 使得在整个漂移区内电流的导通路径都非常短, 所以该结

构的 $R_{\text{on,sp}}$ 最低.

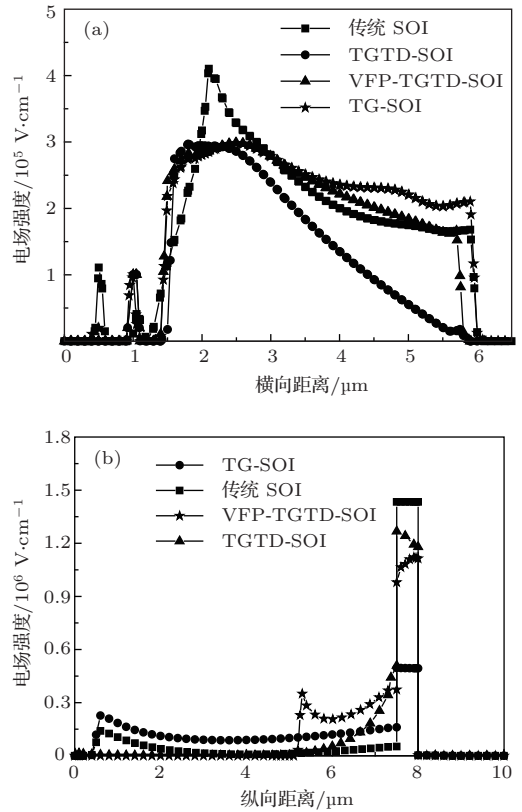


图4 不同器件发生击穿时的电场分布 (a) 表面电场分布; (b) 漏端纵向电场分布

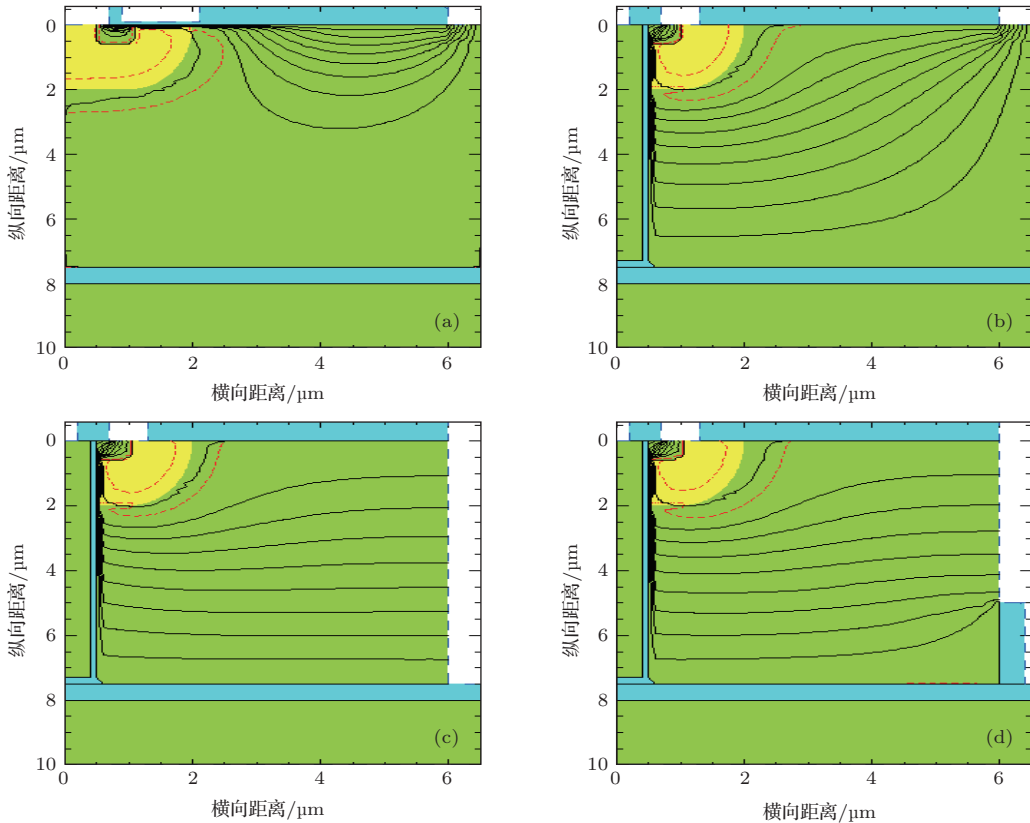


图5 (网刊彩色) 不同器件的电流线分布 (a) 传统SOI-LDMOS器件; (b) TG-SOI-LDMOS器件; (c) TGTD-SOI-LDMOS器件; (d) VFP-TGTD-SOI-LDMOS器件

图6为上述四种器件的电流-电压输出特性曲线. 从图6可以看出: TGTD-SOI结构的 $R_{on,sp}$ 最低, 达到 $0.94 \text{ m}\Omega\cdot\text{cm}^2$; VFP-TGTD-SOI结构的 $R_{on,sp}$ 为 $1.76 \text{ m}\Omega\cdot\text{cm}^2$, 与传统SOI结构的 $R_{on,sp} = 3.71 \text{ m}\Omega\cdot\text{cm}^2$, TG-SOI结构的 $R_{on,sp} = 2.28 \text{ m}\Omega\cdot\text{cm}^2$ 相比, VFP-TGTD-SOI结构的 $R_{on,sp}$ 分别下降了53%和23%, 这与图5的分析结果一致.

3.3 器件FOM分析

表1列出了在FOM最大的条件下, 上述四种器件的 N_d , V_B , $R_{on,sp}$ 值. VFP-TGTD-SOI结构的 $R_{on,sp}$ 为 $1.76 \text{ m}\Omega\cdot\text{cm}^2$, V_B 为100 V, F 达到 $5.7 \text{ MW}\cdot\text{cm}^{-2}$, 比其他三种结构的 F 高. 由于TGTD-SOI结构采用了TD结构, 而且优化漂移区浓度非常高, 使得其 $R_{on,sp}$ 值非常低(达到 $0.94 \text{ m}\Omega\cdot\text{cm}^2$), 但其 V_B 值非常低, 仅为69 V, 导致

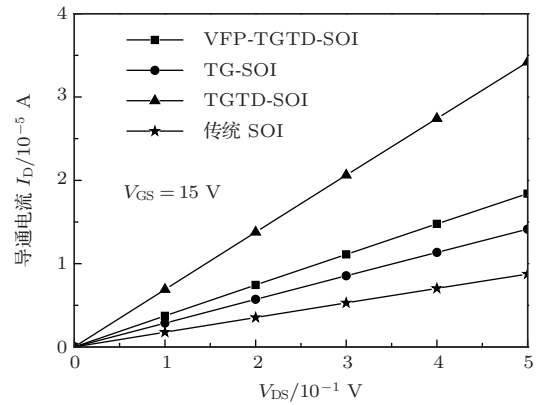


图6 不同器件的电流-电压输出特性曲线

TGTD-SOI结构的 F 值低于VFP-TGTD-SOI结构的 F 值, 为 $5.1 \text{ MW}\cdot\text{cm}^{-2}$. TG-SOI结构的 V_B 最高, 但由于其电流传导路径较长, $R_{on,sp}$ 较高, 使得TG-SOI结构的 F 值低于VFP-TGTD-SOI结构的 F 值; 传统SOI结构的 F 值最低, 仅为 $2.5 \text{ MW}\cdot\text{cm}^{-2}$.

表1 在 F 值最大的条件下, 不同器件优化后的 N_d , V_B , $R_{on,sp}$ (采用相同的器件尺寸)

器件类型	$N_d/10^{15} \text{ cm}^{-3}$	V_B/V	$R_{on,sp}/\text{m}\Omega\cdot\text{cm}^2$	$F/\text{MW}\cdot\text{cm}^{-2}$
TG-SOI	3.0	109	2.28	5.2
传统SOI	1.5	96	3.71	2.5
TGTD-SOI	5.0	69	0.94	5.1
VFP-TGTD-SOI	2.0	100	1.76	5.7

3.4 器件结构参数对 V_B 和 $R_{on,sp}$ 的影响

图7给出了在VFP-TGTD-SOI结构中, T_d 对 V_B 和 $R_{on,sp}$ 的影响. 当 $T_d \leq 5 \mu\text{m}$ 时, T_d 对 V_B 的影响不大, 这是因为VFP减弱了漏极末端 n^+n 结处的电场, 击穿点转移到了源区表面. 当 $T_d > 5 \mu\text{m}$ 时, 随着 T_d 的增加, VFP的长度越来越短, 其对漏极末端 n^+n 结处电场的调制作用越来越弱, 从而导致该处电场不断增大, 器件在此处提前击穿, 击穿电压急剧下降. $R_{on,sp}$ 随着 T_d 的增加先下降, 最后趋于一个稳定值. 随着 T_d 的增加, 靠近漏端一侧的纵向电流传导区域不断扩宽, $R_{on,sp}$ 随之不断减小. 当 $T_d > 4 \mu\text{m}$ 后, 电流纵向传导区域宽度逐渐趋于饱和, 使得 $R_{on,sp}$ 趋于稳定, 而这个稳定值就是对应的TGTD-SOI结构的 $R_{on,sp}$. 为了获得足够高的 F 值, 需对 V_B 和 $R_{on,sp}$ 折中优化. 当 $3 \mu\text{m} \leq T_d \leq 5 \mu\text{m}$ 时, 可以获得比较高的 F 值.

图8给出了在VFP-TGTD-SOI结构中, N_d 对

V_B 和 $R_{on,sp}$ 的影响. 随着 N_d 的增加, V_B 先增大后减小, 存在浓度优值, 这与传统SOI结构的情形相同. 当 $N_d \leq 1 \times 10^{15} \text{ cm}^{-3}$ 时, 随着 N_d 的增加 $R_{on,sp}$ 急剧下降, 而当 $N_d > 1 \times 10^{15} \text{ cm}^{-3}$ 后, $R_{on,sp}$ 缓慢下降, 而且浓度越大变化越平缓. 由此可知, N_d 越低, $R_{on,sp}$ 对 N_d 的变化越敏感, 选取 N_d 时, 应尽量避免这段区间. 当 $1.5 \times 10^{15} \text{ cm}^{-3} \leq N_d \leq 2.5 \times 10^{15} \text{ cm}^{-3}$ 时, 可以获得较高的 F 值, 其中当 $N_d = 2 \times 10^{15} \text{ cm}^{-3}$ 时, $V_B = 100 \text{ V}$, $R_{on,sp} = 1.76 \text{ m}\Omega\cdot\text{cm}^2$, 此时 F 值达到最大, 为 $5.7 \text{ MW}/\text{cm}^2$.

图9给出了在VFP-TGTD-SOI结构中, t_o 对 V_B 和 $R_{on,sp}$ 的影响. 随着 t_o 的增加, V_B 先迅速增加, 而当 $t_o \geq 0.3 \mu\text{m}$ 时, V_B 保持不变. 这是因为当 t_o 非常小时, VFP左侧的 SiO_2 场氧层承担的电压非常低, 等势线主要集中在漏端下方硅与埋氧层的界面处, 使得器件在此处提前击穿, V_B 较低. 随着 t_o 的增加, SiO_2 场氧层承担的电压越来越高, 更

多的等势线进入该层, 使漏端下方的电场分布越来越均匀 (图 10), 从而导致器件 V_B 不断提高. 当 $t_o \geq 0.3 \mu\text{m}$ 时, 击穿点由漏端下方硅与埋氧层的界面处转移到了源区表面, 而 t_o 的改变不会影响到表面电场, 因此, 当 $t_o \geq 0.3 \mu\text{m}$ 时, V_B 保持不变. $R_{\text{on,sp}}$ 主要受 N_d 、横向传导路径、纵向传导面积等因素影响, 所以当 t_o 改变时, $R_{\text{on,sp}}$ 保持不变.

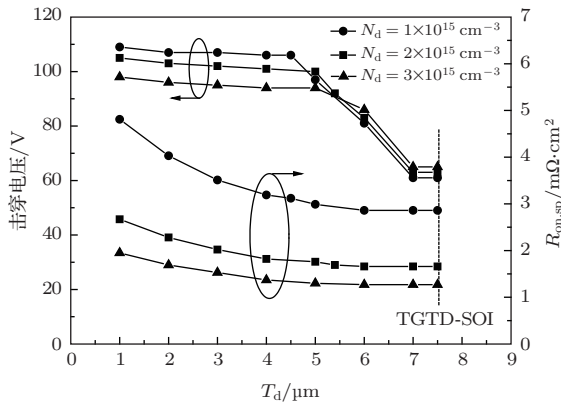


图 7 在 VFP-TGTD-SOI 结构中, T_d 对 V_B 和 $R_{\text{on,sp}}$ 的影响

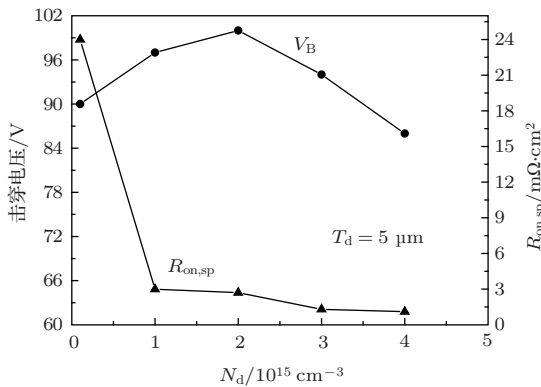


图 8 在 VFP-TGTD-SOI 结构中, N_d 对 V_B 和 $R_{\text{on,sp}}$ 的影响

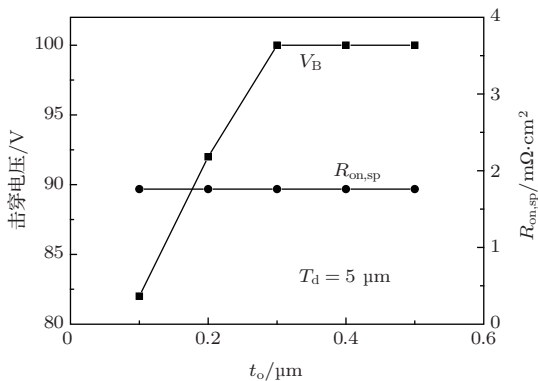


图 9 在 VFP-TGTD-SOI 结构中, t_o 对 V_B 和 $R_{\text{on,sp}}$ 的影响

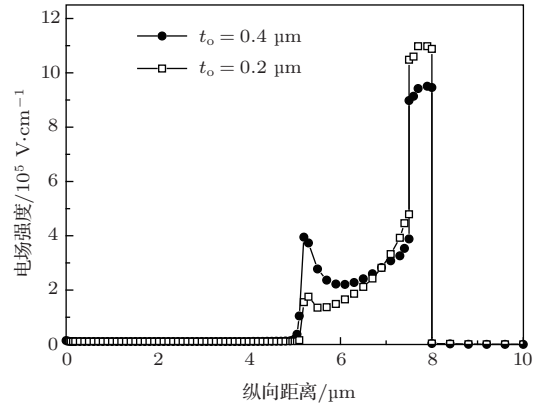


图 10 在 VFP-TGTD-SOI 结构中, $t_o = 0.2, 0.4 \mu\text{m}$ 时的漏端纵向电场分布

4 结 论

本文提出了一种具有 VFP 的 TGTD-SOI-LDMOS 器件新结构. VFP-TGTD-SOI 结构具有 TGTD 结构的低导通电阻特性, 由于 VFP 对漏端下方的电场进行了调制, 使得器件的 V_B 得到提高. 同时, 还详细分析了 N_d , T_d , t_o 对 V_B , $R_{\text{on,sp}}$ 的影响. 优化后器件参数为 $T_d = 5 \mu\text{m}$, $N_d = 2 \times 10^{15} \text{cm}^{-3}$, $t_o = 0.4 \mu\text{m}$, 此时器件 $F = 5.7 \text{MW}/\text{cm}^2$, 达到最优, $R_{\text{on,sp}} = 1.76 \text{m}\Omega\cdot\text{cm}^2$, $V_B = 100 \text{V}$. 而由于相同器件尺寸的传统 SOI 结构纵向电流传导面积很窄, 使得其 $R_{\text{on,sp}}$ 比较大, 为 $3.71 \text{m}\Omega\cdot\text{cm}^2$, V_B 为 96V . 虽然 TGTD-SOI 结构的比导通电阻很低, 但由于漏极末端的高电场, 使其 V_B 非常低, 仅为 69V . 由于 TG-SOI 结构电流传导路径过长, 使其 $R_{\text{on,sp}}$ 较大. VFP-TGTD-SOI 结构与相同器件尺寸的传统 SOI 结构相比, $R_{\text{on,sp}}$ 降低了 53% , V_B 提高了 4% , 而与 TGTD-SOI 结构相比, V_B 提高了 45% . 在这四种结构中, VFP-TGTD-SOI 结构的 FOM 最大, 即在保持较低导通电阻的同时, 又提高了器件的击穿电压.

参考文献

- [1] Tan Y, Cai J, Sin Johnny K O 2001 *IEEE Trans. Electron Dev.* **48** 2428
- [2] Bi J S, Hai C H, Han Z S 2011 *Acta Phys. Sin.* **60** 018501
- [3] Wang Y G, Luo X R, Ge R, Wu L J, Chen X, Yao G L, Lei T F, Wang Q, Fan J, Hu X R 2011 *Chin. Phys. B* **20** 077304
- [4] Luo X R, Zhang B, Li Z J, Guo Y F, Tang X W, Liu Y 2007 *IEEE Electron Dev. Lett.* **28** 422
- [5] Li Q, Zhang B, Li Z J 2008 *Acta Phys. Sin.* **57** 6565 (in Chinese) [李琦, 张波, 李肇基 2008 物理学报 **57** 6565]

- [6] Wu L J, Hu S D, Zhang B, Luo X R, Li Z J 2011 *Chin. Phys. B* **20** 087101
- [7] Wu L J, Zhang W T, Zhang B, Li Z J 2013 *J. Semicond.* **34** 044008
- [8] Hu C 1979 *IEEE Trans. Electron Dev.* **26** 243
- [9] Kawaguchi Y, Sano T, Nakagawa A 1999 *IEEE International Electron Devices Meeting* Washington DC, USA, December 5–8, 1999 p197
- [10] Erlbacher T, Bauer A J, Frey L 2010 *IEEE Electron Dev. Lett.* **31** 464
- [11] Luo X R, Yao G L, Zhang Z Y, Jiang Y H, Zhou K, Wang P, Wang Y G, Lei T F, Zhang Y X, Wei J 2012 *Chin. Phys. B* **21** 068501
- [12] Yue L, Zhang B, Li Z J 2012 *IEEE Electron Dev. Lett.* **33** 1174
- [13] Luo X R, Lei T F, Wang Y G, Yao G L, Jiang Y H, Zhou K, Wang P, Zhang Z Y 2012 *IEEE Trans. Electron Dev.* **59** 504
- [14] Luo X R, Fan J, Wang Y G, Lei T F, Qiao M, Zhang B, Udrea F 2011 *IEEE Electron Dev. Lett.* **32** 185
- [15] Baba Y, Yanagiya S, Koshino Y, Udo Y 1994 *Proceedings of the 6th International Power Semiconductor Devices and ICs* Davos, Switzerland, May 31–June 2, 1994 p183
- [16] Kim S L, Yang H Y, Choi Y I 2000 *Proceedings of the 22nd International Conference on Microelectronics* Nis, Serbia, May 14–17, 2000 p641
- [17] Ge R, Luo X R, Jiang Y H, Zhou K, Wang P, Wang Q, Wang Y G, Zhang B, Li Z J 2012 *J. Semicond.* **33** 074005
- [18] Zhang H P, Jiang L F, Sun L L, Li W J, Zhou L, Hua B X, Xu L Y, Lin M 2007 *International Symposium on Communications and Information Technologies* Sydney, Australia, October 17–19, 2007 p34

A low on-resistance silicon on insulator lateral double diffused metal oxide semiconductor device with a vertical drain field plate*

Shi Yan-Mei^{1)2)†} Liu Ji-Zhi³⁾ Yao Su-Ying¹⁾ Ding Yan-Hong²⁾

1) (School of Electronics Information Engineering, Tianjin University, Tianjin 300072, China)

2) (School of Electronics Information Engineering, Tianjin University of Technology, Tianjin 300384, China)

3) (School of Microelectronics and Solid-State Electronics, University of Electronic Science and Technology of China, Chengdu 610054, China)

(Received 22 December 2013; revised manuscript received 22 January 2014)

Abstract

To reduce the on-resistance and enhance the breakdown voltage of silicon on insulator (SOI) lateral double diffused metal oxide semiconductor (LDMOS) device at the same time, a low on-resistance SOI-LDMOS device with a vertical drain field plate and trench gate and trench drain (VFP-TGTD-SOI-LDMOS) is proposed. The device has the features as follows: first, a trench gate and a trench drain are adopted, which can widen the vertical current conduction area, shorten the lateral current conduction path, and lower the on-resistance. Secondly, a vertical field plate is used, which modulates the electric field around it, reduces the high electric field at the end of the drain electrode, and increases the breakdown voltage. The VFP-TGTD-SOI device is compared with a conventional SOI device, a trench gate SOI device, a trench gate and trench drain SOI device with the same dimensional device parameters using the two-dimensional semiconductor simulator MEDICI. The results show that under the condition of their own highest figure of merit (FOM), the specific on-resistance value of the VFP-TGTD-SOI device is reduced by 53%, 23%, and increased by 87%, respectively and the breakdown voltage is increased by 4% and reduced by 9% and increased by 45%, respectively. By comparing the FOMs of the four structures, it can be seen that the VFP-TGTD-SOI device has the highest FOM, which indicates that among the four structures, it maintains the lower on-resistance and holds the higher breakdown voltage at the same time.

Keywords: trench gate, trench drain, low on-resistance, breakdown voltage

PACS: 73.40.Ty, 73.40.Kp, 73.61.Ey

DOI: 10.7498/aps.63.107302

* Project supported by the National Natural Science Foundation of China (Grant No. 51101113).

† Corresponding author. E-mail: zjh022@126.com