

SOI SiGe HBT 结构设计及频率特性研究*

宋建军[†] 杨超 朱贺 张鹤鸣 宣荣喜 胡辉勇 舒斌

(西安电子科技大学微电子学院, 宽禁带半导体材料与器件重点实验室, 西安 710071)

(2014年1月8日收到; 2014年1月25日收到修改稿)

将SOI技术优势引入SiGe HBT, 可满足当前BiCMOS高速低功耗的应用需求. SOI SiGe HBT作为BiCMOS工艺的核心器件, 其频率特性决定了电路所能达到的工作速度. 为此, 本文针对所提出的SOI SiGe HBT器件结构, 重点研究了该器件的频率特性, 并通过所建立的集电区电容模型予以分析. 规律和结果为: 1) SOI SiGe HBT特征频率随集电区掺杂浓度的升高而增加; 2) SOI SiGe HBT特征频率与集电极电流 I_C 之间的变化规律与传统SiGe HBT的相一致; 3) 正常工作状态, SOI SiGe HBT(集电区 $3 \times 10^{17} \text{ cm}^{-3}$ 掺杂)最高振荡频率 f_{max} 大于140 GHz, 且特征频率 f_T 大于60 GHz. 与传统SiGe HBT相比, 特征频率最大值提高了18.84%. 以上规律及结论可为SOI SiGe HBT及BiCMOS的研究设计提供重要依据.

关键词: HBT, 设计, 频率, SOI

PACS: 85.30.De, 85.30.Pq, 85.30.Tv

DOI: 10.7498/aps.63.118501

1 引言

随着硅基电路进入毫米波应用领域, 如60 GHz高速通信系统, 77 GHz汽车雷达系统和94 GHz成像系统等汽车工业、3G/4G无线和光纤通信、射频及军事应用领域, 对SiGe BiCMOS(硅锗双极CMOS)高性能和低功耗方面的要求越来越高^[1-5].

SiGe HBT作为BiCMOS工艺的核心器件, 决定了工艺所能达到的频率, 也严重影响BiCMOS电路的功耗. 绝缘体上硅(SOI)结构能够降低寄生电容、减小漏电流、提高抗衬底噪声和串扰能力, 因此将SiGe HBT(锗硅异质结晶体管)优势与SOI技术(特别是薄膜SOI)结合起来, 对高速低功耗应用特别有吸引力, 应用于最新一代0.13 μm 毫米波SOI SiGe BiCMOS工艺中的纵向SOI SiGe HBT表现出了优越的电学性能^[6-8].

目前, SOI SiGe HBT的研究集中于应用领域, 一些物理模型, 尤其是SOI SiGe HBT的特性与基本物理参数的联系, 仍然缺乏报道. 本文拟通过对

SOI SiGe HBT各空间电荷区电容模型的深入分析, 从微观上揭示器件参数对SOI SiGe HBT性能的影响, 设计并提出SOI SiGe HBT的几何结构参数和材料物理参数. 并针对该器件结构, 重点研究SOI SiGe HBT的频率特性, 获得有实用价值的相关结论, 为SiGe BiCMOS的研究设计提供了重要理论依据.

2 器件结构及集电结电容模型

2.1 器件结构

SOI SiGe HBT与传统SiGe HBT二者的主要区别是所用衬底不同, 前者为SOI衬底的绝缘层, 而后者是体硅衬底. 因此, SOI SiGe HBT的集电区与传统SiGe HBT的集电区有显著区别, 二者的基区和发射区无明显的差别. 本小节拟通过简要的讨论, 给出SOI SiGe HBT基区、发射区和集电区的几何结构参数和材料物理参数.

基区Ge组分取10%—25%梯度分布^[9], 基区宽度和掺杂分别取为35 nm和 $2 \times 10^{19} \text{ cm}^{-3}$. 基

* 教育部博士点基金(批准号: JY0300122503)和中央高校基本科研业务费(批准号: 72125499)资助的课题.

[†] 通讯作者. E-mail: jianjun_79_81@xidian.edu.cn

于设计参数,基区渡越时间大约为1.2 ps, SiGe基区方块电阻为2.5 kΩ/□. 为防止杂质外扩引起的异质结与pn结界面不一致的情况,设计中需要考虑阻挡层,本文选择5 nm未掺杂SiGe层作为HBT基区与发射区之间及基区与集电区之间的阻挡层.

进一步讨论集电区,集电结最大击穿电压

$$BV_{CB0,max} = \epsilon_{Si} E_c^2 / (2qN_C)$$

与得到的集电极最大电流密度 J_{cm} 乘积为定值,可得集电结击穿电压 $BV_{CB0,max}$. 再基于 $BV_{CB0,max}$ 与集电结掺杂浓度 N_C 的关系,最终确定集电结掺杂浓度 N_C . 此外,SOI外延层即集电区厚度 T_C ,取典型值150 nm.

总结起来,基区参数为:基区宽度45 nm,基区掺杂浓度为 $2 \times 10^{19} \text{ cm}^{-3}$, Ge组分10%—25% 梯度分布,基区两侧阻挡层厚度5 nm;发射区参数为:发射区帽层重掺杂 $1 \times 10^{20} \text{ cm}^{-3}$, 200 nm厚,靠近基区部分轻掺杂 $1 \times 10^{18} \text{ cm}^{-3}$, 100 nm厚;集电区参数为:厚度为150 nm,集电区掺杂浓度为 $3 \times 10^{17} \text{ cm}^{-3}$ (见图1).

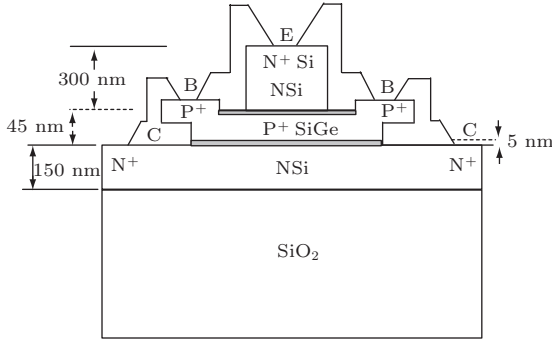


图1 SOI SiGe HBT 器件结构示意图

2.2 C-B 结空间电荷区电容模型

下面讨论集电结电容模型,分析器件参数对集电结电容的影响.此外,本节所建SOI SiGe HBT集电结电容模型也是后续频率特性仿真、分析的基础.

设集电结为突变结,集电区轻掺杂,最大击穿电压 $BV_{CB0,max}$ 为^[10]

$$BV_{CB0,max} = \epsilon_{Si} E_c^2 / (2qN_C), \quad (1)$$

其中 E_c 为临界电场, ϵ_{Si} 为Si介电常数, N_C 为集电区掺杂浓度.

SOI SiGe HBT集电结空间电荷区包含纵向和横向两部分,当集电结反偏电压 V_{BC} (取负值)达到一定数值时,纵向集电区完全耗尽(定义该电压为穿通电压 V_{pt}).随着 V_{BC} 的进一步增大,集电区耗尽层开始横向扩展,因此,本文集电结空间电荷区电容模型也对应为纵向耗尽层电容 C_t 和横向耗尽层电容 C_l .

2.2.1 纵向C-B结空间电荷区电容模型

小电流时,耗尽层近似下部分耗尽HBT BC结耗尽层宽度为^[11]

$$W = \sqrt{\frac{2\epsilon_{Si}(V_{bi} - V_{BC})}{qN_C}}, \quad (2)$$

上式中 V_{bi} 为内建电势.

对于纵向部分来说,其耗尽层宽度为

$$y = \begin{cases} \sqrt{\frac{2\epsilon_{Si}(V_{bi} - V_{BC})}{qN_C}}, & V_{pt} \leq V_{BC}, \\ T_C, & V_{BC} \leq V_{pt}, \end{cases} \quad (3)$$

其中, T_C 为集电区外延层厚度.

基于(3)式,进一步可得纵向C-B结空间电荷区电容模型为

$$C_t = \begin{cases} \frac{C_0}{(1 - V_{BC}/V_{bi})^{1/2}}, & V_{pt} \leq V_{BC}, \\ \epsilon_{Si}/T_C, & V_{BC} \leq V_{pt}, \end{cases} \quad (4)$$

其中, $C_0 = \{qN_C\epsilon_{Si}/(2V_{bi})\}^{1/2}$.

2.2.2 横向C-B结空间电荷区电容模型

纵向集电区完全耗尽后,集电结空间电荷区开始横向扩展.与纵向情况类似,基于(2)式,可得横向耗尽层宽度为

$$x = \begin{cases} 0, & V_{pt} \leq V_{BC}, \\ \sqrt{\frac{2\epsilon_{Si}(V_{pt} - V_{BC})}{qN_C}}, & V_{BC} \leq V_{pt}. \end{cases} \quad (5)$$

同理,横向C-B结空间电荷区电容模型为

$$C_l = \begin{cases} 0, & V_{pt} \leq V_{BC}, \\ \frac{C_0}{(V_{pt}/V_{bi} - V_{BC}/V_{bi})^{1/2}}, & V_{BC} \leq V_{pt}. \end{cases} \quad (6)$$

2.2.3 C-B结空间电荷区电容模型

基于2.2.1和2.2.2节建立的横、纵向集电结电容模型,可得集电结空间电荷区电容模型(该电容为纵向与横向集电结电容的串联).其表达式为

$$C_{BC} = \begin{cases} \frac{C_0}{(1 - V_{BC}/V_{bi})^{1/2}}, & V_{pt} \leq V_{BC}, \\ 1, & \\ \frac{T_C}{\epsilon_{Si}} + \frac{(-V_{pt}/V_{bi} - V_{BC}/V_{bi})^{1/2}}{C_0}, & V_{BC} \leq V_{pt}. \end{cases} \quad (7)$$

图2和图3给出了集电结空间电荷区电容与掺杂浓度、BC结反偏电压之间的关系. 为方便讨论, 由图2可见, 集电区势垒电容与集电区掺杂浓度成正比例关系, 提高集电区掺杂浓度, 集电区耗尽层电容也随之增大; 反偏电压越高, 集电区耗尽层电容越小; 纵向全耗尽状态下, 虽然掺杂浓度不同, 由于集电区纵向几何结构一致, 各曲线拐点处 C_{BC} 电容几乎一致. 特别注意的是, 对于SOI SiGe HBT来说, 当反偏电压到达一定值后(图2中曲线拐点对应的横坐标), 纵向集电区完全耗尽, 集电结空间电荷区开始横向扩展, 集电区势垒总电容变为横向部分与纵向部分电容的串联, 因而该电容进一步降低, 且随偏压的变化率更大.

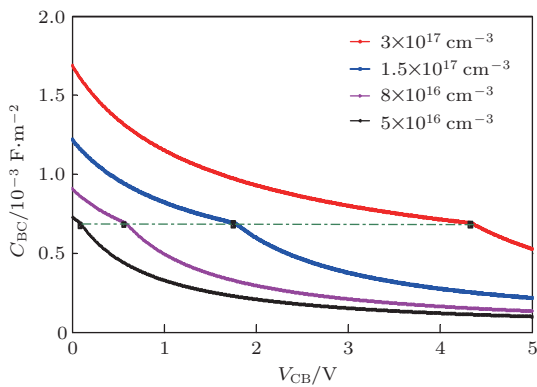


图2 (网刊彩色) 集电结空间电荷区电容与掺杂浓度、BC结反偏电压之间的关系 (2D)

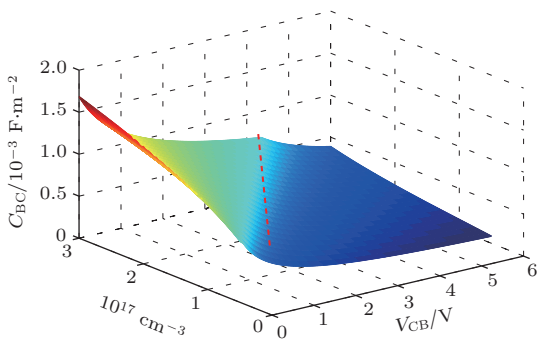


图3 (网刊彩色) 集电结空间电荷区电容与掺杂浓度、BC结反偏电压之间的关系 (3D)

3 SOI SiGe HBT 频率特性

利用ISE TCAD对SOI SiGe HBT的频率特性进行仿真, 仿真用器件结构见2.1节. 主要仿真模型如下: 载流子Fermi-Dirac统计分布、Slotboom带隙变窄模型、Shockly-Read-Hall少子复合模型及Klassem迁移率模型. 还需指出, 与传统SiGe HBT相比, SOI SiGe HBT去除了埋层, 引入了横向准中性集电区, 且该结构更适于小尺寸SOI CMOS的兼容.

图4、图5分别给出了SOI SiGe HBT特征频率 f_T 和最高振荡频率 f_{max} 的仿真结果. 由图4可见, SOI SiGe HBT特征频率随集电区掺杂浓度的升高而增加. 这是因为掺杂越高, 集电区串联电阻越小, 器件响应速度更快. 但集电区掺杂过高, 会导致击穿电压过低, 设计时需综合考虑.

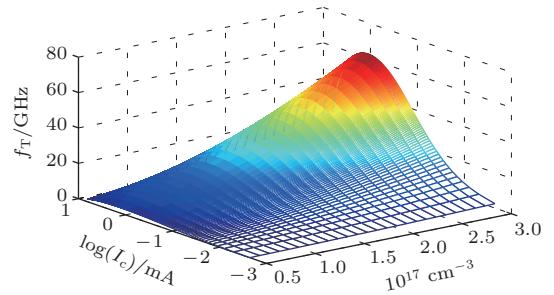


图4 (网刊彩色) SOI SiGe HBT 特征频率与掺杂浓度、集电极电流之间的关系

最高振荡频率体现了器件的功率放大能力, 由图5可见, 集电区掺杂浓度为 $3 \times 10^{17} \text{ cm}^{-3}$ SOI SiGe HBT在集电极电流 I_C 接近1 mA时(即晶体管工作于放大区时)最高振荡频率 f_{max} 大于140 GHz, 且特征频率 f_T 大于60 GHz, 器件表现出了良好的频率特性.

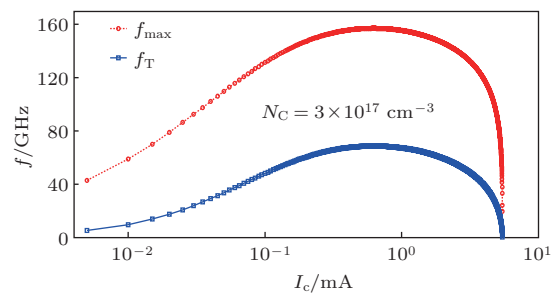


图5 (网刊彩色) SOI SiGe HBT 最高振荡频率与集电极电流之间的关系

以上为SOI SiGe HBT频率特性与器件结构, 特别是材料物理参数之间的关系及规律, 下面着重

说明相同条件下 SOI SiGe HBT 与传统 SiGe HBT 频率特性的比较 (见图 6).

由图可见, SOI SiGe HBT 特征频率 (红色曲线) 与集电极电流 I_C 之间的变化规律与传统 SiGe HBT (黑色曲线) 的一致. 即: 在小电流时, 发射极-集电极总渡越时间 τ_F 较小, f_T 与 I_C 成正比例关系; 随着 I_C 的增加, τ_F 开始占据主导. 由于 τ_F 与特征频率成反比, f_T 随集电极电流的上升趋势放缓; 当 I_C 进一步升高时, 集电结电容 C_{BC} 迅速增大使得特征频率不再随 I_C 升高, 开始迅速下降.

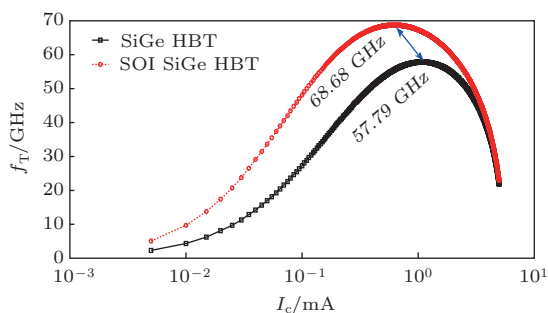


图6 (网刊彩色) SOI SiGe HBT 与传统 SiGe HBT 频率特性

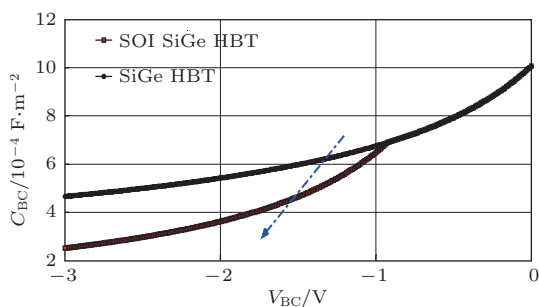


图7 SOI SiGe HBT 与传统 SiGe HBT 电容模型

从图中还可发现, 当晶体管正常工作时, 无论处于线性区还是放大区, SOI SiGe HBT 的特征频率均优于传统 SiGe HBT. SOI SiGe HBT 特征频率最大值为 68.68 GHz (晶体管工作于放大区, I_C 约为 1 mA 时), 而传统 SiGe HBT 特征频率最大值为 57.79 GHz, 前者较后者提高了 18.84%.

SOI SiGe HBT 与传统 SiGe HBT 电容模型之间差异 (见图 7), 可以直观地反映 SOI SiGe HBT 的特征频率 f_T 优于传统 SiGe HBT. 由图可见, 在低集电结反偏电压时, 即高 I_C 时, SOI SiGe HBT 与传统 SiGe HBT 电容模型一致, 故二者特征频率一致. 随着集电结反偏电压的进一步增加, SOI SiGe HBT 集电区纵向空间电荷区已完全耗尽, 并且横向扩展, SOI SiGe HBT 的电容明显小于传统

HBT, 因而其特征频率也明显优于传统 HBT.

为更好地评价该器件的性能, 本文还给出了 SOI SiGe HBT 输出特性. 由图 8 可以看出, 该器件击穿电压为 1.5 V 左右, 增益维持在 100 左右, 表现出了良好的直流特性.

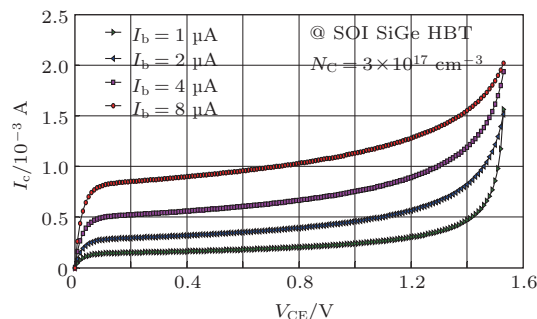


图8 SOI SiGe HBT 输出特性曲线

4 结 论

将 SOI 技术优势结合到 SiGe HBT, 对于高速低功耗应用特别有吸引力, 是当前国内外研究的热点和应用的重点. 本文通过对 SOI SiGe HBT 各空间电荷区电容模型的深入分析, 从微观上揭示器件参数对 SOI SiGe HBT 性能 (尤其是频率特性) 的影响, 获得了有实用价值的相关结论.

研究发现: 当晶体管正常工作时, 无论处于线性区还是放大区, SOI SiGe HBT 的特征频率均优于传统 SiGe HBT. SOI SiGe HBT 特征频率最大值为 68.68 GHz (晶体管工作于放大区, I_C 约为 1 mA 时), 而传统 SiGe HBT 特征频率最大值为 57.79 GHz, 前者较后者提高了 18.84%. 此外, SOI SiGe HBT 击穿电压为 1.5 V 左右, 增益维持在 100 左右, 表现出了良好的直流特性.

SOI SiGe HBT 的相关研究, 可为器件及电路的设计与制造提供重要的理论依据.

参考文献

- [1] Seth S, Song P, Cressler J D, Babcock J A 2011 *IEEE T. Electron Dev.* **59** 2531
- [2] Peng C, Seth S, Cressler J D, Cestra G, Krakowski T, Babcock J A, Buchholz A 2011 *IEEE T. Electron Dev.* **58** 2573
- [3] Hermann P, Hecker M, Renn F, Rlke M, Kolanek K, Rinderknecht J, Eng L M 2011 *J. Appl. Phys.* 109
- [4] Zhang B, Yang Y T, Li, Y J, Xu X B 2012 *Acta Phys. Sin.* **61** 238502 (in Chinese) [张滨, 杨银堂, 李跃进, 徐小波 2012 物理学报 **61** 238502]

- [5] Wilcox E P, Phillips S D, Cheng P, Thrivikraman T, Madan A, Cressler J D, Vizkelethy G, Marshall P W, Marshall C, Babcock J A, Kruckmeyer K, Eddy R, Cestra G, Zhang B Y 2010 *IEEE T. Nucl. Sci.* **57** 3293
- [6] Avenier G, Fregonese S, Chevalier P, Bustos J, Saguin F, Schwartzmann T, Maneux C, Zimmer T, Chantre A 2008 *IEEE T. Electron Dev.* **55** 585
- [7] Bellini M, Phillips S D, Diestelhorst R M, Cheng P, Cressler J D, Marshall P W, Turowski M, Avenier G, Chantre A, Chevalier P 2008 *IEEE T. Nucl. Sci.* **55** 3197
- [8] Fregonese S, Avenier G, Maneux C, Chantre A, Zimmer T 2005 *IEEE T. Electron Dev.* **53** 296
- [9] Xu X B, Zhang H M, Hu H Y, Ma J L, Xu L J 2011 *Chin. Phys. B* **20** 018502
- [10] Xu X B, Zhang H M, Hu H Y, Ma J L 2011 *Chin. Phys. B* **20** 058502
- [11] Xu X B, Zhang H M, Hu H Y, Qu J T 2011 *Chin. Phys. B* **20** 058503

Structure design and frequency characteristics of SOI SiGe HBT*

Song Jian-Jun[†] Yang Chao Zhu He Zhang He-Ming Xuan Rong-Xi
Hu Hui-Yong Shu Bin

(Key Lab of Wide Band-Gap Semiconductor Materials and Devices, School of Microelectronics, Xidian University, Xi'an 710071, China)

(Received 8 January 2014; revised manuscript received 25 January 2014)

Abstract

Lately much interest is focused on SOI SiGe HBT in high-speed low-power BiCMOS applications. The frequency characteristics of the core device, SOI SiGe HBT in BiCMOS, determine its operating speed. So, this paper studies the frequency characteristics of SOI SiGe HBT on the basis of our proposed device structure, and analyzes the frequency characteristics in terms of the collector capacitance model we established. It is found that: 1) The characteristic frequency of SOI SiGe HBT increases with increasing doping concentration in the collector; 2) variations between the characteristic frequency and collector current of SOI SiGe HBT are consistent with those of the traditional SiGe HBT; 3) under the normal operating conditions, the maximum oscillation frequency of SOI SiGe HBT (a collector region with $3 \times 10^{17} \text{ cm}^{-3}$ dopant) is greater than 140 GHz, and the characteristic frequency is greater than 60 GHz. Compared with the traditional SiGe HBT, the maximum value of the characteristic frequency is increased by 18.84%. The conclusions above can provide important references to the design and research of SOI SiGe HBT and BiCMOS.

Keywords: HBT, design, frequency, SOI

PACS: 85.30.De, 85.30.Pq, 85.30.Tv

DOI: 10.7498/aps.63.118501

* Project supported by the Research Fund for the Doctoral Program of Higher Education of China (Grant No. JY0300122503), and the Fundamental Research Funds for the Central Universities, China (Grant No. 72125499).

† Corresponding author. E-mail: jianjun_79_81@xidian.edu.cn