

基于版图优化的综合灵敏度模型^{*}

王俊平^{1)†} 戚苏阳¹⁾ 刘士钢²⁾

1) (西安电子科技大学通信工程学院, 西安 710071)

2) (西安电子科技大学微电子学院, 西安 710071)

(2014年1月8日收到; 2014年2月12日收到修改稿)

随着集成电路规模的不断扩大和器件特征尺寸的不断缩减, 保持和改善集成电路的制造成品率成为优化电路设计和制造工艺研究的热点. 为了减少由冗余物缺陷和丢失物缺陷所引起的成品率损失, 选择优先优化的线网成为版图优化过程中的一个重要课题. 基于关键面积减小的版图优化是提高集成电路成品率的一种有效途径. 本文提出了一种新的短路、开路灵敏度模型, 该模型以线网为单位, 反映了单位线网上该线网与周围线网间的短路关键面积和自身开路关键面积的大小. 由于本文的灵敏度模型是关于单一线网的, 同时又包含候选线网周围线网的信息, 因此, 在优化时可以同时减少候选线网与周围线网之间的短路关键面积以及线网本身的开路关键面积, 提高了版图优化的效率. 实验结果表明, 该灵敏度模型可作为版图优化中线网位置选择的依据.

关键词: 集成电路, 成品率, 关键面积, 灵敏度

PACS: 85.40.Bh, 61.72.-y

DOI: 10.7498/aps.63.128503

1 引言

随着半导体产业的发展, 尤其是深亚微米技术节点的广泛应用, 可制造性问题 (design for manufacturability, DFM) 变得日益重要^[1-5]. 单位芯片上的器件密度和互联线密度越来越高, 制造缺陷引起的成品率损失问题^[6-12]、化学机械抛光引起的平整度问题等也变得越来越突出, 使得单纯按照设计规则设计的集成电路往往无法获得预期的成品率^[13-15]. 由于布线是制造前主要的物理设计阶段, 其含有最丰富和最精确的可制造性信息, 因此布线阶段的版图优化设计是目前应对光刻缺陷、随机缺陷和平坦性缺陷的主要DFM手段, 也成为学术和工业界研究的热点^[16-19].

考虑到随机缺陷成品率设计的重要途径是在设计阶段, 尤其是在版图的设计阶段, 故需依据引起随机成品率损失的缺陷信息进行优化设计. 已有的实验结果表明, 制造工艺中的真实缺陷轮廓是非

规则形状, 并且缺陷具有一定的空间分布. 为了描述制造阶段成品率损失的问题, 研究人员提出了版图关键面积的定义及其提取方法^[20,21]. 版图关键面积成为连接设计阶段和制造阶段的桥梁, 降低版图关键面积可以有效地提高制作过程的成品率.

降低版图关键面积的主要方法是改变版图布线, 如何选取和改变版图布线的位置成为提高版图优化精度和效率的一个热点课题. 能够反映版图发生故障概率的版图灵敏度, 为优化位置的选取提供了重要依据. 文献^[22]提出了一种基于版图基本信息的版图灵敏度模型, 但缺陷和线网的真实形状均未考虑. 文献^[23]提出了一种基于单位芯片短路关键面积的版图灵敏度模型, 考虑了缺陷的粒径分布, 但是面对大规模版图时, 基于线网对之间的关键面积逐次优化的方法使得版图的优化效率低下. 基于单位芯片上关键面积大小的开路灵敏度模型较好地反映了线网发生开路故障的概率, 但是面对随机轮廓缺陷和非矩形线网本身就不够准确. 我

^{*} 国家自然科学基金 (批准号: 61173088, 61373172) 和西安市产业技术创新计划 (批准号: CX12485) 资助的课题.

[†] 通讯作者. E-mail: jpwang@mail.xidian.edu.cn

他们在文献[24, 25]中提出了基于单位线网的短路和开路灵敏度模型, 该模型对单独减少开路关键面积和短路关键面积的优化起到了很好的作用. 在模型的应用中我们发现, 对于能够反映单一线网发生短路概率、开路概率, 考虑真实缺陷和线网形状、能够高效处理大规模版图优化任务的短路线网灵敏度和开路线网灵敏度的研究仍需要继续, 以便于解决优化版图线网时开路和短路关键面积的相关性. 对此, 本文提出了基于单一线网的短路开路线网综合灵敏度模型(net sensitivity for open and short, NSOS)和线网优化方式(net optimization pattern, NOP)模型, 设计和实现了基于该灵敏度模型的版图优化方法, 并由实验结果验证了其有效性和高效性.

2 基本概念和 NSOS 模型

研究表明, 真实随机轮廓比其等价圆缺陷轮廓在关键面积的计算中更加精确, 因此本文基于随机缺陷轮廓讨论综合线网灵敏度模型.

2.1 基本概念

2.1.1 版图和真实缺陷的矩阵表示

本文研究 NSOS 中, 如图 1 所示版图由二维版图矩阵 $L_{N_1 \times N_2}$ 表示, 其中 $L[i, j] = 0$ 或 1 , ($0 \leq i \leq N_1, 0 \leq j \leq N_2$). 布线在版图矩阵上的转换规则是: 如果布线覆盖网格位置 (i, j) , 该网格位置的值 $L[i, j] = 1$, 否则 $L[i, j] = 0$. 版图上的布线由 $L[i, j] = 1$ 的集合组成. 类似地, 缺陷由二维矩阵 $D_{D_1 \times D_2}$ 表示, 其中 $X[i, j] = 0$ 或 1 ($0 \leq i \leq D_1, 0 \leq j \leq D_2$). 缺陷在矩阵上的转换规则是: 如果缺陷覆盖网格位置 (i, j) , 该网格位置的值 $X[i, j] = 1$, 否则 $L[i, j] = 0$, 其中网格单位与表示版图的网格单位相同. 真实缺陷由 $X[i, j] = 1$ 的集合组成. 对一随机缺陷 $d(X_c, Y_c)$, 令 (X_c, Y_c) 是形心, 则 $X_c = M_x/\text{AREA}$, $Y_c = M_y/\text{AREA}$, 其中 M_x 和 M_y 为缺陷对 X 轴和 Y 轴的一阶矩, AREA 为缺陷面积.

2.1.2 冗余物缺陷

由于光刻过程中的灰尘颗粒、光刻版图刻蚀不足和局部腐蚀不足等原因形成的冗余物缺陷会引起电路的短路故障. 如图 2 所示, 制造工艺中的冗余物缺陷使同一层间相邻的导电线出现短路故障.

2.1.3 丢失物缺陷

由于光刻工艺过程中的灰尘颗粒、光刻版图案缺损和局部线条过腐蚀等原因形成的丢失物缺陷会引起电路的开路故障. 图 3 所示为制造工艺中的丢失物缺陷使得版图制造时形成的电路开路故障.

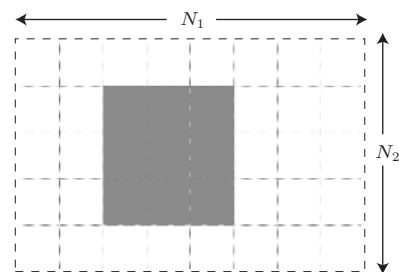


图1 版图的矩阵表示

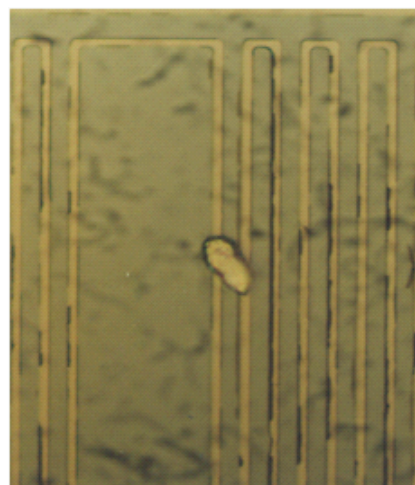


图2 冗余物缺陷

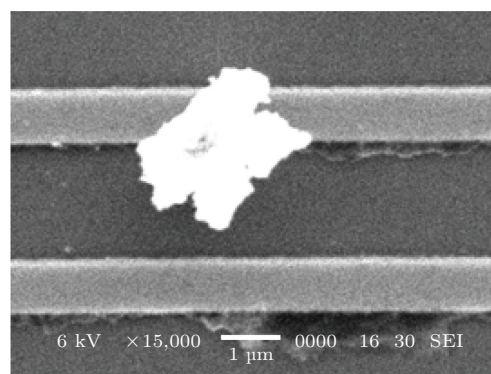


图3 丢失物缺陷

2.2 NSOS 模型

对于特定的版图层, 令 N^m 为该层线网的集合, M 为该层线网数, N_i^m 为该版图层的任意线网, 其中 $1 \leq i \leq M$, $N_i^m \in N^m$, 则单一线网 N_i^m 的短路线网灵敏度(net sensitivity for short, NSS)和

开路灵敏度 (net sensitivity for open, NSO) 模型分别为

$$\text{NSS} = \frac{\sum_{j=1, j \neq i}^M A^c(D(X_c, Y_c), N_i^m, N_j^m)}{S(DN_i^m)}, \quad (1)$$

$$\text{NSO} = \frac{A_o^i(X_c, Y_c, N_i^m)}{N_i^m(S)}, \quad (2)$$

其中, $S(DN_i^m)$ 是线网 N_i^m 进行数学形态学膨胀后的面积, 它是关于缺陷粒径大小和线网面积的一个数据; $A^c(D(X_c, Y_c), N_i^m, N_j^m)$ 是冗余物缺陷 $D(X_c, Y_c)$ 在线网 N_i^m 和其他线网间形成的短路关键面积; $N_i^m(S)$ 是线网 N_i^m 的面积, $A_o^i(X_c, Y_c, N_i^m)$ 是线网 N_i^m 的开路关键面积.

在线网优化中有两种情况需要考虑: 1) 如果某个线网只有一个灵敏度 (NSO 或者 NSS) 出现时, 比如说, 当只出现 NSO 时 (此时, $\text{NSS} = 0$), 说明该线网只产生了开路关键面积, 需要对线网进行扩宽; 当只出现 NSS 时 (此时, $\text{NSO} = 0$), 说明该线网只产生了短路关键面积, 需要对其进行移动来减少它的短路关键面积; 2) 如果某个线网同时产生 NSO 和 NSS, 那么它会同时引起开路和短路故障, 因此出现故障的概率较大, 对其优化能够同时降低开路和短路关键面积. 基于此, 本文提出的 NSOS 模型为

$$\begin{aligned} \text{NSOS} &= \text{NSS} + \text{NSO} \\ &= \frac{\sum_{j=1, j \neq i}^M A^c(D(X_c, Y_c), N_i^m, N_j^m)}{S(DN_i^m)} \\ &\quad + \frac{A_o^i(X_c, Y_c, N)}{N^i(S)}, \end{aligned} \quad (3)$$

式中, NSS 为单一线网 N_i^m 的短路线网灵敏度, NSO 为以开路关键面积为依据提出的开路灵敏度. 综合线网灵敏度模型使用了版图上最基本的线网面积信息和制造工艺中的缺陷信息, 它是联系设计和制造的纽带. 若假定缺陷在线网上出现的概率相等, 则 NSOS 模型体现了单位面积线网发生故障的概率. 显然, 在版图优化时, 候选线网的选择准则直接影响着优化的效果, 一般要求选取故障出现概率高的线网作为优化线网可获得更加显著的成品率改进, 而 NSOS 正符合这一要求.

依据上述的 NSOS 模型, 可以选择出待优化的线网. 对于待优化线网的优化方式的选择至关重要. 一般有两种优化方式, 一种为线网形状的改变,

另一种为线网间距的改变. 为了获得合适的优化方式, 并考虑到线网形状的改变会在减少开路关键面积的同时可能增加短路关键面积, 而线网间距的变化只会引起短路关键面积的变化, 不会引起开路关键面积的变化. 基于此本文进一步提出 NOP 模型为

$$\begin{aligned} \text{NOP} &= \frac{A_o^i(X_c, Y_c, N)}{N^i(S)} \\ &\quad - \frac{\sum_{j=1, j \neq i}^M A^c(D(X_c, Y_c), N_i^m, N_j^m)}{S(DN_i^m)}, \end{aligned} \quad (4)$$

该模型是短路灵敏度和开路灵敏度之差, 其值小于零, 表明优化线网时应以线间距变化为主; 其值大于零, 表明优化线网应以线网形状变化为主.

在版图线网优化过程中, 依据本文提出的 NSOS 和 NOP 模型, 不但能定位待优化线网, 而且能进一步确定优化线网的优化方式, 同时还能确保线网优化过程中开路和短路关键面积减少时的关联性, 从而总的关键面积的减少得到了保证.

3 模型应用

本文提出的 NSOS 模型可用于版图的优化上, 且具有较高的优化效率. 本文以六管 SRAM (static random access memory) 版图和 MUSB 的 L61 层局部版图为例, 使用 NSOS 模型对其进行优化, 并给出 NSOS 模型用于版图优化的特点.

3.1 基于 NSOS 的版图优化方法

3.1.1 模型初步验证

图 4(a) 是六管 SRAM 原始版图转化后的二值图 sample 1, 图 4(b) 是原始版图进行编号后的图, 由数学形态学算法, 选取缺陷粒径大小为 30×30 .

对版图由上到下, 由左到右进行编号, 按顺序对每一个版图进行处理, 可得到版图的具体信息. 为了描述制造阶段成品率损失的问题, 需对版图的关键面积进行提取与分析, 版图关键面积成为连接设计阶段和制造阶段的桥梁, 降低版图关键面积可以有效地提高制作过程的成品率. 图 5(a) 是版图的短路关键面积, 图 5(b) 是版图的路关键面积.

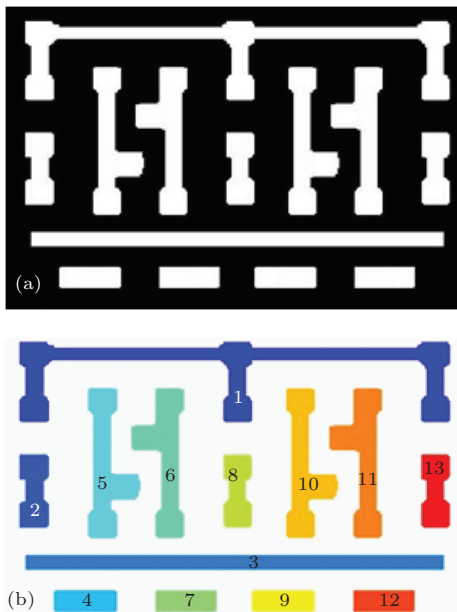


图4 (网刊彩色) MUSB 的 L61 层的原始版图和编号后的版图 (a) 原始版图; (b) 编号后的版图

使用 (3), (4) 式进行 NSOS 的计算, 可得 NSOS 的值如表 1 所示. 表 1 第一列为版图中的线网按列进行的编号, 第二列为每个线网的面积, 第三列为线网的开路关键面积 (open critical area, OCA), 第四列为线网的短路关键面积 (short critical area, SCA), 第五列为线网的开路灵敏度 NSO, 第六列为线网的短路灵敏度 NSS, 第七列为开路灵敏度与短路灵敏度之差, 即 NOP, 第八列为开路灵敏度与短路灵敏度之和, 即为本文提出的综合灵敏度 NSOS.

表 1 sample 1 的综合灵敏度模型

线网	线网面积	OCA	SCA	NSO	NSS	$y = \text{NSO} - \text{NSS}$	$z = \text{NSO} + \text{NSS}$
1	13506.000	11589.000	0	0.858	0	0.858	0.858
2	2537.400	1065.500	8074.400	0.419	0	0.419	0.419
3	8262.000	6768.500	4213.500	0.819	0.178	0.641	0.997
4	1817.500	584.000	0	0.321	0	0.321	0.321
5	5178.900	2253.800	719.000	0.435	0.054	0.381	0.489
6	5352.500	1641.100	0	0.306	0	0.306	0.306
7	1773.100	567.625	0	0.320	0	0.320	0.320
8	2457.800	1210.500	0	0.492	0	0.492	0.492
9	1817.500	584.000	0	0.321	0	0.321	0.321
10	5178.900	2253.800	719.000	0.435	0.054	0.381	0.489
11	5352.500	1641.100	0	0.306	0	0.306	0.306
12	1773.100	567.625	0	0.320	0	0.320	0.320
13	2457.800	1210.500	0	0.492	0	0.492	0.492

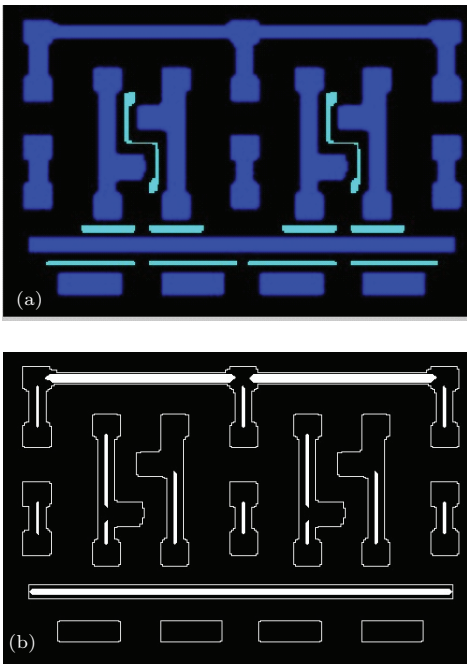


图5 (网刊彩色) 原始版图的短路关键面积和开路关键面积 (a) 版图的短路关键面积; (b) 版图的开路关键面积

由表 1 可以看出, 总的灵敏度最大的线网是 3 号线网, 根据 NSOS 模型, 线网 3 即为版图优化时需要首先进行优化的线网, 而其中 $\text{NSO} > \text{NSS}$, 根据 NOP 模型, 需要拓宽 3 号线网. 拓宽线网之后, 3 号线网的开路关键面积由 6768.5 减小为 1712.5, 减小了 5056, 线网 3 的 NSO 减小为 0.2073. 之后总的灵敏度最大的线网是 1 号线网, 所以 1 号线网是候选的待优化线网, 重复上述步骤直到不能优化为止.

由表2可知,若是单一选择时,NSO最大的是1号线网,NSS最大的是3号线网.根据关键面积的处理方法,对1号线网需要进行扩宽以减少其开路关键面积,对3号线网需要进行位置移动减少其短路关键面积.如果尝试优化线网1就会发现,一旦为了降低线网1的开路关键面积而扩宽线网1,那么,线网1与线网5、线网6、线网10和线网11之间的短路关键面积就会增大.根据NSOS模型,线网3则不会出现这种情况,扩宽线网3直到其开路关键面积消失,也没有与旁边的线网6和线网10产生新的短路关键面积.很显然,线网3更加适合进行线网优化.此外,通过优化数据可以看出,对线网1进行扩宽,对线网3进行移动之后减少的总的关键面积小于直接对线网3进行扩宽之后减少的关键面积.再加上实际优化的可行性,若分别选择则会降低效率,若是综合考虑通过优化3号线网,则可以达到增强整个过程的优化效率.

另外,为了检验NSOS优化方法的可行性,我们使用该优化方法对不同的粒径分布进行了分析,结果如表3所示.在不同大小的粒径中NSOS的功能都得到了实现,充分验证了NSOS可以选取版图优化位置的依据.

由表3可以看出,不论缺陷粒径的大小取为多少,综合灵敏度最大的始终都是3号线网,所以应该选择3号线网为最先优化的线网.

3.1.2 复杂版图的验证

在实际进行版图优化的过程中,常常会遇到一些形状不规则的线网.对这样的版图,使用综合灵

敏度模型验证时,如何进行线网的优化选择,将在本节中进行实际验证,以此来检验综合灵敏度模型的进一步应用.

表2 线网的NSO与NSS

线网	NSO	NSS
1	0.858	0
2	0.419	0
3	0.819	0.177
4	0.321	0
5	0.435	0.054
6	0.306	0
7	0.320	0
8	0.492	0
9	0.321	0
10	0.435	0.054
11	0.306	0
12	0.320	0
13	0.492	0

表3 部分版图上NSOS的运用

版图	缺陷粒径	线网编号	最大NSOS
sample 1	25 × 25	3	0.678
sample 1	35 × 35	3	1.321
sample 1	40 × 40	3	1.651

为了进一步检验新的灵敏度模型的可行性,我们从MUSB的L61层选取了一部分不规则线网版图来进行线网优化.选取的版图如图6所示:图6(a)是实际版图sample 2,图6(b)是对实际版图进行编号后的版图.由数学形态学算法,选取缺陷粒径大小为30 × 30.



图6 (网刊彩色) 实际版图和编号后的版图 (a) 实际版图; (b) 编号后的版图

对版图由上到下, 由左到右进行编号, 按顺序对每一个版图进行处理, 可得到版图的具体信息. 图 7(a) 是版图的短路关键面积, 图 7(b) 是版图的开路关键面积. 实际版图的灵敏度分析如表 4 所示.

由表 4 可以看出, 总的灵敏度最大的线网是 16 号线网. 根据 NSOS 模型, 线网 16 即为版图优化时需要首先进行优化的线网, 而其中 $NSO > NSS$, 根据 NOP 模型, 需要拓宽 16 号线网, 拓宽线网之后, 16 号线网的开路关键面积由 1464.5 减小为 318.5, 减小了 1146, 线网 16 的 NSO 减小为 0.3812. 之后总的灵敏度最大的线网是 14 号线网, 所以 14 号线网是候选的待优化线网. 重复上述步骤直到不能优化为止.

由表 5 可知, 若单一选择, NSO 最大的是 16 号线网, NSS 最大的是 17 号线网. 实际上, 该版图线网排列紧密, 绝大部分线网一旦进行扩宽就会产生新的短路关键面积, 只有线网 6, 线网 10, 线网 16 和线网 17 符合优化原则. 按照原有开路灵敏度, 线网 16 是待优化线网, 按照原有短路灵敏度, 线网 17 是待优化线网, 而按照新的综合灵敏度, 线网 16 是待优化线网. 同样在实际优化中不难发现, 对线网 17 的优化难以入手, 而对线网 16 进行优化非常容易且效果明显. 此外, 通过数据计算可以得出分别优化所减少的关键面积小于综合考虑后减少的关键面积. 再加上实际优化的可行性, 分别选择则会降

低效率, 若是根据 NSOS 模型综合考虑首先优化 16 号线网, 那么, 优化非常容易, 效果明显, 并且可以达到增强整个过程的优化效率.

对于版图 sample 2 来说, 不同大小的粒径都会产生不同的关键面积. 原则上每个粒径大小都可以作为该实验算法的依据, 但是为了更直观和明确地表现出该实验的结果和目的, 我们选择的粒径大小为 30×30 . 为了检验 NSOS 优化方法的可行性, 本文基于该优化方法对不同大小的粒径分布进行了分析, 结果如表 6 所示. 在不同大小的粒径中 NSOS 的功能都得到了实现, 充分验证了 NSOS 可以作为选取版图优化位置的依据.

由表 6 可以看出, 不论缺陷粒径的大小取为多少, 综合灵敏度最大的始终都是 16 号线网, 所以应该选择 16 号线网为最先优化的线网.

综合优化法和以往优化方法的区别在于: 先通过 NSO 和 NSS 之和计算出总的灵敏度最大的线网, 首先进行优化; 然后再判断该线网的开路灵敏度和短路灵敏度的大小, 决定是 NSO 占主要优化方向还是 NSS 占主要优化方向; 若 $NSO - NSS > 0$, 则说明开路灵敏度占的值比较大, 需要拓宽线网; 若 $NSO - NSS < 0$, 说明短路灵敏度占的值比较大, 需要增大线网间距. 相比于以往基于单方面的短路灵敏度或者是开路灵敏度线网对的优化方法, 综合优化法具有更高的准确性和优化效率.



图 7 (网刊彩色) 实际版图的短路关键面积和开路关键面积 (a) 版图的短路关键面积; (b) 版图的开路关键面积

表4 sample 2 的综合灵敏度模型

线网	线网面积	OCA	SCA	NSO	NSS	$y = \text{NSO} - \text{NSS}$	$z = \text{NSO} + \text{NSS}$
1	20000.000	15476.000	15340	0.774	0.292	0.482	1.066
2	320.000	0	756.000	0	0.343	-0.343	0.343
3	285.000	0	1436.000	0	0.680	-0.680	0.680
4	320.000	0	562.000	0	0.255	-0.255	0.255
5	20768.000	13055.000	14150.000	0.629	0.265	0.364	0.894
6	380.000	0	960.000	0	0.408	-0.408	0.408
7	2212.000	2708.800	2295.400	1.225	0.305	0.920	1.530
8	3096.000	4055.800	4117.600	1.310	0.392	0.918	1.702
9	1411.000	1943.600	0	1.378	0	1.378	1.378
10	380.000	0	836.125	0	0.356	-0.356	0.356
11	2876.400	3110.900	2687.500	1.082	0.283	0.799	1.365
12	4344.300	5651.500	3341.000	1.301	0.240	1.061	1.541
13	624.250	0	898.250	0	0.299	-0.299	0.299
14	4374.300	6166.300	6278.000	1.410	0.432	0.978	1.842
15	1078.500	1109.500	0	1.029	0	1.029	1.029
16	835.500	1464.500	1799.000	1.753	0.487	1.266	2.240
17	399.000	0	1692.300	0	0.705	-0.705	0.705
18	6264.800	8063.300	6909.400	1.287	0.341	0.946	1.628
19	2409.900	2088.000	1641.400	0.866	0.204	0.662	1.070
20	596.250	0	1068.300	0	0.366	-0.366	0.366
21	1736.500	2444.500	2631.300	1.408	0.398	1.010	1.806
22	3737.100	4905.100	5840.500	1.313	0.459	0.854	1.772
23	1632.300	2308.500	1078.100	1.414	0.172	1.242	1.586
24	2701.500	3107.600	2730.400	1.150	0.308	0.842	1.458
25	3368.400	3922.100	3209.100	1.164	0.284	0.880	1.448
26	1654.500	2156.500	1023.300	1.303	0.166	1.137	1.469
27	2045.600	2586.300	0	1.264	0	1.264	1.264
28	1951.600	2120.000	0	1.086	0	1.086	1.086

3.2 优化方法的性能分析

在CPU主频为2.53 GHz的Win7系统下对sample 2部分线网运行时间的计算如表7所示.

由表7可以看出,在时间的运行上,NSOS模型基本等于NSO和NSS两个时间之和,但是,就整个线网的时间运行情况来看,NSOS模型还是要比NSO和NSS这两个模型单独运行的时间要快一点.从整体工艺方面考量,本文优化的方法和以往的方法在时间上都是可行的,不同的是由于本文的优化

方法反映了缺陷和线网的真实形状,以及缺陷的粒径分布和空间分布,所以在适用范围上更广,优化精度更高.此外,灵敏度计算时不仅考虑到了单一线网与其周围所有线网发生短路的概率,使得优化时可以同时降低该线网与其周围线网之间的短路关键面积,而且考虑了线网自身的开路关键面积,减少了版图优化所需的步骤,提高了版图优化的效率.

本文优化方法中NSOS的计算涉及随机形状缺陷和随机形状版图的关键面积提取以及线网膨

胀面积的计算. 值得一提的是, 本文 NSOS 的提取速度还可以进一步提高. 随着计算机系统的飞速发展, 可采用分治策略进行并行计算以减少优化时间. 另外, 在硬件投资许可的情况下, 可以采用分布式计算进一步减少优化时间. 因此本文优化方法将会呈现出良好的应用前景.

表5 线网的 NSO 与 NSS

线网	NSO	NSS
1	0.774	0.292
2	0	0.343
3	0	0.680
4	0	0.255
5	0.629	0.265
6	0	0.408
7	1.224	0.305
8	1.310	0.392
9	1.378	0
10	0	0.356
11	1.081	0.283
12	1.301	0.240
13	0	0.299
14	1.410	0.432
15	1.029	0
16	1.753	0.487
17	0	0.705
18	1.287	0.341
19	0.866	0.204
20	0	0.366
21	1.408	0.398
22	1.312	0.459
23	1.414	0.172
24	1.150	0.308
25	1.164	0.284
26	1.303	0.166
27	1.264	0
28	1.086	0

表6 部分版图上 NSOS 的运用

版图	缺陷粒径	最大线网编号	最大 NSOS
sample 2	25 × 25	16	1.683
sample 2	35 × 35	16	2.856
sample 2	40 × 40	16	3.532

表7 部分线网运行时间 (单位为 s)

线网	NSOS	NSO	NSS	NSO+NSS
1	1.226	0.423	0.833	1.256
2	0.810	0.094	0.724	0.818
3	0.783	0.095	0.686	0.781
4	0.745	0.095	0.636	0.731
5	1.137	0.468	0.681	1.149

4 结 论

在深亚微米技术节点, 版图优化设计变得越来越重要. 本文根据版图优化中需要线网变化的本质要求, 提出了基于待优化线网的灵敏度模型, 该模型的主要特点是综合反映了版图上每一个线网发生故障的概率, 使每次优化减少的总关键面积更多, 提高了版图优化的效率. 实验结果表明, NSOS 可以在版图优化过程中起到重要作用. 该模型在大规模集成电路版图中的应用、算法并行的实现、实际优化时如何实现线网自动选取自动移动、线网重新布线时对电路性能的影响等将是下一步研究的问题.

参考文献

- [1] Chiang C, Kawa J 2006 *IEEE Asia Pacific Conference on Circuits and Systems* Singapore, December 4–7, 2006 p1099
- [2] Raghvendra S, Hurat, Philippe 2005 *The 18th International Conference on VLSI Design* California, USA, January 3–7, 2005 p705
- [3] Tian X B, Xu H, Li Q J 2013 *Chin. Phys. B* **22** 088502
- [4] Fang X D, Tang Y H, Wu J J, Zhu X, Zhou J, Huang D 2013 *Chin. Phys. B* **22** 078901
- [5] Fang X D, Tang Y H, Wu J J 2012 *Chin. Phys. B* **21** 098901
- [6] Muller D 2006 *IEEE/ACM International Conference on Computer-Aided Design* San Jose CA, November 5–9, 2006 p480
- [7] Minsik C, Hua X, Ruri R, Pan D Z 2008 *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems* **27** p872
- [8] Zhu Z M, Li R, Hao B T, Yang Y T 2009 *Chin. Phys. B* **18** 4995
- [9] Zhu Z M, Qian L B, Yang Y T 2009 *Chin. Phys. B* **18** 1188
- [10] Wang J P, Hao Y, Zhang J M 2007 *Chin. Phys.* **16** 1796
- [11] Wang J P, Hao Y 2006 *Chin. Phys.* **15** 1621
- [12] Ge J, Jin Z, Su Y B, Cheng W, Liu X Y, Wu D X 2009 *Acta. Phys. Sin.* **58** 8584 (in Chinese) [葛霁, 金智, 苏永波, 程伟, 刘新宇, 吴德馨 2009 物理学报 **58** 8584]
- [13] Cai D L, Song Z T, Li X, Chen H P, Chen X G 2011 *Chin. Phys. Lett.* **28** 018501

- [14] Pan D Z, Minsik C, Kun Y, Ban Y C 2008 *The 9th International Conference on Solid-State and Integrated-Circuit Technology* Beijing, China, October 20–23 2008, p2232
- [15] Li X, Song Z T, Cai D L, Chen X G, Jia X L 2009 *Chin. Phys. Lett.* **26** 128501
- [16] Ding S, Song Z T, Liu B, Zhu M, Chen X T, Chen Y F, Shen J, Fu C, Feng S L 2008 *Chin. Phys. Lett.* **25** 3815
- [17] Ghaida R S, Doniger K, Zarkesh H P 2009 *IEEE Trans. Semicond. Manufact.* **22** 329
- [18] Li X, Song Z T, Cai D L, Chen X G, Jia X L 2009 *Chin. Phys. Lett.* **26** 128501
- [19] Ding S, Song Z T, Liu B, Zhu M, Chen X T, Chen Y F, Shen J, Fu C, Feng S L 2008 *Chin. Phys. Lett.* **25** 3815
- [20] Wang J P, Hao Y 2009 *Acta Phys. Sin.* **58** 4267 (in Chinese) [王俊平, 郝跃 2009 物理学报 **58** 4267]
- [21] Wang J P, Hao Y 2005 *Chin. J. Semicond.* **26** 1514
- [22] Pan D Z, Minsik C, Kun Y 2010 *Foundations and Trends in Electronic Design Automation* **4** 1
- [23] Pan D Z, Minsik C, Kun Y, Ban Y C 2008 *The 9th International Conference on Solid-State and Integrated-Circuit Technology* Beijing, China, October 20–23, 2008 p2232
- [24] Liu S G, Wang J P, Su Y B, Wang L 2012 *Chin. Phys. B* **21** 098503
- [25] Wang J P, Ning P, Wang L, Su Y B, Liu S G, Wan G T, Wang S 2010 *Open NSO Modeling for DFM 2nd International Conference on Information Engineering and Computer Science-Proceedings* Wuhan, China, December 25–26, 2010 p1

Net sensitivity for open and short model based on layout optimization*

Wang Jun-Ping^{1)†} Qi Su-Yang¹⁾ Liu Shi-Gang²⁾

1) (School of Communication Engineering, Xidian University, Xi'an 710071, China)

2) (School of Microelectronics, Xidian University, Xi'an 710071, China)

(Received 8 January 2014; revised manuscript received 12 February 2014)

Abstract

To maintain and improve the manufacturing yield of integrated circuit becomes a research hot spot in optimized circuit design and manufacturing technology, with the expansion of the integrated circuit scale and shrinkage of devices feature sizes. In order to reduce the yield loss caused by redundancy material defect and missing material defect, choosing a preferentially optimizing net becomes an important subject in the process of layout optimization. Layout optimization is an effective way to increase integrated circuit yield which is based on the critical area diminution. In the paper presented is a new kind of short circuit and open circuit sensitivity model, which is net-based and not only reflects the size of the short critical area between the single net and the nets around it, but also possesses open critical area. Because this model is based on single net and includes the information about the surrounding net, the short critical area between the single net and the net around it and the open critical area of its own can be reduced at the same time. In this way, the efficiency of layout optimization is enhanced. According to the experimental results, this sensitivity model can be used to choose the position for optimization.

Keywords: integrated circuit, yield, critical area, sensitivity

PACS: 85.40.Bh, 61.72.-y

DOI: 10.7498/aps.63.128503

* Project supported by the National Natural Science Foundation of China (Grant Nos. 61173088, 61373172) and the Industry Technology Innovation Program of Xi'an, China (Grant No. CX12485).

† Corresponding author. E-mail: jpwang@mail.xidian.edu.cn