SiO_x(x = 1.3)薄膜的优化阻变特性与 退火温度的关系探究^{*}

任圣 马忠元 计 江小帆 王越飞 夏国银 陈坤基 黄信凡 徐骏 徐岭 李伟 冯端

(南京大学电子科学与工程学院,固体微结构物理国家重点实验室,南京 210093)

(2014年4月16日收到;2014年5月30日收到修改稿)

采用电子束蒸发技术在Si衬底上制备了亚氧化硅SiO_x (x = 1.3)薄膜,研究了不同温度热退火处理的SiO_x 薄膜作为阻变层的ITO/SiO_x/Si/Al结构的阻变特性.研究发现,在电极尺寸相同的条件下,随着退火温度的增加,该结构的高低阻态比显著提高,最高可达 10^9 .X射线光电子能谱和电子顺磁共振能谱的分析表明,不同退火温度下形成的不同价态的硅悬挂键是低阻态下细丝通道的主要来源. 椭偏仪的测试结果表明,经过热退火处理的SiO_x 薄膜折射率的增大是导致高阻态下器件电阻增大的原因.

关键词: SiO_x 薄膜, 阻变特性, 硅悬挂键, 热处理 PACS: 72.60.+g, 72.20.−i, 73.40.Rw

DOI: 10.7498/aps.63.167201

1引言

非易失性存储器 (NVM) 由于其具有断电存储 的特性而在未来的存储器中具有潜在的应用前景, 目前应用最广泛的 NVM 是闪速存储器^[1]. 然而 闪速存储器是通过向浮栅中注入或拉出电子来实 现"写"或"擦",在进一步减小浮栅结构中的关键 部分 (如隧穿氧化层、栅间绝缘层) 工艺尺寸的过程 中,遇到了闪速存储器耐久性方面的挑战. 面临着 尺寸的瓶颈, 如何在提高集成度的同时保持稳定 的存储特性成为了现阶段国际存储器领域迫切需 要解决的一个问题^[2–5]. 近年来,在新型的 NVM 中, 阻变存储器是一类基于电阻可变的材料的存储 器^[5], 采用器件所处的不同物理状态 (如高阻态和 低阻态) 存储信息,通过施加偏压实现不同物理状 态之间的切换, 大幅度增加了存储器的信息保存能 力和寿命.而且由于其结构简单、单元尺寸小、读写速度快、数据保持久而成为新型存储器的有力候选者^[6-8].

阻变存储器材料发展到今天,按照介质层材料 的种类可大致分为以下四种:一是二元过渡金属 氧化物,如ZnO^[9],TiO₂^[10];二是具有钙钛矿结构 的金属氧化物,如SrZrO₃^[11];三是硫系化合物,如 Ag₂S^[12],GeSe^[13];四是硅基材料,如SiO_x^[14–19], SiN_x^[20],非晶Si^[21]等.其中硅基SiO_x材料因其制 备工艺与互补金属氧化物半导体技术完全兼容, 在成本控制等方面占有一定的优势,很有希望应 用到商业阻变存储器中,因此,SiO_x阻变特性研 究逐渐成为阻变存储器材料领域内的一个热点. 对SiO_x材料的研究大致可分为以下两类:一类是 基于可编程金属细丝通道阻变机理,Huang等^[18] 报道了Cu/SiO_x/W结构的单极型阻变特性,分析 认为Cu导电通道在阻变过程中扮演着重要的角

^{*} 国家重点基础研究发展计划(批准号: 2010CB934402, 2013CB632101)、国家自然科学基金(批准号: 61071008, 60976001)、 中央高等学校基本科研基金(批准号: 1095021030, 1116021004, 1114021005)和高等学校博士学科点专项科研基金(批准号: 20130091110024)资助的课题.

[†]通讯作者. E-mail: zyma@nju.edu.cn

^{© 2014} 中国物理学会 Chinese Physical Society

色; 另一类是基于SiO_x材料自身的阻变特性, 即 采用惰性金属或不含金属原子的材料作为电极, 排除金属原子导电通道的影响, 阻变特性完全取 决于SiO_x材料本身. Yao等^[14]采用光刻工艺以及 干法刻蚀和湿法刻蚀制备了垂直的纳米柱状多晶 硅 (p-Si)/SiO_x(x = 1.9-2)/p-Si结构器件, 在真空 条件下观察到器件的单极型阻变特性,并提出纳 米硅细丝通道模型解释了该器件的阻变现象. 文 献[14]认为,在通道初次形成的过程中通过电化学 还原反应使得 SiO_x 被还原成纳米硅颗粒 (SiO_x \rightarrow Si), 伴随着纳米硅颗粒的不断增加, 最终形成一 条连通上下电极的纳米硅导电通道,器件达到低 阻态;器件的通道断开过程归因于电化学氧化反 应, 使得局部的纳米硅颗粒重新被氧化成 SiO_x . 值 得关注的是, 文献 [14] 研究的 SiO_x 材料的 x 值比 较大(x > 1.9),接近于化学配比的SiO₂. 2013年, 文献 [15] 指出, 当 SiO_x 材料的 x 值小于 0.75 时, 在 Pt/SiO_x (x < 0.75)/Pt结构中也能观察到单极型 阻变特性,并提出硅悬挂键(Si-DB)导电通道模型 对阻变机理进行了解释. 文献 [15] 通过测试证明 未退火的高度富硅的SiO_x 材料中存在大量的Si-DBs, 在通道初次形成过程中通过电压的作用使 得Si—O键断裂产生新的Si-DBs, 新产生的Si-DBs 和原有的Si-DBs达到一定浓度后共同形成了导电 通道,器件变为低阻态.器件的通道断开过程与 电化学氧化反应有关,靠近顶电极的Si-DBs重新 被氧化后形成 SiO_x .为了进一步研究 SiO_x 材料的 x值对阻变特性的影响,本文选取x值介于0.75和 1.9之间的SiO_r 薄膜作为研究对象, 在上下表面分 别沉积氧化铟锡(ITO)和Al电极,制备了结构为 ITO/SiO_x (x = 1.3)/Si/Al 的薄膜器件, 研究不同 退火温度对 SiO_r 薄膜及器件的影响.相比于Yao 等[14]采用的工艺,本文的制备方法较简单,而且在 大气环境中就观测到了优良的阻变特性,与目前已 报道的SiO_x薄膜^[14-19]相比,此器件的高低阻态 比有显著的提高,可达到109.通过分析退火前后 薄膜的组分和微结构,我们对该器件的阻变机理进 行了深入的探究.

2 实 验

本文采用电子束蒸发技术制备SiO_x薄膜.其 中, 靶材是纯度为99.99%的SiO粉末,衬底是电 阻率为0.005 Ω ·cm, 晶向为(100)的p型Si, 衬底温 度为120°C, 腔体内压强为1×10⁻⁴ Pa. 薄膜厚 度约为50 nm. 在氮气保护下对样品进行稳态热 退火,退火温度分别为600,800,900°C,退火时间 均为1 h.

利用X射线光电子能谱(XPS)仪对薄膜退火 前后的元素组分进行测定. 在测量 XPS之前, 先用 Ar离子对薄膜表面进行刻蚀清洗,刻蚀厚度约为 5 nm, 以排除表面 O 元素的引入.利用法国 Horiba Jobin Yvon公司生产的UVISEL型椭偏测试系统 测量了退火前后 p-Si 衬底上的 SiO_x 薄膜的折射率, 波长范围为248—2066 nm, 入射角为70°. 为了测 量薄膜的阻变特性,在样品上下表面淀积了ITO和 Al 电极, 形成了 ITO/SiO_x/Si/Al 结构器件(图1), 顶电极的尺寸为20 um. 本文使用的电学测试系统 由美国Agilent 公司生产的B1500型半导体参数分 析仪和美国Cascade公司生产的M150型探针台组 成,利用此系统对不同退火温度处理的SiO_x薄膜 作为阻变层的器件进行了*I-V*特性的测量和分析. 为了进一步研究样品的阻变机理,我们对退火前后 的薄膜进行了电子顺磁共振 (EPR) 谱测量, 研究了 薄膜内Si-DB的分布情况.



图1 ITO/SiO_x/Si/Al结构示意图

3 结果及讨论

图 2 (a) 给出了未退火样品的 *I-V* 特性曲线. 从图 2 可以看出, 在加上第一次扫描电压后, 未退 火样品的电阻从高阻态瞬间变到低阻态, 而在接着 的第二次和第三次扫描电压的作用下,电阻一直保 持在低阻态,不能产生高低阻态可重复转变的现 象.由此可见,第一次扫描电压后高阻态到低阻态 的转变属于硬击穿.

图 2 (b)—(d) 所 示 为 样 品 经 过 600, 800, 900 °C 热 退 火 处 理 后 的 *I-V* 特 性 曲 线. 从 图 2 (b)—(d) 可以看出: 三个退火温度对应的通道 断开电压 *V*_{reset} 基本在 4—6 V,通道形成电压 *V*_{set} 分别为 33, 35, 30 V;随着退火温度从 600 °C 增加 到 900 °C,低阻态电流基本保持在 10 mA,而高阻 态电流逐渐变小,从而使得高低阻态比变大,当电 压为 2.5 V时,它们的高低阻态比分别为 10⁶, 10⁸, 10⁹. 由此可见,随着退火温度的增加,器件的高低 阻态比有显著的提高.

为了分析和研究导致高低阻态比增大的原因, 我们利用 XPS 仪对退火前后样品的元素成分进行 测定,研究了 Si 在 SiO_x 薄膜中的具体形态.

通常SiO_x薄膜中Si原子存在五种价态,分别 为Si⁰,Si⁺,Si²⁺,Si³⁺和Si⁴⁺,它们对应于Si-Si₄, Si-Si₃O,Si-Si₂O₂,Si-SiO₃和Si-O₄五种以硅原子 为中心的四面体结构.图3给出了退火前后SiO_x 薄膜的五种价态的Si 2p拟合峰,通过对五个价 态的峰面积进行积分,计算出每个价态所占百分 比以及SiO_x 薄膜中的 x 值, 结果列于表1. 在未 退火SiO_x薄膜中,按照价态所占比例由高到低依 次为Si³⁺ (58%), Si²⁺ (20.6%), Si⁴⁺ (12.7%), Si⁺ (5.8%), Si⁰ (2.9%). 经过600°C 退火后, SiO_x 薄膜 中减小幅度最大的是Si³⁺价态,Si⁴⁺次之,增幅最 大的是Si²⁺,其次是Si⁰和Si⁺. 这说明经过600°C 退火后, SiO_x 薄膜中Si³⁺和Si⁴⁺价态所对应的Si-SiO₃和Si-O₄结构的Si-O键被打破,重组成Si⁰, Si⁺, Si²⁺ 三个低价态对应的Si-Si₄, Si-Si₃O和Si-Si₂O₂结构. 在经过800和900°C 退火的SiO_x薄膜 中,减小幅度最大的价态均是Si³⁺,减幅分别达到 42% 和 43%, 其次是 Si⁴⁺ 价态, 减幅为 12.6%, 增幅 最大的价态均是Si²⁺, 增幅分别为45%和40%, 其 次是Si⁰价态, 增幅分别为15%和14%. 值得关注 的是, 经800°C退火的SiO_x薄膜中Si⁺没有增加 而是减小了 5.7%, 但经 900 °C 退火的 SiO_x 薄膜中 Si⁺ 增加了2%. 另外, XPS测得的退火前后SiO_x 薄膜中的硅氧比均为1:1.35左右,而通过拟合Si 各价态的组分比得到,经过600,800,900°C退火 的SiO_x薄膜的硅氧比分别为1:1.127,1:0.902和 1:0.866,即SiOx 中的x 值都小于1.35,这进一步 表明退火后SiO_x薄膜中的Si—O键断裂重组,有 Si-DBs 产生, Si⁰含量增加.



图 2 退火前后样品的 *I-V* 特性曲线 (a) 未退火; (b) 退火温度为 600 °C, 退火时间为1 h; (c) 退火温度为 800 °C, 退火时间为1 h; (d) 退火温度为 900 °C, 退火时间为1 h



图 3 退火前后 SiO_x 薄膜中 Si 2p 的高分辨 XPS 分峰拟合结果 (a) 未退火; (b) 退火温度为 600 °C, 退火时间为 1 h; (c) 退火温度为 800 °C, 退火时间为 1 h; (d) 退火温度为 900 °C, 退火时间为 1 h

表1 四种薄膜中Si原子的五个价态所占的百分比

退火条件	SiO_x	Si^0	Si^+	Si^{2+}	Si^{3+}	Si^{4+}
未退火	$\mathrm{SiO}_{1.356}$	2.9%	5.8%	20.6%	58%	12.7%
600 °C, 1 h	$SiO_{1.127}$	10.4%	9.2%	28.6%	48.2%	3.6%
800 °C, 1 h	$SiO_{0.902}$	17.8%	0.1%	66%	16%	0.1%
900 °C, 1 h	$\mathrm{SiO}_{0.866}$	16.9%	7.76%	60.2%	15%	0.14%

为了进一步分析 SiO_x 薄膜的阻变特性, 我们 需要了解薄膜中已存在的 Si-DBs 的分布情况, 因 此对退火前后的薄膜进行了 EPR 谱测量. 图4 给 出了退火前后 SiO_x 薄膜的 EPR 谱. 从图4 (a) 可 以看出, 对于未退火的 SiO_x 薄膜, 在磁感应强度 $B = 3.4759 \times 10^{-1}$ T 附近出现了一个强的共振 吸收, 对应的 g 因子 $g_0 = 2.0039 \pm 0.0001$. 文献 [22, 23] 研究发现, 未退火的 SiO_x 薄膜的顺磁中心 主要是一种形式为 Si₂O = Si·(其中"·"代表未配对 的电子)的 Si-DB, Si 原子周围有两个 Si 原子和一 个 O 原子与其成键, 留下一个未配对的电子, 此 时 Si 原子呈现的价态为 Si⁺. 由表 1 可知, 未退火 的 SiO_x 薄膜中 Si⁺ 含量仅为 5.8%, 而 Si₂O = Si·形 式的 Si-DB 只占 Si⁺ 价态的一部分, 所以数量较少 的 Si₂O = Si· 难以形成稳定的 Si-DB 导电通道, 因 此,在未退火的SiO_x薄膜中没有观察到阻变现 象 (如图 2 (a)).由图 4 (b)可知,经800°C退火后, SiO_x薄膜的 $g_0 = 2.0053 \pm 0.0001$,Si-DB的形式为 Si₃=Si·,此时Si原子呈现的价态为Si⁰,薄膜的顺 磁中心从Si₂O=Si·形式的Si-DB变为了Si₃=Si· 形式的Si-DB.导致Si-DB种类转变的原因是薄 膜中大量的Si³⁺和Si⁴⁺价态所对应的Si-O键 被打破,重组时所产生的O空位容易与原有的 Si₂O=Si·结合,形成了Si²⁺价态对应的Si-Si₂O₂ 结构,从而减少了原有存在的Si₂O=Si·数量.XPS 结果显示,Si⁺价态所占的百分比从未退火状态的 5.8%减小到0.1%(退火温度为800°C),Si²⁺价态 所占的百分比从未退火状态的20.6%增大到66%, 而且Si³⁺和Si⁴⁺价态含量的大幅度减少会产生大 量Si⁰价态的DB,Si⁰价态含量高达17.8%(表1). 这与EPR谱结果相一致,即薄膜中形式为Si3≡Si· 的Si-DB的含量增加得较快,大量的Si-DBs有助于 导电通道的形成,所以经过800°C退火的SiO_x薄 膜中存在阻变现象.从图4(c)可以看出,经900°C 退火后, SiO_x 薄膜的 $g_0 = 2.0048 \pm 0.0001$, 其Si-DB的主要形式既有 Si⁰ 价态所对应的 Si₃ \equiv Si⁻, 也 有Si+价态所对应的Si₂O≡Si. 导致两种DB同 时存在的原因是900°C高温退火环境下,在Si³⁺ 和Si⁴⁺价态含量的大幅度减少过程中产生了大量 的Si₃ ≡ Si·和Si₂O ≡ Si·. XPS 结果显示, Si⁰ 价态 所占的百分比从未退火状态的2.9% 增加到16.9% (退火温度为900°C), Si+价态所占的百分比从未 退火状态的 5.8% 增加到 7.6%, 这与 800 °C 退火的 SiO_x 薄膜中Si⁺ 价态所占的百分比(0.1%)形成对 比,这两种形式的Si-DB是900°C退火的SiOx薄 膜低阻态下导电通道的主要来源. 另外, 我们在测 量600°C退火的SiO_x薄膜的EPR谱时未发现明 显的顺磁中心. 这是因为在此退火过程中, 薄膜的 Si—O键断裂产生的O空位与部分Si₂O=Si·结合 形成了Si-Si₂O₂结构,同时部分Si₂O=Si·重组形 成Si₃≡Si·,从而减少了原有存在的Si₂O≡Si·数 量,因此,测量EPR谱时未观察到与Si+价态所对

应的Si₂O \equiv Si·.考虑到600°C退火过程中,SiO_x 薄膜中高价态的Si³⁺和Si⁴⁺重组成低价态的Si²⁺, Si⁺和Si⁰时,产生的相应的DB种类多,可形成导 电通道,但达不到EPR技术所能检测到的每一种 顺磁中心的浓度,因此,虽然在600°C退火的SiO_x 薄膜中存在阻变现象,但EPR技术却测不到明显 的顺磁中心.

参照本研究组提出的 Si-DB 细丝通道模型^[15] 并结合上述的 XPS 结果和 EPR 谱结果,本文初步 分析了 *I-V* 特性中观察到的部分阻变现象.图5 给 出了 SiO_x 薄膜中 Si-DB 细丝通道的形成和断开过 程.从图5(a)可以看出,未加偏压前,SiO_x 薄膜 中己存在的 Si-DBs 分布比较分散.由图5(b)可知, 加上首次偏压 V_{forming} 后,在电场诱导下新产生的 Si-DBs 与己存在的 Si-DBs 一起形成了导电细丝通 道,对应于器件从高阻态转变到低阻态.由图5(c) 可知,加上 V_{reset} 电压后,部分 Si-DBs 被氧化,导致 通道断开,对应于器件从低阻态转变到高阻态.由 表1所列的 XPS 结果可知,与未退火的 SiO_x 薄膜 相比,经过退火处理的 SiO_x 薄膜中高价态的 Si³⁺ 和 Si⁴⁺ 含量明显减小,低价态的 Si²⁺和 Si⁰ 含量明



图 4 退火前后 SiO_x 薄膜的 EPR 谱 (a) 未退火; (b) 退火温度为 800 °C; (c) 退火温度为 900 °C



图 5 (网刊彩色) SiO_x 薄膜中 Si-DB 细丝通道的形成和断开过程 (a) 初始态的 Si-DB; (b) $m V_{\text{forming}}$ 电压后 Si-DB 形成的通道; (c) $m V_{\text{reset}}$ 电压后 Si-DB 被部分氧化, 通道断开

显增加,而且当退火温度为800°C时Si²⁺含量达 到66%. 在Si与O的结合方式中, Si⁴⁺价态对应 的 $Si-O_4$ 最为稳定, Si^{3+} 价态次之, Si^{2+} 较不稳 定^[24], 热退火使薄膜从稳定的Si³⁺和Si⁴⁺价态变 为不稳定的Si²⁺ 价态,而且Si⁴⁺,Si³⁺,Si²⁺,Si⁺ 四种价态对应的Si—O键的键能随着价态的降低 而减小,这致使Si-O键更易被打破. 既然SiO_x 薄膜中的导电通道是由已存在的Si-DBs和电场诱 导下新产生的Si-DBs一起形成的,那么在只考虑 新产生的Si-DBs的情况下,退火后SiO_x薄膜中不 稳定的Si²⁺价态的增多以及更易被打破的Si-O 键的存在都表明在电压作用下退火薄膜中更容易 产生大量的Si-DBs,有助于形成Si-DB导电通道, 因此在退火薄膜中能观测到阻变特性,而在未退 火薄膜中没有观察到阻变现象(图2(a)--(d)).另 外, XPS结果显示(表1), 退火后SiO_x薄膜中硅氧 比变大,即退火后 SiO_x 薄膜的x值小于未退火的 x值(1.356),表明退火过程中Si---O键断裂产生了 Si-DB, 重组为Si-DB后彼此结合为Si—Si键. 在 Si-DB 重组过程中会有大量的O空位脱离束缚, 分布在薄膜中,所以导电通道断开过程中,在约 10 mA的通道形成电流作用下,通道上的Si-DB会 被氧化,从而实现低阻态到高阻态的转变(图5(c)).

在*I-V*特性测量中,我们发现随着退火温度的 增加,器件高低阻态比增大的原因与高阻态电阻 变大有关.本文利用椭偏仪测量了退火前后SiO_x 薄膜的折射率,当入射光波长为633 nm时,测得 未退火和600,800,900 °C退火的SiO_x薄膜折射 率分别为1.665,1.849,2.066,2.105,即随着退火温 度的增加,薄膜折射率增大.SiO_x薄膜折射率越 大,薄膜越致密,其密度越大^[25],进而导致薄膜电 阻增大,所以随着退火温度的增加,器件的高阻态

电阻变大. 对本文所研究的SiO_x (x = 1.3)薄膜而 言,随着退火温度的增加,薄膜折射率变大,薄膜 变得更加致密,这是属于SiO_x (x = 1.3)薄膜本身 的性质,因此,器件高低阻态比随退火温度的增加 而增大的规律具有普遍性. 需要说明的是, 我们 制备了很多样品,在其他的样品中都发现了上述 性质,而且利用椭偏仪对SiO_x薄膜进行了多次测 量,进而确保了数据的可靠性和可重复性.另外, 本文中所有的实验(包括SiO_x薄膜的制备实验、 $ITO/SiO_r/Si/Al 器件的制备实验以及对薄膜的$ XPS和EPR 谱表征的实验) 都是可以重复的. 另 一方面,为了排除金属细丝通道模型的影响,我们 对900°C退火的样品做了电阻随温度变化的研究, 结果如图6所示. 从图6 可以看出, 不同于Huang 等^[18]在 $Cu/SiO_x/W$ 结构中观察到的金属细丝通 道引起的低阻态电阻随温度的增加而增大的现象, 当温度从100K增加到350K时,本文器件的低阻 态的电阻基本保持在900 Ω左右, 而且有轻微的降 低趋势,所以排除了金属细丝通道的可能,说明 ITO和Al 电极没有影响器件的导电通道. 另外, 这也说明上述的器件高低阻态比随退火温度的增



加而增大的规律并不局限于ITO/SiO_x/Si/Al 结构,还适用于其他基于SiO_x (x = 1.3)薄膜的器件 结构.

4 结 论

本文研究了不同温度热退火处理的SiO_x薄膜 作为阻变层的ITO/SiO_x/Si/Al结构的阻变特性. 通过测量ITO/SiO_x/Si/Al器件的*I-V*特性发现, 随着退火温度的增加,器件的高低阻态比增大,最 大可达到10⁹.通过测试分析SiO_x薄膜的XPS及 EPR谱,证明了不同价态的Si-DB形成了低阻态下 的细丝通道. 椭偏仪的测试结果表明,随着退火温 度的升高,SiO_x薄膜的折射率增大,其密度也随之 增加,进而导致薄膜电阻变大,即高阻态下的电阻 随着退火温度的升高而增大,因而器件的高低阻态 比增加.本文研究结果为提高基于SiO_x材料的阻 变器件的高低阻态比提供了较好的思路和方法,具 有一定的参考价值.

参考文献

- Liu C Y, Shih Y R, Huang S J 2013 Solid State Commun. 159 13
- [2] Waser R, Dittmann R, Staikov G, Szot K 2009 Adv. Mater. 21 2632
- [3] Sawa A 2008 Mater. Today **11** 28
- [4] Lu C Y, Hsieh K Y, Liu R 2009 Microelectron. Eng. 86 283
- [5] Huang D, Wu J J, Tang Y H 2013 Chin. Phys. B 22 038401
- [6] Bardeen J, Brattain W H 1948 Phys. Rev. 74 230
- [7] Waser R, Aono M 2007 Nat. Mater. 6 833

- [8] Lee H Y, Chen P S, Wu T Y, Chen Y S, Wang C C, Tzeng P J, Lin C H, Chen F, Lien C H, Tsai M J 2008 *International Electron Devices Meeting* San Francisco, USA, December 15–17, 2008 p1
- [9] Zhao J W, Liu F J, Huang H Q, Hu Z F, Zhang X Q 2012 Chin. Phys. B 21 065201
- [10] Meng Y, Zhang P J, Liu Z Y, Liao Z L, Pan X Y, Liang X J, Zhao H W, Chen D M 2010 Chin. Phys. B 19 037304
- [11] Beck A, Bednorz J G, Gerber C, Rossel C, Widmer D 2000 Appl. Phys. Lett. 77 139
- [12] Terabe K, Hasegawa T, Nakayama T, Aono M 2005 Nature 433 47
- [13] Soni R, Meuffels P, Kohlstedt H, Kugeler C, Waser R 2009 Appl. Phys. Lett. 94 123503
- [14] Yao J, Sun Z Z, Zhong L, Douglas N, James M T 2010 Nano Lett. 10 4105
- [15] Wang Y F, Qian X Y, Chen K J, Fang Z H, Li W, Xu J 2013 Appl. Phys. Lett. **102** 042103
- [16] Wang Y Z, Chen Y T, Xue F, Zhou F, Chang Y F, Fowler B, Lee J C 2012 Appl. Phys. Lett. 100 083502
- [17] Chen R, Zhou L W, Wang J Y, Chen C J, Shao X L, Jiang H, Zhang K L, Lü L R, Zhao J S 2014 Acta Phys. Sin. 63 067202 (in Chinese) [陈然, 周立伟, 王建云, 陈长 军, 邵兴隆, 蒋浩, 张楷亮, 吕联荣, 赵金石 2014 物理学报 63 067202]
- [18] Huang R, Zhang L J, Gao D J, Pan Y, Qin S Q, Tang P, Cai Y M, Wang Y Y 2011 Appl. Phys. A **102** 927
- [19] Schindler C, Weides M, Kozicki M N, Waser R 2008 Appl. Phys. Lett. 92 122910
- [20] Kim H D, An H M, Kim K C, Seo Y, Nam K H, Chung H B, Lee E B, Kim T G 2010 Semicond. Sci. Technol. 25 065002
- [21] Jo S H, Kim K H, Lu W 2009 Nano Lett. 9 870
- [22] Shamekh A M A, Tokuda N, Inokuma T 2011 J. Non-Cryst. Solids 357 981
- [23] Holzenkampfer E, Richter F W, Stuke J, Grote U V 1979 J. Non-Cryst. Solids 32 327
- [24] Hamann D R 2000 Phys. Rev. B 61 9899
- [25] Arndt J, Devine R A B, Revesz A G 1991 J. Non-Cryst. Solids 131 1206

Dependence of annealing temperatures on the optimized resistive switching behavior from SiO_x (x = 1.3) films^{*}

Ren Sheng Ma Zhong-Yuan[†] Jiang Xiao-Fan Wang Yue-Fei Xia Guo-Yin Chen Kun-Ji Huang Xin-Fan Xu Jun Xu Ling Li Wei Feng Duan

(National Laboratory of Solid State Microstructures, School of Electronic Science and Engineering, Nanjing University, Nanjing 210093, China)

(Received 16 April 2014; revised manuscript received 30 May 2014)

Abstract

 SiO_x films (x = 1.3) are deposited on the silicon substrates by electron beam evaporation. The resistive switching behaviors from the device consisting of indium tin oxide (ITO)/SiO_x/Si/Al with annealed SiO_x layer as the resistive layer are investigated. It is found that on/off ratio of the device increases with the annealing temperature rising. The maximum on/off ratio reaches 10⁹. The analyses of X-ray photoelectron spectrum and electron paramagnetic resonance spectrum reveal that the silicon dangling bonds in different valence states can be formed at different annealing temperatures, which is the main source of the conducting filament pathway. The result of ellipsometer indicates that the increase of refractive index of annealed SiO_x film leads to the increase of the resistance of high resistance state.

Keywords: SiO_x films, resistive switching, silicon dangling bonds, heat treatmentPACS: 72.60.+g, 72.20.-i, 73.40.RwDOI: 10.7498/aps.63.167201

^{*} Project supported by the State Key Development Program for Basic Research of China (Grant Nos. 2010CB934402, 2013CB632101), the National Natural Science Foundation of China (Grant Nos. 61071008, 60976001), the Fundamental Scientific Research Foundation for the Central Universities of China (Grant Nos. 1095021030, 1116021004, 1114021005), and the Specialized Research Foundation for the Doctoral Program of Institution of Higher Education of China (Grant No. 20130091110024).

 $[\]dagger$ Corresponding author. E-mail: <code>zyma@nju.edu.cn</code>