

一个通用的记忆器件模拟器*

李志军^{1)2)†} 曾以成²⁾ 谭志平²⁾

1)(湘潭大学信息工程学院, 湘潭 411105)

2)(湘潭大学光电工程系, 湘潭 411105)

(2014年1月4日收到; 2014年1月18日收到修改稿)

本文根据惠普忆阻器模型提出了一个新的接地忆阻器模拟等效电路. 并以此为基础, 采用常规的电子元件构建了一个通用的记忆器件模拟器. 该模拟器能在电路拓扑结构不变的情况下, 通过改变接入元件的性质能将接地忆阻器分别转化为浮地忆阻器、浮地忆感器和浮地忆容器. 由于该模拟器是浮地的, 因而可以方便的与其他电子器件实现灵活的连接形式. Pspice 仿真实验验证了模拟器的真确性和有效性.

关键词: 记忆器件, 收缩迟滞曲线, 浮地, 模拟器

PACS: 85.25.Hv

DOI: 10.7498/aps.63.098501

1 引言

自2008年5月美国惠普实验室成功实现忆阻器(memristor)以来, 忆阻器在非易失性存储器, 人工神经网络和电路设计领域得到了广泛的应用^[1-3]. 由于记忆效应是纳米电子器件的一种普遍现象, 蔡少棠教授于2009年又提出了忆容器(memcapacitor)和忆感器(meminductor)的相关概念^[4]. 这两种新的记忆元件和忆阻器一样都具有记忆功能, 表现出具有收缩迟滞特征的特性曲线. 与忆阻器不同的是, 忆容器和忆感器在工作时不需要消耗能量, 因而在低功耗超大规模集成电路中, 忆容器和忆感器相对于忆阻器更具有优势.

由于纳米技术存在实现困难、成本高等缺点, 忆容器、忆感器和忆阻器一样现在还仅存在实验室环境中, 这些记忆器件实现商品化还需要一个漫长的过程. 因此, 根据这些器件的实际电学特性构建它们的模拟等效电路对分析和研究由这些记忆元件构成的电路和系统具有重要的意义和实用价值.

到目前为止, 已经有大量文献报导了忆阻器的Matlab模型和Pspice宏模型^[5-9]. 虽然这些模

型能方便的对忆阻器的 $v-i$ 曲线进行模拟, 但不是物理上可实现的具体电路, 所以这些模型不能应于具体电路并进行实验研究. 为解决这一实际问题, Pershin等^[10]采用微控制器(MCU)、模数变换器(ADC)和数字电位计等器件设计了一个忆阻器模拟器, 由于采用了模数变换器, 致使模拟器的瞬态响应能力较差. 文献^[11-13]采用纯模拟技术实现了分段线性 and 光滑模型的磁控忆阻器模拟器, 但只能实现接地形式. 一个采用普通电子元件构建的忆阻器模拟器能有效地模拟HP忆阻器的电学特性, 但需要辅加大量的器件才能实现浮地连接^[14].

相对于忆阻器, 忆容器和忆感器的仿真模型和电路模拟器研究甚少. Pershin等^[15]提出了一个简单的变类器, 可以将忆阻器转化为忆容器和忆感器. 但在实现的忆容器和忆感器中包含了一个串联的寄生电阻, 且提出的模拟器只能实现接地方式. 一个采用电流反馈运算放大器(Current Feedback Operational Amplifier)实现的忆容器模拟等效电路能精确的模拟忆容器典型的、具有收缩迟滞特性的 $q-u$ (电荷-电压)曲线, 然而该电路只能实现将忆阻器转化为忆容器, 而不能实现忆感器, 而且该电路也只能以接地方式接入其他电路^[16].

* 国家自然科学基金(批准号: 61176032)资助的课题.

† 通讯作者. E-mail: lizhijun_320@163.com

作为二端器件, 记忆元件应该可以与其他电子器件实现任意连接, 而不局限于接地形式. 因此, 为了进一步拓展记忆器件的应用, 本文尝试实现了一个通用的记忆器件模拟器. 该模拟器能够在电路拓扑结构不变的情况下, 通过接入不同性质的元件, 可以将一个接地的忆阻器分别转化为浮地忆阻器、浮地忆容器和浮地忆感器. 由于该模拟器能模拟所有记忆器件的电学性能, 而且对接入电路的形式没有任何要求, 因而具有通用性, 可以广泛应用于与记忆器件相关的电路与系统的设计.

2 HP 忆阻器模型及接地忆阻器模拟器的实现

2.1 HP 忆阻器模型

HP TiO_2 忆阻器^[1]的结构如图 1(a) 所示, 主要由位于两端的金属铂电极和电极间的金属氧化物半导体薄膜构成. 其中金属氧化物半导体薄膜由未掺杂的 TiO_2 薄层(对应为高阻区)和高掺杂的 TiO_{2-x} 薄层(对应为低阻区)构成. 当忆阻器两端外加电压或电流时, 高、低掺杂区的边界将发生迁移致使对外呈现随外加电压或电流作用时间而变化的电阻. 因此忆阻器可以看作是两个互相耦合的可变电阻构成, 其等效电路如图 1(b) 所示. 图 1(c) 为忆阻器的电路符号.

设 R_{ON} 和 R_{OFF} 分别对应为忆阻器的最小电

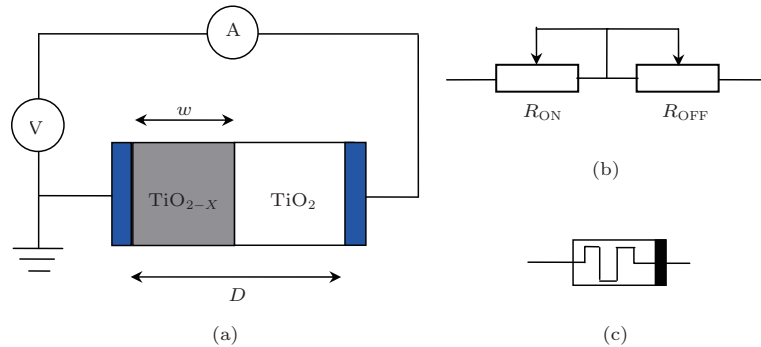


图 1 HP 忆阻器 (a) 模型; (b) 等效电路; (c) 电路符号

2.2 接地忆阻器模拟器的实现

根据 HP 忆阻器的模型, 我们采用电流反馈运算放大器和模拟乘法器实现了一个接地忆阻器模拟器电路, 如图 2 所示. 其中 U1, U2 和 U4 为 AD844 型电流反馈运算放大器, U3 为模拟乘法器

阻值和最大电阻值, 那么忆阻器的忆阻值可以表示为

$$M(t) = R_{\text{ON}} \frac{w(t)}{D} + R_{\text{OFF}} \left(1 - \frac{w(t)}{D} \right), \quad (1)$$

其中, $w(t)/D$ 为忆阻器的内部状态控制变量. 在 HP 忆阻器中, 其内部状态变量的变化率为电流 i 的函数, 即

$$\frac{dw(t)}{dt} = \mu_V \frac{R_{\text{ON}}}{D} i(t), \quad (2)$$

其中 μ_V 为杂质的迁移速率. 由于高、低掺杂区的界面移动速率与忆阻器流过的电流成线性关系, 所以该忆阻器模型又称为线性漂移模型^[17]. 对 (2) 式积分可得

$$\begin{aligned} w(t) &= w_0 + \mu_V \frac{R_{\text{ON}}}{D} \int i(t) dt \\ &= w_0 + \mu_V \frac{R_{\text{ON}}}{D} q(t). \end{aligned} \quad (3)$$

将 (3) 式代入 (1) 式, 则忆阻器的忆阻值可以描述为

$$M(t) = R_{\text{OFF}} \left\{ \left[1 + \frac{w_0}{D} \left(\frac{R_{\text{ON}}}{R_{\text{OFF}}} - 1 \right) \right] - \frac{\mu_V R_{\text{ON}}}{D^2} \left(1 - \frac{R_{\text{ON}}}{R_{\text{OFF}}} \right) q(t) \right\}. \quad (4)$$

如 $w_0/D \ll 1$, $R_{\text{ON}} \ll R_{\text{OFF}}$, 那么 (4) 式可以简化为

$$M(t) \approx R_{\text{OFF}} (1 - kq(t)), \quad (5)$$

其中 $k = \mu_V R_{\text{ON}} / (D^2 R_{\text{OFF}})$.

AD633. 根据 AD844 的端口特性

$$v_y = v_x, \quad i_z = i_x, \quad v_z = v_w. \quad (6)$$

直接分析图 2 的电路可知 U1 构成电流积分器, 将流过忆阻器的电流转化为相应的电荷, 当电容 C_1 的初始电压为 0 时其输出电压可以表示为

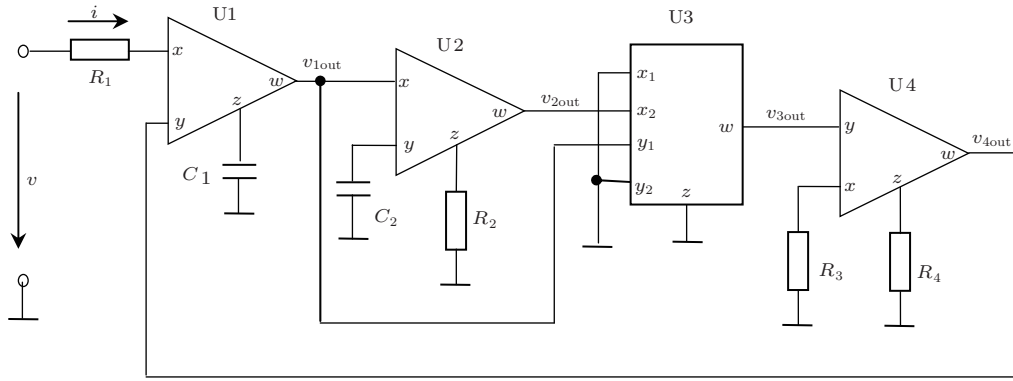


图2 提出的接地忆阻器模拟器

$$v_{1out}(t) = -i(t) \frac{1}{sC_1} = \frac{1}{C_1} \int i(t) dt = \frac{q(t)}{C_1}. \quad (7)$$

U2 构成微分电路, 将 U1 的输出电压 v_{1out} 微分输出得

$$v_{2out}(t) = \frac{v_{1out}}{1} R_2. \quad (8)$$

将 (7) 式代入 (8) 式, 则

$$v_{2out}(t) = -i(t) \frac{C_2}{C_1} R_2. \quad (9)$$

从而在 U2 的输出端得到一个与输入电流成线性关系的输出电压. U4 实现电压放大器, 将乘法器的输出电压 (乘法器的增益因子为 0.1) 放大并反馈到 U1 的 y 端, 其输出为

$$v_{4out}(t) = -i(t) \frac{q(t)}{10C_1} \cdot \frac{C_2}{C_1} R_2 \cdot \frac{R_4}{R_3}. \quad (10)$$

由于 AD844 型电流反馈运算放大器 y 端和 x 端存在虚短路, 所以有

$$v(t) - v_{4out}(t) = i(t)R_1. \quad (11)$$

从而可以求出忆阻器端电压和电流的关系为

$$v = i \left[R_1 - \frac{R_2 R_4 C_2}{10 R_3 C_1^2} q(t) \right], \quad (12)$$

即该忆阻器模拟器的忆阻值

$$R_M = R_1 \left(1 - \frac{R_2 R_4 C_2}{10 R_3 R_1 C_1^2} q(t) \right). \quad (13)$$

如果令

$$R_1 = R_{OFF}, \\ k = R_2 R_4 C_2 / (10 R_3 R_1 C_1^2),$$

则提出的忆阻器模拟器能很好地模拟 (5) 式所定义 HP 忆阻器.

3 记忆器件通用模拟器的实现

上述的模拟器虽然能很好的模拟 HP 忆阻器的电学特性, 但由于只能实现接地连接的形式, 在实际使用中存在诸多限制. 而且现有的忆容器、忆感器模拟器也只能实现接地连接的形式, 不具有通用性. 为了进一步拓宽这些记忆器件的应用, 我们尝试采用差动差分电流传输器 (DVCC) 构建了一个通用的记忆器件模拟器, 其实现原理如图 3 所示. 该电路包含 2 个双端输出的 DVCC, 1 个接地忆阻器 M , 1 个线性电阻 R_D 和 1 个可供选择的阻抗元件 Z_C . 在文献 [18] 的基础上采用 AD844 型 CFA 实现的双端输出 DVCC 如图 4 所示. 根据 (6) 式所描述的 AD844 的端口特性, 当 $R_a = R_b$, $R_e = R_f$ 则图 4 的电路能满足 DVCC 的端口特性 [18]

$$v_X = v_{Y1} - v_{Y2}, i_X = i_{Z+} = -i_{Z-}, i_Y = 0. \quad (14)$$

由 (14) 式可以计算出 UA 的输出电流

$$i_3(t) = i_{RD}(t) = \frac{v_A(t) - v_B(t)}{R_D}. \quad (15)$$

而 UB 的输出电流可以表示为

$$i_1(t) = i_2(t) = \frac{Z_C}{R_M(t)} i_3(t) \\ = \frac{Z_C}{R_M(t)} \frac{v_A(t) - v_B(t)}{R_D}, \quad (16)$$

即 A, B 点的等效输入阻抗为

$$Z_{AB}(t) = \frac{v_A(t) - v_B(t)}{i_1(t)} = \frac{R_D \cdot R_M(t)}{Z_C}. \quad (17)$$

由 (17) 式可知, AB 端等效输入阻抗和忆阻器一样具有记忆效应, 而且当 Z_C 选择不同性质的元件时, 输入阻抗的性质也会随之产生改变.

1) 当 $Z_C = R_C$ 时,

$Z_{AB}(t) = \frac{R_D \cdot R_M(t)}{R_C}$, 将接地忆阻器转化为浮地忆阻器.

2) 当 $Z_C = C_C$ 时,

$Z_{AB}(t) = \frac{R_D \cdot R_M(t)}{1/sC_C}$, 则将忆阻器转化为一个浮地忆感器, 其忆感值为

$$L_M(t) = C_C R_D R_M(t). \quad (18)$$

3) 当 $Z_C = L_C$ 时,

$Z_{AB}(t) = \frac{R_D \cdot R_M(t)}{sL_C}$, 则将忆阻器转化为一个

浮地忆容器, 其忆容值为

$$C_M(t) = \frac{L_C}{R_2 R_M(t)}. \quad (19)$$

从上述分析过程可以看出, 该模拟器在电路拓扑结构不变的情况下, 通过接入不同性质的元件该模拟器可以分别模拟浮地的忆阻器、忆感器和忆容器. 由于提出的模拟器是浮地的, 对记忆器件两端的电压没有任何限制, 因而可以方便的与其他电子器件实现不同形式的连接方式. 而且该模拟器所采用的器件都是通用元件, 因而提出的模拟器不但可以用于电路仿真分析, 而且非常适合于硬件电路的实现.

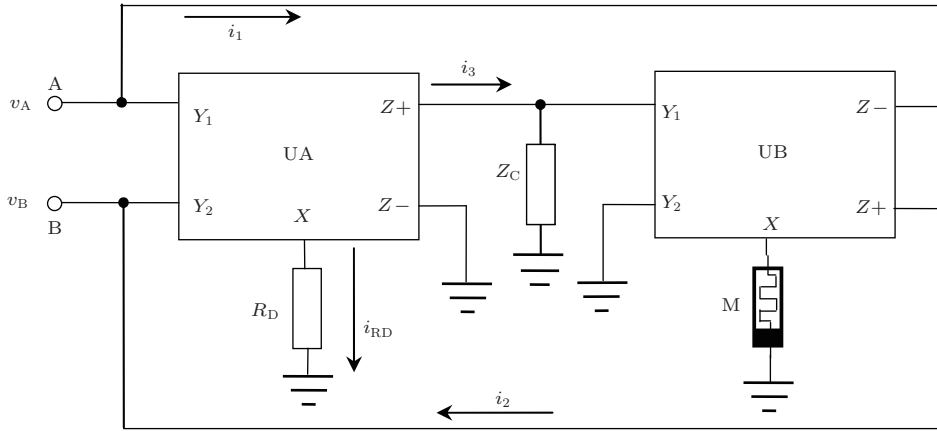


图3 记忆器件通用模拟器原理电路

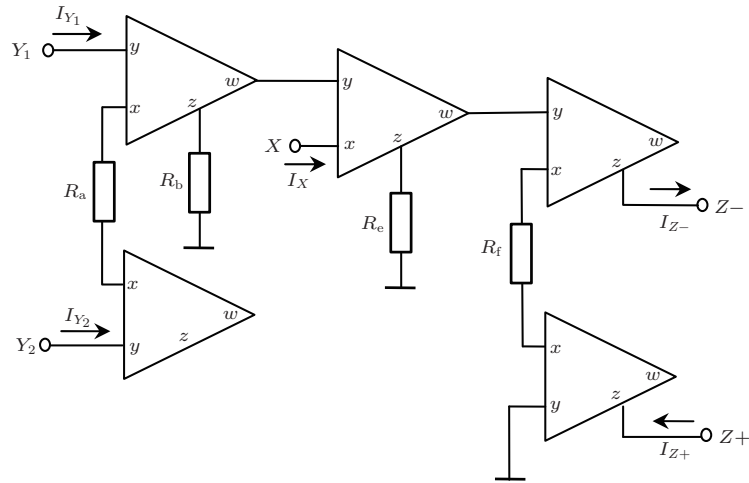


图4 基于CFA实现的双端输出DVCC电路

4 Pspice 仿真分析

为了验证所提模拟器的正确性, 本文采用Pspice电路仿真分析软件对提出的通用模拟

器进行了仿真分析. 我们首先对图2的接地忆阻器模拟器进行仿真分析. 仿真时, 电流反馈运算放大器采用AD844, 模拟乘法器采用AD633, 电源电压为±12 V, 电路参数设置为 $C_1 = C_2 = 220 \text{ nF}$, $R_1 = 16 \text{ k}\Omega$, $R_2 = 4 \text{ k}\Omega$, $R_3 = 5 \text{ k}\Omega$, $R_4 = 20 \text{ k}\Omega$.

采用 $V_{PP} = 4\text{ V}$, $f = 50\text{ Hz}$ 的正弦波驱动该模拟器得到的瞬时电荷、电压及电流波形如图 5(a) 所示. 在图 5(a) 中, $V(C_1)$ 上的电压对应为忆阻器瞬时电荷的波形, 因为根据 (7) 式可知, 电容 C_1 的端电压体现了流过模拟器瞬时电荷的变化规律; $V(R_1)$ 对应为忆阻器的端电压; $I(R_1)$ 则对应为流过忆阻器的电流. 忆阻器端电压与电流之间的关系曲线如图 5(b) 所示, 这是忆阻器典型的具有收缩迟滞特性的 $v-i$ 曲线, 从而证实了该模拟器能很好的模拟忆阻器的电学特性.

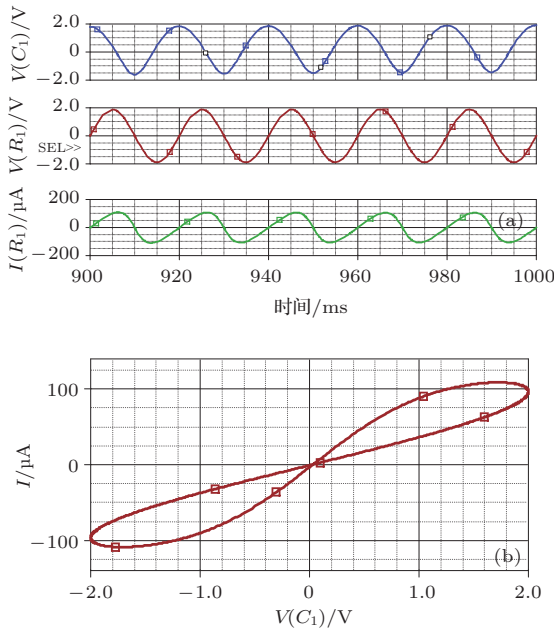


图 5 接地忆阻器的 Pspice 仿真结果 (a) 忆阻器电荷、电压及电流的瞬时响应曲线; (b) 具有忆阻器典型特征的收缩迟滞 $v-i$ 特性曲线

根据 (18) 式, 当 Z_C 为电容时, 图 3 所示的模拟器可以模拟浮地忆感器, 仿真时 DVCC 采用图 4 所示的实现电路. 取 $R_D = 20\text{ k}\Omega$, $Z_C = 220\text{ nF}$, 输入频率为 25 Hz 的正弦波信号, 得到忆感器的磁通、电压、电流的瞬时波形如图 6(a) 所示. 其中 $V(C_3)$ 上的电压 (即图 3 中当 Z_C 为电容 C_C 时电容的端电压), 对应为忆感器瞬时磁通的变化规律; V_{AB} 为忆感器端电压的瞬时波形; $I(V_1)$ 则对应为流过忆感器的电流. 根据图 3 的电路可知, 电容 C_C 的端电压可以描述为 (假设电容 C_C 的初始电压为 0)

$$v_C(t) = \frac{1}{R_D C_C} \int (v_A - v_B) dt = \frac{\varphi(t)}{\xi}, \quad (20)$$

其中 $\xi = R_D C_C$ 为电路的积分时间常数. 根据 (20) 式可知电容 C_C 的端电压体现了忆感器磁通的变化规律. 分析图 6(a) 的波形可以发现, 流过模拟器的

电流明显滞后端电压, 从而可以说明该模拟器实现的是电感. 忆感器的具有收缩迟滞特性的 $\phi-i$ 特性曲线如图 6(b) 所示. 当输入信号频率分别为 12.5 Hz , 50 Hz , 100 Hz 时忆感器的 $\phi-i$ 特性曲线分别如图 7(a), (b), (c) 所示. 从图 7 可以看出随着输入信

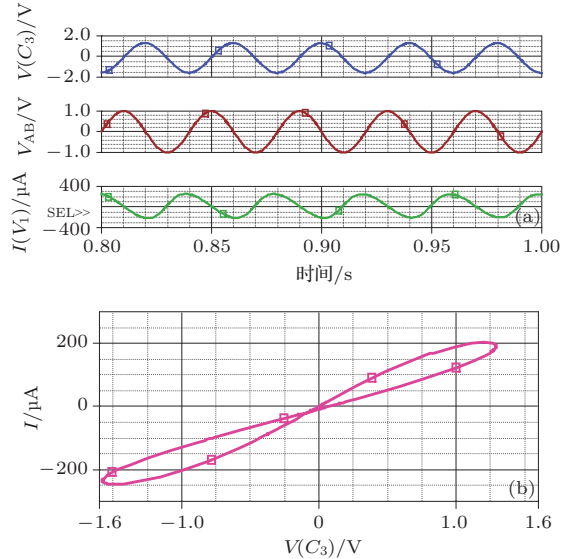


图 6 浮地忆感器的 Pspice 仿真结果 (a) 忆感器磁通、电压及电流的瞬时响应曲线; (b) 忆感器的收缩迟滞 $\phi-i$ 特性曲线

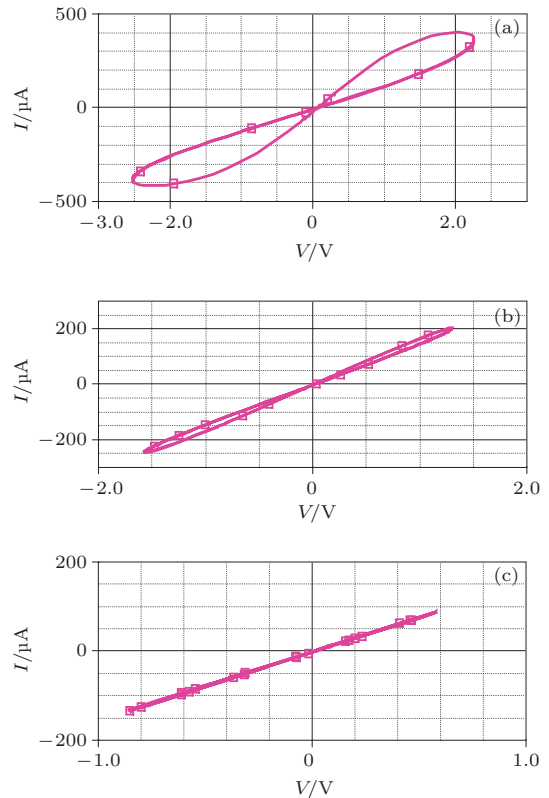


图 7 不同频率激励下的忆感器 $\phi-i$ 特性曲线 (a) $f = 12.5\text{ Hz}$; (b) $f = 50\text{ Hz}$; (c) $f = 100\text{ Hz}$

号频率的增加, 忆感器的记忆功能逐渐退化, 最后演变为一个线性电感, 从而验证了信号频率对忆感器记忆功能的影响. 综合上述分析结果可以看出, 提出的浮地忆感器能很好的模拟实际忆感器的电学特性.

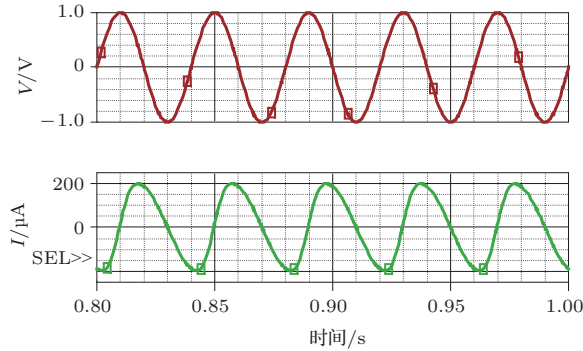


图8 忆容器端电压及电流的瞬时响应曲线

类似的, 当 $R_D = 1 \text{ k}\Omega$, $Z_C = 5 \text{ Hz}$ 时, 该模拟器可以模拟一个浮地忆容器. 限于篇幅, 本文仅给出了忆容器端电压和电流的瞬时响应曲线. 分析图8的波形可以看出流过模拟器的电流明显超前端电压.

5 结 论

记忆器件在非易失性存储、人工神经网络、图像处理 and 电路设计领域具有广泛的应用前景. 由于记忆器件商品化还需要一个漫长的过程, 为了进一步拓展记忆器件的应用, 本文尝试构建了一个通用的记忆器件模拟器. 该模拟器的通用性主要体现在如下几个方面: 1) 可以实现浮地连接; 2) 在电路拓扑结构不变的情况下, 可以通过接入不同性质的元件分别模拟忆阻器、忆感器和忆容器; 3) 所采用的元件都是普通元件, 不但可以用于仿真分析, 而且可以用于硬件电路实验. 文章最后对提出的模拟器

进行了Pspice仿真分析, 结果验证了模拟器的正确性和有效性. 因此该模拟器可以广泛应用于与记忆器件相关的电路与系统的研究及设计.

参考文献

- [1] Strukov D B, Snider G S, Stewart G R, Williams R S 2008 *Nature*. **453** 80
- [2] Chua L O, Kang S M 1976 *Proc. IEEE* **64** 209
- [3] Shin S, Kim K, Kang, S M 2011 *IEEE Trans. on Nanotechnology* **10** 266
- [4] Ventra M D, Pershin Y V, Chua L O 2009 *Proc. IEEE* **97** 1717
- [5] Benderli S, Wey T A 2009 *Electron. Lett.* **45** 377
- [6] Batas D, Fiedler H 2011 *IEEE Trans. Nanotechnol.* **10** 250
- [7] Rak A, Cserey G 2010 *IEEE Transaction on Computer-Aided Design of Integrated Circuits and Systems* **29** 632
- [8] Kvatinsky S, Friedman E G, Kolodny A, Weiser U C 2013 *IEEE Transactions on Circuits and Systems I* **60** 211
- [9] Yakopcic C, Taha T M, Subramanyam G, Pino R E, Rogers S 2011 *IEEE Electron Device Letters* **32** 1436
- [10] Pershin Y V, Ventra M D 2010 *IEEE Transactions on Circuits and Systems I* **57** 1857
- [11] Li Z J, Zeng Y C 2013 *Chin. Phys. B* **22** 040502
- [12] Hu F W, Bao B C, Wu H G, Wang C L 2013 *Acta Phys. Sin.* **62** 218401 (in Chinese)[胡丰伟, 包伯成, 武花干, 王春丽 2013 物理学报 **62** 218401]
- [13] Li Z J, Zeng Y C 2014 *Acta Phys. Sin.* **63** 010502 (in Chinese)[李志军, 曾以成 2014 物理学报 **63** 010502]
- [14] Kim H, Pd. Sah M, Yang C, Cho S, Chua L O 2012 *IEEE Transactions on Circuits and Systems I* **59** 2422
- [15] Pershin Y V, Ventra M D 2010 *Electronics Letters* **46** 517
- [16] Wang X Y, Andrew F L, Herbert H C I, Victor S, Qi W G 2012 *Chin. Phys. B* **21** 108501
- [17] Jia L N, Huang A P, Zheng X H, Xiao Z Song, Wang M 2012 *Acta Phys. Sin.* **61** 217306 (in Chinese) [贾林楠, 黄安平, 郑晓虎, 肖志松, 王玫 2012 物理学报 **61** 217306]
- [18] Minaei S, Ibrahim M A 2005 *International Journal of Electronic.* **92** 347

A universal emulator of mem-elements*

Li Zhi-Jun^{1)2)†} Zeng Yi-Cheng²⁾ Tan Zhi-Ping²⁾

1) (*College of Information Engineering, Xiangtan University, Xiangtan 411105, China*)

2) (*Dept. of Optoelectronic Engineering, Xiangtan University, Xiangtan 411105, China*)

(Received 4 January 2014; revised manuscript received 18 January 2014)

Abstract

According to HP memristor model, a grounded memristor emulator is proposed in this paper. Based on the proposed memristor emulator, a universal emulator of mem-elements is implemented with common off-the-shelf components. This universal emulator can transform the grounded memristor into a floating memristor, or a floating meminductor, or a floating memcapacitor by connecting different components to it. Because the universal emulator is floating, it is not confined to be grounded and can be connected between any two voltages. In order to verify theoretical presumptions about the universal emulator, Pspice simulations are conducted on this circuit.

Keywords: mem-elements, floating, pinched hysteretic curve, emulator

PACS: 85.25.Hv

DOI: [10.7498/aps.63.098501](https://doi.org/10.7498/aps.63.098501)

* Project supported by the National Natural Science Foundation of China (Grant No. 61176032).

† Corresponding author. E-mail: lizhijun_320@163.com