

0.18  $\mu\text{m}$ 部分耗尽绝缘体上硅互补金属氧化物半导体电路单粒子瞬态特性研究

赵星 梅博 毕津顺 郑中山 高林春 曾传滨 罗家俊 于芳 韩郑生

Single event transients in a 0.18  $\mu\text{m}$  partially-depleted silicon-on-insulator complementary metal oxide semiconductor circuit

Zhao Xing Mei Bo Bi Jin-Shun Zheng Zhong-Shan Gao Lin-Chun Zeng Chuan-Bin Luo Jia-Jun Yu Fang Han Zheng-Sheng

引用信息 Citation: [Acta Physica Sinica](#), 64, 136102 (2015) DOI: 10.7498/aps.64.136102

在线阅读 View online: <http://dx.doi.org/10.7498/aps.64.136102>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn/CN/Y2015/V64/I13>

---

## 您可能感兴趣的其他文章

Articles you may be interested in

高k栅介质 GeOI 金属氧化物半导体场效应管阈值电压和亚阈斜率模型及其器件结构设计

Models on threshold voltage/subthreshold swing and structural design of high-k gate dielectric GeOI MOS-FET

物理学报.2014, 63(8): 087301 <http://dx.doi.org/10.7498/aps.63.087301>

柔性有机非易失性场效应晶体管存储器的研究进展

Progress of flexible organic non-volatile memory field-effect transistors

物理学报.2014, 63(2): 027302 <http://dx.doi.org/10.7498/aps.63.027302>

功率 MOSFET 的负偏置温度不稳定性效应中的平衡现象

Flat-roof of dynamic equilibrium phenomenon in static negative biase temperature instability effect on power metal-oxide-semiconductor field-effect transistor

物理学报.2013, 62(16): 167305 <http://dx.doi.org/10.7498/aps.62.167305>

氮氟复合注入对注氧隔离 SOI 材料埋氧层内固定正电荷密度的影响

Effect of co-implantation of nitrogen and fluorine on the fixed positive charge density of the buried oxide layer in SIMOX SOI materials

物理学报.2013, 62(11): 117303 <http://dx.doi.org/10.7498/aps.62.117303>

1064 nm 激光对中性密度滤光片的损伤机理研究

Investigation of 1064-nm laser damage mechanism of neutral density filter

物理学报.2012, 61(7): 076102 <http://dx.doi.org/10.7498/aps.61.076102>

# 0.18 $\mu\text{m}$ 部分耗尽绝缘体上硅互补金属氧化物 半导体电路单粒子瞬态特性研究\*

赵星 梅博 毕津顺<sup>†</sup> 郑中山 高林春 曾传滨 罗家俊 于芳 韩郑生

(中国科学院微电子研究所, 北京 100029)

(2014年12月3日收到; 2015年2月9日收到修改稿)

利用脉冲激光入射技术研究100级0.18  $\mu\text{m}$ 部分耗尽绝缘体上硅互补金属氧化物半导体反相器链的单粒子瞬态效应, 分析了激光入射器件类型及入射位置对单粒子瞬态脉冲传输特性的影响。实验结果表明, 单粒子瞬态脉冲在反相器链中的传输与激光入射位置有关, 当激光入射第100级到第2级的n型金属-氧化物-半导体器件, 得到的脉冲宽度从287.4 ps增加到427.5 ps; 当激光入射第99级到第1级的p型金属-氧化物-半导体器件, 得到的脉冲宽度从150.5 ps增加到295.9 ps。激光入射点靠近输出则得到的瞬态波形窄; 靠近输入则得到的瞬态波形较宽, 单粒子瞬态脉冲随着反相器链的传输而展宽。入射器件的类型对单粒子瞬态脉冲展宽无影响。通过理论分析得到, 部分耗尽绝缘体上硅器件浮体效应导致的阈值电压迟滞是反相器链单粒子瞬态脉冲展宽的主要原因。而示波器观察到的与预期结果幅值相反的正输出脉冲, 是输出节点电容充放电的结果。

**关键词:** 单粒子瞬态, 脉冲激光, 部分耗尽绝缘体上硅, 传输导致的脉冲展宽效应

**PACS:** 61.80.Ba, 73.40.Qv, 85.30.Tv, 94.05.Dd

**DOI:** 10.7498/aps.64.136102

## 1 引言

宇宙和外层太空中存在着大量的宇宙射线, 会对空间电子系统中的电子元器件产生辐射效应, 特别是单粒子效应(SEE), 导致电路性能暂时或永久性退化甚至失效。因此, 为保证空间器件的在轨稳定性, 对器件和电路的抗辐照能力提出了挑战, 特性是抗单粒子能力<sup>[1-3]</sup>。

高能粒子(重离子、 $\alpha$ 粒子等)入射到敏感器件或电路, 引起半导体器件性能退化或电路功能失效的现象统称为单粒子效应。单粒子效应可细分为, 单粒子瞬态效应(SET)、单粒子翻转效应(SEU)、单粒子闩锁效应(SEL)及单粒子烧毁效应(SEB)等。SET效应是指入射粒子引起电流和电压的瞬时扰动, 主要发生在逻辑电路中。随着工艺尺寸不断缩减, 时钟频率持续增加, SET将成为导致电路软错

误率的主要原因<sup>[4,5]</sup>。因此随着工艺节点缩减和工作频率增加, SET已成为现代互补金属氧化物半导体(CMOS)逻辑电路主要的可靠性问题之一。

脉冲激光模拟单粒子效应作为实验室评估手段, 已成为重离子加速器实验的重要补充<sup>[6-10]</sup>, 很大程度上弥补诸多地面辐射模拟源的不足。相对于重离子加速器实验, 脉冲激光实验可进行在片测试, 能更好的观测SET。近年来, 国内外学者对重离子和脉冲激光导致的SET问题开展了很多研究, 对SET产生和传播的机理有了一定的研究成果<sup>[11,12]</sup>。但是, 对单粒子瞬态在部分耗尽绝缘体上硅(PDSOI)CMOS电路中传输导致的脉冲展宽效应的机理仍缺乏深入地研究。

本文对100级0.18  $\mu\text{m}$  PDSOI CMOS反相器链进行了脉冲激光模拟单粒子瞬态实验。得到了脉冲激光入射不同级数的n型金属-氧化物-半导体(NMOS)器件和p型金属-氧化物-半导

\* 国家自然科学基金(批准号: 11179003, 61176095)资助的课题。

† 通信作者。E-mail: [bijinshun@ime.ac.cn](mailto:bijinshun@ime.ac.cn)

(PMOS) 器件的阈值激光能量及 SET 脉冲, 观察到 SET 脉冲随反相器链的传输而展宽, 即传输导致的脉冲展宽 (PIPБ) 效应 [13–15]. 从动态电路方程出发, 详细分析了造成反相器链 SET 脉冲 PIPБ 效应的机理.

## 2 器件描述

实验设计了 100 级  $0.18 \mu\text{m}$  PDSOI CMOS 反相器链, 作为单粒子瞬态脉冲产生和传播的逻辑电路. 器件和电路使用  $0.18 \mu\text{m}$  ( $1.8 \text{ V}/3.3 \text{ V}$ ) PDSOI 工艺, 制作在 p 型标准 8 in(1 in = 2.54 cm) 绝缘体上硅 (SOI) 衬底上, 埋氧化层厚度为  $400 \text{ nm}$ , 硅膜厚度为  $300 \text{ nm}$ . 每个 NMOS/PMOS 器件均存在体引出, 用于固定体电位. 所用到的制作工艺包括自对准硅化物工艺, 六层铝金属和浅槽隔离 (STI) 等. 100 级反相器链的标准工作电压为  $1.8 \text{ V}$ , 输出和输入保持电平一致. 电路中 NMOS 和 PMOS 器件的宽长比分别为  $1 \mu\text{m}/0.18 \mu\text{m}$ ,  $2 \mu\text{m}/0.18 \mu\text{m}$ .

## 3 实验设置

利用脉冲激光模拟单粒子瞬态测试系统进行实验. 图 1 给出了该实验系统的示意图. 测试使用脉冲激光模拟单粒子瞬态系统中的 GKPQL-532-20-01 激光器产生波长为  $532 \text{ nm}$  ( $2.3 \text{ eV}$ ) 的脉冲激光, 激光的持续时间为  $15 \text{ ps}$ , 频率为  $1 \text{ kHz}$ . 激光通过  $100 \times$  显微物镜聚焦在硅表面, 产生光斑直径  $1.2 \mu\text{m}$ . 产生激光能量大于硅的禁带宽度 ( $1.12 \text{ eV}$ ), 所以光与硅相互作用能有效产生电子-空穴对. 实验中没有考虑更高一级的光学效应, 例如双光子吸收 (TPA) 和自由载流子吸收. 该系统除了可用于集成电路测试外, 由于该系统配备了  $12.5 \text{ GHz}$  数字和混合信号示波器和  $40 \text{ GHz}$  射频探针系统, 可用于半导体器件 SET 特性测试.

测试电路的连接方式如图 2 所示, 反相器链输入逻辑为 “1” (即直流  $1.8 \text{ V}$ ). 偶数级反相器中的 NMOS 器件和奇数级反相器中的 PMOS 器件由于处于关态, 漏-体间的 pn 结耗尽区反偏, 所以对重离子或脉冲激光入射最为敏感. 脉冲激光实验前后, 反相器链功能正常. 实验先测试不同偶数级的 NMOS 和不同奇数级的 PMOS 器件对应的阈值激

光能量, 即产生单粒子瞬态脉冲并使之传输至反相器链输出端的最小激光能量, 为后续 SET 脉冲在 CMOS 反相器链中传播的研究奠定了基础. 然后, 设定激光能量为  $48 \text{ pJ}$ , 脉冲激光分别入射反相器链中不同位置敏感器件, 使用示波器直接俘获超快 SET 波形.

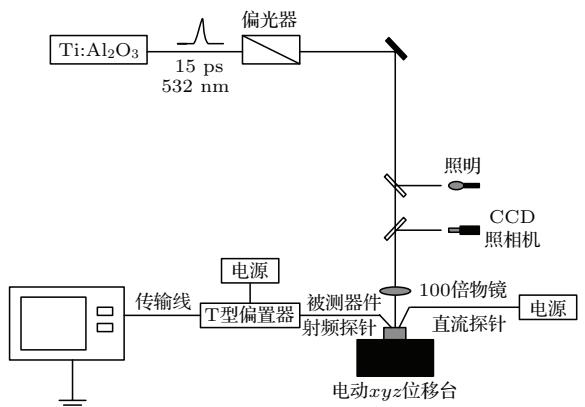


图 1 脉冲激光模拟单粒子实验装置示意图  
Fig. 1. Experimental configuration used for the pulsed laser experiments.

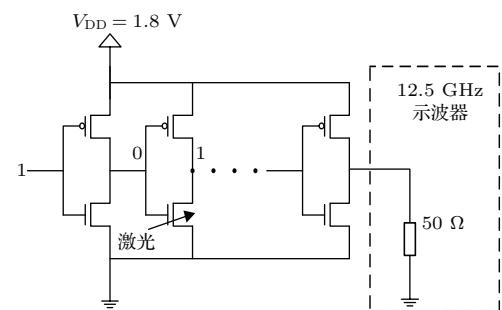


图 2 脉冲激光实验的测试连接 (其中  $V_{DD}$  表示电源电压)  
Fig. 2. Test connections of the pulsed laser experiments.

## 4 实验结果

表 1 给出了反相器链中不同入射位置的阈值激光能量. 由此可以看出, 反相器链中同种类型 (NMOS, PMOS) 器件不同入射位置的阈值激光能量之间差别不大, 但 NMOS 器件产生 SET 的阈值激光能量明显小于 PMOS 器件产生 SET 的阈值激光能量. 这是因为 NMOS 器件的寄生双极晶体管增益 (如图 3 所示, 其中  $I_{ch}$  为沟道电流,  $I_B$  为基极电流,  $M$  为倍增因子,  $\beta_{BP}$  为双极晶体管增益) 大于 PMOS 器件的寄生双极晶体管增益, 导致关态 NMOS 器件收集电荷更多.

表1 不同激光入射位置的阈值激光能量

Table 1. Threshold energies of different laser strike locations.

入射晶体管	级数	阈值激光能量/pJ
NMOSFET	2	4.5
NMOSFET	70	6.5
NMOSFET	100	6
PMOSFET	1	11
PMOSFET	61	17.5
PMOSFET	99	12

注: NMOSFET 和 PMOSFET 分别表示 n 型和 p 型金属-氧化物-半导体场效应晶体管。

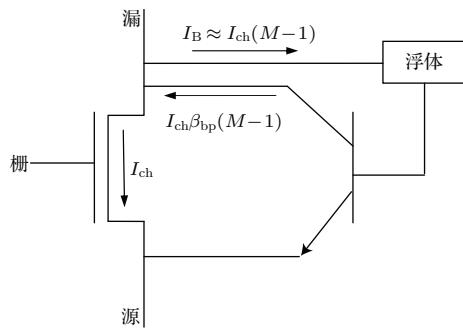


图3 PDSOI NMOS器件中的寄生双极晶体管效应

Fig. 3. The parasitic bipolar transistors effect of PDSOI NMOSFET.

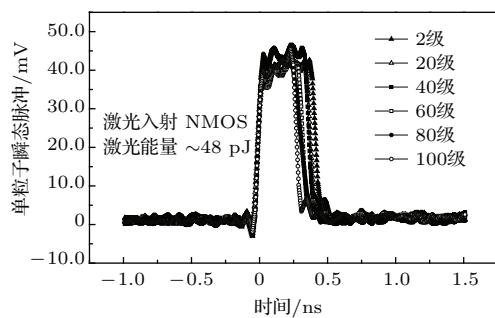


图4 入射不同偶数级NMOS器件产生的SET

Fig. 4. SET of different laser strike locations in NMOS transistors.

图4和图5分别给出了脉冲激光入射不同偶数级NMOS器件产生的SET和对应的脉宽均值。其中, 脉宽均值是经过20次重复测试得到SET脉宽的平均值。可以看出, 脉冲激光入射状态NMOS器件, 会生成SET脉冲并经100级反相器链传播至输出端。入射反相器链第2级, 在输出终端测得的脉宽为427.5 ps, 而入射第100级产生的脉宽是287.4 ps, 激光入射点靠近反相器链输出则得到的SET波形相对窄; 激光入射点靠近反相器链输入则得到的SET波形相对宽, SET脉冲随着反相器链的传输而展宽——传输导致的脉冲展宽效应。从图5得到,

展宽率约为1.4 ps/级。

图6和图7分别给出了脉冲激光入射不同奇数级PMOS器件产生的SET和对应的脉宽均值。同样, 脉冲激光入射状态PMOS器件, 会生成SET脉冲并经100级反相器链传播之后产生PIPB效应, 展宽率也为1.4 ps/级。相同的展宽率表明, 反相器链SET脉冲展宽效应是由于传输引起的, 与入射晶体管类型无关。SET脉冲经过反相器链传播, 其幅值基本不会受到影响。实验中发现, 不论是入射NMOSFET还是PMOSFET, 其测得的SET幅值均未达到满摆幅。

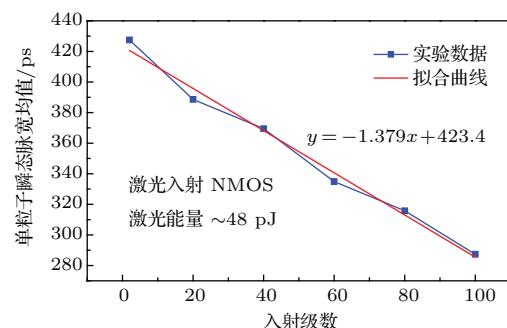


图5 入射不同偶数级NMOS器件产生SET的脉宽均值

Fig. 5. Average SET pulse width of different laser strike locations in NMOS transistors.

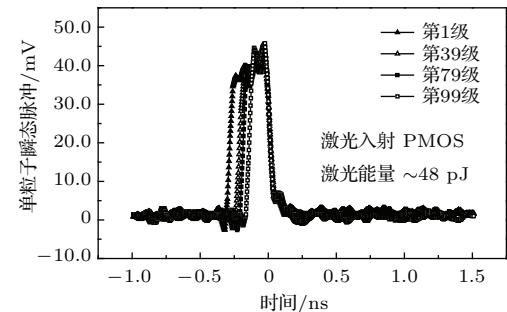


图6 入射不同奇数级PMOS器件产生的SET

Fig. 6. SET of different laser strike locations in PMOS transistors.

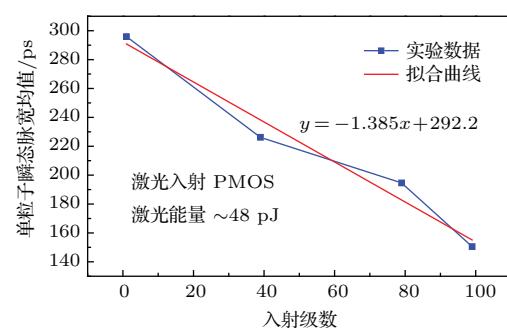


图7 入射不同奇数级PMOS器件产生SET的脉宽均值

Fig. 7. Average SET pulse width of different laser strike locations in PMOS transistors.

## 5 讨论分析

脉冲激光入射反相器链中敏感节点，通过显微物镜聚焦在硅表面，光束在径向上呈高斯分布，即  $I(r) = I_0 e^{-\frac{2r^2}{\omega_0^2}}$ ，其中  $I_0$  为最大光强， $r$  为径向尺寸， $\omega_0$  为  $I_0$  的  $1/e^2$  处的半径（如图 8 所示）。产生的激光能量大于硅的禁带宽度（1.12 eV），将通过光电效应产生电子-空穴对，产生的电子-空穴对通过漂移运动和扩散运动，被器件 pn 结收集，当收集电荷大于节点临界电荷时，将会在对应节点引起电压瞬时波动甚至翻转，产生单粒子效应。图 8 给出了激光光束入射器件敏感区域的示意图，入射光束径向呈高斯分布。

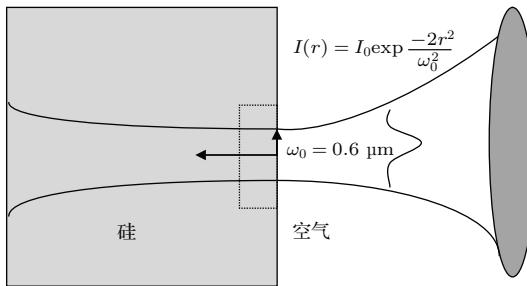


图 8 激光光束从空气入射硅器件并在表面聚焦的示意图  
(虚线部分表示表面处的敏感区域)

Fig. 8. Laser light propagated from air into silicon and focused at the surface. The dashed line displays the sensitive volume at the surface.

激光入射敏感单元产生的SET将在反相器链中传播，到达下一个反相器<sup>[12,16,17]</sup>。例如SET脉冲到达奇数级的反相器，假设关断p沟器件电流为0，反相器负载为 $C_L$ ，如图9所示。电容处于放电过程，可表示为

$$C_L \frac{dV_{out}}{dt} = -I_n, \quad (1)$$

其中  $V_{out}$  表示输出电压，n沟器件的电流  $I_n$  可以表示为

$$I_n = \begin{cases} 0, & V_{GT} \leq 0, \\ K_n (V_{GS} - V_{TN})^2, & V_{GT} \geq 0, \quad V_{GDT} \leq 0, \\ K_n [(V_{GS} - V_{TN})^2 - (V_{GD} - V_{TN})^2], & V_{GT} \geq 0, \quad V_{GDT} \geq 0, \end{cases} \quad (2)$$

其中， $V_{GS} = V_{in}$ ， $V_{GT} = V_{in} - V_{TN}$ ， $V_{GD} = V_{in} - V_{out}$ ， $V_{GDT} = V_{in} - V_{out} - V_{TN}$ ， $K_n$  表示 n

沟器件的跨导， $V_{in}$  为输入电压， $V_{TN}$  表示 n 沟器件的阈值电压。

若对所有参数进行与电源电压  $V_{DD}$  归一化处理，得到的结果将不是针对某一电路的特定解，而是可应用于任何电路和工艺。

$$\begin{aligned} v_i &= \frac{V_{in}}{V_{DD}}, & v_o &= \frac{V_{out}}{V_{DD}}, \\ v_{tn} &= \frac{V_{TN}}{V_{DD}}, & v_{tp} &= \frac{|V_{TP}|}{V_{DD}}, \end{aligned}$$

其中， $v_i$  表示归一化的输入电压， $v_o$  表示归一化的输出电压， $v_{tn}$  为归一化的 n 沟器件阈值电压， $V_{TP}$  表示 p 沟器件阈值电压， $v_{tp}$  为归一化的 p 沟器件阈值电压。<sup>(1)</sup> 式可表示为

$$\frac{C_L}{K_n} \frac{dV_{out}}{dt} = - \begin{cases} 0, & V_{in} \leq V_{TN}, \\ (V_{in} - V_{TN})^2, & V_{out} \geq V_{in} - V_{TN}, \\ [(V_{in} - V_{TN})^2 - (V_{in} - V_{out} - V_{TN})^2], & V_{out} \leq V_{in} - V_{TN}. \end{cases} \quad (3)$$

固有时间常数为  $\tau = \frac{C_L}{K_n V_{DD}}$ ，对方程(3)进行归一化处理，

$$\begin{aligned} \frac{dv_o}{dt_\tau} &= -i_n \\ &= - \begin{cases} 0 & v_i \leq v_{tn}, \\ (v_i - v_{tn})^2, & v_o \geq v_i - v_{tn}, \\ 2v_o(v_i - v_{tn}) - v_o^2, & v_o \leq v_i - v_{tn}, \end{cases} \quad (4) \end{aligned}$$

其中， $i_n$  为 n 沟器件电流对  $V_{DD}$  的归一化值， $t_\tau$  为时间对固有时间常数的归一化值。同理，电容充电状态可表示为

$$\begin{aligned} \frac{dv_o}{dt_\tau} &= i_p \\ &= \begin{cases} 0, & v_i + v_{tp} \geq 1, \\ \beta(1 - v_i - v_{tp})^2, & v_o \leq v_i + v_{tp}, \\ 2\beta(1 - v_o)(1 - v_i - v_{tp}) - \beta(1 - v_o)^2, & v_o \geq v_i + v_{tp}, \end{cases} \quad (5) \end{aligned}$$

其中， $i_p$  表示 p 沟器件电流对  $V_{DD}$  的归一化值， $\beta = K_p/K_n$ ， $K_p$  表示 p 沟器件的跨导。

因此，反相器中描述电容充放电的一阶偏微分方程可表示为

$$\frac{dv_o}{dt_\tau} = i_p - i_n. \quad (6)$$

对于反相器链来说, 可以对方程(6)进行连续求解得到脉冲波形在反相器链中的传输结果。上述方程与工艺参数无关, 可以应用于任何工艺和反相器设计。

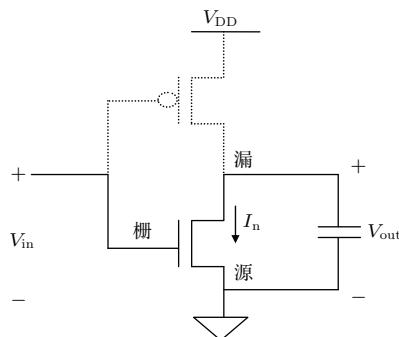


图9 CMOS反相器电路

Fig. 9. CMOS inverter circuit.

在SOI器件中, 其瞬态行为主要由栅、漏、源和体区的电容耦合决定, 也可由体区载流子的产生/复合机理决定。体到源的电压  $V_{BS}$  受体电荷状态调制, 会受到浮体区域中碰撞电离时间常数、载流子热产生和复合寿命的影响。在激光模拟单粒子效应的实验中, 虽然PDSOI CMOS反相器链的NMOS/PMOS器件均存在体引出, 但是瞬态情况下, 体电阻和体电容的存在(RC延迟)会降低体接触的有效性, 从而存在浮体效应。反相器链输入逻辑为高电平“1”, 所以第一级反相器输出为低电平, 第二级输出为高电平(见图2)。在此情况下, 第一级NMOS器件的栅极为高电平, 栅极将聚集正电荷, 这些正电荷会排斥p型衬底靠近SiO<sub>2</sub>一侧的空穴, 使之剩下不能移动的负离子区, 形成反型层, 空穴将在体区下方均匀堆积。而第二级NMOS器件的漏极为高电平, 这时沟道电子在漏端高电场作用下获得足够的能量, 通过碰撞电离产生电子-空穴

对, 空穴会向较低电势的中性体区处移动, 堆积在体区靠近源端的一侧。碰撞电离导致的浮体中的电荷大于正电荷排斥导致的浮体电荷, 因此第一级NMOS器件浮体中的电荷比第二级NMOS器件的少(如图10所示, 体区黑色阴影部分表示浮体中的电荷分布)。部分耗尽SOI NMOS器件的阈值电压可表示为

$$\begin{aligned} V_{th} &= V_G (\psi_s = 2\phi_B) \\ &= V_{FB} + V_{ox} + \psi_s \\ &= V_{FB} + \frac{qN_A x_{d\ max}}{C_{ox}} + 2\phi_B, \end{aligned} \quad (7)$$

其中,  $V_G$  为栅电压,  $\psi_s$  为表面势,  $\phi_B$  为体费米势,  $V_{FB}$  为平带电压,  $q$  为电子电荷量,  $V_{ox}$  为栅氧化层上的电压降,  $N_A$  为硅膜的掺杂浓度,  $x_{d\ max}$  为最大耗尽层宽度,  $C_{ox}$  为栅氧化层电容。浮体中堆积的空穴将导致最大耗尽层宽度的减少, 从而导致阈值电压的下降。故, 第二级NMOS器件的阈值电压较第一级的低。对PMOS同样, 第一级PMOS的阈值电压较大, 第二级阈值电压较小。以此类推可以得到: 奇数级的NMOS阈值电压较大, 偶数级的较小; 奇数级的PMOS阈值电压较大, 偶数级的较小, 即阈值电压的迟滞效应, 如图11所示。

各级之间晶体管阈值电压的变化, 导致在开关转换状态下, 晶体管将会在一个“准静态”的状态下持续一段时间, SET脉冲被调制。当脉冲激光入射偶数级NMOS器件, 将在其输出端产生负向脉冲(1-0-1), 负向脉冲传输到下一级(奇数级)。由于其PMOS阈值电压较大, 考虑方程(6),  $\frac{dv_o}{dt_\tau}$  将减小, 下降沿将延迟; 正向脉冲传输至下一级偶数级, 由于NMOS阈值较小,  $\frac{dv_o}{dt_\tau}$  将减小, 下降沿将延迟, 因此SET脉冲随着反相器链传输而展宽。

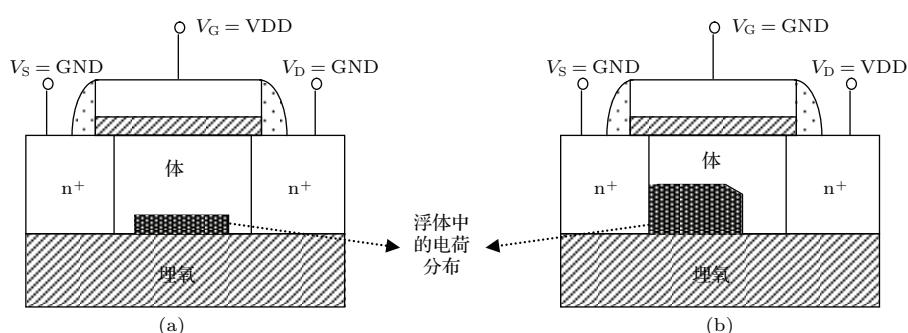


图10 (a) 输出为低电平 (b) 输出为高电平时, PDSOI NMOSFET浮体中电荷的示意分布(其中GND表示接地)

Fig. 10. (a) When output is in low state (b) when output is in high state, distribution of holes in the body of PDSOI NMOSFET schematically.

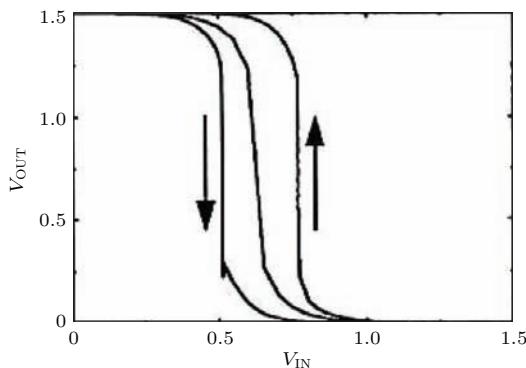


图 11 SOI NMOS 器件迟滞效应示意图 [12]

Fig. 11. Hysteretic effect of SOI NMOSFET.

目前已经被实验证明会影响到PIPB效应的相关因素包括: 工艺参数、逻辑电路拓扑结构(例如反相器链中每级反相器的负载)、入射器件的负载电容、电路工作电压和工作频率、电路中器件的尺寸与结构、组合逻辑的门延迟等<sup>[18,19]</sup>. 从某种意义上可以认为, 无论SET脉冲波形被展宽还是缩窄, 反映的都是电路的匹配问题, 包括负载的匹配、驱动能力的匹配以及阈值电压的匹配等.

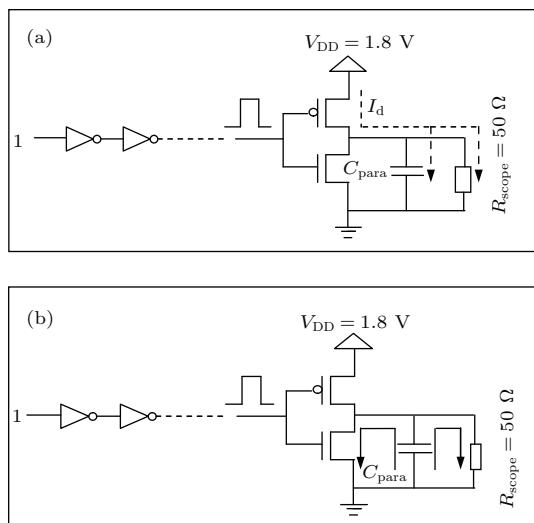


图 12 第 100 级反相器处 (a) 耦合电容充电示意图 (b) 耦合电容放电示意图

Fig. 12. (a) The charging and (b) discharging of coupling capacitor in 100<sup>th</sup> stage inverter.

反相器链的输入逻辑为“1”, 脉冲激光入射产生SET, 无论是入射偶数级的NMOS器件还是奇数级的PMOS器件, 都将在输出端得到负向脉冲, 但是从图4和图6的结果表明, 实验测得的SET为正向脉冲. 这是因为耦合电容 $C_{\text{para}}$ 的存在, 当SET(正脉冲)通过第100级反相器, PMOS器件先开启, 电容充电; 脉冲达到高电平后, PMOS器

件关闭, NMOS器件开启, 电容向两个方向放电(NMOS和示波器电阻), 如图12所示. 此时示波器读数为流过的电流与示波器电阻的乘积, 最终示波器测得正向SET脉冲. 示波器读数 $V_{\text{scope}}$ 等于电容两端电压 $V_C$ , 而电容充电过程, 电容电阻远大于示波器 $50\Omega$ 内阻, 电容电压由示波器的内阻 $R_{\text{scope}}$ 与PMOS的开态电阻 $R_{\text{PMOS}}$ 分压决定, 即

$$\begin{aligned} V_{\text{scope}} &= V_C = \frac{V_{\text{DD}}}{(R_{\text{PMOS}} + R_{\text{scope}})} \times R_{\text{scope}} \\ &= \frac{1.8}{(R_{\text{PMOS}} + 50)} \times 50 \text{ (V)}. \end{aligned} \quad (8)$$

PMOS器件的漏电流为毫安级, PMOS器件的等效开态电阻为千欧量级, 导致最终示波器最大读数为几十毫伏, 所以SET脉冲不能达到满摆幅1.8 V.

## 6 结 论

综上所述, 脉冲激光入射反相器链中敏感的NMOS器件和PMOS器件均会生成SET脉冲并沿反相器链传输, 导致脉冲展宽现象. SET脉冲展宽效应是由传输导致的, 与入射晶体管类型无关. PDSOI的浮体效应导致的阈值电压迟滞是造成SET脉冲展宽的根本原因. 而与逻辑电路相关的任何非理想因素可能导致PIPB现象的产生, 包括电路级的和器件级的. SET脉冲未达到满摆幅是因为示波器内阻和PMOSFET等效开态电阻的分压作用. 本文相关结果对深亚微米和超深亚微米抗辐照PDSOI集成电路研制提供了参考和指导.

## 参考文献

- [1] Bi J S, Liu G, Luo J J, Han Z S 2013 *Acta Phys. Sin.* **62** 208501 (in Chinese) [毕津顺, 刘刚, 罗家俊, 韩郑生 2013 物理学报 **62** 208501]
- [2] Bi J S, Zeng C B, Gao L C, Liu G, Luo J J, Han Z S 2014 *Chin. Phys. B* **23** 088505
- [3] Zhang J X, Guo H X, Guo Q, Wen L, Cui J W, Xi S B, Wang X, Deng W 2013 *Acta Phys. Sin.* **62** 048501 (in Chinese) [张晋新, 郭红霞, 郭旗, 文林, 崔江维, 席善斌, 王信, 邓伟 2013 物理学报 **62** 048501]
- [4] Buchner S, Baze M, Brown D, McMorrow D, Melinger J 1997 *IEEE Trans. Nucl. Sci.* **44** 2209
- [5] Mavis D G, Eaton P H 2000 *Military and Aerospace Applications of Programmable Devices and Technologies Conference* Maryland, USA, September 26–28, 2000 p26
- [6] Ladbury R L, Benedetto J, McMorrow D, Buchner S P, Label K A, Berg M D, Kim H S, Sanders A B, Friendlich M R, Phan A 2009 *IEEE Trans. Nucl. Sci.* **56** 3334

- [7] Schwank J R, Shaneyfelt M R, McMorrow D, Ferlet-Cavrois V, Dodd P E, Heidel D F, Marshall P W, Pellich J A, Label K A, Rodbell K P, Hakey M, Flores R S, Swanson S E *2010 IEEE Trans. Nucl. Sci.* **57** 1827
- [8] Ferlet-Cavrois V, Paillet P, McMorrow D, Torres A, Gaillardin M, Melinger J S, Knudson A R, Campbell A B, Schwank J R, Vizkelethy G, Shaneyfelt M R, Hirose K, Faynot O, Jahan C, Tosti L *2005 IEEE Trans. Nucl. Sci.* **52** 2104
- [9] Gouker P, Brandt J, Wyatt P, Tyrrell B, Soares A, Knecht J, Keast C, McMorrow D, Narasimhan B, Gadlage M, Bhuvan B *2008 IEEE Trans. Nucl. Sci.* **55** 2854
- [10] Richter A K, Arimura I *1987 IEEE Trans. Nucl. Sci.* **34** 1234
- [11] Ferlet-Cavrois V, Massengill L W, Gouker P *2013 IEEE Trans. Nucl. Sci.* **60** 1767
- [12] Massengill L W, Tuinenga P W *2008 IEEE Trans. Nucl. Sci.* **55** 2861
- [13] Ferlet-Cavrois V, Paillet P, McMorrow D, Fel N, Baggio J, Girard S, Duhamel O, Melinger J S, Gaillardin M, Schwank J R, Dodd P E, Shaneyfelt M R, Felix J A *2007 IEEE Trans. Nucl. Sci.* **54** 2338
- [14] Ferlet-Cavrois V, Pouget V, McMorrow D, Schwank J R, Fel N, Essely F, Flores R S, Paillet P, Gaillardin M, Kobayashi D, Melinger J S, Duhamel O, Dodd P E, Shaneyfelt M R *2008 IEEE Trans. Nucl. Sci.* **55** 2842
- [15] Gouker P, Brandt J, Wyatt P, Tyrrell B, Soares A, Knecht J, Keast C, McMorrow D, Narasimhan B, Gadlage M, Bhuvan B *2008 IEEE Trans. Nucl. Sci.* **55** 2854
- [16] Burns J R 1964 *RCA Rev.* **XXV** 627
- [17] Kayssi A I, Sakallah K A, Burks T M *1992 IEEE Trans. Circuits Syst. I, Fundam. Theory Appl.* **39** 42
- [18] Casey M C, Amusan O A, Nation S A, Loveless T D, Balasubramanian A, Bhuvan B L, Reed R A, McMorrow D, Weller R A, Alles M L, Massengill L W, Melinger J S, Narasimhan B *2008 IEEE Trans. Nucl. Sci.* **55** 3342
- [19] Wirth G, Kastensmidt F L, Ribeiro I *2008 IEEE Trans. Nucl. Sci.* **55** 2928

# Single event transients in a 0.18 $\mu\text{m}$ partially-depleted silicon-on-insulator complementary metal oxide semiconductor circuit\*

Zhao Xing Mei Bo Bi Jin-Shun<sup>†</sup> Zheng Zhong-Shan Gao Lin-Chun Zeng Chuan-Bin  
Luo Jia-Jun<sup>1)</sup> Yu Fang Han Zheng-Sheng

(Institute of Microelectronics of Chinese Academy of Sciences, Beijing 100029, China)

(Received 3 December 2014; revised manuscript received 9 February 2015)

## Abstract

Single event transients (SETs) in a 100 series 0.18  $\mu\text{m}$  partially-depleted silicon-on-insulator (PDSOI) complementary metal oxide semiconductor (CMOS) inverter chain are studied by using pulsed laser. In this paper, effects of struck transistor type and struck locations on the threshold laser energy and the pulse width of SETs are investigated. Results show that the threshold laser energies at different locations are similar, but the threshold laser energies of n-channel metal-oxide-semiconductor (NMOS) transistors are much smaller than that of p-channel metal-oxide-semiconductor (PMOS) transistors. The SET pulse width of n-channel metal-oxide-semiconductor field-effect transistor (NMOSFET) is 427.5 ps as measured at the output terminal when the 2<sup>nd</sup> stage is irradiated, and 287.4 ps when the 100<sup>th</sup> stage is irradiated; the SET pulse width of p-channel metal-oxide-semiconductor field-effect transistor (PMOSFET) is 295.9 ps as measured at the output terminal when the 1<sup>st</sup> stage is irradiated, and 150.5 ps when the 99<sup>th</sup> stage is irradiated. Both broadening rates are about 1.4 ps/stage. When the struck locations are close to the output terminal of the chain, the SET pulse is narrowed; however, when the struck nodes are close to the input terminal, the SET pulse is broadened. SET pulses are progressively broadened up when propagating along inverter chains. A similar broadening rate in neither NMOSFET nor PMOSFET, indicates that the SET pulse broadening effect is caused by propagation, independent of the type of struck transistors. Through analysis, the charge of floating body-induced threshold voltage hysteresis in PDSOI transistors is the main cause of pulse broadening. The positive SET pulse observed on the oscilloscope, contrary to the expectation, is due to charging and discharging of the output node capacitor. Also, the observed sub-rail-to-rail swings of the SET pulses are due to the voltage division between the internal resistance of the oscilloscope and the resistance of the PMOS transistor.

**Keywords:** single event transients, pulsed laser, partially-depleted silicon-on-insulator, propagation-induced pulse broadening

**PACS:** 61.80.Ba, 73.40.Qv, 85.30.Tv, 94.05.Dd

**DOI:** [10.7498/aps.64.136102](https://doi.org/10.7498/aps.64.136102)

\* Project supported by the National Natural Science Foundation of China (Grant Nos. 11179003, 61176095).

† Corresponding author. E-mail: [bijinshun@ime.ac.cn](mailto:bijinshun@ime.ac.cn)