

电离辐射环境下的部分耗尽绝缘体上硅 n 型金属氧化物半导体场效应晶体管可靠性研究

周航 崔江维 郑齐文 郭旗 任迪远 余学峰

Reliability of partially-depleted silicon-on-insulator n-channel metal-oxide-semiconductor field-effect transistor under the ionizing radiation environment

Zhou Hang Cui Jiang-Wei Zheng Qi-Wen Guo Qi Ren Di-Yuan Yu Xue-Feng

引用信息 Citation: [Acta Physica Sinica](#), 64, 086101 (2015) DOI: 10.7498/aps.64.086101

在线阅读 View online: <http://dx.doi.org/10.7498/aps.64.086101>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn/CN/Y2015/V64/I8>

---

您可能感兴趣的其他文章

Articles you may be interested in

深亚微米金属氧化物场效应晶体管及寄生双极晶体管的总剂量效应研究

Radiation effect of deep-submicron metal-oxide-semiconductor field-effect transistor and parasitic transistor

物理学报.2014, 63(22): 226101 <http://dx.doi.org/10.7498/aps.63.226101>

静态随机存储器总剂量辐射损伤的在线与离线测试方法

Online and offline test method of total dose radiation damage on static random access memory

物理学报.2014, 63(8): 086101 <http://dx.doi.org/10.7498/aps.63.086101>

$^{60}\text{Co}$ - $\gamma$  射线辐照 CMOS 有源像素传感器诱发暗信号退化的机理研究

Research on dark signal degradation in  $^{60}\text{Co}$   $\gamma$ -ray-irradiated CMOS active pixel sensor

物理学报.2014, 63(5): 056102 <http://dx.doi.org/10.7498/aps.63.056102>

总剂量辐照下沟道长度对部分耗尽绝缘体上硅 p 型场效应晶体管电特性的影响

Influence of channel length on PD SOI PMOS devices under total dose irradiation

物理学报.2014, 63(1): 016102 <http://dx.doi.org/10.7498/aps.63.016102>

0.18  $\mu\text{m}$  窄沟 NMOS 晶体管总剂量效应研究

Total ionizing dose effect on 0.18  $\mu\text{m}$  narrow-channel NMOS transistors

物理学报.2013, 62(13): 136101 <http://dx.doi.org/10.7498/aps.62.136101>

# 电离辐射环境下的部分耗尽绝缘体上硅n型金属氧化物半导体场效应晶体管可靠性研究\*

周航<sup>1)2)</sup> 崔江维<sup>1)</sup> 郑齐文<sup>1)2)</sup> 郭旗<sup>1)</sup> 任迪远<sup>1)</sup> 余学峰<sup>1)†</sup>

1)(中国科学院新疆理化技术研究所, 新疆电子信息材料与器件重点实验室, 乌鲁木齐 830011)

2)(中国科学院大学, 北京 100049)

(2014年8月19日收到; 2014年11月10日收到修改稿)

随着半导体技术的进步, 集成小尺寸绝缘体上硅器件的芯片开始应用到航空航天领域, 使得器件在使用中面临了深空辐射环境与自身常规可靠性的双重挑战. 进行小尺寸器件电离辐射环境下的可靠性试验有助于对器件综合可靠性进行评估. 参照国标 GB2689.1-81 恒定应力寿命试验与加速寿命试验方法总则进行电应力选取, 对部分耗尽绝缘体上硅 n 型金属氧化物半导体场效应晶体管进行了电离辐射环境下的常规可靠性研究. 通过试验对比, 定性地分析了氧化物陷阱电荷和界面态对器件敏感参数的影响, 得出了氧化物陷阱电荷和界面态随着时间参数的变化, 在不同阶段对器件参数的影响. 结果表明, 总剂量效应与电应力的共同作用将加剧器件敏感参数的退化, 二者的共同作用远大于单一影响因子.

**关键词:** 可靠性, 绝缘体上硅 n 型金属氧化物半导体场效应晶体管, 总剂量效应, 电应力

**PACS:** 61.80.Ed, 61.82.Fk, 85.30.Tv

**DOI:** 10.7498/aps.64.086101

## 1 引言

集成度与可靠性是芯片的两个制高点<sup>[1]</sup>, 但传统的体硅工艺在进入深亚微米阶段, 器件的功耗、速度、寄生电容以及闩锁效应变得不可调和. 而且由于器件之间存在共同的衬底, 彼此之间的耦合变得越来越严重, 这制约了半导体产业沿着摩尔定律发展. 在这个背景下, 二十世纪八九十年代绝缘衬底上的硅基 (silicon-on-insulator, SOI) 技术发展起来, 并在部分领域取代了体硅技术<sup>[2]</sup>.

SOI 工艺可靠性与集成度比体硅技术有了显著提高, 它采取全介质隔离, 彻底消除了体硅寄生闩锁效应, 且功耗低、速度快, 在小尺寸领域有着特殊优势, 因而成为新的集成电路主流技术. SOI 工艺抗辐射能力强、可靠性高, 使得 SOI 芯片能在最恶劣的宇宙射线环境下工作, 在空间科学中得到了广泛应用<sup>[3]</sup>.

对于 SOI 芯片的空间应用, 在微米尺寸上主要关心的是其抗辐照性能, 但是随着器件尺寸的不断缩小, 器件的常规可靠性变得非常重要, 诸如由于特征尺寸缩小而导致的窄沟、短沟效应, 栅氧化层变薄导致的薄栅经时击穿 (time dependent dielectric breakdown) 等. 在空间应用中, 小尺寸 SOI 器件面临辐射环境与常规可靠性两种挑战, 单一作用机理的判定标准会造成器件可靠性的乐观估计. 关于部分耗尽型 (partially depleted, PD) SOI n 型金属氧化物半导体场效应晶体管 (n-channel metal-oxide-semiconductor field-effect transistor, NMOSFET) 器件总剂量辐射可靠性与常规可靠性的研究有很多文献报道<sup>[4-6]</sup>, 已有研究成果提取了器件的可靠性敏感参数, 建立了各类可靠性物理模型, 但极少有将这两种效应进行综合考虑. 文献<sup>[7, 8]</sup>研究了辐照后器件的常规可靠性, 得出了辐照偏置对器件辐照后的可靠性的影响. 综合

\* 国家自然科学基金 (批准号: 11475255) 资助的课题.

† 通信作者. E-mail: yuxf@ms.xjb.ac.cn

已有研究成果得到如下结论: 器件电参数的退化不是单一机理导致的, 因此很有必要进行辐射环境下器件的常规可靠性试验. 如器件的总剂量辐射效应会导致阈值电压 ( $V_T$ ) 的漂移、跨导 ( $GM$ ) 退化、关态漏电流 ( $I_{OFF}$ ) 的增大等<sup>[9]</sup>. 同样, 常规可靠性诸如热载流子效应 (hot carrier injection, HCI)、负偏压温度不稳定性 (negative bias temperature instability), 也会导致  $V_T$  和  $GM$  等参数的变化<sup>[10]</sup>. 本文通过对国产 0.8  $\mu\text{m}$  工艺 PD 型 SOI NMOSFET 的研究, 进行了辐照环境下短沟道器件的常规可靠性研究, 得到了二者互相作用于器件的一般物理机理.

## 2 试验器件及条件

试验样品选择国产 0.8  $\mu\text{m}$  工艺 PD 型 H 栅 SOI NMOSFET 器件, 栅氧厚度为 12.5 nm, 埋氧层 (buried oxide, BOX) 厚度为 175 nm. 沟道宽长比  $W/L = 8 \mu\text{m}/0.8 \mu\text{m}$ . 测试设备为 4200-SCS 型半导体特性分析系统, 试验选取三片封装芯片, 编号 A, B, C. 辐照源使用中国科学院新疆理化技术研究所  $^{60}\text{Co}$ - $\gamma$  源, 其中辐照剂量率为 1.2 Gy(Si)/s, 剂量点为  $1 \times 10^4$  Gy. 辐照偏置为 ON 态, 即栅端接 5 V 直流电压, 其余引脚接 0 V. 其中 A 组辐照试验后立刻进行电应力试验 (5000 s), B 组辐照完成进行室温 (20  $^\circ\text{C}$ ) 24 h ON 偏置退火处理后进行 5000 s 电应力试验 (退火偏置与辐照偏置一致), C

组只进行单一电应力试验 (5000 s).

常规可靠性试验中采用最大衬底电流法选取栅压, 对于 SOI 型器件, 测试体区电流 ( $I_{\text{body}}$ ). 使用半导体全参数测试系统进行测试, 具体方法为: 将器件漏端接 6 V 应力电压, 扫描栅压 0—5 V, 其余端口接 0 V. 选取使得衬底电流最大的栅压为常规可靠性应力栅压, 所得曲线如图 1 所示. 从图 1 可以看出, 2 V 左右衬底电流最大, 故选取应力栅压为 2 V. 为防止漏结击穿, SOI 器件漏压的选取不应过大, 应力漏压选取 6.5 V (相对正常工作电压 5 V 提高 30%). 常规可靠性试验应力时间分别为 10, 100, 500, 1000 和 5000 s. 应力时间结束, 测试其正栅转移与输出特性曲线、背栅转移特性曲线. 各个器件详细试验条件见表 1. 其中,  $V_{\text{GS}}$  为栅源电压,  $V_{\text{S}}$  为接地源极电压,  $V_{\text{DS}}$  为漏源电压,  $V_{\text{body}}$  为接地体区电压,  $V_{\text{sub}}$  为接地衬底电压.

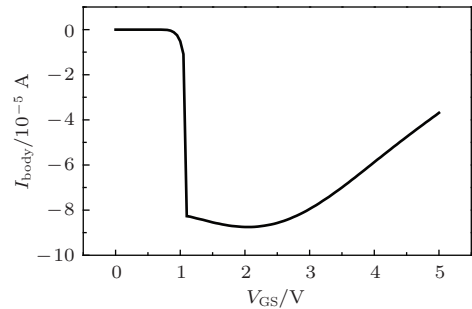


图 1 最大衬底电流法选取栅压

Fig. 1. Gate voltage obtained by the maximum substrate current method.

表 1 各器件试验条件

Table 1. Test conditions for each device.

器件	试验条件	辐照偏置	常规可靠性电应力条件				
			$V_{\text{GS}} / \text{V}$	$V_{\text{S}} / \text{V}$	$V_{\text{DS}} / \text{V}$	$V_{\text{body}} / \text{V}$	$V_{\text{sub}} / \text{V}$
A	辐照后的电应力	ON	2	0	6.5	0	0
B	辐照退火后的电应力	ON	2	0	6.5	0	0
C	单一电应力		2	0	6.5	0	0

## 3 试验结果

电离辐射与常规可靠性敏感参数交叠点为  $V_T$ ,  $GM$  以及线性区饱和电流 ( $I_{\text{ds-linear}}$ ,  $ID_{\text{lin}}$ ). 所以重点针对这三个参数进行测试分析. 图 2(a) 所示为各器件进行辐照和电应力 (5000 s) 试验后的

$I_{\text{DS}}-V_{\text{GS}}$  曲线, 从图 2(a) 可以看出, 试验后器件转移特性曲线漂移明显. 器件阈值电压的提取采用亚阈值斜率法: 选取器件漏压  $V_{\text{DS}} = 0.1 \text{ V}$ , 扫描栅压  $V_{\text{GS}} = 0-5 \text{ V}$ , 其余端口接地, 测试沟道电流  $I_{\text{DS}}$ , 在该转移特性曲线亚阈值区域求一阶微分  $dI_{\text{DS}}/dV_{\text{GS}}$ , 选取此一阶微分最大值对应的栅压  $V_{\text{GS}}$ , 在此点利用线性外插法拟合一条直线, 该直

线与横坐标的截距为  $V_{GS-Intercept}$ , 阈值电压表达式定义为  $V_T = V_{GS-Intercept} - (V_{DS}/2)$ , 计算所得结果如图 3 所示. 从  $V_T$  的变化曲线可知, 辐照后器件 A 的  $V_T$  发生正向漂移, 随着电应力试验的进行,  $V_T$  进一步退化(正漂).

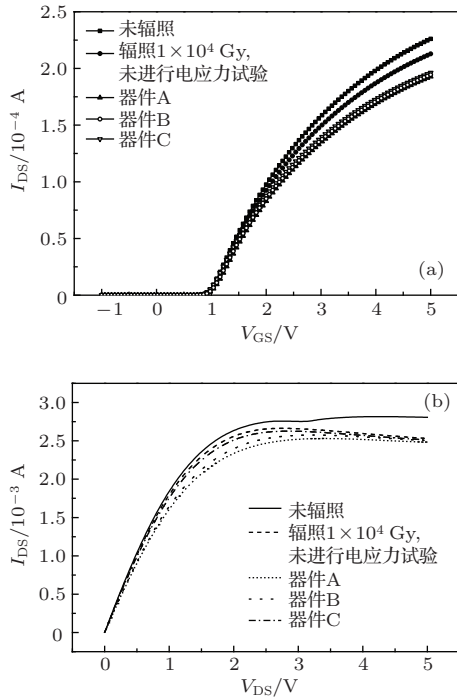


图 2 (a) 器件在不同试验条件下进行 5000 s 电应力试验的转移特性曲线 (测试方法:  $V_{DS} = 0.1 V$ ,  $V_{GS}$  从 0 V 扫描到 5 V, 其余端口接地); (b) 器件在不同试验条件下进行 5000 s 电应力试验的输出特性曲线 (测试方法: 固定栅压  $V_{GS} = 5 V$ , 漏压  $V_{DS}$  从 0 V 扫描到 5 V, 其余端口接地)

Fig. 2. (a) Transfer characteristic of the device under different test conditions for 5000 s electric stress experiment (test method:  $V_{DS} = 0.1 V$ , scan  $V_{GS}$  from 0 to 5 V, all other ports ground); (b) output characteristic of the device under different test conditions for 5000 s electric stress experiment (test method: the grid voltage  $V_{GS} = 5 V$ , scan leakage pressure 0 to 5 V, all other ports ground).

图 2 还给出了进行单一电应力试验的器件 C 的转移和输出特性曲线, 利用亚阈值斜率法提取其阈值电压如图 3 所示. 同样, 其转移特性曲线随着应力时间退化明显, 但阈值电压的漂移情况与辐照后的电应力试验 (器件 A) 明显不同, 在 0—500 s 应力区间, 器件的阈值电压出现负漂. 500 s 应力区间以后又表现出与辐照后的电应力试验相同的结果: 始终正漂. 图 4 和图 5 为器件跨导和线性区饱和电流  $ID_{lin}$  的变化.  $ID_{lin}$  测试方法为: 漏压  $V_{DS} = 0.1 V$ , 栅压  $V_{GS}$  从 0 V 扫描到 5 V, 其余

端口接地, 截取  $V_{GS} = 5 V$  对应的  $I_{DS}$  即为  $ID_{lin}$ .  $GM$  的测试与  $ID_{lin}$  相同, 在该测试曲线 (转移特性曲线) 下提取  $V_{GS}$  对  $I_{DS}$  的一阶微分. 对比器件 A 辐照后迅速进行电应力试验, 器件 B 进行辐照试验后进行室温 (20 °C) 24 h ON 偏置退火, 然后进行 5000 s 电应力试验. 其转移特性曲线和阈值电压的变化见图 2 (a) 和图 3. 与器件 A 对比, 在电应力期间, 器件的阈值电压表现出与未辐照的器件 C 相同的变化趋势, 也就是阈值电压在电应力试验初始阶段负向漂移, 之后随着应力时间正向漂移.

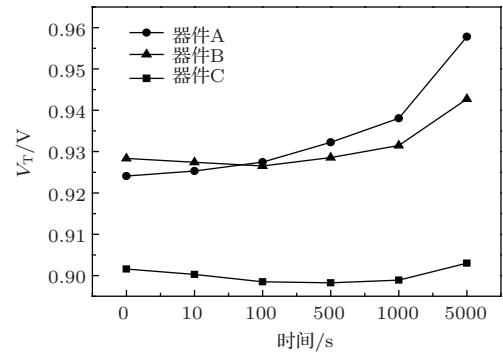


图 3 各器件电应力试验阈值电压的变化 (器件 A, B, C 辐照前后阈值变化见图 7)

Fig. 3. The threshold voltage variation of each device after electrical stress test (the threshold voltage variation of the device A, B, C shown in Fig. 7).

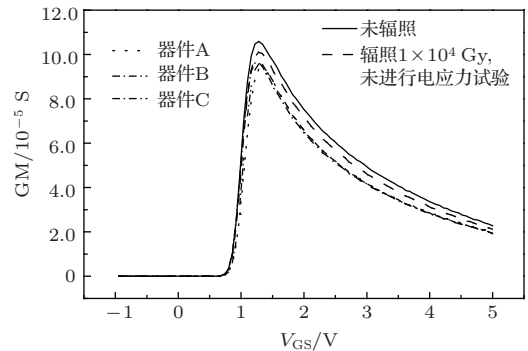


图 4 器件在不同的试验条件下进行 5000 s 电应力试验跨导的变化 (测试方法为: 漏压  $V_{DS} = 0.1 V$ , 栅压  $V_{GS}$  从 0 V 扫描到 5 V, 其余端口接地, 在该测试曲线 (转移特性曲线) 下提取  $V_{GS}$  对  $I_{DS}$  的一阶微分)

Fig. 4. The transconductance variation of the device under different test conditions for 5000 s electric stress test (test method: the leakage pressure  $V_{DS} = 0.1 V$ , scan gate voltage  $V_{GS}$  from 0 to 5 V, all other ports ground. Based on the test curve (transfer characteristic curve), the first order differential  $V_{GS}$  with respect to  $I_{DS}$  is extracted).

图 4 和图 5 分别为器件进行 5000 s 电应力试验后  $GM$  和  $ID_{lin}$  特性的变化, 线性区饱和电流与器件阈值和跨导有关, 可以看出跨导和线性区饱和



电流  $ID_{lin}$  在试验过程中一直处于退化状态. 由图 2 可以看出, 器件在辐照后  $ID_{lin}$  已经退化, 三条曲线中退化量最多的是辐照后进行电应力试验的器件 A, 但是辐照后的电应力试验导致的  $ID_{lin}$  退化量和不进行辐照的器件 C 相比没有差别. 所以对于  $ID_{lin}$ , 辐照和电应力都会加速此参数的退化, 但是二者之间没有明显的协同效应.

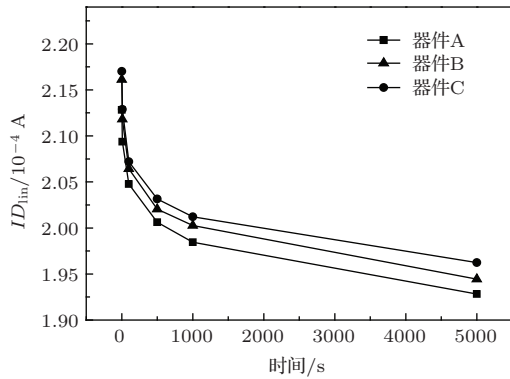


图 5 器件 A, B, C 线性区饱和电流  $ID_{lin}$  的变化 ( $ID_{lin}$  测试方法: 漏压  $V_{DS} = 0.1$  V, 栅压  $V_{GS}$  从 0 V 扫描到 5 V, 其余端口接地, 截取  $V_{GS} = 5$  V 对应的  $I_{DS}$  即为  $ID_{lin}$ )

Fig. 5. The changes of saturation current  $ID_{lin}$  in linear area of the device A, B, C ( $ID_{lin}$  test method: the leakage pressure  $V_{DS} = 0.1$  V, scan grid voltage  $V_{GS}$  from 0 to 5 V, the rest of the ports grounding, the corresponding  $I_{DS}$  is  $ID_{lin}$  by intercepting  $V_{GS} = 5$  V).

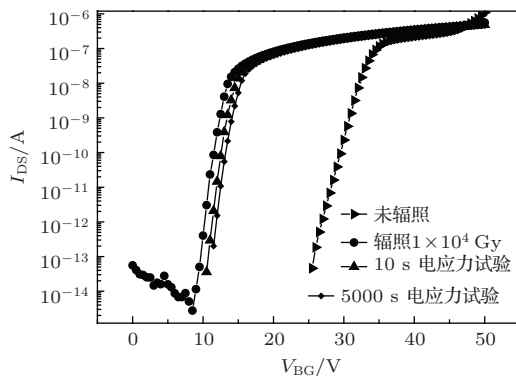


图 6 器件 A 背栅转移特性曲线

Fig. 6. Back gate transfer characteristic curve of the device A.

SOI 器件抗总剂量辐射能力较差的原因是由于 BOX 的存在 [11]. 从图 6 可以看出,  $1 \times 10^4$  Gy 总剂量辐照以后, 背栅转移特性曲线出现了较大漏电流, 阈值电压漂移明显. 这说明 H 栅 PD 型 SOI NMOSFET 总剂量辐照关态漏电流的产生主要是由于背栅的漏电. 经过电应力试验, 背栅有退火现象, 这是因为漏端部分热电子漂移至 BOX 层, 与其中的氧化物陷阱电荷复合.

## 4 机理分析

由图 2 (a) 可知, 器件在电应力期间的转移特性曲线退化非常激烈, 由于三种器件全部是短沟道器件, 进行电应力可靠性试验对器件损伤的主要机理就是漏端强电场碰撞产生的热载流子, 部分热载流子成为幸运电子漂移至正栅, 其中一部分可以隧穿整个栅氧化层形成栅电流, 一部分热载流子对 Si-SiO<sub>2</sub> 界面进行碰撞. 这两种作用打断了界面处 Si-OH 键, 形成了界面态 ( $\equiv\text{Si}\cdot$  或者  $\equiv\text{SiO}\cdot$ ) 与氧化物陷阱. 其中界面态导致器件沟道电场发生变化, 对沟道载流子有散射作用, 在图 5 中体现为器件  $ID_{lin}$  的剧烈降低. 而栅氧化层中的氧化物陷阱电荷则对阈值漂移起了关键性作用, 表现在图 3 所示器件阈值在试验过程中的一系列变化.

在整个电应力试验过程中, 器件 C 阈值电压表现出前期随着应力时间负漂、后期正漂的现象. 这是由于热载流子对器件造成的损伤分为两类: 氧化物陷阱电荷和界面态的产生. 对于 NMOSFET, 氧化物陷阱电荷带正电, 界面态在 p 衬底反型下带负电, 器件的阈值电压变化表现为  $\Delta V_T = \Delta V_{Tot} + \Delta V_{Tit}$  [12]. 试验前期, 阈值电压负漂, 这是因为氧化物陷阱电荷的增量大于界面态的增量. 而热载流子效应主要的影响是在 Si-SiO<sub>2</sub> 界面处产生大量界面态, 因为热电子隧穿至氧化层会与氧化物陷阱电荷复合, 其机理类似总剂量辐照退火. 故在随后的应力时间中随着界面态的不断增多, 器件的阈值电压将会正漂.

器件 A 的阈值变化如图 3 所示, 辐照后的热载流子试验表现为阈值电压始终正向漂移, 这说明辐照产生的界面态已经多于氧化物陷阱电荷, 器件的 Si-SiO<sub>2</sub> 界面处辐照感生氧化物陷阱电荷已经处于产生与复合动态平衡. 在随后的电应力试验中, 已经不能再度产生更多的氧化物陷阱电荷, 而只能产生界面态. 试验结果表现为电应力从 0 s 开始器件的阈值电压始终正向漂移.

器件 B 辐照后进行常温下的退火试验, 常温下的 NMOSFET 器件退火能退掉大部分的氧化物陷阱电荷, 而界面态在禁带中处于深能级, 常温下很难退火. 故退火后阈值电压正漂 (留下了大量界面态). 此时, 再进行电应力试验, 从图 7 可以看到, 器件阈值电压表现出了与器件 C 相同的变化趋势. 这是因为器件 B 退火处理后界面处的氧化物陷阱电

荷处于不饱和状态, 在电应力试验中将会再次产生, 器件阈值电压前期表现为负漂.

经分析可以得出辐照与热载流子效应在 PD 型 SOI NMOSFET 工作的前期同时产生了大量的氧化物陷阱电荷, 后期将会共同产生大量的界面态, 且从图 3 可以看出, 辐照后的器件阈值电压退化量远大于不进行辐照的器件. 这些都说明小尺寸短沟器件在辐照与热载流子共同作用下, 其阈值电压的退化由于二者的叠加将会急速加剧. 值得指出的是, 虽然阈值电压的漂移可能由于热载流子和辐

照产生的界面态和氧化物陷阱电荷出现互相补偿 (如某一中间时间辐照主要产生氧化物陷阱电荷, 而热载流子已经开始产生大量界面态) 而得到一定程度的恢复, 但是这并不是二者共同作用提高了器件的可靠性, 而应理解为器件发生失效的概率增加了. 而且敏感参数最大跨导  $GM_{max}$  与线性区饱和电流  $ID_{lin}$  在整个试验过程中都处于加速退化状态. 表 2 为器件 A 和 C 的跨导、阈值电压退化量对比, 可以看出, 辐照与热载流子效应同时作用于器件造成的影响大于单一影响因子.

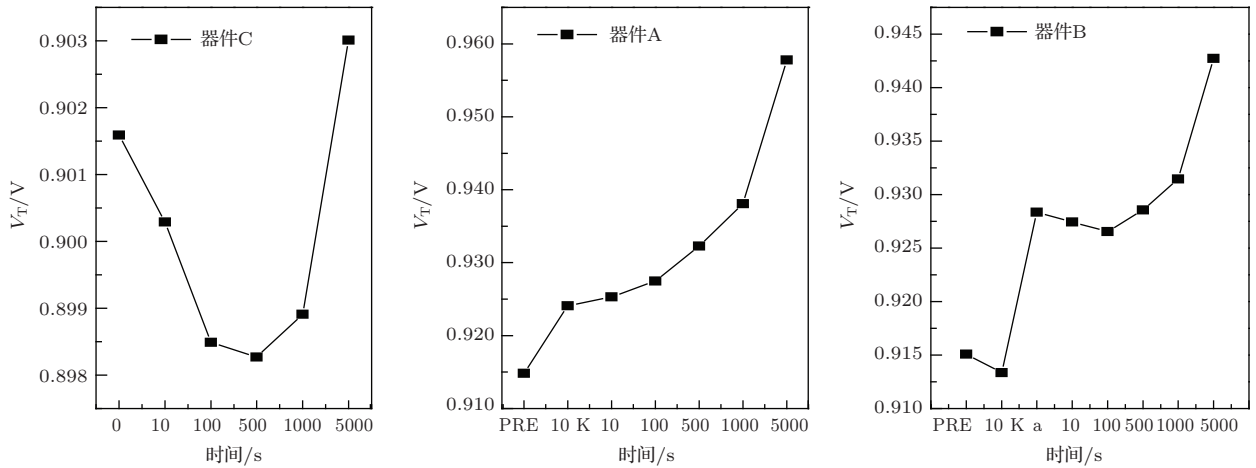


图 7 各器件试验过程中阈值的变化 (横坐标 a 表示退火)

Fig. 7. The threshold voltage variation of each device (a represents annealing).

表 2 器件 A 和 C 的  $GM_{max}$ ,  $ID_{lin}$  退化量对比

Table 2. The contrast of  $GM_{max}$ ,  $ID_{lin}$  degradation amount for the device A and C.

参数退化量	器件 A			器件 C
	辐照前后	电应力前后	辐照前与电应力后	仅进行电应力
$\Delta GM_{max}/S$	$4.90 \times 10^{-6}$	$6.66 \times 10^{-6}$	$1.16 \times 10^5$	$1.00 \times 10^{-5}$
$\Delta ID_{lin}/A$	$1.32 \times 10^{-5}$	$2.00 \times 10^{-5}$	$3.32 \times 10^{-5}$	$2.10 \times 10^{-5}$

跨导的退化主要是由于辐照和热载流子效应产生的界面态加强了对沟道电子的散射作用, 进而导致跨导一直处于退化状态. 半导体物理学指出: 载流子受到散射的根本原因是由于材料周期性势场遭到破坏<sup>[13]</sup>. 从图 4 可以看到, 跨导退化的趋势与栅压有很大关系, 当栅压处于  $0-V_T$  之间, 跨导退化量较少, 当栅压处于  $V_T-5V$  之间, 跨导退化量明显增加. 在低栅压时, 一方面低压不利于空穴/(H+) 漂移到 Si-SiO<sub>2</sub> 界面 (考虑界面态的形成原因: H<sub>0</sub> 俘获空穴形成 H+, H+ 漂移到界面处形成界面态), 而最主要的原因是: 弱反型的 p 型 Si, 能带弯曲弱, 界面态能级大多高于费米能级  $E_F$ , 只

有少数受主界面态能级可以俘获电子成为带负电的界面态. 当栅压大于器件  $V_T$ , NMOSFET 沟道强反型, 这时高栅压利于辐照或者热载流子效应产生的空穴/(H+) 漂移到 Si-SiO<sub>2</sub> 界面处, 更关键的是强反型状态下, p 型材料能带向下弯曲剧烈, 界面处的大量受主能级会低于材料的  $E_F$ , 这意味着这些界面态能级都俘获了电子成为负的界面态, 从而引起跨导在这个电压区间的加速退化. 体现为表 2 所列的结果: 辐照后的器件进行热载流子效应试验, 跨导总退化量高于二者单独作用于器件的退化量.

对背栅转移特性曲线进行了测试, 在电应力试

验中,背栅变化极小.这是因为漏端高电场碰撞电离产生的热电子距BOX层较远,电子由漏端漂移至BOX层受到散射的概率远远大于漂移至正栅的概率,少量热电子对背栅的损伤不明显.

## 5 结 论

0.8  $\mu\text{m}$ 工艺小尺寸PD型SOI NMOSFET器件面临常规可靠性问题,器件工作中的高能电子造成了器件电学参数 $V_T$ ,  $GM$ ,  $ID_{lin}$ 的退化,同时深空的电离辐射也将导致同样的电学参数退化. NMOSFET在辐射环境下的总剂量效应与常规可靠性下的热载流子效应具有相似的物理机理,它们都在Si-SiO<sub>2</sub>界面处产生了氧化物陷阱电荷和界面态.总剂量效应对器件的主要影响在于产生较多的氧化物陷阱电荷,热载流子效应的主要影响体现在主要产生较多的界面态.二者之间的共同作用使得器件电学参数加速退化,大幅度地降低了器件的可靠性.在深空应用中,器件始终面临着辐射环境与常规可靠性双重挑战,随着未来工艺尺寸的进一步缩小,如0.13  $\mu\text{m}$ 工艺下SOI短沟器件的工作电压为1.3 V左右.对比0.8  $\mu\text{m}$ 短沟器件沟道长度与工作电压比值没有等比缩小,所以沟道电场将更利于热载流子的产生.本试验采用器件为H栅,其抗辐射性能优于条形栅与T形栅,因为条形与T形栅存在横向沟道浅沟槽隔离(shallow trench isolation, STI),STI区域的氧化物陷阱电荷将会对小尺寸器件的沟道电场产生很大影响,其抗辐射和抗常规可靠性面临着更严峻的挑战,这也是未来需要开展的研究工作.综上所述,航空用小尺寸SOI器件的抗辐射能力和常规可靠性需要在设计之初综合考虑.

## 参考文献

- [1] Hao Y, Liu H X 2008 *Micro-nano MOS Device Reliability and Failure Mechanism* (Beijing: Science Press) p1 (in Chinese) [郝跃,刘红侠 2008 微纳米MOS器件可靠性与失效机理(北京:科学出版社)第1页]
- [2] Wu Z G, Lin R T 2001 *Microelectronics* **31** 1 (in Chinese) [伍志刚,凌荣堂 2001 微电子学 **31** 1]
- [3] Huang R, Zhang G Y, Li Y X, Zhang X 2005 *SOI CMOS Technology and its Application* (Beijing: Science Press) pp3-5 (in Chinese) [黄如,张国艳,李映雪,张兴 2005 SOI CMOS技术及其应用(北京:科学出版社)第3-5页]
- [4] Li Z H, Liu H X, Hao Y 2006 *Acta Phys. Sin.* **55** 820 (in Chinese) [李忠贺,刘红侠,郝跃 2006 物理学报 **55** 820]
- [5] Ma X H, Hao Y, Chen H F, Cao Y R, Zhou P J 2006 *Acta Phys. Sin.* **55** 6118 (in Chinese) [马晓华,郝跃,陈海峰,曹艳荣,周鹏举 2006 物理学报 **55** 6118]
- [6] Hong G S, Xiao Z Q, Wang X, Zhou M 2012 *Microelectronics* **42** 293 (in Chinese) [洪根深,肖志强,王栩,周淼 2012 微电子学 **42** 293]
- [7] Silvestri M, Gerardin S, Paccagnella A, Faccio F, Gonella L 2008 *IEEE Trans. Nucl. Sci.* **55** 1960
- [8] Silvestri M, Gerardin S, Schrimpf R D, Fleetwood D M, Faccio F, Paccagnella A 2009 *IEEE Trans. Nucl. Sci.* **56** 3244
- [9] Cui J W, Yu X F, Ren D Y, Lu J 2012 *Acta Phys. Sin.* **61** 026102 (in Chinese) [崔江维,余学峰,任迪远,卢健 2012 物理学报 **61** 026102]
- [10] Liu F C, Cai X, Luo J, Liu L C, Shi J G 2012 *Microelectronics* **42** 250 (in Chinese) [刘富财,蔡翔,罗俊,刘伦才,石建刚 2012 微电子学 **42** 250]
- [11] Schwank J R, Shaneyfelt M R, Fleetwood D M, Felix J A, Dodd P E, Philippe P, Véronique F C 2008 *IEEE Trans. Nucl. Sci.* **55** 1833
- [12] Oldham T R, McLean F B 2003 *IEEE Trans. Nucl. Sci.* **50** 483
- [13] Liu E K, Zhu B S, Luo J S 2003 *Semiconductor Physics* (Beijing: Publishing House of Electronics Industry) pp111-118 (in Chinese) [刘恩科,朱秉升,罗晋升 2003 半导体物理学(北京:电子工业出版社)第111-118页]

# Reliability of partially-depleted silicon-on-insulator n-channel metal-oxide-semiconductor field-effect transistor under the ionizing radiation environment\*

Zhou Hang<sup>1)2)</sup> Cui Jiang-Wei<sup>1)</sup> Zheng Qi-Wen<sup>1)2)</sup> Guo Qi<sup>1)</sup>  
Ren Di-Yuan<sup>1)</sup> Yu Xue-Feng<sup>1)†</sup>

1) (Xinjiang Key Laboratory of Electric Information Materials and Devices, Xinjiang Technical Institute of Physics and Chemistry, Chinese Academy of Sciences, Urumqi 830011, China)

2) (University of Chinese Academy of Sciences, Beijing 100049, China)

( Received 19 August 2014; revised manuscript received 10 November 2014 )

## Abstract

With the development of semiconductor technology, the small size silicon-on-insulator metal-oxide-semiconductor field-effect transistor devices start to be applied to the aerospace field, which makes the device in use face dual challenges of the deep space radiation environment and conventional reliability. The small size device reliability test under ionizing radiation environment is conducive to the assessing of the comprehensive reliability of the device. With reference to the national standard GB2689.1-81 constant stress life test and accelerated life test method for the general electric stress, the conventional reliability of the sub-micron type partially-depleted silicon-on-insulator n-channel metal-oxide-semiconductor is studied under the ionizing radiation environment. The experiment is divided into three groups marked by A, B and C. For all the experimental devices, the gate oxide  $t_{ox} = 12.5$  nm, channel length  $L = 0.8$   $\mu\text{m}$  and width  $W = 8$   $\mu\text{m}$ , and nominal operating voltage  $V = 3.5$  V. We carry out the electrical stress test on A group after irradiation with  $\gamma$ -ray dose up to  $1 \times 10^4$  Gy (Si) under the bias condition. Before group B is tested, it has been irradiated by the same dose  $\gamma$ -ray and annealed for one week. Group C is not irradiated by  $\gamma$ -ray before the electric stress test. After irradiation we measure the DC characteristics of the devices: the drain current versus gate voltage ( $I_{DS}-V_{GS}$ ) and the drain current versus drain voltage ( $I_{DS}-V_{DS}$ ). The hot carrier injection (HCI) experiment is periodically interrupted to measure the DC characteristics of the device. The sensitive parameters of HCI and irradiation are  $V_T$ ,  $GM$  and  $ID_{lin}$ , and after HCI stress, all parameters are degenerated. Through the contrast test, we qualitatively analyze the influences of the oxide trap charge and interface state on the sensitive parameters. We obtain the curve of the oxide trap charge and interface state versus time, and the influences of the different stages on device parameters. The results show that the combination of the total dose radiation environment and electrical stress causes the sensitive parameters of the device to rapidly degrade, this combination of these two factors gives rise to bigger effect than a single influence factor.

**Keywords:** reliability, silicon-on-insulator n-channel metal-oxide-semiconductor field-effect transistor, total ionizing dose effect, electrical stress

**PACS:** 61.80.Ed, 61.82.Fk, 85.30.Tv

**DOI:** 10.7498/aps.64.086101

\* Project supported by the National Natural Science Foundation of China (Grant No. 11475255).

† Corresponding author. E-mail: [yuxf@ms.xjb.ac.cn](mailto:yuxf@ms.xjb.ac.cn)