

GaN基通孔垂直结构的发光二极管失效分析

符民 文尚胜 夏云云 向昌明 马丙戌 方方

Failure analysis of GaN-based Light-emitting diode with hole vertical structure

Fu Min Wen Shang-Sheng Xia Yun-Yun Xiang Chang-Ming Ma Bing-Xu Fang Fang

引用信息 Citation: *Acta Physica Sinica*, **66**, 048501 (2017) DOI: 10.7498/aps.66.048501

在线阅读 View online: <http://dx.doi.org/10.7498/aps.66.048501>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn/CN/Y2017/V66/I4>

---

您可能感兴趣的其他文章

Articles you may be interested in

刻蚀 AlN 缓冲层对硅衬底 N 极性 n-GaN 表面粗化的影响

Influence of etching AlN buffer layer on the surface roughening of N-polar n-GaN grown on Si substrate

物理学报.2016, 65(8): 088501 <http://dx.doi.org/10.7498/aps.65.088501>

TiO<sub>2</sub> 微粒对远程荧光粉膜及白光发光二极管器件光色性能的影响

Investigation of photo-chromic properties of remote phosphor film and white light emitting diode mixed with TiO<sub>2</sub> particles

物理学报.2016, 65(5): 058501 <http://dx.doi.org/10.7498/aps.65.058501>

利用单层密排的纳米球提高发光二极管的出光效率

Light-extraction enhancement of GaN-based LEDs by closely-packed nanospheres monolayer

物理学报.2015, 64(14): 148502 <http://dx.doi.org/10.7498/aps.64.148502>

利用温变电容特性测量发光二极管结温的研究

Junction temperature measurement of light-emitting diodes using temperature-dependent capacitance

物理学报.2015, 64(11): 118501 <http://dx.doi.org/10.7498/aps.64.118501>

晶圆键合和激光剥离工艺对 GaN 基垂直结构发光二极管芯片残余应力的影响

Effect of wafer bonding and laser liftoff process on residual stress of GaN-based vertical light emitting diode chips

物理学报.2015, 64(2): 028501 <http://dx.doi.org/10.7498/aps.64.028501>

## GaN基通孔垂直结构的发光二极管失效分析\*

符民<sup>1)</sup> 文尚胜<sup>1)†</sup> 夏云云<sup>1)</sup> 向昌明<sup>1)</sup> 马丙戌<sup>1)</sup> 方方<sup>2)</sup>

1)(华南理工大学, 发光材料与器件国家重点实验室, 广州 510640)

2)(广东金鉴检测科技有限公司, 广州 511300)

(2016年10月22日收到; 2016年11月10日收到修改稿)

基于X-射线透视仪进行无损检测发现发光二极管(LED)产品的封装会产生空洞的情况, 特选取了GaN基通孔垂直结构的LED短路失效案例进行了失效性研究. 利用光学显微镜、能谱仪和扫描电子显微镜对样品微观形貌进行表征, 对失效样品进行金相切片处理, 观察截面处形貌, 最后根据分析结果得出样品的失效机理. 分析结果表明: 背金层空洞和固晶层空洞的存在加重了芯片通孔处应力不均, 加快了GaN外延层的破裂的速度, 致使LED失效. 因此, 在LED的封装过程中, 也需要去避免空洞的产生, 增加LED的可靠性.

关键词: 发光二极管, 失效分析, 空洞, 可靠性

PACS: 85.60.Jb, 62.23.-c

DOI: 10.7498/aps.66.048501

## 1 引言

发光二极管(LED)作为一种新型的半导体照明光源, 具有节能、光电转换率高、绿色环保、寿命长、响应速度快、点光源、单色波长等优点, 在传统照明领域(家居照明、建筑照明、道路照明等)和特种照明领域(农业照明、医疗照明等)都有应用<sup>[1,2]</sup>, 具有广阔的市场应用前景. 与此同时, LED的高可靠性是其广泛应用的基础, 所以对LED进行可靠性研究与分析具有重要的实际意义<sup>[3-5]</sup>.

LED芯片三种基本结构为: 正装结构、倒装结构和垂直结构. 垂直结构LED芯片的电极分别在外延层的两侧, 使得电流基本上全部垂直流过LED外延层, 具有均匀的电流分布<sup>[6-8]</sup>. 此外, 相较于正装LED芯片, 垂直结构的LED芯片一般采用金属合金、SiC和Si衬底, 且与蓝宝石衬底相比具有

良好的导热和导电性能, 加上表面粗化和下部反射镜面, 使得发光效率大幅提高, 可用于制备高功率LED<sup>[9-13]</sup>. 通孔垂直结构LED是一种新型的垂直结构LED, 通孔使n型金属嵌入芯片内部, 量子阱向LED芯片外部的发光不会受到n极阻挡, 可消除传统垂直结构的LED芯片的电流拥堵现象<sup>[14]</sup>. 目前硅衬底和铜衬底的垂直结构GaN基LED已逐步实现商品化<sup>[15-18]</sup>, 但是目前关于通孔垂直结构LED器件的可靠性研究与分析较少, 因此有必要对通孔垂直结构LED器件进行可靠性研究与分析.

本文基于X-射线透视仪进行无损的实时X射线成像检测时发现LED产品的封装会产生空洞的情况, 主要对通孔垂直结构GaN基LED器件的短路现象进行研究, 对样品进行老化试验, 利用金相切片、光学显微镜(OM)、扫描电子显微镜(SEM)、能谱仪(EDS)等测试手段分析垂直结构GaN基LED器件失效的原因.

\* 广东省应用型科技研发专项(批准号: 2015B010134001)、广东省扬帆计划引进创新创业团队专项(批准号: 2015YT02C093)和广州市产学研协同创新重大专项(批准号: 201604010006)资助的课题.

† 通信作者. E-mail: shshwen@scut.edu.cn

## 2 实验

实验首先利用X-射线透视仪Dage 6600对国内多家公司具有代表性的LED封装产品进行无损的实时X射线成像检测, 样品如图1所示; 发现

大量焊接空洞, 散热焊盘的空洞比均超过30%, 如图2所示. 空洞面积除以焊盘面积的比例称为空洞比. 空气的导热系数约为 $0.023 \text{ W}/(\text{m}\cdot\text{K})$ , 焊锡的导热系数是 $2 \text{ W}/(\text{m}\cdot\text{K})$ 左右, 两者相差50—100倍, 空洞比过高会影响LED的散热速度.

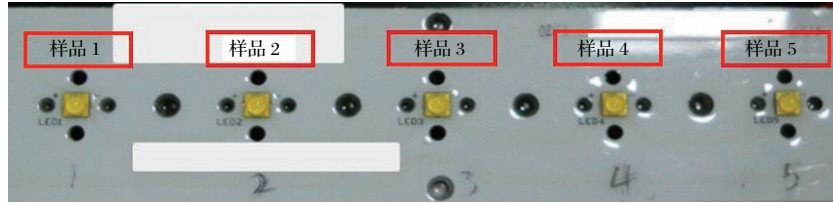


图1 (网刊彩色) 实验样品图  
Fig. 1. (color online) Image of sample.

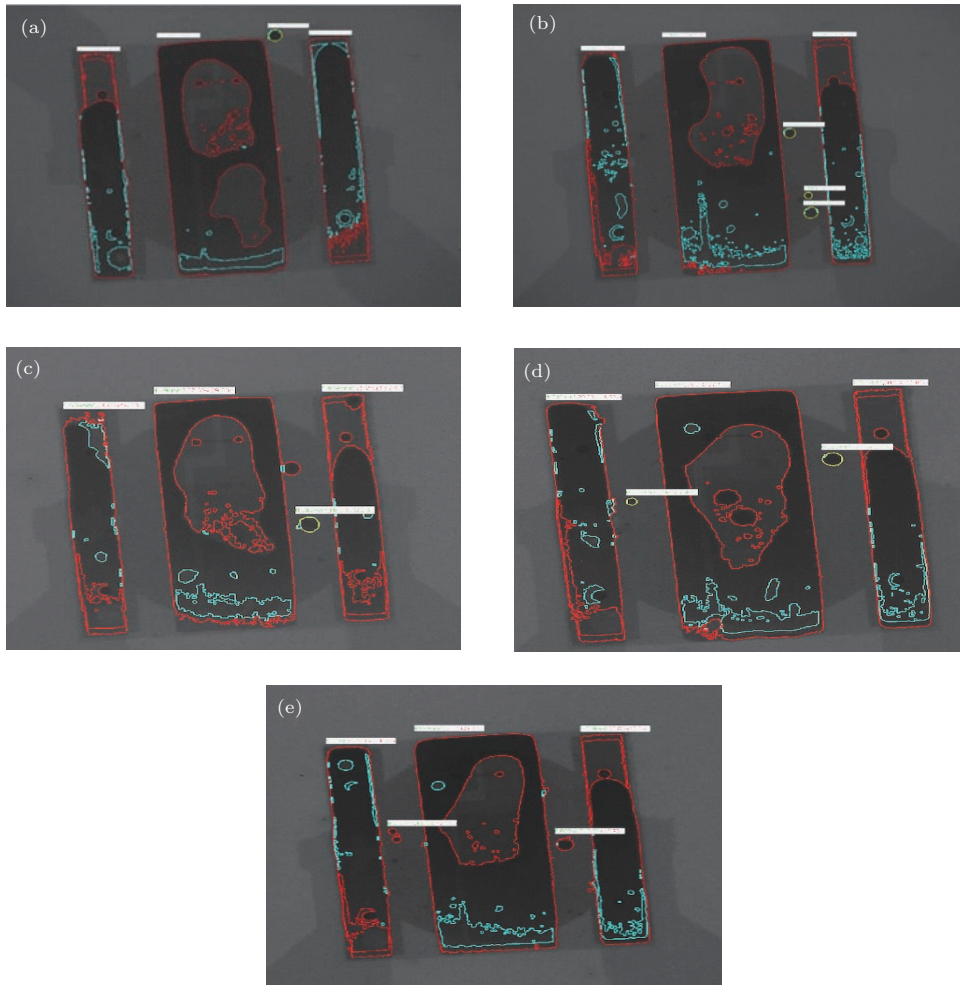


图2 (网刊彩色) 实时X射线成像下的各样品形貌图 (a) 样品1; (b) 样品2; (c) 样品3; (d) 样品4; (e) 样品5  
Fig. 2. (color online) Real time X-ray imaging of the sample morphology: (a) sample 1; (b) sample 2; (c) the sample 3; (d) the sample 4; (e) the sample 5.

为进一步研究封装产生的空洞对LED可靠性的影响, 特选取实验样品为某公司一款1 W暖白GaN基LED, 额定工作电流为350 mA, 工作电压

为2.9—3.2 V, 样品实物图和芯片截面图如图3所示. 样品芯片结构为通孔垂直结构, 通过对样品进行EDS分析以及芯片厂提供的资料, 得到芯片结

构自上而下是: GaN 外延层、Ag 反射镜、SiO<sub>2</sub> 钝化层、n 极金属层、金属 Cu 衬底和 Ni-Sn 背金层. 对芯片 n-GaN 外延层做表面粗化处理, 可增加临界角减少全反射, 提高光萃取效率. p 型 Ag 金属反射镜, 将从量子阱射到 p-GaN 层的光反射到 n-GaN 层上, 减少芯片对光的吸收. SiO<sub>2</sub> 钝化层的主要作用为隔绝底部 n 极金属和上部 p 极的电性连接, 从而避免芯片短路. 采用 Cu 衬底, 铜的热导率高达 397 W/(m·K), 具有优良的导热性、导电性和机械

延展性. Ni-Sn 背金层起到将芯片连接到外部金属的作用.

将样品焊接在铝基板上, 如图 4 所示, 并串联在 WY3010 精密直流稳流稳压电源输出端, 设置正向电流为 700 mA, 环境温度 20 °C, 串联的 LED 均悬于空间中, 每隔一定时间观察样品的光通量, 在连续点亮 550 h 后发现部分样品不同程度的光通量下降甚至熄灭等现象.

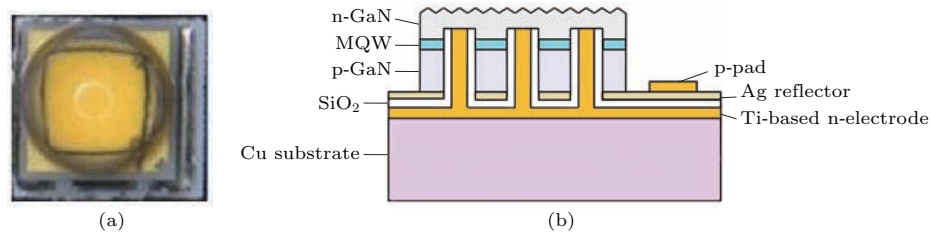


图 3 (网刊彩色) 实验样品图 (a) 光学显微镜下样品实物图; (b) 垂直芯片结构

Fig. 3. (color online) Image of sample: (a) Sample image in optical microscope; (b) structure of a GaN-based VLED die.

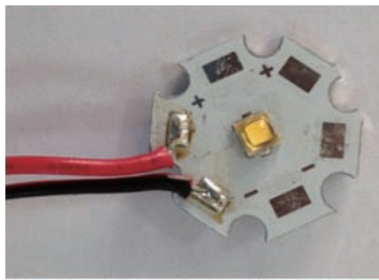


图 4 焊接样品图

Fig. 4. Sample image after welded.

利用数字万用表对失效样品进行短路测试, 推测失效样品芯片是否出现退化. 随机抽取 5 个未短路的失效样品, 使用机械方式切断齐纳二极管的电性连接, 采用杭州远方仪器有限公司 ESD1000 防静电能力自动测试系统, 防静电测试选择人体模拟放电测试模式 (HBM) 测试 LED 的静电敏感等级. 测试结果如表 1 所列, 样品 1 击穿电压为 0 V, 表示测试前样品的反向电流大于 10 μA, 是指样品在测试前已经出现反向漏电现象; 样品 2 的击穿电压为 500 V, 反向电流为 80 mA; 样品 3 和样品 4 的击穿电压为 1000 V, 反向电流分别为 102 mA 和 120 mA; 样品 5 的击穿电压为 1500 V, 反向电流为 320 mA. 可见失效样品芯片的抗静电电压普遍较低, 击穿后反向漏电电流约 100 mA 左右. 参照美国国家标准协会 (ANSI)/静电放电 (ESD) 协会标准 S20.20-2007, 可知样品抗静电能力较差, 时常出

现静电击伤.

为了进一步对样品进行失效分析, 接着对失效样品进行开封, 利用 OM, EDS 和 SEM 对样品微观形貌进行表征, 必要时进行金相切片, 观察截面处的形貌; 最后根据各个分析结果得出样品的失效机理. 实验分析检测标准采用 GB/T17359-98 电子探针和扫描电镜 X 射线能谱定量分析方法通则和 JY/T 010-1996 分析型扫描电子显微镜方法通则. 实验中使用的扫描电镜型号为 Hitachi 3400 N.

表 1 防静电测试

Table 1. ESD test of samples.

样品编号	击穿电压 (V)	反向电流 (mA) (反向电压 5 V)
1	0	65
2	500	80
3	1000	102
4	1000	120
5	1500	320

### 3 结果与讨论

#### 3.1 形貌观察

化学试剂解封装样品, 使用道康宁 LED 硅胶溶解剂 DY-711 去除封装胶与荧光粉. 将样品浸泡

在DY-711 溶液中, 设置加热台加热温度 90 °C, 加热时间为 1.5—2 h, 直到固化的封装胶全部溶解, 将样品取出用蒸馏水清洗产品。

得到解封装后的失效样品, 在 OM 中观察芯片, 如图 5(a) 所示. 从图 5 中可见, 样品芯片为通孔垂直结构, 样品单个芯片上的通孔数为 23 个. 利用 ICP 在芯片上蚀刻出通孔结构, 将 n-GaN 与衬底直接导通, 通孔垂直结构使得 n 极在下, p 极在上, 芯片表面直接出射光, 可有效消除传统垂直结构芯片上的 n 极阻挡及电流拥堵现象. 一个齐纳二极管与芯片反向并联, 起到稳压、防止 LED 反向击穿的作用. 从图 5(a) 中可以看出, 失效样品芯片通孔处存在异常, 将异常处进行放大得到图 5(b), 发现通孔附近出现暗色区域, 并以通孔为中心在周围分布. 为判断在通孔区域的芯片表面上是否形成其他物质或者芯片表面形貌结构的变化, 进一步使用 SEM 进行观察。

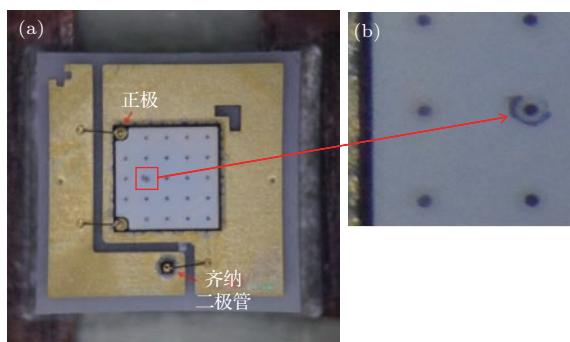


图 5 失效样品开封后 n 型表面的光学显微镜图片 (a) 芯片图; (b) 通孔异常处放大图

Fig. 5. n-type surface optical microscope of failure samples after removed packaging glue: (a) Image of the chip; (b) enlarge image of abnormal via hole.

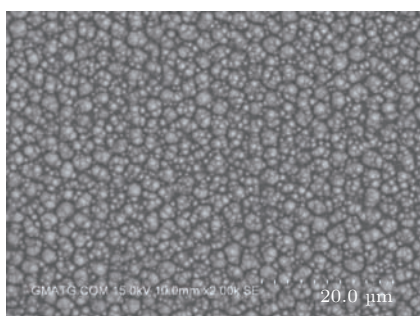


图 6 失效样品的 n 型表面通孔异常处的 SEM 图

Fig. 6. SEM images of n-type surface through holes anomaly of failure sample.

用 SEM 观察通孔异常处表面, 如图 6 所示. 可见芯片表面平整, 无粗糙不平现象, 说明通孔异常

区芯片表面并未发生形貌改变, 故认为图 5(b) 中通孔附近出现的暗色区域不在芯片表面, 异常处可能出现在芯片内部。

## 3.2 失效机理分析

### 3.2.1 背金层空洞

采用金相切片结合 SEM 和 EDS 对通孔异常截面处进行微区分析, 金相切片法是准确有效的截面分析技术, 通过对样品注塑、切片、研磨、抛光, 从而获得样品截面. 在图 7 切片位置对芯片异常通孔处进行定点切片, 经 EDS 在截面处检测可知, 样品采用 Ni-Sn 合金作为背金层。

在 SEM 下观察截面处的形貌, 如图 8 所示. 从图 8(a) 中可以发现虚线椭圆区域 GaN 层开裂破碎, 并且背金层存在大量空洞 (实线椭圆区域), 空洞集中在通孔中心位置. 图 8(b) 是外观正常通孔处的截面图, 从图中可以看出, 背金层出现少量孔洞分布在通孔处, 但是 GaN 层无明显碎裂痕迹. 图 8(c) 是正常通孔处的截面图, GaN 外延层完好无破裂, 背金层无孔洞。

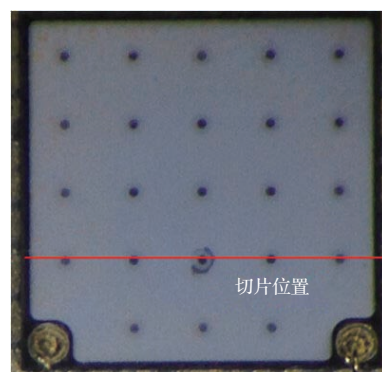


图 7 异常通孔切片位置

Fig. 7. Section position of abnormal via hole.

对比图 8(a), (b) 和 (c) 可以发现, 背金层空洞的存在是致使 GaN 外延层破裂的原因, 空洞尺寸越大, GaN 外延层越容易产生破裂. 背金层是通孔垂直结构 LED 芯片的重要组成部分, 能够保护金属衬底避免磨损腐蚀, 是芯片散热通道上极为重要的一部分, 直接影响芯片焊接性能的好坏. 此外是电流均匀分布的重要保证之一. 图 8(a) 中通孔附近 A, B 处是芯片电流密度较大处, 由于背金层空洞的存在, 使得通孔区域热量聚集产生热应力, 电流分布不均匀, 局部电应力过大. 在热应力和电应

力的作用下, A, B位置 GaN 层开裂破碎, 从而导致 PN 结短路失效, LED 器件失效.

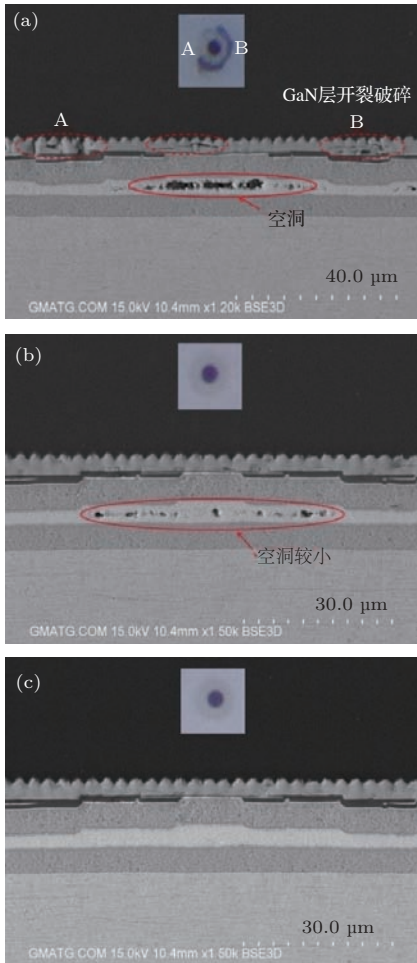


图8 芯片截面SEM图 (a) 外观异常通孔; (b) 外观正常通孔; (c) 正常通孔

Fig. 8. SEM images of the chip sectional view: (a) Abnormal via hole in appearance; (b) normal via hole in appearance; (c) normal via hole.

背金层空洞对LED的性能影响很大, 在实际制造过程中要通过有效途径降低空洞形成的概率: 保证背金层制作时的真空度, 减少衬底表面的气体残留; 对芯片进行低温烘烤, 将衬底表面的水汽蒸发掉; 控制好镀膜时氩气的流量及速率, 过大和过小都易造成空洞率的增加<sup>[19]</sup>.

### 3.2.2 固晶层空洞

使用EDS检测发现LED芯片是采用金锡共晶焊接工艺与基板固定. 利用SEM观察失效样品芯片截面处固晶层的情况, 发现金锡共晶焊接固晶层存在空洞, 如图9所示. 从图9可以发现空洞分布存在两种模式: 一种是空洞边界分布, 如图9(a)所示; 另一种是空洞中间分布, 如图9(b)所示. 这两种分布空洞尺寸较大, 几乎穿透整个固晶层, 说明

固晶工艺存在问题. 固晶层的热阻由焊料热阻和接触热阻组成, 空洞会使接触热阻变大, 进而造成固晶层热阻增大, 将直接影响芯片的热量传导.

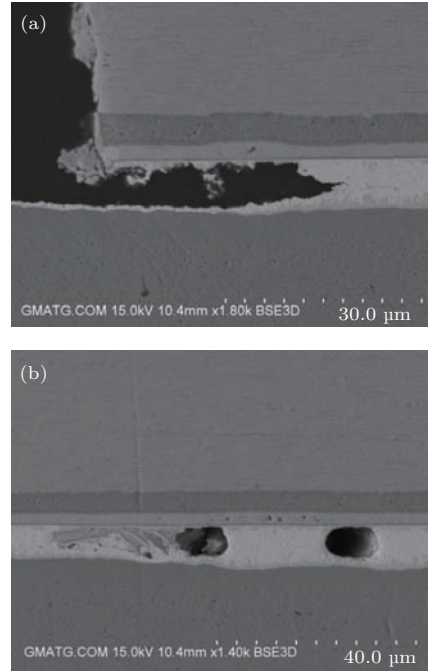


图9 固晶层空洞 (a) 边界空洞; (b) 中间空洞  
Fig. 9. Voids formed in solder layer: (a) Boundary void; (b) middle void.

造成芯片固晶层空洞缺陷产生的因素主要有两个方面: 一是热应力导致固晶层开裂, 热应力造成固晶层开裂的原因主要是由于固晶材料与基底之间的热膨胀系数不同, 在固化过程中, 将产生较大的热应力, 致使固晶层与基底之间的界面处产生裂纹, 随着裂纹的不断扩展和移动, 造成固晶层空洞; 二是固晶层内部存在气泡. 此外由于LED是发光器件, 其上表面为光出射面, 对压力比较敏感, 如果直接在LED上表面施加大的压力, 容易造成上表面微裂或者生成划痕, 从而影响LED的出光效率和电流分布, 所以LED芯片固晶时在上表面施加的压力十分有限. 较小的压力无法有效排除固晶层的气泡, 在高温固化过程中膨胀形成空洞缺陷.

空洞在固晶层的分布模式, 通常分为顶层分布、底层分布、边界分布、中间分布和穿透分布<sup>[20]</sup>, 见图10. 一般穿透分布是较为严重的, 热导率在空洞穿透分布的区域会明显下降. 在固晶层中空洞的存在, 导致固晶层的填充率降低, 不但显著增大LED的热阻, 而且还会引起LED光出射效率的降低, 这与空洞的大小和分布情况有关<sup>[21]</sup>.

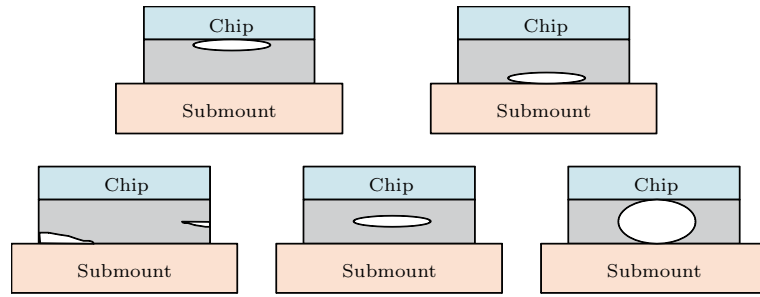


图 10 固晶层空洞分布模式

Fig. 10. Void mode in die bonding layer.

LED 器件的热应力一般被储存在空洞、裂缝等缺陷处, 当这些空洞区域聚集了大量的热应力后, 在高温状态或者温度急剧变化时, 将导致空洞的扩展, 最终会导致芯片与背金层分离或芯片外延层破裂<sup>[22]</sup>. 综上, 认为样品失效的原因是: Ni-Sn 合金背金层区域和固晶层中大量空洞的存在使得界面结合强度和热传导性能降低; 由于背金层作为 LED 的导电导热通道, 空洞造成热应力和电应力集中, 芯片电流分布不均匀; 此外 GaN 外延层较脆易碎, 通孔区域为芯片电流密度最大处, 由于长时间热量的聚集以及热应力作用导致通孔位置的 GaN 层开裂破碎, 最终导致 PN 结短路, LED 器件失效.

## 4 结 论

LED 失效机理的分析在 LED 研究和制造中都具有非常重要的作用. 本文基于 X-射线透视仪进行无损的实时 X 射线成像检测时发现 LED 产品的封装会产生空洞的情况, 特选取 1 W 暖白 GaN 基通孔垂直结构的 LED 的短路失效案例进行研究. 分析步骤为: 外观检查, 比较失效样品与正常样品外观差异; 然后利用 ESD 进行电性能测试, 发现是否存在电参数异常; 接着用化学式解封装开封样品, 利用光学显微镜、能谱仪和扫描电子显微镜对样品微观形貌进行表征, 随后对失效样品进行金相切片处理, 观察截面处形貌; 最后根据分析结果得出样品的失效机理. 分析结果表明: GaN 基通孔垂直结构的 LED 失效机理是背金层和固晶层中的空洞使得 LED 热传导性能降低, 热量聚集导致空洞内空气热膨胀, 加重了芯片通孔处的电应力和热应力分布不均匀, GaN 外延层在过高的电应力和极端的热冲击下, 最终产生破裂, 致使 LED 短路失效, 背金层空洞和固晶层空洞分别是导致 LED 短路失

效的直接原因和间接原因. 因此, 在 LED 的封装过程中, 要根据空洞产生的原因, 规范封装流程, 尽可能地避免空洞的产生, 增加 LED 的可靠性.

## 参考文献

- [1] Yeh N C, Chung J P 2009 *Renew. Sust. Energ. Rev.* **13** 2175
- [2] Fu M, Wen S S, Chen H W, Ma B X 2016 *Chin. J. Lumin.* **37** 366 (in Chinese) [符民, 文尚胜, 陈浩伟, 马丙戌 2016 发光学报 **37** 366]
- [3] Dong L, Liu H, Wang Y, Sun Q, Liu Y, Xin D, Jin L 2014 *Acta Phot. Sin.* **43** 50 (in Chinese) [董丽, 刘华, 王尧, 孙强, 刘英, 辛迪, 荆雷 2014 光子学报 **43** 50]
- [4] Xia Y Y, Wen S S, Fang F 2016 *Chin. J. Lumin.* **37** 1002 (in Chinese) [夏云云, 文尚胜, 方方 2016 发光学报 **37** 1002]
- [5] Zou S P, Wu B X, Wan Z P, Tang H L, Tang Y 2016 *Chin. J. Lumin.* **37** 124 (in Chinese) [邹水平, 吴柏禧, 万珍平, 唐洪亮, 汤勇 2016 发光学报 **37** 124]
- [6] Liu W J, Xiao L H, Jiang Y Z, Weng G E, Lü X Q, Huang H J, Chen M, Cai X M, Lei Y Y, Zhang B P 2012 *Opt. Mater.* **34** 1327
- [7] Tsai Y J, Lin R C, Hu H L, Hsu C P, Wen S Y, Yang C C 2013 *IEEE Photon. Tech. L.* **25** 609
- [8] Tian T, Wang L C, Guo E Q, Liu Z Q, Zhan T, Guo J X, Yi X Y, Li J, Wang G H 2014 *J. Phys. D: Appl. Phys.* **47** 115102
- [9] Wang H, Yun F, Liu S, Huang Y P, Wang Y, Zhang W H, Wei Z H, Ding W, Li Y F, Zhang Y, Guo M F 2015 *Acta Phys. Sin.* **64** 028501 (in Chinese) [王宏, 云峰, 刘硕, 黄亚平, 王越, 张维涵, 魏政鸿, 丁文, 李虞锋, 张焯, 郭茂峰 2015 物理学报 **64** 028501]
- [10] Liu Z H, Zhang L L, Li Q F, Zhang R, Xiu X Q, Xie Z L, Shan Y 2014 *Acta Phys. Sin.* **63** 207304 (in Chinese) [刘战辉, 张李骊, 李庆芳, 张荣, 修向前, 谢自力, 单云 2014 物理学报 **63** 207304]
- [11] Xiong C B, Jiang F Y, Wang L, Fang W Q, Mo C L 2008 *Acta Phys. Sin.* **57** 7860 (in Chinese) [熊传兵, 江凤益, 王立, 方文卿, 莫春兰 2008 物理学报 **57** 7860]
- [12] Fan J M, Wang L C, Liu Z Q 2009 *J. Optoe. Laser* **8** 994 (in Chinese) [樊晶美, 王良臣, 刘志强 2009 光电子 **8** 994]

- [13] Wang S J, Uang K M, Chen S L, Yang Y C, Chang S C, Chen T M, Chen C H, Liou B W 2005 *Appl. Phys. Lett.* **87** 011111
- [14] Liu L, Hu X L, Wang H 2016 *Chin. J. Lumin.* **37** 338 (in Chinese) [刘丽, 胡晓龙, 王洪 2016 发光学报 **37** 338]
- [15] Huang B B, Xiong C B, Zhang C Y, Huang J F, Wang G X, Tang Y W, Quan Z J, Xu L Q, Zhang M, Wang L, Fang W Q, Liu J L, Jiang F Y 2014 *Acta Phys. Sin.* **63** 217806 (in Chinese) [黄斌斌, 熊传兵, 张超宇, 黄基锋, 王光绪, 汤英文, 全知觉, 徐龙权, 张萌, 王立, 方文卿, 刘军林, 江风益 2014 物理学报 **63** 217806]
- [16] Wang W K, Huang S Y, Huang S H, Wen K S, Wu D S, Horng R H 2006 *Appl. Phys. Lett.* **88** 181113
- [17] Shchekin O B, Epler J E, Trottier T A, Margalith T, Steigerwald D A, Holcomb M O, Martin P S, Krames M R 2006 *Appl. Phys. Lett.* **89** 071109
- [18] Fujii T, Gao Y, Sharma R, Hu E L, DenBaars S P, Nakamura S 2004 *Appl. Phys. Lett.* **95** 3916
- [19] Wang M R 2010 *M. S. Thesis* ( Chengdu: University of Electronic Science and Technology of China) (in Chinese) [王美荣 2010 硕士学位论文 (成都: 电子科技大学)]
- [20] Otiaba K C, Bhatti R S, Ekere N N, Mallik S, Alam M O, Amalu E H, Ekpu M 2012 *Microelectron. Reliab.* **52** 1409
- [21] Tan L X, Jia L, Wang K, Liu S 2009 *IEEE Trans. Electron. Packag. Manuf.* **32** 233
- [22] Fleischera A C, Chang L H, Johnson B C 2006 *Microelectron. Reliab.* **46** 794



# Failure analysis of GaN-based Light-emitting diode with hole vertical structure\*

Fu Min<sup>1)</sup> Wen Shang-Sheng<sup>1)†</sup> Xia Yun-Yun<sup>1)</sup> Xiang Chang-Ming<sup>1)</sup>  
Ma Bing-Xu<sup>1)</sup> Fang Fang<sup>2)</sup>

1) (State Key Laboratory of Luminescent Materials and Devices, South China University of Technology, Guangzhou 510640, China)

2) (Gold Medal Analytical and Testing Group, Guangzhou 511300, China)

( Received 22 October 2016; revised manuscript received 10 November 2016 )

## Abstract

Light-emitting diode (LED) failure mechanism plays an important role in studying and manufacturing LEDs. In this paper, X-ray perspective instrument is used to carry out the non-invasive and real-time X-ray imaging detection of the representative LED packaging products purchased from 5 Chinese companies. A large number of the welded voids are founded in the thermal pad and the void ratio of thermal pad, which represents the ratio of void area to pad area, is more than 30% for all samples. 1 W warm white light LED of GaN-based vertical via structure is selected to study the mechanism of short-circuit invalidation. The method is carried out by the following steps. Firstly, the surface morphologies of failure samples are compared with those of normal samples by visual observation. Secondly, antistatic electric capacity testing instrument is used to detect the existences of the electrical parameter abnormalities of the failure of non-short-circuit samples. Thirdly, decapsulations are operated on samples by using Silica gel dissolving agent. And the microtopographies of the samples are characterized by optical microscope, energy dispersive spectrometer and scanning electron microscopy. Then the cross-sectional morphologies of failure samples are observed. The failure mechanism can be drawn from the characterizations mentioned above. The study shows that the failure mechanism of the vertical structure of GaN-based vias is that the existences of voids in the Ni-Sn alloy back gold layer and solid-crystal layer reduce the interface bonding strength and thermal conductivity of the LED chip. The heat building-up leads to thermal expansion of the air inside the voids, which increases the electrical stress and thermal stress distribution at the LED chip vias. Long-term heat accumulation and higher electrical stress in the through-hole region, where the chip current density is greatest, lead to the crack and break of GaN epitaxial layer, which is so brittle and fragile, around the through-hole region. It can eventually lead to short-circuit of PN junction and then failure of LED. Back gold layer is the heat-conductive and electric-conductive channel of LED. The concentrations of thermal stress and electrical stress caused by voids in the back gold layer further lead to the uneven current distribution on the chip. This is the main reason why GaN epitaxial layer cracks and breaks. Voids in the back gold layer and solid-crystal layer are the direct and indirect causes of LED short-circuit failure, respectively. Therefore, the packaging process should be standardized to avoid the void occurrence, based on the reasons why voids exist. It can finally improve reliability of LED.

**Keywords:** light-emitting diode, failure analysis, void, reliability

**PACS:** 85.60.Jb, 62.23.-c

**DOI:** 10.7498/aps.66.048501

\* Project supported by the Guangdong Province Applied Science and Technology Development, China (Grant No. 2015B010134001), the Guangdong Province Sail Plans to Introduce a Special Team of Innovation and Entrepreneurship, China (Grant No. 2015YT02C093), and the Guangzhou City Collaborative Innovation Major Projects, China (Grant No. 201604010006).

† Corresponding author. E-mail: [shshwen@scut.edu.cn](mailto:shshwen@scut.edu.cn)