

基于 Ni 电极和 $ZrO_2/SiO_2/ZrO_2$ 介质的 MIM 电容的导电机理研究

刘骐萱 王永平 刘文军 丁士进

Conduction mechanisms of MIM capacitors with $ZrO_2/SiO_2/ZrO_2$ stacked dielectrics and Ni electrodes

Liu Qi-Xuan Wang Yong-Ping Liu Wen-Jun Ding Shi-Jin

引用信息 Citation: *Acta Physica Sinica*, 66, 087301 (2017) DOI: 10.7498/aps.66.087301

在线阅读 View online: <http://dx.doi.org/10.7498/aps.66.087301>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn/CN/Y2017/V66/I8>

您可能感兴趣的其他文章

Articles you may be interested in

基于串并联磁控忆阻器的耦合行为研究

Research of coupling behavior based on series-parallel flux-controlled memristor

物理学报.2015, 64(23): 237303 <http://dx.doi.org/10.7498/aps.64.237303>

Ti/HfO₂/Pt 阻变存储单元中的氧空位聚簇分布

Cluster distribution for oxygen vacancy in Ti/HfO₂/Pt resistive switching memory device

物理学报.2015, 64(20): 207302 <http://dx.doi.org/10.7498/aps.64.207302>

忆阻器及其阻变机理研究进展

Research progress of memristors and memristive mechanism

物理学报.2014, 63(18): 187301 <http://dx.doi.org/10.7498/aps.63.187301>

Ni/HfO₂/Pt 阻变单元特性与机理的研究

Electric characteristics and resistive switching mechanism of Ni/HfO₂/Pt resistive random access memory cell

物理学报.2014, 63(14): 147301 <http://dx.doi.org/10.7498/aps.63.147301>

界面效应调制忆阻器研究进展

Progress of memristor modulated by interfacial effect

物理学报.2012, 61(21): 217306 <http://dx.doi.org/10.7498/aps.61.217306>

基于Ni电极和ZrO₂/SiO₂/ZrO₂介质的MIM电容的导电机理研究*

刘骐萱 王永平 刘文军 丁士进†

(复旦大学微电子学院, 专用集成电路与系统国家重点实验室, 上海 200433)

(2016年11月13日收到; 2017年1月16日收到修改稿)

研究了基于Ni电极和原子层淀积的ZrO₂/SiO₂/ZrO₂对称叠层介质金属-绝缘体-金属(MIM)电容的电学性能. 当叠层介质的厚度固定在14 nm时, 随着SiO₂层厚度从0增加到2 nm, 所得电容密度从13.1 fF/μm²逐渐减小到9.3 fF/μm², 耗散因子从0.025逐渐减小到0.02. 比较MIM电容的电流-电压(*I-V*)曲线, 发现在高压下电流密度随着SiO₂厚度的增加而减小, 在低压下电流密度的变化不明显, 还观察到电容在正、负偏压下表现出完全不同的导电特性, 在正偏压下表现出不同的高、低场*I-V*特性, 而在负偏压下则以单一的*I-V*特性为主导. 进一步对该电容在高、低场下以及电子顶部和底部注入时的导电机理进行了研究. 结果表明, 当电子从底部注入时, 在高场和低场下分别表现出普尔-法兰克(PF)发射和陷阱辅助隧穿(TAT)的导电机理; 当电子从顶部注入时, 在高、低场下均表现出TAT导电机理. 主要原因在于底电极Ni与ZrO₂之间存在镍的氧化层(NiO_x), 且ZrO₂介质层中含有深浅两种能级陷阱(分别为0.9和2.3 eV), 当电子注入的模式和外电场不同时, 不同能级的陷阱对电子的传导产生作用.

关键词: 金属-绝缘体-金属电容, 导电机理, ZrO₂/SiO₂/ZrO₂叠层介质, Ni电极

PACS: 73.40.Rw, 73.20.At, 73.43.Jn

DOI: 10.7498/aps.66.087301

1 引言

近年来, 为了满足射频电路和模拟/混合信号集成电路对高性能金属-绝缘体-金属(MIM)电容的需求, 基于高介电常数(κ)介质的高密度MIM电容得到了广泛的研究^[1-9], 尤其是基于ZrO₂介质的MIM电容引起了人们广泛的关注^[10-13]. 这是由于ZrO₂具有高介电常数(20—40)、宽带隙(5.8 eV)、高击穿电场(5—7 MV/cm)等优点, 被视作MIM电容介质层的优选材料之一^[14]. 然而, 对于单一ZrO₂介质MIM电容, 电容电压系数(α)、泄漏电流和击穿电场等参数仍然面临挑战. 由于ZrO₂介质MIM电容的 α 值为正, 将其与 α 值为负的SiO₂介质结合在一起, 作为MIM电容的绝缘介质层, 可望获得更小的 α 值^[15-18]. 为了进一步降

低MIM电容的泄漏电流, 研究者通常采用功函数较大的金属作为电极材料, 以增大电子的发射势垒^[19,20]. 另一方面, 由于MIM电容需要集成到铜互连工艺中, 因此其最高制备工艺温度必须与铜互连工艺相兼容, 即要求其制备工艺温度不能超过420 °C. 然而, 在该温度下其他薄膜制备技术很难获得高质量的绝缘薄膜. 近些年兴起的原子层淀积(ALD)技术不仅具有淀积温度低、化学计量比的薄膜组成以及精确的厚度控制能力, 而且可以制备不同空间结构的复合薄膜, 非常适合MIM电容中介质的制备, 已被广泛用于MIM电容的研究^[21-26].

国际上对纳米叠层结构介质MIM电容也进行了大量的研究, 通过不同材料的选择、空间组合以及单层厚度的控制可以实现电容性能的调控^[14-18,27-35]. 此外, 针对该类MIM电容的导电机理, 人们进行了广泛的研究. 譬

* 国家02科技重大专项(批准号: 2015ZX02102-003)资助的课题.

† 通信作者. E-mail: sjding@fudan.edu.cn

如, 在 $ZrO_2/Al_2O_3/ZrO_2$ [28], Gd_2O_3/Eu_2O_3 [29], $Al_2O_3/ZrO_2/Al_2O_3$ [31], $Ta_2O_5/Nb_2O_5/ZrO_2$ [32] 介质MIM电容中, 高场下的导电机理为普尔-法兰克(PF)发射. 在 $ZrO_2/SiO_2/ZrO_2$ [30], $Al_2O_3/ZrO_2/SiO_2$ [33] 介质MIM电容中, 高场下发生的导电机理是电场辅助隧穿; 在 HfO_2/La_2O_3 [34], $Al_2O_3/HfO_2/Al_2O_3$ [35] 介质MIM电容中, 高场下则以肖特基发射为主导. 低场下的导电机理有PF发射(如 HfO_2/La_2O_3 [34], $ZrO_2/Al_2O_3/ZrO_2$ [27], $ZrO_2/SiO_2/ZrO_2$ [30])、陷阱辅助隧穿(如 $Al_2O_3/ZrO_2/SiO_2$ [33], $ZrO_2/SiO_2/ZrO_2$ [30])以及肖特基发射($ZrO_2/Al_2O_3/ZrO_2$ [27], Gd_2O_3/Eu_2O_3 [29]). 总之, MIM电容的导电机理不仅与叠层介质的空间结构 [28,31]、材料种类 [28,30,31,35] 有关, 还与介质的厚度 [27,28,30]、陷阱特征 [28,31,33]、界面特性 [27,29] 以及电极 [32] 有关.

因此, 本文采用高功函数金属Ni (5.1 eV) 作为电极材料 [36,37], 同时采用ALD技术淀积 $ZrO_2/SiO_2/ZrO_2$ 叠层介质薄膜, 制备了以金属Ni为电极的MIM电容, 研究了总介质厚度不变的情况下 ZrO_2 与 SiO_2 的相对厚度对MIM电容特性的影响, 重点讨论了其电流-电压特性及其导电机理.

2 实验

首先, 采用热氧化的方法在洁净的硅衬底上生长500 nm厚的 SiO_2 薄膜, 然后磁控溅射150 nm的Ni薄膜作为底电极. 将覆盖Ni薄膜的硅片放入ALD腔体中, 在250 °C的淀积温度下, 依次淀积 ZrO_2 , SiO_2 , ZrO_2 薄膜, 其中生长 ZrO_2 和 SiO_2 的前驱体和氧化剂分别为四(二甲基氨基)锆和水, 以及三(二甲基氨基)硅烷和氧等离子体. 为了研究绝缘层中 SiO_2 薄膜厚度对MIM电容电学特性的影响, 实验固定 $ZrO_2/SiO_2/ZrO_2$ 叠层介质总厚度为14 nm, 改变 SiO_2 和 ZrO_2 的相对厚度, 其中 SiO_2 厚度变化依次为0, 1, 2 nm. 再磁控溅射100 nm的Ni薄膜作为顶电极, 并通过光刻和湿法刻蚀等工艺形成一批独立的MIM电容器件.

SiO_2 , ZrO_2 薄膜的厚度通过椭偏仪测量(Sopra GES-5E), ZrO_2/Ni 底电极的界面组成分析通过X射线光电子能谱(Kratos Axis Ultra DLD)来测量. 器件的电容-电压($C-V$), 电流-电压($I-V$)特性分别由精密阻抗分析仪(Agilent 4294A)和半导体器件分析仪(Agilent B1500)测试. 所有电学测试过程均在温度可控的Cascade探针台上进行, 偏

压加在顶电极上.

3 结果与讨论

图1(a)为100 kHz下不同叠层介质MIM电容的 $C-V$ 曲线和耗散因子. 当 SiO_2 的厚度由0增加到2 nm时, 器件在零偏压下的电容密度从13.1 $fF/\mu m^2$ 逐渐减小到9.3 $fF/\mu m^2$, 耗散因子从0.025逐渐减小到0.02. 根据14 nm ZrO_2 介质MIM电容的电容密度, 可推出 ZrO_2 的相对介电常数约为23. 这与文献报道的单斜晶向结构 ZrO_2 的介电常数一致($\kappa = 16-25$) [38]. 图1(b)为室温下不同叠层介质MIM电容的 $I-V$ 关系曲线, 可以发现所有器件在 $-3-+3$ V范围内均表现出很小的漏电流密度(低于 5×10^{-8} A/cm^2). 此外, 进一步观察发现, 当顶电极上施加正偏压时, 随着电压的增加泄漏电流明显表现出两个不同的导电区域; 而当顶电极上施加负偏压时, 泄漏电流随电压的增加而缓慢增大, 主要表现为一个导电区域. 这种明显不同的 $I-V$ 特性应该归因于不同的导电机理.

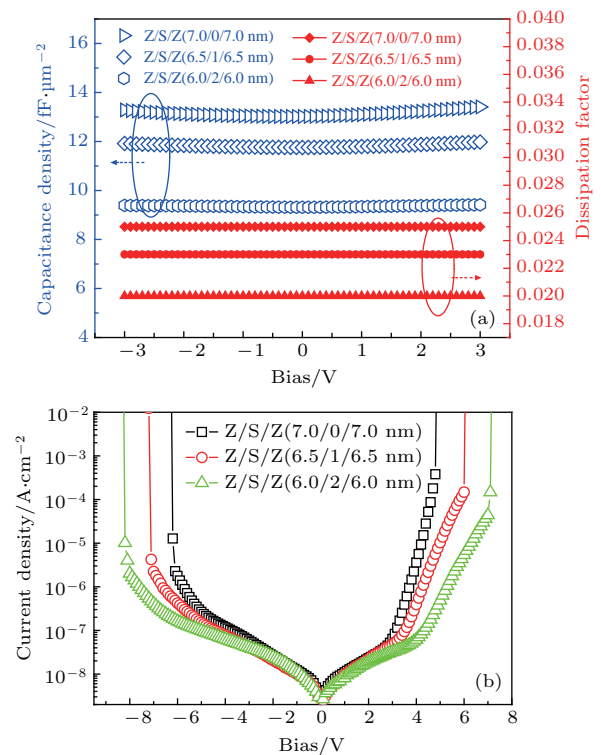


图1 (网刊彩色) (a) 100 kHz下 $ZrO_2/SiO_2/ZrO_2$ ($Z/S/Z$) 叠层介质MIM电容的 $C-V$ 特性和耗散因子; (b) 室温(25 °C)下 $Z/S/Z$ 叠层介质MIM电容的 $I-V$ 曲线

Fig. 1. (color online) (a) $C-V$ characteristics and dissipation factors at 100 kHz for the MIM capacitors with $ZrO_2/SiO_2/ZrO_2$ ($Z/S/Z$) stacked dielectrics; (b) $I-V$ curves at room temperature (25 °C) for the MIM capacitors with $Z/S/Z$ stacked dielectrics.

为了进一步研究器件的导电机理, 我们以 14 nm ZrO₂ 介质和 ZrO₂/SiO₂/ZrO₂ (6 nm/2 nm/6 nm) 叠层介质的两种 MIM 电容作为研究对象, 分别测量了它们在不同温度下的 *I-V* 曲线. 结果表明, 当顶电极上加正偏压时 (即电子底部注入), 测得的电流在低场区域随偏压缓慢增加, 在高场区域随偏压快速上升. 对于 MIM 电容来说, 一般在高场下器件的导电机理主要为 PF 发射 [24,25,39]. PF 发射可描述为

$$J = CE \exp \left[\frac{-q(\varphi_t - \sqrt{qE/\pi\epsilon_0\epsilon_r})}{kT} \right], \quad (1)$$

式中 *J* 为电流密度, *C* 为常数, *E* 是电场, *T* 是绝对温度, *q* 是电子电荷, *k* 是玻尔兹曼常数, φ_t 是 ZrO₂ 介质中的陷阱能级, ϵ_r 是绝缘体的动态介电常数, ϵ_0 是真空介电常数. 我们首先对 14 nm ZrO₂ 介质 MIM 电容在高场区域的 $\ln(J/E)$ 与 $E^{1/2}$ 的关系进行拟合, 可以看出在不同温度下二者之间具有良好的线性关系, 进一步由直线的斜率可提取出不同温度下 ZrO₂ 的折射率 (*n*), 如图 2 (a) 所示. 室温下 (25 °C) 提取出的折射率等于 1.66, 接近于实验测量值 1.8. 这表明高场下的导电机理符合 PF 发射. 此外, 由 $\ln J$ 和 $1/T$ 的关系还可以计算得到不同电场下的活化能, 然后根据 E_a (E_a 为活化能) 和 $E^{1/2}$ 的关系可以外推得到其零电场下的值, 即为介质 ZrO₂ 中的本征陷阱能级, 如图 2 (b) 所示. 得到的本征陷阱能级约为 0.9 eV, 这与文献报道的结果一致 [24,39,40].

对于 ZrO₂/SiO₂/ZrO₂ (6 nm/2 nm/6 nm) 叠层介质 MIM 电容来说, 由于叠层介质中每层介质的厚度和介电常数不同, 所以每层介质中的电场是不同的. 讨论导电机理时, 若使用整个介质层的平均电场会引起较大的误差, 所以必须采用 ZrO₂ 介质层中的实际电场. 根据高斯定律和基尔霍夫定律, 可以计算出施加在 ZrO₂ 层上的电场, 即

$$\begin{cases} \kappa_s E_s = \kappa_z E_z, \\ d_s E_s + 2d_z E_z = V_{\text{insulator}}, \end{cases} \quad (2)$$

式中 κ_s 和 κ_z 代表 SiO₂ 和 ZrO₂ 的介电常数, 分别取值 4.7 和 23; E_s 和 E_z 分别代表施加在 SiO₂ 和 ZrO₂ 层上的电场; d_s 和 d_z 分别表示 SiO₂ 和 ZrO₂ 层的厚度; $V_{\text{insulator}}$ 是施加到整个叠层的电压. 由于 SiO₂ 厚度仅为 2 nm, 电子在其中以直接隧穿的方式通过, 叠层介质的导电机理主要由 ZrO₂ 中的缺陷决

定. 如前所述, 按照 PF 发射机理对高场下的 *I-V* 特性进行了线性拟合, 如图 3 (a) 所示. 结果表明, $\ln(J/E)$ 与 $E^{1/2}$ 不仅具有良好的线性关系, 而且根据直线斜率计算得到室温下 ZrO₂ 的折射率为 1.99, 与实验值相符. 这表明叠层介质 MIM 电容在高场下的导电机理也为 PF 发射. 如图 3 (b) 所示, 根据 E_a 和 $E^{1/2}$ 的线性关系, 进一步外推出叠层介质中 ZrO₂ 层中的本征陷阱能级为 0.88 eV. 这与前面从 ZrO₂ 介质 MIM 电容中推导得到的本征陷阱能级基本一致, 这也从侧面证实了采用介质层中的实际电场的科学性.

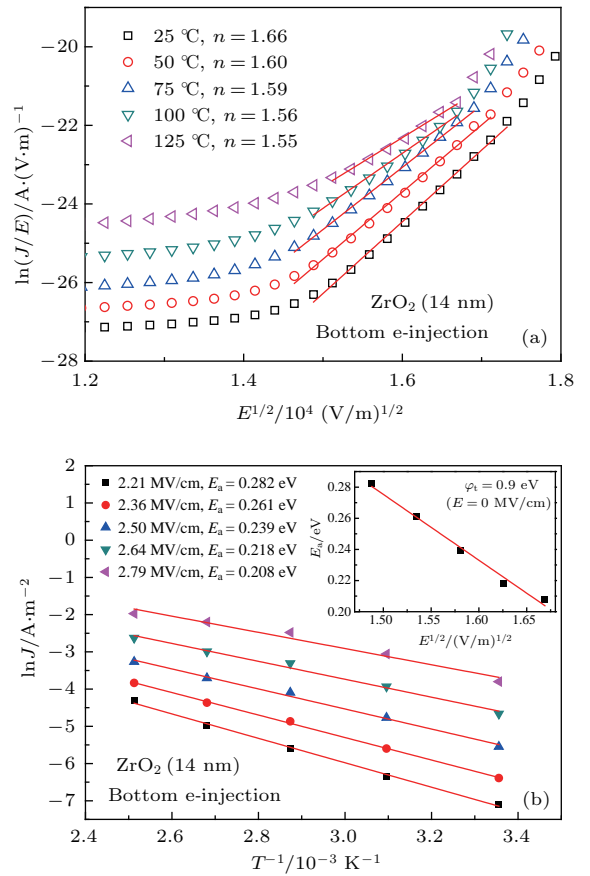


图2 (a) 14 nm ZrO₂ 介质 MIM 电容在不同温度下 $\ln(J/E)$ 和 $E^{1/2}$ 的关系以及通过高场区线性拟合所提取的 ZrO₂ 折射率 *n*; (b) 不同电场下 $\ln J$ 和 $1/T$ 的关系以及提取的活化能 E_a , 插图表明 E_a 和 $E^{1/2}$ 之间良好的线性关系以及在零电场下的陷阱能级

Fig. 2. (a) Plotting of $\ln(J/E)$ versus $E^{1/2}$ at different temperatures for the 14 nm ZrO₂ dielectric MIM capacitor, and the refractive index *n* of ZrO₂ extracted by linear fitting in the high field region; (b) plotting of $\ln J$ versus $1/T$ in various electric fields, together with the extracted activation energy E_a , and the inset demonstrates a good linear relationship between E_a and $E^{1/2}$ as well as the trap energy level in a zero field.

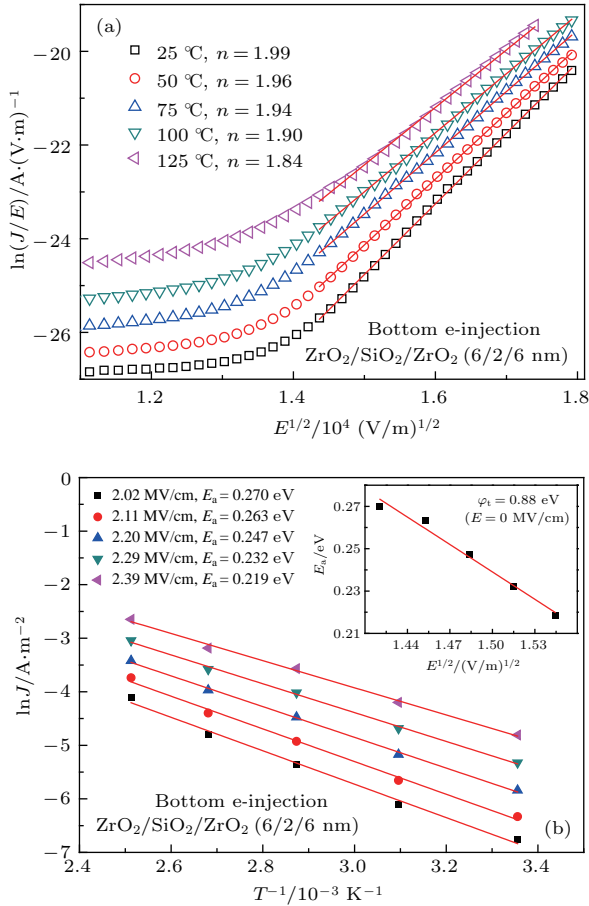


图3 (a) $\text{ZrO}_2/\text{SiO}_2/\text{ZrO}_2$ (6 nm/2 nm/6 nm) 介质 MIM 电容在不同温度下 $\ln(J/E)$ 和 $E^{1/2}$ 的关系以及通过高场区线性拟合所提取的 ZrO_2 的折射率 n ; (b) 不同电场下 $\ln J$ 和 $1/T$ 的关系以及提取的活化能 E_a , 插图表明 E_a 和 $E^{1/2}$ 之间良好的线性关系以及在零电场下的陷阱能级

Fig. 3. (a) Plotting of $\ln(J/E)$ versus $E^{1/2}$ at different temperatures for the $\text{ZrO}_2/\text{SiO}_2/\text{ZrO}_2$ (6 nm/2 nm/6 nm) stacked dielectric MIM capacitor, together with the extracted refractive index n of ZrO_2 by linear fitting in the high field region; (b) plotting of $\ln J$ versus $1/T$ in various electric fields, together with the extracted activation energy E_a , and the inset demonstrates a good linear relationship between E_a and $E^{1/2}$ as well as the trap energy level in a zero field.

由于低场下的泄漏电流表现出与电场较弱的依赖关系, 所以其导电机理可能受肖特基发射 [22-24] 或者陷阱辅助隧穿 [41,42] 控制. 其中, 肖特基发射可表示为

$$J = AT^2 \exp \left\{ \frac{-q \left[\varphi_B - \sqrt{qE/(4\pi\epsilon_0\epsilon_r)} \right]}{kT} \right\}, \quad (3)$$

式中 A 为理查德森常数, φ_B 为电极与介质导带之间的势垒高度, 其他参数与前述内容一致. 若为肖特基发射, 则 $\ln J$ 与 $E^{1/2}$ 应满足线性关系.

通过研究发现, 虽然 14 nm ZrO_2 介质 MIM 电容和 $\text{ZrO}_2/\text{SiO}_2/\text{ZrO}_2$ (6 nm/2 nm/6 nm) 叠层介质 MIM 电容在低场下 $\ln J$ 与 $E^{1/2}$ 能满足线性关系, 但推导得到的室温下相对介电常数分别高达 48 和 31, 这与前面的实验值 23 发生了明显的偏离, 因此低场下的导电机理不符合肖特基发射.

若低场下的漏电机理为与温度相关的陷阱辅助隧穿 (TAT), 则电流密度与电压之间的关系为 [41,42]

$$J \propto N_t \exp \left[\frac{(qBV_{\text{insulator}} - \varphi_1 + \varphi_t)}{(k_B T)} \right], \quad (4)$$

式中 N_t 为介质中的陷阱密度, $V_{\text{insulator}}$ 为降落在叠层介质上的电压, B 为常数, k_B 为玻尔兹曼常数, φ_1 为电极 (Ni) 的费米能级距离 ZrO_2 导带的势垒高度, 即 Ni 的功函数和 ZrO_2 的亲势的差值为 2.6 eV, φ_t 为 ZrO_2 中的陷阱能级. 图 4 为 14 nm ZrO_2 介质 MIM 电容的 $\ln J$ 和 E 的关系, 显然低场下 $\ln J$ 与 E 具有良好的线性关系, 这表明低场下的导电符合 TAT 机理. 进一步地, 不同电场下 $\ln J$ 和 $1/T$ 的关系如图 4 插图所示, 根据拟合的直线斜率可以计算出 ZrO_2 中的陷阱能级 φ_t 为 2.34 eV, 这与文献报道的深能级陷阱理论计算值符合 [40]. 图 5 为 $\text{ZrO}_2/\text{SiO}_2/\text{ZrO}_2$ (6 nm/2 nm/6 nm) 叠层介质 MIM 电容的 $I-V$ 特性, 结果表明低场下的导电机理符合 TAT 机理. 此外, 所提取的 ZrO_2 中陷阱能级为 2.33 eV.

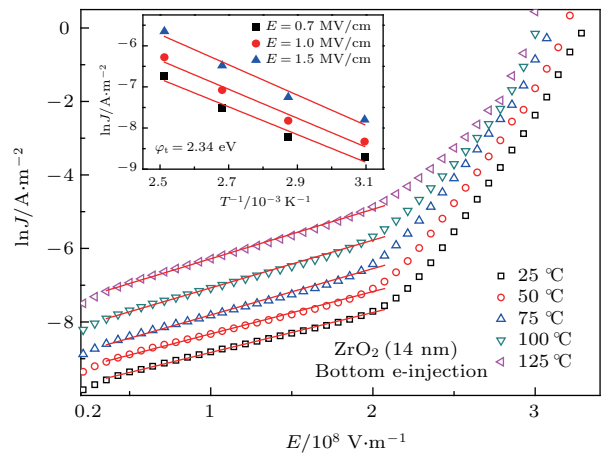


图4 14 nm ZrO_2 介质 MIM 电容在低场区不同温度下 $\ln J$ 和 E 的关系 (电子底部注入), 插图为 $\ln J$ 与 $1/T$ 的关系以及所提取的 ZrO_2 的陷阱能级

Fig. 4. Plotting of $\ln J$ versus E in the low field region at various temperatures under the electron bottom injection mode for the 14 nm ZrO_2 dielectric MIM capacitor. The inset shows plotting of $\ln J$ versus $1/T$, and the extracted trap energy level of ZrO_2 .

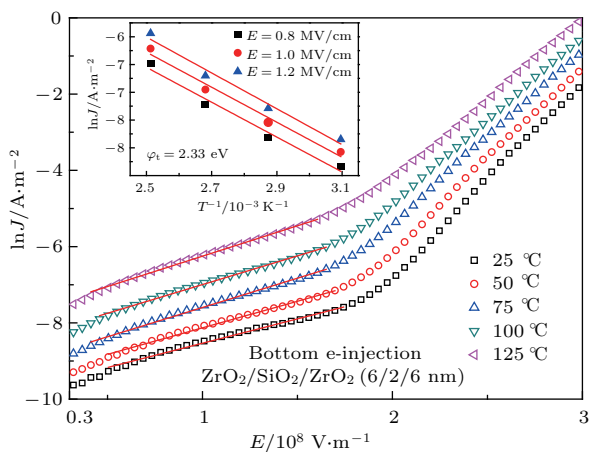


图5 ZrO₂/SiO₂/ZrO₂ (6 nm/2 nm/6 nm) 介质 MIM 电容在低场区不同温度下 ln J 和 E 的关系 (电子底部注入), 插图为 ln J 与 1/T 的关系以及所提取的 ZrO₂ 的陷阱能级

Fig. 5. Plotting of ln J versus E in the low field region at various temperatures under the electron bottom injection mode for ZrO₂/SiO₂/ZrO₂ (6 nm/2 nm/6 nm) stacked dielectric MIM capacitor. The inset shows plotting of ln J versus 1/T, and the extracted trap energy level of ZrO₂.

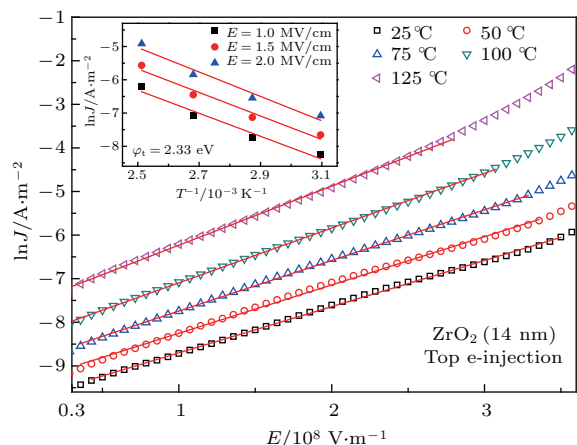


图6 不同温度下 14 nm ZrO₂ 介质 MIM 电容 ln J 和 E 的关系 (电子顶部注入), 插图为 ln J 和 1/T 的关系以及提取出的 ZrO₂ 的陷阱能级

Fig. 6. Plotting of ln J versus E of the 14 nm ZrO₂ dielectric MIM capacitor at various temperatures under the electron top injection mode. The inset shows plotting of ln J versus 1/T, as well as the extracted trap energy level of ZrO₂.

当顶电极上加负偏压时(即电子顶部注入), 我们对 14 nm ZrO₂ 介质 MIM 电容和 ZrO₂/SiO₂/ZrO₂ (6 nm/2 nm/6 nm) 叠层 MIM 电容的 I-V 特性分别进行了 TAT 机理拟合, 如图 6 和图 7 所示. 在研究的几乎整个电场区域, 不同温度下 ln J 与 E 均具有良好的线性关系, 这表明上述两种器件的导电机理均符合 TAT 机理. 根据不同电场下 ln J 和 1/T 的关系, 可进一步理论推导得到

ZrO₂ 介质和叠层介质 MIM 电容中 ZrO₂ 的陷阱能级分别为 2.33 和 2.38 eV.

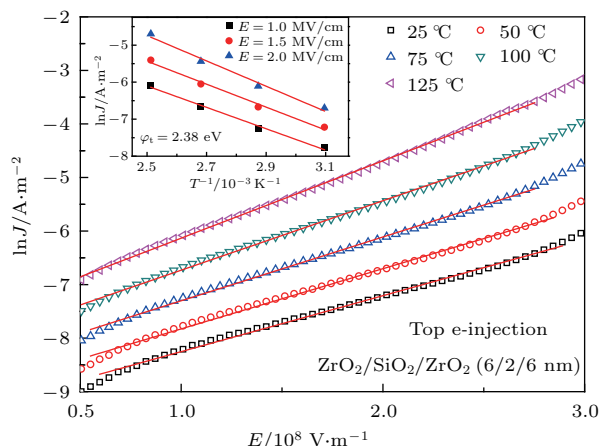


图7 不同温度下 ZrO₂/SiO₂/ZrO₂ (6 nm/2 nm/6 nm) 介质 MIM 电容 ln J 和 E 的关系 (电子顶部注入), 插图为 ln J 和 1/T 的关系以及由不同电场下的直线斜率提取的 ZrO₂ 陷阱能级

Fig. 7. Plotting of ln J versus E of ZrO₂/SiO₂/ZrO₂ (6 nm/2 nm/6 nm) stacked dielectric MIM capacitor at various temperatures under the electron top injection mode. The inset shows plotting of ln J versus 1/T, as well as the extracted trap energy level of ZrO₂.

为了进一步了解电子从顶部和底部注入所表现出的不同导电机理, 我们对 ZrO₂ (14 nm)/Ni 底电极的界面特性进行了 X 射线光电子能谱 (XPS) 分析. 就高分辨率 O 1s 光谱来说, 如图 8 (a) 所示, 经过原位离子刻蚀后, O 1s 谱可以拟合为 530 和 532.2 eV 处的两个峰, 分别对应 O-Zr 和 O-Ni 组分^[43,44]. 随着刻蚀深度的增加, O-Zr 键的相对含量由 92% 降低到 39%, 而 O-Ni 键的相对含量从 8% 上升到 61%, 这表明在 ZrO₂ 介质与底电极 Ni 的界面处存在镍氧化物 (NiO_x). 此外, 高分辨率 Ni 2p_{3/2} 光谱中也出现了单质镍及其氧化物的峰, 分别位于 852.7 和 853.8 eV^[45], 如图 8 (b) 所示, 这也进一步证实了镍氧化物界面层的存在.

为了更好地理解上述不同的导电机理, 图 9 给出了不同条件下的能带示意图. 基于前文讨论, ZrO₂ 中分别存在深能级陷阱 (约 2.34 eV) 和浅能级陷阱 (约 0.9 eV). 当电子从顶部注入时, 由于 Ni 的费米能级与 ZrO₂ 中深陷阱能级 (2.34 eV) 接近, 所以来自阴极的电子优先被深能级陷阱俘获, 然后以陷阱辅助隧穿的方式穿过 ZrO₂ 层, 同时以直接隧穿的方式通过超薄 SiO₂ 层和 NiO_x 层, 最终到达阳极, 如图 9 (a) 所示. 当电子底部注入时, 由于镍氧化物的存在, 随着电场的增强, 其能带随之向上

弯曲, Ni 的费米能级也会随之提高, 此时 Ni 的费米能级与 ZrO_2 导带之间的势垒高度逐渐减小. 低场下 Ni 的费米能级与 ZrO_2 中深陷阱能级距离较近, 来自阴极的电子优先被深能级 (2.34 eV) 陷阱俘获, 并以陷阱辅助隧穿的方式穿过 ZrO_2 介质层,

如图 9 (b) 所示. 随着外电场的增强, ZrO_2 中浅陷阱能级逐渐向底电极 Ni 的费米能级靠近, 导致电子优先被浅能级 (0.9 eV) 陷阱俘获, 并进一步跃迁到 ZrO_2 的导带上, 然后沿着导带到达阳极, 即形成 PF 发射电流, 如图 9 (c) 所示.

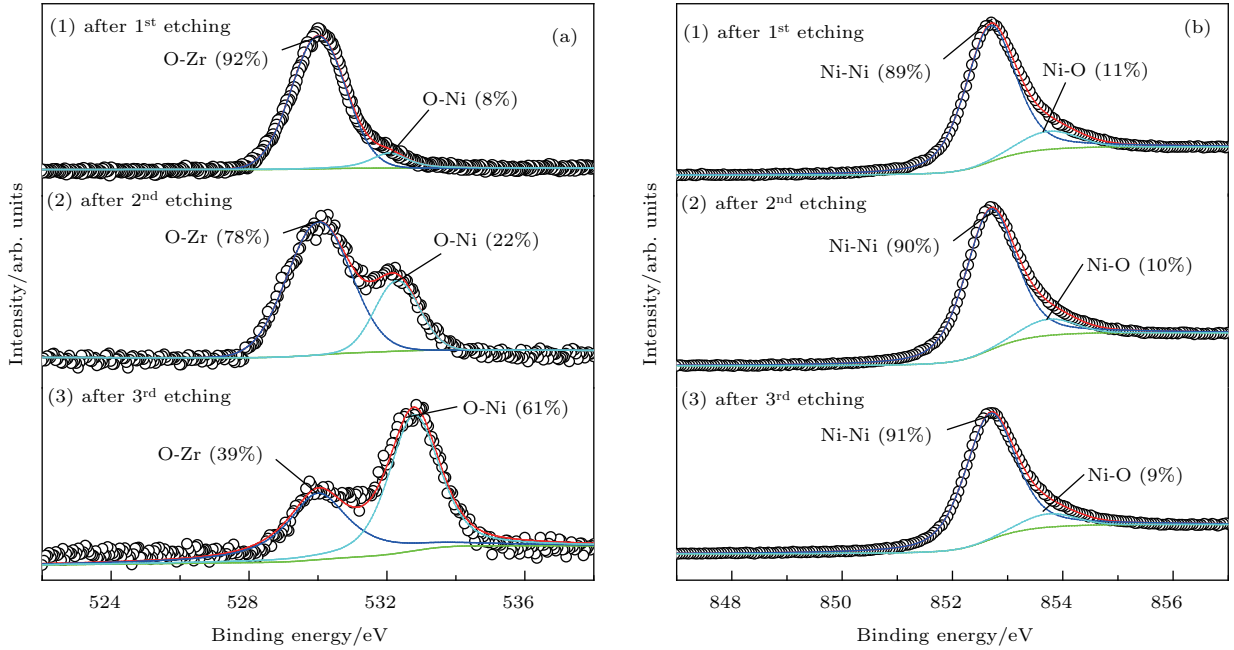


图 8 ZrO_2/Ni 样品经历不同刻蚀次数后 (a) O 1s 的高分辨 XPS 图谱和 (b) Ni $2p_{3/2}$ 的高分辨 XPS 图谱
Fig. 8. (a) High-resolution O 1s XPS patterns and (b) high-resolution Ni $2p_{3/2}$ XPS patterns of the 14 nm ZrO_2/Ni sample after different etching times.

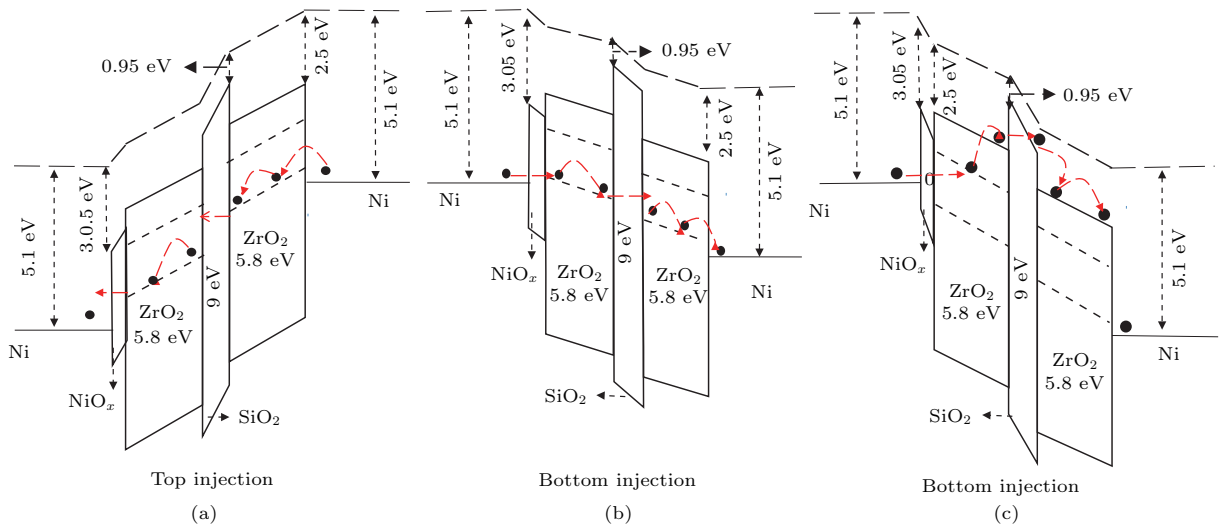


图 9 不同条件下 $ZrO_2/SiO_2/ZrO_2$ (6 nm/2 nm/6 nm) 叠层介质 MIM 电容的能带示意图 (a) 电子顶部注入, 外加电场 2 MV/cm; (b) 电子底部注入, 外加电场 1 MV/cm; (c) 电子底部注入, 外加电场 2.5 MV/cm
Fig. 9. Energy band diagrams for the MIM capacitor with the stacked insulator of $ZrO_2/SiO_2/ZrO_2$ (6 nm/2 nm/6 nm) for different conditions: (a) Under the external electric field of 2 MV/cm and electron top-injection mode; (b) under the external electric field of 1 MV/cm and electron bottom-injection mode; (c) under the external electric field of 2.5 MV/cm and electron bottom-injection mode.

4 结 论

本文通过对基于Ni电极的ZrO₂/SiO₂/ZrO₂叠层介质MIM电容导电机理的研究,发现当电子从底部注入时在高场和低场下的导电机理分别以PF发射和TAT为主导;而当电子从顶部注入时在整个电场区域都是以TAT为主导.这主要归因于底电极Ni和ZrO₂之间的界面层NiO_x以及ZrO₂中存在深浅两种能级陷阱.当电子从底部注入时,镍氧化物界面层的引入使得其能带随电场的增加向上弯曲,Ni的费米能级也随之提升,ZrO₂中浅陷阱能级逐渐向底电极Ni的费米能级靠近,因此低场下电子易被ZrO₂中的深能级陷阱俘获,形成TAT电流,高场下电子优先被ZrO₂的浅能级陷阱俘获,从而跃迁至导带,形成PF发射电流.当电子从顶部注入时,由于Ni的费米能级和ZrO₂导带之间的势垒高度并不随电场发生变化,所以在整个电场区域内电子易被ZrO₂中的深能级陷阱俘获,形成TAT电流.

参考文献

- [1] Sung H K, Wang C, Kim N Y 2015 *Mat. Sci. Semicon. Proc.* **40** 516
- [2] Mangla O, Gupta V 2016 *J. Mater. Sci.* **27** 12537
- [3] Dugu S, Pavunny S P, Scott J F, Katiyar R S 2016 *Appl. Phys. Lett.* **109** 212901
- [4] Chiang K C, Huang C C, Chen G L, Chen W J, Kao H L, Wu Y H, Chin A, McAlister S P 2006 *IEEE Trans. Electron Devices* **53** 2312
- [5] Wu Y H, Lin C C, Hu Y C, Wu M L, Wu J R, Chen L L 2003 *IEEE Electron Device Lett.* **32** 1107
- [6] Ding S J, Huang Y J, Huang Y, Pan S H, Zhang W, Wang L K 2007 *Chin. Phys.* **16** 2803
- [7] Xu J, Huang J Y, Ding S J, Zhang W 2008 *Acta Phys. Sin.* **58** 3433 (in Chinese) [许军, 黄建宇, 丁士进, 张卫 2008 物理学报 **58** 3433]
- [8] Huang J Y, Huang Y, Ding S J, Zhang W, Liu R 2007 *Chin. Phys. Lett.* **24** 2492
- [9] Wang C, Zhuang D M, Zhang G, Wu M S 2003 *Chin. J. Mater. Res.* **17** 332 (in Chinese) [王超, 庄大明, 张弓, 吴敏生 2003 材料研究学报 **17** 332]
- [10] Monaghan S, Cherkaoui K, Djara K, Hurley P K, Oberbeck L, Tois E, Wilde L, Teichert S 2009 *IEEE Electron Device Lett.* **30** 219
- [11] Bertaud T, Blonkowski S, Bermond C, Vallee C, Gonon P, Jean M G, Flechet B 2010 *IEEE Electron Device Lett.* **31** 114
- [12] Wu Y H, Lin C C, Chen L L, Hu Y C, Wu J R, Wu M L 2011 *Appl. Phys. Lett.* **98** 013506
- [13] Lutzer B, Simsek S, Zimmermann C, Pollach M S, Bethge O, Bertagnoli E 2016 *J. Appl. Phys.* **119** 125304
- [14] Zhu B, Liu W J, Wei L, Ding S J 2016 *J. Phys. D* **49** 135106
- [15] Zhang Q X, Zhu B, Ding S J, Lu H L, Sun Q Q, Zhou P, Zhang W 2014 *IEEE Electron Device Lett.* **35** 1121
- [16] Phung T H, Srinivasan D K, Steinmann P, Wise R, Yu M B, Yeo Y C, Zhu C 2011 *J. Electrochem. Soc.* **158** 1289
- [17] Kim S J, Cho B J, Li M F, Ding S J, Zhu C, Yu M B, Narayanan B, Chin A, Kwong D L 2004 *IEEE Electron Device Lett.* **25** 538
- [18] Chen J D, Yang J J, Yu M B, Zhu C, Yeo Y C 2009 *IEEE Electron Device Lett.* **56** 2683
- [19] Htoa M K, Mahata C, Mallik S, Sarkar C K, Maiti C K 2011 *J. Electrochem. Soc.* **158** 45
- [20] Chiang K C, Chen C H, Pan H C, Hsiao C N, Chou C P, Chin A, Hwang H L 2007 *IEEE Electron Device Lett.* **28** 235
- [21] Ding S J, Huang Y J, Li Y B, Zhang D W, Zhu C, Li M F 2006 *J. Vac. Sci. Technol. B* **24** 2518
- [22] Pan S H, Ding S J, Huang Y, Huang Y J, Zhang W, Wang L K, Liu R 2007 *J. Appl. Phys.* **102** 073706
- [23] Mojarad S A, Kwa K S K, Goss J P, Zhou Z, Ponon N K, Appleby D J R, Al-Hamadany R S, Oneil A 2012 *J. Appl. Phys.* **111** 014503
- [24] Molina J, Thamankar R, Pey K L 2016 *Phys. Status Solidi A* **14** 154
- [25] Ding S J, Xu J, Huang Y, Sun Q Q 2008 *Appl. Phys. Lett.* **93** 092902
- [26] Lee S Y, Kim H, McIntyre P C, Saraswat K C, Byun J S 2003 *Appl. Phys. Lett.* **82** 2874
- [27] Knebel S, Schroeder U, Zhou D, Mikolajick T, Krautheim G 2014 *IEEE Trans. Device Mater. Rel.* **14** 154
- [28] Paskaleva A, Weinreich W, Bauer A J, Lemberger M, Frey L 2015 *Mat. Sci. Semicon. Proc.* **29** 124
- [29] Padmanabhan R, Bhat N, Mohan S 2013 *IEEE Electron Device Lett.* **60** 1523
- [30] Weinreich W, Shariq A, Seidel K, Sundqvist J, Paskaleva A, Lemberger M, Bauer A J 2013 *J. Vac. Sci. Technol. B* **31** 01A109
- [31] Zhou D Y, Schroeder U, Xu J 2010 *J. Appl. Phys.* **108** 124104
- [32] Jogi I, Kukli K, Ritala M, Leskela M, Aarik J, Aidla A, Lu J 2010 *Microelectron Eng.* **87** 144
- [33] Zhu B, Liu W J, Wei L, Zhang W, Jiang A Q, Ding S J 2015 *J. Appl. Phys.* **118** 014501
- [34] Srivastava A, Mangla O, Gupta V 2015 *IEEE Trans. Nanotechnol.* **14** 612
- [35] Ding S J, Zhu C X, Li M F, Zhang D W 2005 *Appl. Phys. Lett.* **87** 053501
- [36] Mondal S, Pan T M 2011 *IEEE Electron Device Lett.* **32** 1576

- [37] Tsai C Y, Chiang K C, Lin S H, Hsu K C, Chi C C, Chin A 2010 *IEEE Electron Device Lett.* **31** 749
- [38] Zhao X Y, Vanderbilt D 2001 *Phys. Rev. B* **65** 075105
- [39] Ramanathan S, Park C M, McIntyre P C 2002 *J. Appl. Phys.* **91** 4521
- [40] Hur J H, Park S J, Chung U I 2012 *J. Appl. Phys.* **112** 113719
- [41] Svensson C, Lundstorm I 1973 *J. Appl. Phys.* **44** 4657
- [42] Houssa M, Tuominen M, Naili M, Afanasev V, Stesmans A, Haukka S, Henyns M M 2000 *J. Appl. Phys.* **87** 8615
- [43] Vuong T H, Radnik J, Kondratenko E, Schneider M, Armbruster U, Bruckner A 2016 *Appl. Catal. B* **197** 159
- [44] Peck M A, Langell M A 2012 *Chem. Mater.* **24** 4483
- [45] Goto Y, Taniguchi K, Omata T, Otsukayaomatsuo S 2008 *Chem. Mater.* **20** 4156

Conduction mechanisms of MIM capacitors with $\text{ZrO}_2/\text{SiO}_2/\text{ZrO}_2$ stacked dielectrics and Ni electrodes*

Liu Qi-Xuan Wang Yong-Ping Liu Wen-Jun Ding Shi-Jin[†]

(State Key Laboratory of ASIC and System, School of Microelectronics, Fudan University, Shanghai 200433, China)

(Received 13 November 2016; revised manuscript received 16 January 2017)

Abstract

The electrical characteristics of Ni electrode-based metal-insulator-metal (MIM) capacitors have been investigated with atomic layer deposited $\text{ZrO}_2/\text{SiO}_2/\text{ZrO}_2$ symmetric stacked-dielectrics. When the thickness of the stacked-dielectrics is fixed at 14 nm, the resulted capacitance density decreases from 13.1 fF/m² to 9.3 fF/m², and the dissipation factor is reduced from 0.025 to 0.02. By comparison of current-voltage (I - V) curves of different MIM capacitors, it is found that the leakage current density in the high voltage region decreases gradually with the increasing thickness of SiO_2 , and it does not exhibit clear change in the low voltage region. Meanwhile, the capacitors show different conduction behaviors under positive and negative biases with increasing the thickness of SiO_2 from 0 to 2 nm. Under the positive bias, different I - V characteristics are demonstrated at high and low electric fields, respectively. However, a single I - V characteristic is dominant under the negative bias. Further, the conduction mechanisms of the capacitors are investigated under the electron bottom and top injection modes, respectively. It is found that the Poole-Frenkel emission and the trap-assisted tunneling are dominant in the high and low field regions, respectively, for the electron bottom injection; however, the trap-assisted tunneling is dominant in the whole field region for the electron top injection. These are attributed to the formation of a thin NiO_x interfacial layer between the Ni bottom-electrode and the ZrO_2 dielectric layer, as well as the existence of both deep and shallow level traps (0.9 and 2.3 eV) in the ZrO_2 dielectric. Therefore, the level trap plays a key role in the electron conduction in the MIM capacitor under different electron injection modes and different electric fields.

Keywords: metal-insulator-metal capacitor, conduction mechanism, $\text{ZrO}_2/\text{SiO}_2/\text{ZrO}_2$ stacked-dielectric, Ni electrodes

PACS: 73.40.Rw, 73.20.At, 73.43.Jn

DOI: 10.7498/aps.66.087301

* Project supported by the National Key Technologies R&D Program of China (Grant No. 2015ZX02102-003).

[†] Corresponding author. E-mail: sjding@fudan.edu.cn