

基于脉冲方法的超短栅长 GaN 基高电子迁移率晶体管陷阱效应机理

周幸叶 吕元杰 谭鑫 王元刚 宋旭波 何泽召 张志荣 刘庆彬 韩婷婷 房玉龙 冯志红

Mechanisms of trapping effects in short-gate GaN-based high electron mobility transistors with pulsed *I-V* measurement

Zhou Xing-Ye Lv Yuan-Jie Tan Xin Wang Yuan-Gang Song Xu-Bo He Ze-Zhao Zhang Zhi-Rong Liu Qing-Bin Han Ting-Ting Fang Yu-Long Feng Zhi-Hong

引用信息 Citation: *Acta Physica Sinica*, 67, 178501 (2018) DOI: 10.7498/aps.67.20180474

在线阅读 View online: <http://dx.doi.org/10.7498/aps.67.20180474>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn/CN/Y2018/V67/I17>

您可能感兴趣的其他文章

Articles you may be interested in

[氢元素对铟镓锌氧化物薄膜晶体管性能的影响](#)

Effects of hydrogen impurities on performances and electrical reliabilities of indium-gallium-zinc oxide thin film transistors

物理学报.2018, 67(9): 098502 <http://dx.doi.org/10.7498/aps.67.20180074>

[石墨烯射频器件研究进展](#)

Research progress of graphene radio frequency devices

物理学报.2017, 66(21): 218502 <http://dx.doi.org/10.7498/aps.66.218502>

[玉米淀粉固态电解质质子\电子杂化突触晶体管](#)

Corn starch solid electrolyte gated proton/electron hybrid synaptic transistor

物理学报.2017, 66(16): 168501 <http://dx.doi.org/10.7498/aps.66.168501>

[AlGaIn/GaN 双异质结 F 注入增强型高电子迁移率晶体管](#)

Enhancement mode AlGaIn/GaN double heterostructure high electron mobility transistor with F plasma treatment

物理学报.2016, 65(3): 038501 <http://dx.doi.org/10.7498/aps.65.038501>

[内嵌 CuO 薄膜对并五苯薄膜晶体管性能的改善](#)

Analysis of improved characteristics of pentacene thin-film transistor with an embedded copper oxide layer

物理学报.2015, 64(22): 228502 <http://dx.doi.org/10.7498/aps.64.228502>

基于脉冲方法的超短栅长 GaN 基高电子迁移率 晶体管陷阱效应机理*

周幸叶 吕元杰[†] 谭鑫 王元刚 宋旭波 何泽召 张志荣
刘庆彬 韩婷婷 房玉龙 冯志红

(河北半导体研究所, 专用集成电路国家级重点实验室, 石家庄 050051)

(2018年3月18日收到; 2018年5月7日收到修改稿)

陷阱效应导致的电流崩塌是制约 GaN 基微波功率电子器件性能提高的一个重要因素, 研究深能级陷阱行为对材料生长和器件开发具有非常重要的意义. 随着器件频率的提升, 器件尺寸不断缩小, 对小尺寸器件中深能级陷阱的表征变得越发困难. 本文制备了超短栅长 ($L_g = 80$ nm) 的 AlGaIn/GaN 金属氧化物半导体高电子迁移率晶体管 (MOSHEMT), 并基于脉冲 I - V 测试和二维数值瞬态仿真对器件的动态特性进行了深入研究, 分析了深能级陷阱对 AlGaIn/GaN MOSHEMT 器件动态特性的影响以及相关陷阱效应的内在物理机制. 结果表明, AlGaIn/GaN MOSHEMT 器件的电流崩塌随着栅极静态偏置电压的增加呈非单调变化趋势, 这是由栅漏电注入和热电子注入两种陷阱机制共同作用的结果. 根据研究结果推断, 可通过改善栅介质的质量以减小栅漏电或提高外延材料质量以减少缺陷密度等措施达到抑制陷阱效应的目的, 从而进一步抑制电流崩塌.

关键词: 氮化镓, 高电子迁移率晶体管, 动态特性, 陷阱效应

PACS: 85.30.Tv, 85.30.De, 73.61.Ey, 73.50.Gr

DOI: 10.7498/aps.67.20180474

1 引言

作为新一代高频、高温和大功率固态电子器件, 宽禁带 GaN 基高电子迁移率晶体管 (HEMTs) 在半导体领域引起了广泛关注, 并在微波功率应用领域取得了巨大成功, 一些性能优良的电子器件与集成电路已经进入市场^[1]. 然而, 这类器件的潜在优势却受到电流崩塌及自热效应等其他可靠性问题的制约^[2-19], 器件性能难以达到理论值. 器件中缺陷的存在被认为是这些寄生效应的主要原因, 材料缺陷会作为陷阱中心引起器件性能的退化. 多年来, 世界各国的研究人员已经投入大量时间和精力来研究分析深能级陷阱效应. 脉冲 I - V 测试经常被用于表征和分析 GaN 基器件的电流崩塌情况^[2-7]. 除此之外, 瞬态技术也是研究 GaN 基 HEMT 中深

能级陷阱的一种非常有效的方法, 文献^[4-8]采用瞬态方法研究了深能级陷阱对 GaN 基器件动态特性的影响. 基于二维数值仿真可以进一步分析器件中的陷阱效应物理机制^[9-17], Miccoli 等^[11]将栅延迟和漏延迟现象分别归咎于施主型表面陷阱和受主型体陷阱. 然而, 随着器件频率越来越高, 器件尺寸变得越来越小, 对小尺寸器件中深能级陷阱的表征变得越发困难. 目前, 对 GaN 基 HEMT 中深能级陷阱的研究大都是基于大尺寸器件, 对小尺寸器件的可靠性研究工作较少.

本文基于脉冲 I - V 测试和二维数值瞬态仿真对超短栅长 ($L_g = 80$ nm) AlGaIn/GaN 金属氧化物半导体高电子迁移率晶体管 (MOSHEMT) 的动态特性进行了深入研究, 测试了不同静态偏置条件下的脉冲 I - V 特性曲线, 提取出了器件电流崩塌与

* 国家自然科学基金 (批准号: 61604137, 61674130) 资助的课题.

[†] 通信作者. E-mail: yuanjielv@163.com

静态偏置电压之间的依赖关系, 分析了深能级陷阱对 AlGaIn/GaN MOSHEMT 器件动态特性的影响. 结果表明, AlGaIn/GaN MOSHEMT 器件的电流崩塌与栅极静态偏置电压之间为非单调变化关系, 这是由栅漏电注入和热电子注入两种陷阱机制共同作用的结果. 为了进一步抑制电流崩塌, 可通过改善栅介质的质量以减小栅漏电或提高外延材料质量以减少缺陷密度等措施达到抑制陷阱效应的目的.

本文第 2 部分主要描述器件样品的结构和制备工艺; 第 3 部分对 AlGaIn/GaN MOSHEMT 的脉冲测试和数值仿真结果进行详细的分析和讨论; 第 4 部分对本文工作进行总结.

2 器件结构与制备

图 1 给出了所制备的 AlGaIn/GaN MOSHEMT 器件结构示意图, 外延材料通过在 2 英寸 (1 英寸 = 2.54 cm) (0001) 面蓝宝石衬底上采用金属有机化学气相淀积方法 (MOCVD) 制得, AlGaIn/GaN 异质结构从下至上包括 2 μm 厚的无人掺杂 GaN 缓冲层、1 nm 厚的 AlN 插入层和 24 nm 厚的 $\text{Al}_{0.24}\text{Ga}_{0.76}\text{N}$ 势垒层, 室温下霍尔测试显示二维电子气 (2DEG) 浓度和电子迁移率分别为 $9.5 \times 10^{12} \text{ cm}^{-2}$ 和 $2014 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$.

器件样品的制备始于台面隔离, 首先通过耦合等离子体 (ICP) 干法刻蚀获得器件台面, 然后采用 Ti/Al/Ni/Au 复合金属形成源/漏电极, 并在氮气氛围下 850 $^\circ\text{C}$ 快速退火 30 s 形成欧姆接触. 通过电子束直写曝光将栅的光刻胶图形定义好后, 采用电子束蒸发在样品表面淀积一层 3 nm 厚的金属铝, 并将其置于空气中 24 h, 使金属铝发生氧化, 从而形成 Al_2O_3 作为栅介质, 之后淀积 Ni/Au 金属并剥离, 形成栅电极. 基于自氧化的 Al_2O_3 可实现栅介质的自对准 [20–22], 即仅在栅电极下方存在栅介质. 最后, 器件采用 50 nm 厚的 SiN_x 进行钝化. T 型栅位于源漏之间, 栅长 $L_g = 80 \text{ nm}$, 源漏间距 L_{sd} 为 4 μm .

所制备的 80 nm 栅长 AlGaIn/GaN MOSHEMT 器件样品的直流测试结果如图 2 所示, 图 2(a) 和图 2(b) 分别为器件的转移特性曲线和输出特性曲线, 同时图 2(a) 给出了相应偏置电压下的栅电流曲线. 值得注意的是, 在关断状态下器件的栅漏电

大于源漏电流, 表明器件在关断状态下的漏电流 I_{ds} 主要由栅电流 I_{gs} 决定, 如图 2(a) 所示. 此外, 由于栅长较短, 器件存在一定的短沟效应, 即随着漏端电压的增大, 漏电流随之增加, 如图 2(b) 所示.

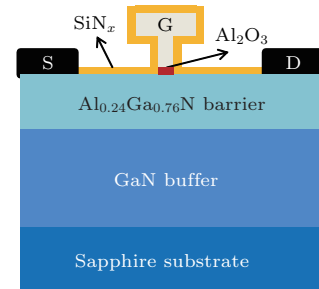


图 1 AlGaIn/GaN MOSHEMT 器件结构示意图
Fig. 1. Schematic cross-section structure of AlGaIn/GaN MOSHEMT.

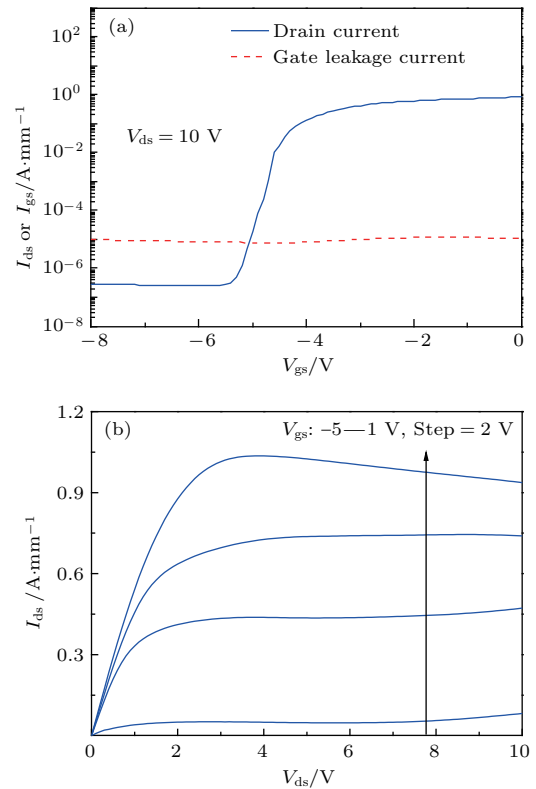


图 2 80 nm 栅长 AlGaIn/GaN MOSHEMT 器件的直流特性曲线 (a) 转移特性曲线; (b) 输出特性曲线
Fig. 2. I - V characteristics of AlGaIn/GaN MOSHEMT with 80 nm gate length: (a) Transfer curves; (b) output curves.

3 结果与讨论

为了研究深能级陷阱效应对小尺寸短栅长 AlGaIn/GaN MOSHEMT 动态特性的影响, 我们

对所制备的器件样品进行了不同静态偏置条件下的脉冲 I - V 测试, 并对器件进行了二维数值瞬态仿真, 分析了深能级陷阱导致的电流崩塌的内在物理机制. 本节中我们对脉冲 I - V 测试结果和瞬态仿真结果进行详细的分析和讨论.

3.1 脉冲 I - V 测试

在脉冲 I - V 测试时, 在每个脉冲周期, 器件的栅极和漏极首先被偏置在静态点 (V_{gsQ}, V_{dsQ}) 进行陷阱填充, 在此期间, 器件中的陷阱被电子填充, 然后偏置电压从静态偏置点跳到测试点 (V_{gs}, V_{ds}) , 被俘获的电子随着时间的推移得到释放, 从而得到被测器件的脉冲 I - V 特性曲线. 脉冲 I - V 测试的偏置条件如图 3 所示, 为了使陷阱在静态偏置阶段俘获更多的电子, 我们选取了较长的脉冲周期和较短的脉冲宽度, 除非特殊说明, 本文中的脉冲周期和脉冲宽度分别选取 10 ms 和 1 μ s.

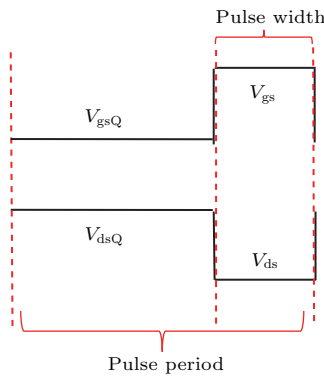


图 3 脉冲 I - V 测试电压偏置条件

Fig. 3. Bias voltage setup for pulsed I - V measurement.

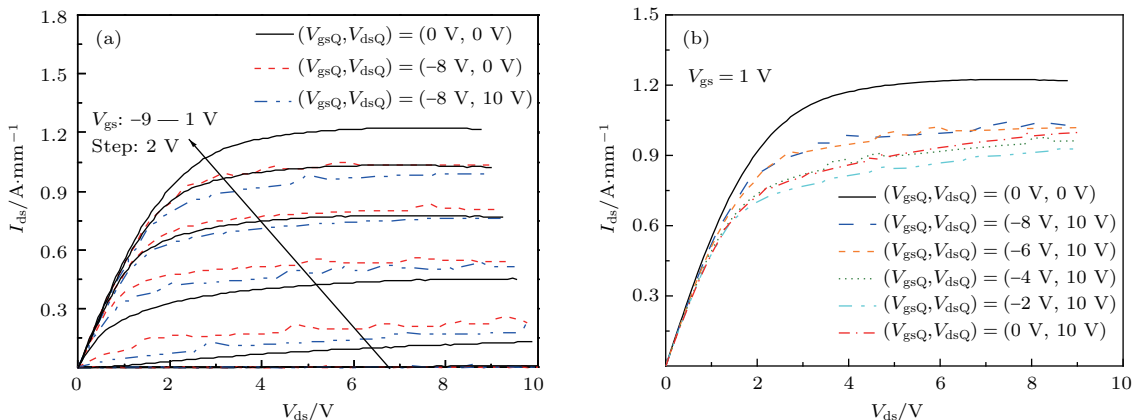


图 4 不同静态偏置条件下 AlGaIn/GaN MOSHEMT 的脉冲 I - V 特性曲线 (a) 不同栅压; (b) 栅压为 1 V

Fig. 4. Pulsed I - V characteristics of AlGaIn/GaN MOSHEMT with different quiescent bias voltages: (a) Pulsed output curves with various gate voltages; (b) pulsed output curves with $V_{gs} = 1$ V.

图 4 给出了不同静态偏置条件下 AlGaIn/GaN MOSHEMT 的脉冲输出特性曲线, 图 4(a) 为不同静态偏置条件下的脉冲 I - V 曲线, 栅压从 -9 — 1 V 之间变化, 可以看出, 与初始状态 $(V_{gsQ}, V_{dsQ}) = (0$ V, 0 V) 相比, 不同静态偏置点的饱和电流由于陷阱效应都发生了下降, 即出现了电流崩塌现象. 图 4(b) 给出了栅压 $V_{gs} = 1$ V 时不同栅极静态偏置条件下的脉冲 I - V 测试结果, 栅极静态偏置电压 V_{gsQ} 从 -8 — 0 V 之间变化. 结果表明, 电流崩塌与栅极静态偏置电压有着密切的依赖关系.

为了进一步研究陷阱效应对 AlGaIn/GaN MOSHEMT 动态特性的影响, 我们对器件样品在漏端静态偏置点 V_{dsQ} 分别为 0, 5 和 10 V 时进行了脉冲 I - V 测试, 并提取出了相应的电流崩塌与栅极静态偏置电压 V_{gsQ} 的依赖关系, 如图 5 所示. 电流崩塌在此定义为栅压 $V_{gs} = 1$ V, 漏压 $V_{ds} = 10$ V 时不同静态偏置条件 (V_{gsQ}, V_{dsQ}) 下与初始状态 $(V_{gsQ}, V_{dsQ}) = (0$ V, 0 V) 相比饱和电流的减小量. 同时, 图中给出了相应偏置条件下的栅泄漏电流或亚阈区的漏源电流, $V_{gs(Q)}$ 和 $V_{ds(Q)}$ 分别表示栅极和漏极的静态偏置电压 V_{gsQ} 和 V_{dsQ} 或测试电压 V_{gs} 和 V_{ds} .

从图 5 可以看出, 当漏极静态偏置电压为 $V_{dsQ} = 0$ V 时, 电流崩塌随着栅极静态偏置电压 V_{gsQ} 的增加而单调减小 (如图 5(a)); 而当漏极静态偏置电压增大为 $V_{dsQ} = 5$ V 时, 电流崩塌随着栅极静态偏置电压 V_{gsQ} 的增加并非单调变化, 即电流崩

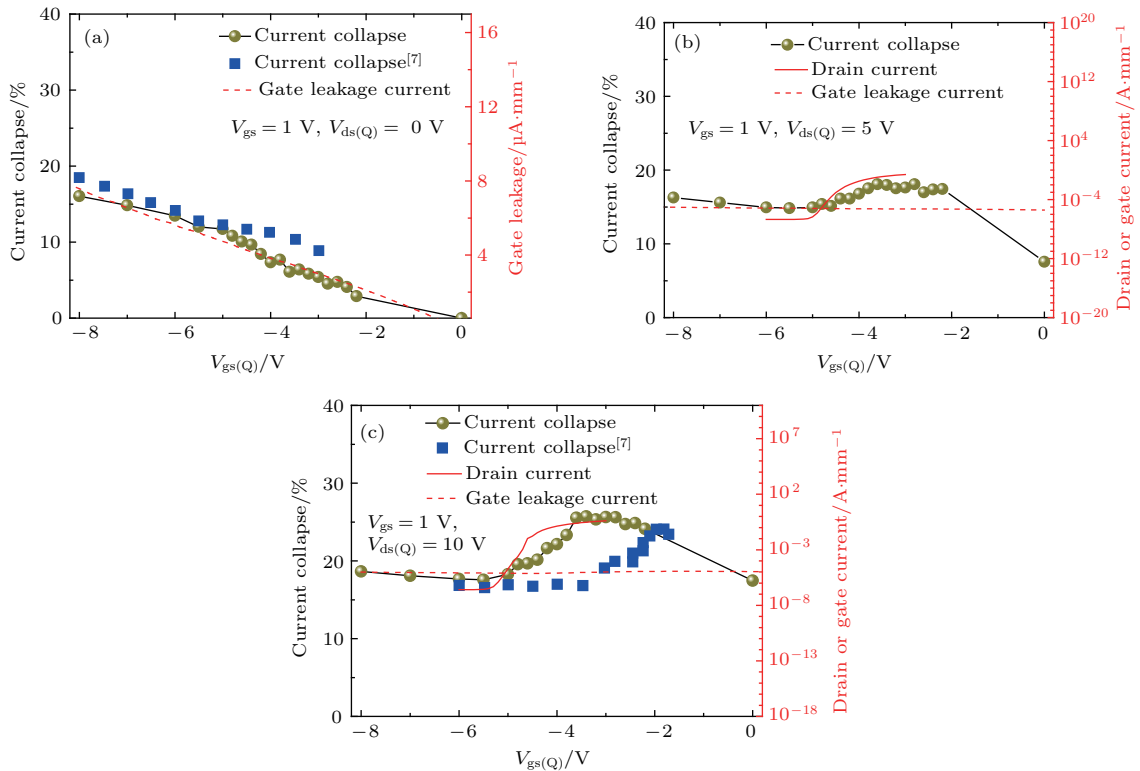


图5 电流崩塌与栅极静态偏置电压的依赖关系 (a) $V_{dsQ} = 0$ V; (b) $V_{dsQ} = 5$ V; (c) $V_{dsQ} = 10$ V

Fig. 5. Current collapse as a function of gate quiescent bias voltage: (a) $V_{dsQ} = 0$ V; (b) $V_{dsQ} = 5$ V; (c) $V_{dsQ} = 10$ V.

塌先是随着栅极静态偏置电压 V_{gsQ} 的增加而缓慢下降, 然后逐渐增加并达到一个峰值, 随后又开始减小(如图 5(b)); 图 5(c) 表现出与图 5(b) 类似的变化趋势. 此外, 可以看出, 随着漏极静态偏置电压 V_{dsQ} 的增加, 电流崩塌随之增大.

电流崩塌与栅极静态偏置电压的这种非单调变化依赖关系可以通过两种陷阱效应机制的共同作用来解释: 1) 栅漏电注入相关的陷阱机制; 2) 热电子注入相关的陷阱机制. 当 $V_{dsQ} = 0$ V 时, 器件内部没有沟道电流或热电子, 所以栅漏电注入相关的陷阱机制对器件的电流崩塌占主导地位, 随着静态偏置电压 V_{gsQ} 的增加, 栅漏电减小, 从而由于栅漏电注入并被陷阱俘获的电子减少, 器件的电流崩塌缓慢减小. 图 5(a) 中给出的电流崩塌与栅泄漏电的变化趋势相符合, 进一步印证了这一理论, 该现象与文献 [7] 中的结果一致. 当 $V_{dsQ} = 5$ V 或 10 V 时, 电流崩塌随着栅极静态偏置电压的增加而非单调变化, 当器件处于关断状态时, 漏源电流 I_{ds} 主要由栅电流 I_{gs} 决定(如图 2(a) 所示), 沟道内没有形成 2DEG, 从而沟道内也就没有热电子, 所以, 电流崩塌主要由栅漏电注入陷阱机制导致, 此时电流崩塌与栅漏电 I_{gs} 变化趋势保持一致, 如图 5(b)

和图 5(c) 所示; 随着栅电压增加, 器件逐渐开启, 沟道内开始形成二维电子气, 热电子注入陷阱机制开始占据主导地位, 栅极静态偏置电压越大, 沟道电流越大, 被陷阱俘获的热电子越多, 导致电流崩塌增加, 此时电流崩塌与亚阈值漏源电流 I_{ds} 的变化趋势非常符合, 且与文献 [7] 的结果相一致, 如图 5(b) 和图 5(c) 所示. 而且, 漏极电压越高, 热电子能量越大, 越容易被陷阱俘获, 从而引起器件电流崩塌越大. 但是, 与文献 [7] 结果不同的是, 当栅极静态偏置电压继续增加时, 电流崩塌不再增加反而开始减小. 这可能由多种原因导致: 一是栅漏电注入陷阱机制导致的电流崩塌不断减小; 二是热电子的能量由于严重的电子散射和自热效应影响而降低, 从而使热电子注入陷阱机制导致的电流崩塌减小.

3.2 器件瞬态仿真

瞬态技术是研究 AlGaIn/GaN HEMT 中陷阱的一种非常有效的方法. 为了更深入地分析陷阱效应的内在物理机制, 我们对 GaN 基 HEMT 器件进行了二维数值瞬态仿真.

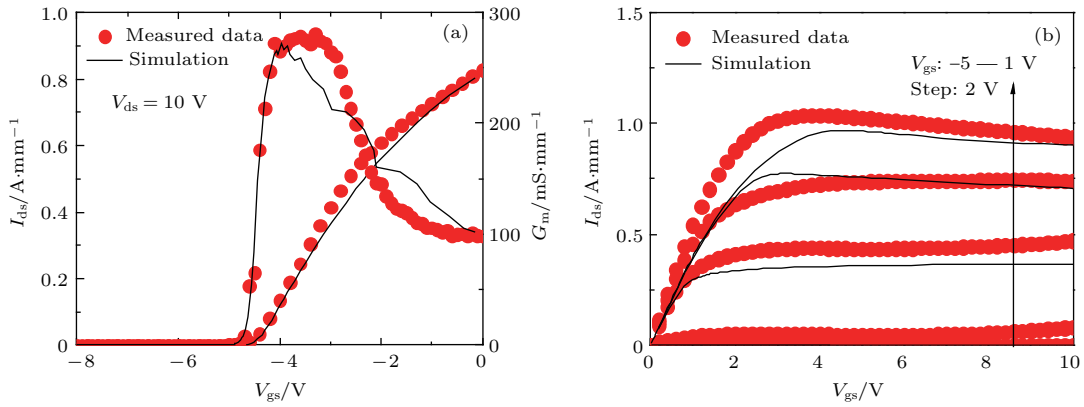


图6 仿真模型校准结果

Fig. 6. Calibration of the simulation model.

除非有特殊说明, 本模型中采用的参数如下: 将极化效应等效为位于材料界面的固定电荷, 即位于 AlGaN 势垒层与 GaN 缓冲层界面处的正极化电荷 (面密度为 $9.5 \times 10^{12} \text{ cm}^{-2}$), 施主型表面陷阱和受主型体陷阱的能级距离导带底 (E_c) 分别为 $E_d = 0.8 \text{ eV}$ 和 $E_a = 0.5 \text{ eV}$; 施主型表面陷阱位于钝化层和 GaN 盖帽层之间的界面, 浓度为 $N_d = 9.5 \times 10^{12} \text{ cm}^{-2}$, 而受主型体陷阱均匀分布于 GaN 缓冲层, 浓度为 $N_a = 1 \times 10^{17} \text{ cm}^{-3}$; 假设电子和空穴的俘获面积均为 $\sigma_{n,p} = 1 \times 10^{-15} \text{ cm}^2$, 栅电极的肖特基势垒设为 0.9 eV . 考虑到热电子在体陷阱效应中所起的作用, 采用流体力学模型, 模型中包含了电子迁移率退化模型 (即 high field saturation 和 doping dependence)、复合模型 (即 Shockley-Read-Hall, Auger 和 Radiative) 以及热效应模型.

首先, 对所建立的器件模型进行校准. 图6给出了仿真得到的直流特性曲线与测试数据的对比结果, 可以看出, 仿真结果与测试数据符合得很好, 验证了模型的正确性.

在进行瞬态仿真时, 器件栅电压设置为从静态偏置点 V_{gsQ} 跳变到测试电压 $V_{gs} = 0 \text{ V}$ 或 1 V , 而漏电压 V_{ds} 保持 10 V 不变. 图7给出了不同栅极静态偏置电压条件下器件的瞬态仿真结果, 可见当器件在时间 $t = 1 \text{ ms}$ 开启后, 瞬态电流随着时间的增加而增大, 直至达到一个稳定电流值, 而且瞬态电流依赖于栅极静态偏置电压, 如图7(a). 在此, 电流崩塌定义为稳定电流值与 $t = 1 \text{ ms}$ 处的初始电流值之差, 从而得到电流崩塌与栅极静态偏置电压的依赖关系, 如图7(b)所示. 可以看出, 仿真得到的电流崩塌随栅极静态偏置电压的变化结果与测试结果具有类似的非单调变化趋势.

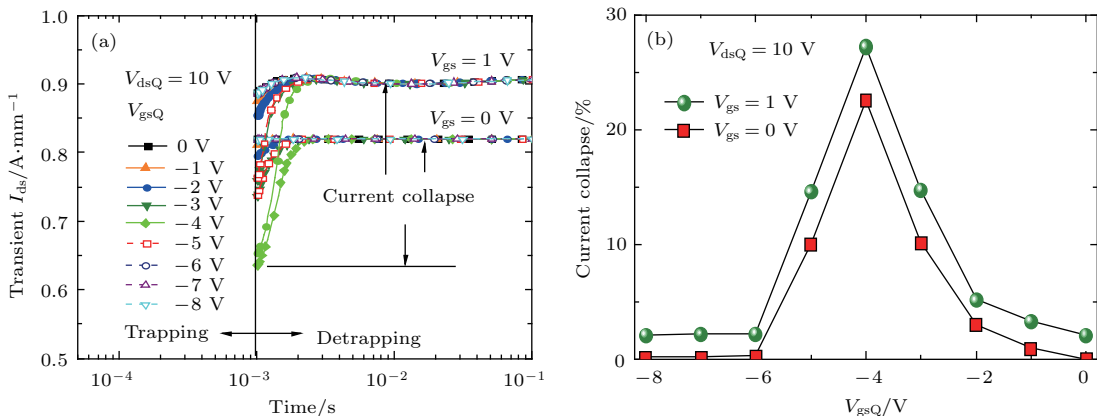


图7 器件瞬态仿真结果 (a) 瞬态电流; (b) 电流崩塌与栅极静态偏置电压的关系

Fig. 7. The transient simulation results: (a) Transient currents; (b) current collapse as a function of gate quiescent bias voltage.

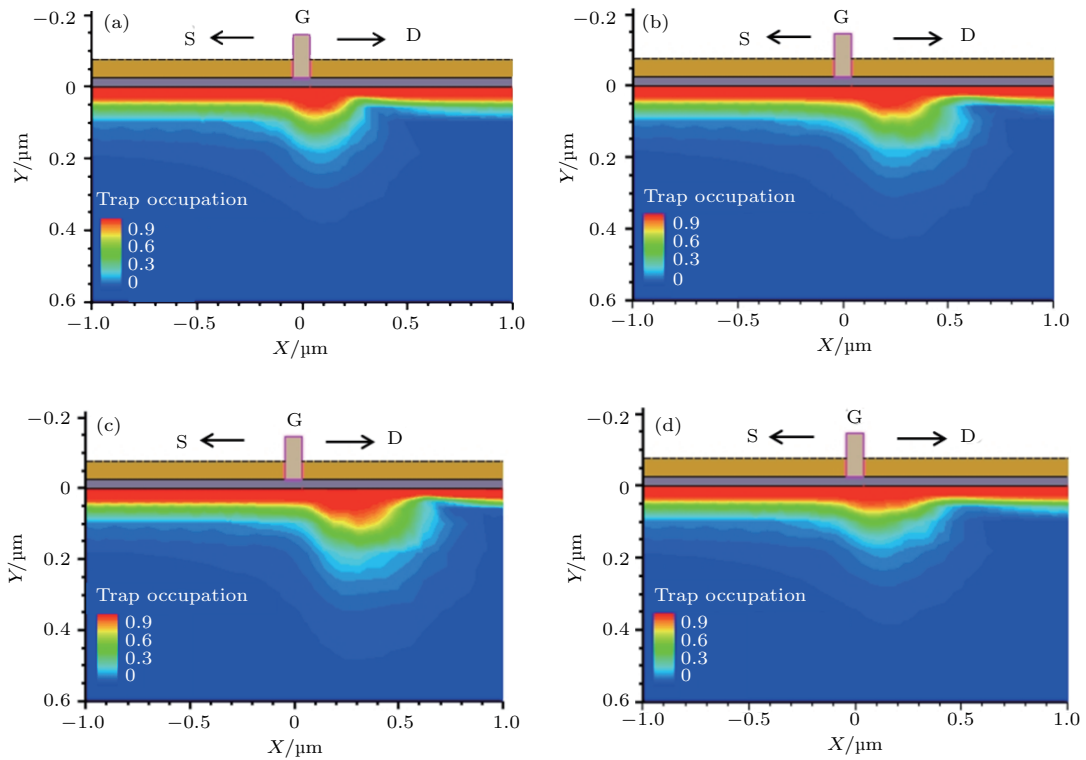


图8 电子填充陷阱分布图 (a) $V_{gsQ} = -8$ V; (b) $V_{gsQ} = -5$ V; (c) $V_{gsQ} = -4$ V; (d) $V_{gsQ} = -2$ V
 Fig. 8. The trap occupation profile: (a) $V_{gsQ} = -8$ V; (b) $V_{gsQ} = -5$ V; (c) $V_{gsQ} = -4$ V; (d) $V_{gsQ} = -2$ V.

如之前所述, 电流崩塌与栅极静态偏置电压的非单调变化关系是栅漏电注入陷阱机制和热电子注入陷阱机制两者共同作用的结果. 仿真得到的电子填充陷阱分布图可进一步证明这一点. 图8给出了栅压 V_{gs} 开启为 0 V 时不同栅极静态偏置点器件中电子填充陷阱的分布图, 其中, X 轴沿沟道方向, 而 Y 轴与沟道方向垂直. 可以看出, 从 -8 V 到 -4 V, 随着栅极静态偏置电压的增加, 被俘获的电子增多, 但是当栅极静态偏置电压继续增大时 (如 $V_{gsQ} = -2$ V), 被俘获的电子反而减少, 这与测试结果相一致.

4 结 论

基于脉冲 I - V 测试和二维数值瞬态仿真, 对所制备的超短栅长 ($L_g = 80$ nm) AlGaIn/GaN MOSHEMT 的动态特性进行了深入研究, 测试了不同静态偏置条件下的脉冲 I - V 特性曲线, 提取出了器件电流崩塌与静态偏置电压之间的依赖关系, 并结合二维数值瞬态仿真和测试结果, 分析了相应深能级陷阱效应的内在物理机制. 结果表明, 由于栅漏电注入和热电子注入两种陷阱机制共同作用,

导致 AlGaIn/GaN MOSHEMT 器件的电流崩塌随着栅极静态偏置电压的增加呈非单调变化趋势. 因此, 根据研究结果推断, 为了进一步抑制电流崩塌, 可通过改善栅介质的质量以减小栅漏电或提高外延材料质量以减少缺陷密度等措施达到抑制陷阱效应的目的.

参考文献

- [1] Pengelly R S, Wood S M, Milligan J W, Sheppard S T, Pribble W L 2012 *IEEE Trans. Microw. Theory Tech.* **60** 1764
- [2] Pu Y, Pang L, Chen X J, Yuan T T, Luo W J, Liu X Y 2011 *Chin. Phys. B* **20** 097305
- [3] Zhang C, Wang M, Xie B, Wen C P, Wang J, Hao Y, Wu W, Chen K J, Shen B 2015 *IEEE Trans. Electron Dev.* **62** 2475
- [4] Meneghesso G, Verzellesi G, Pierobon R, Rampazzo F, Chini A, Mishra U K, Canali C, Zanoni E 2004 *IEEE Trans. Electron Dev.* **51** 1554
- [5] Tirado J M, Sanchez-Rojas J L, Izpura J I 2007 *IEEE Trans. Electron Dev.* **54** 410
- [6] Wang M, Yan D, Zhang C, Xie B, Wen C P, Wang J, Hao Y, Wu W, Shen B 2014 *IEEE Electron Dev. Lett.* **35** 1094

- [7] Meneghini M, Rossetto I, Bisi D, Stocco A, Chini A, Pantellini A, Lanzieri C, Nanni A, Meneghesso G, Zanoni E 2014 *IEEE Trans. Electron Dev.* **61** 4070
- [8] Bisi D, Meneghini M, Santi C, Chini A, Dammann M, Brückner P, Mikulla M, Meneghesso G, Zanoni E 2013 *IEEE Trans. Electron Dev.* **60** 3166
- [9] Braga N, Mickevicius R 2004 *Appl. Phys. Lett.* **85** 4780
- [10] Chini A, Lecce V D, Esposto M, Meneghesso G, Zanoni E 2009 *IEEE Electron Dev. Lett.* **30** 1021
- [11] Miccoli C, Martino V C, Reina S, Rinaudo S 2013 *IEEE Electron Dev. Lett.* **34** 1121
- [12] Zhou X, Feng Z, Wang L, Wang Y, Lv Y, Dun S, Cai S 2014 *Solid-State Electron.* **100** 15
- [13] Yu C H, Luo X D, Zhou W Z, Luo Q Z, Liu P S 2012 *Acta Phys. Sin.* **61** 207301 (in Chinese) [余晨辉, 罗向东, 周文政, 罗庆洲, 刘培生 2012 物理学报 **61** 207301]
- [14] Gu J, Lu H, Wang Q 2011 *Acta Phys. Sin.* **60** 077107 (in Chinese) [顾江, 鲁宏, 王强 2011 物理学报 **60** 077107]
- [15] Wang X D, Hu W D, Chen X S, Lu W 2012 *IEEE Trans. Electron Dev.* **59** 1393
- [16] Hu W D, Chen X S, Quan Z J, Xia C S, Lu W, Ye P D 2006 *J. Appl. Phys.* **100** 074501
- [17] Hu W D, Chen X S, Quan Z J, Xia C S, Lu W, Yuan H J 2006 *Appl. Phys. Lett.* **89** 243501
- [18] Zhang G C, Feng S W, Zhou Z, Li J W, Guo C S 2011 *Chin. Phys. B* **20** 027202
- [19] Zhang Y, Feng S, Zhu H, Zhang J, Deng B 2013 *Microelectron. Reliab.* **53** 694
- [20] Kim S, Nah J, Jo I, Shahrjerdi D, Colombo L, Yao Z, Tutuc E, Banerjee S K 2009 *Appl. Phys. Lett.* **94** 062107
- [21] Badmaev A, Che Y C, Li Z, Wang C, Zhou C W 2012 *ACS Nano* **6** 3371
- [22] Tan X, Zhou X Y, Guo H Y, Gu G D, Wang Y G, Song X B, Yin J Y, Lü Y J, Feng Z H 2016 *Chin. Phys. Lett.* **33** 098501

Mechanisms of trapping effects in short-gate GaN-based high electron mobility transistors with pulsed I - V measurement*

Zhou Xing-Ye Lv Yuan-Jie[†] Tan Xin Wang Yuan-Gang Song Xu-Bo He Ze-Zhao
Zhang Zhi-Rong Liu Qing-Bin Han Ting-Ting Fang Yu-Long Feng Zhi-Hong

(National Key Laboratory of ASIC, Hebei Semiconductor Research Institute, Shijiazhuang 050051, China)

(Received 18 March 2018; revised manuscript received 7 May 2018)

Abstract

Deep-level trapping effect is one of the most critical issues that restrict the performance improvement of GaN-based microwave power devices. It is of very importance for material growth and device development to study the trapping behavior in the device. In the past decades, there have been made a lot of efforts to characterize and investigate the deep-level trapping phenomena. However, most of the previous researches focused on the large-scale devices. For pursuing higher frequency, the devices need to be scaled down. Consequently, it becomes more difficult to characterize the deep-level traps in small-scale GaN-based devices, since none of the traditional characterization techniques such as capacitance-voltage (C - V) measurement and capacitance deep-level transient spectroscopy (C -DLTS) are applicable to small devices. Pulsed I - V measurement and transient simulation are useful techniques for analyzing trapping effects in AlGaIn/GaN high electron mobility transistors (HEMTs). In this work, AlGaIn/GaN metal-oxide-semiconductor HEMTs (MOSHEMTs) with very short gate length ($L_g = 80$ nm) are fabricated. Based on the pulsed I - V measurement and two-dimensional transient simulation, the influence of deep-level trap on the dynamic characteristic of short-gate AlGaIn/GaN MOSHEMT is investigated. First, the pulsed I - V characteristics of AlGaIn/GaN MOSHEMT with different quiescent bias voltages are studied. In addition, the current collapse induced by the trapping effect is extracted as a function of the quiescent bias voltage. Furthermore, the transient current of AlGaIn/GaN MOSHEMT is simulated with the calibrated model, and the simulation exhibits a similar result to the measurement. Moreover, the physical mechanism of trapping effect in the device is analyzed based on the experimental data and simulation results. It is shown that the current collapse of AlGaIn/GaN MOSHEMT varies non-monotonically with the increase of the gate quiescent bias voltage, which results from the combination effect of the gate leakage injection-related and hot electron injection-related mechanism. In the off state, the current collapse is mainly induced by the traps below the gate, which is dominated by the gate leakage injection mechanism, leading to the decrease of current collapse with the increase of the gate bias voltage. In the on state, the hot electron injection mechanism becomes the dominant factor for trapping effect in the drain access region, resulting in the increase of current collapse. The results in this work indicate that the trap-induced current collapse can be further suppressed by improving the quality of gate dielectric to minimize the gate reverse leakage and by reducing the trap density in the epitaxial layer.

Keywords: GaN, high electron mobility transistors, dynamic characteristics, trapping effect

PACS: 85.30.Tv, 85.30.De, 73.61.Ey, 73.50.Gr

DOI: 10.7498/aps.67.20180474

* Project supported by the National Natural Science Foundation of China (Grant Nos. 61604137, 61674130).

[†] Corresponding author. E-mail: yuanjielv@163.com