

小尺寸单轴应变 Si PMOS 沟道晶面/晶向选择实验新发现

陈航宇 宋建军 张洁 胡辉勇 张鹤鸣

New experimental discovery of channel crystal plane and orientation selection for small-sized uniaxial strained Si PMOS

Chen Hang-Yu Song Jian-Jun Zhang Jie Hu Hui-Yong Zhang He-Ming

引用信息 Citation: *Acta Physica Sinica*, 67, 068501 (2018) DOI: 10.7498/aps.67.20172138

在线阅读 View online: <http://dx.doi.org/10.7498/aps.67.20172138>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn/CN/Y2018/V67/I6>

您可能感兴趣的其他文章

Articles you may be interested in

高性能 SOI 基 GePIN 波导光电探测器的制备及特性研究

Fabrication and characteristics of high performance SOI-based Ge PIN waveguide photodetector

物理学报.2017, 66(19): 198502 <http://dx.doi.org/10.7498/aps.66.198502>

纳米静态随机存储器低能质子单粒子翻转敏感性研究

Single event upsets sensitivity of low energy proton in nanometer static random access memory

物理学报.2016, 65(6): 068501 <http://dx.doi.org/10.7498/aps.65.068501>

对称三材料双栅应变硅金属氧化物半导体场效应晶体管二维解析模型

Two-dimensional analytical models for the symmetrical triple-material double-gate strained Si MOSFETs

物理学报.2014, 63(14): 148502 <http://dx.doi.org/10.7498/aps.63.148502>

90 nm 互补金属氧化物半导体静态随机存储器局部单粒子门锁传播效应诱发多位翻转的机理

Mechanism of multiple bit upsets induced by localized latch-up effect in 90 nm complementary metal semiconductor static random-access memory

物理学报.2014, 63(12): 128501 <http://dx.doi.org/10.7498/aps.63.128501>

累积剂量影响静态随机存储器单粒子效应敏感性研究

Synergistic effects of total ionizing dose on the single event effect sensitivity of static random access memory

物理学报.2014, 63(1): 018501 <http://dx.doi.org/10.7498/aps.63.018501>

小尺寸单轴应变Si PMOS沟道晶面/晶向选择实验新发现*

陈航宇[†] 宋建军 张洁 胡辉勇 张鹤鸣

(西安电子科技大学微电子学院, 宽禁带半导体材料与器件重点实验室, 西安 710071)

(2017年9月27日收到; 2017年12月19日收到修改稿)

小尺寸单轴应变Si p型金属氧化物半导体(PMOS)沟道反型层迁移率与晶面/晶向密切相关, 应变PMOS优化设计时应合理选择沟道的晶面/晶向. 目前, 文献已有1.5 GPa应力强度下单轴应变Si PMOS沟道反型层迁移率按晶面/晶向排序的理论模型. 然而, 在器件实际制造过程中, 覆盖SiN应力膜工艺是固定的, 由于沟道弹性劲度系数具有各向异性, 这样, 不同晶面/晶向应变PMOS沟道所受应力强度不同, 进而导致在实际工艺下沟道反型层迁移率晶面/晶向排序理论模型“失效”. 针对该问题, 本文采用中国科学院微电子研究所40 nm工艺流程制备了不同晶面/晶向40 nm沟道小尺寸单轴应变Si PMOS与未应变Si PMOS, 并通过器件转移特性测试, 获得了小尺寸单轴应变Si PMOS反型层迁移率晶面/晶向排序结论. 此有关小尺寸单轴应变Si PMOS沟道反型层迁移率晶面/晶向排序的相关结论, 由于考虑了工艺实现因素, 与文献理论预测排序结果相比, 更适于指导实际器件制造; 相关分析方法也可为其他应变材料沟道MOS相关问题的解决提供重要技术参考.

关键词: 单轴应变, 载流子迁移率, 晶面/晶向

PACS: 85.30.De, 85.30.Pq, 85.30.Tv

DOI: 10.7498/aps.67.20172138

1 引言

单轴应力作用下, Si能带结构发生变化, 空穴迁移率获得增强. 单轴应变Si应用于小尺寸沟道p型金属氧化物半导体(PMOS)时, 器件性能显著提升, 是延续摩尔定律的重要技术手段^[1-10]. 小尺寸单轴应变Si PMOS沟道反型层迁移率与晶面/晶向密切相关, 优化设计器件时应选择合理的晶面/晶向^[11-14]. 目前, 有关单轴应变PMOS沟道反型层迁移率晶面/晶向排序结论已有相关文献^[15]报道(见图1).

图1(a)–(c)为弛豫情况下Si PMOS反型层载流子迁移率随晶面/晶向变化图, 当未施加

应力时, Si PMOS反型层的空穴迁移率排序为 $(110) > (111) > (001)$, 最大的空穴迁移率出现在 (110) 晶面沿 $[\bar{1}10]$ 晶向的沟道方向. 图1(d)–(f)为应力作用下的情况, 由图可见, 1.5 GPa压应力作用下, (001) 晶面的 $[110]$ 晶向迁移率增强倍数最大, 约为弛豫情况下的3倍; (110) 晶面与 (111) 晶面迁移率增强幅度相接近, 约为弛豫情况下的两倍. 即应力作用下 (001) 晶面的增强幅度最大; 然而, 因为弛豫情况下 (110) 晶面的 $[\bar{1}10]$ 晶向空穴迁移率最大, 即基数最大, 而 (001) 晶面的迁移率最小, 在 (110) 晶面 $[\bar{1}10]$ 晶向迁移率增大两倍的情况下仍然大于 (001) 晶面的 $[110]$ 晶向增强3倍的情况. 故该研究还表明, 最大空穴迁移率出现在 (110) 晶面的 $[\bar{1}10]$ 晶向.

* 高等学校学科创新引智计划(批准号: B12026)资助的课题.

[†] 通信作者. E-mail: hangyu_chen@qq.com

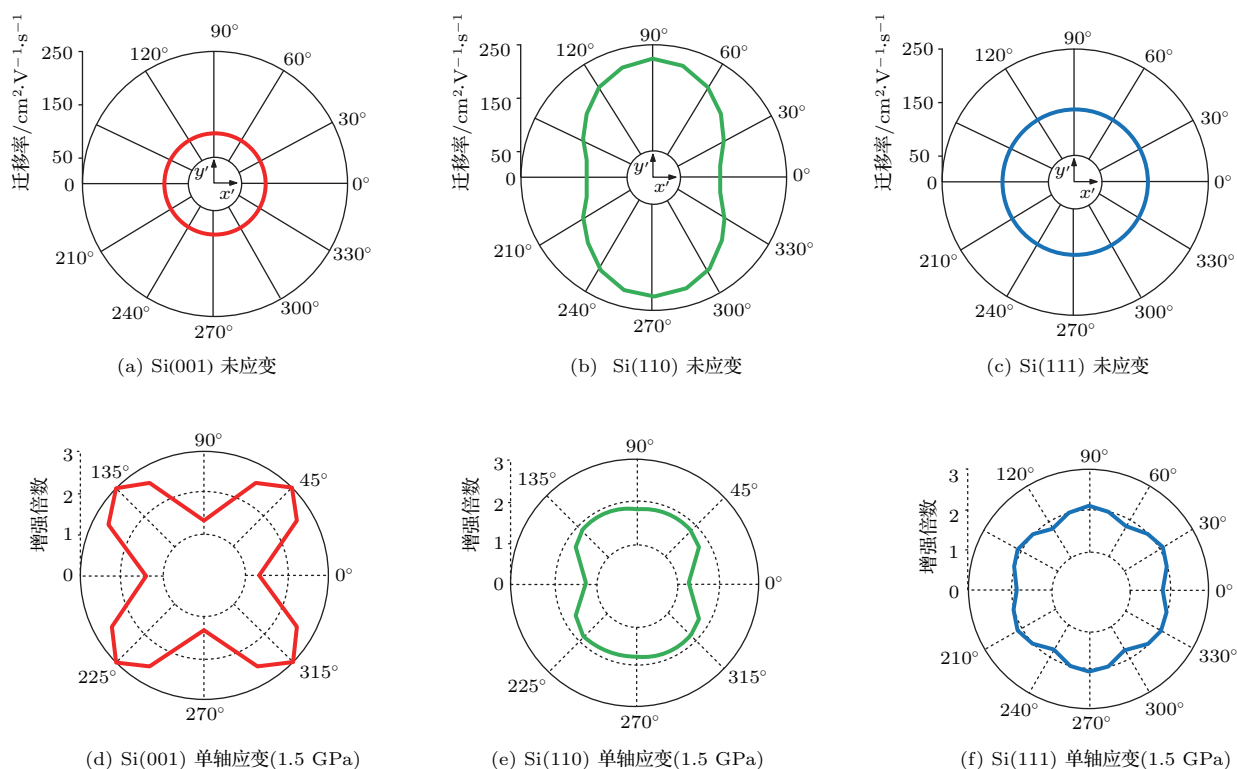


图1 弛豫Si反型层载流子迁移率与单轴应变反型层载流子迁移率增强图

Fig. 1. Inversion layer mobility for unstrained Si and inversion layer mobility enhancement for uniaxial strain.

值得注意的是: 一方面, 以上文献[15]报道仅为理论预测排序结果, 尚未见涉及全部晶面/晶向排序验证的实验结论; 另一方面, 沟道受力为1.5 GPa应力强度, 是以上文献[15]结论的前提条件, 但在实际制作过程中无法引入1.5 GPa的压应力. 这就意味着该理论排序模型还具有局限性.

我们知道, 小尺寸应变Si PMOS器件沟道应力是通过其上方源区、漏区及栅覆盖SiN应力膜而引入的. SiN疏松膜具有膨胀的趋势, 疏松的SiN膜使得PMOS源/漏区域Si材料发生扩张形变, 源/漏区域扩张形变进一步引起了沟道区Si材料发生收缩形变. 这样, 虽然疏松结构SiN膜未直接接触PMOS沟道区域, 仍然对沟道区施加了压应变[10,16,17]. 为了便于理解, 该应力引入机理示意图如图2.

在器件实际制造过程中, 由于SiN膜淀积工艺固定, 而Si材料弹性劲度系数又具有各向异性, 当PMOS器件沟道选用不同晶面/晶向时, 不同晶面/晶向应变PMOS沟道所受应力强度将不同, 由于工艺因素间接导致上述文献[15]沟道反型层迁移率晶面/晶向排序理论模型“失效”.

有鉴于此, 本文选用(001), (110), (111)三个典型高对称晶面Si衬底, 利用器件平面工艺, 并覆盖淀积SiN应力膜, 制备不同晶面/晶向40 nm沟道小尺寸单轴应变Si PMOS. 通过测试所制备的PMOS样品的转移特性曲线, 获取小尺寸单轴应变Si PMOS反型层迁移率晶面/晶向排序的实验结论, 并对本文实验排序结果与文献[15]理论预测排序结果予以比对说明.

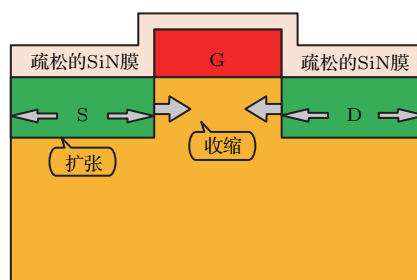


图2 SiN膜结构与PMOS沟道应力类型对应关系

Fig. 2. Relationship between SiN film and the type of stress in PMOS channel.

本文有关小尺寸单轴应变Si PMOS沟道反型层迁移率晶面/晶向排序的相关结论, 由于考虑了工艺实现因素, 与文献[15]理论预测排序结果相比,

可更适于指导实际工艺制备. 同时, 本文相关分析方法也可对其他应变材料沟道 MOS 的设计与制备提供重要技术参考.

2 实验过程

单轴压应变 Si PMOS 典型的结构示意图见图 3, 在传统平面工艺制造好 PMOS 之后, 其沟道压应力是通过在源漏区上方淀积疏松的 SiN 薄膜而引入的.

为研究不同晶面/晶向载流子迁移率的大小排序, 首先进行实验方案的确定. 本文采用中国科学院微电子研究所 40 nm 单轴应变 Si PMOS 工艺, 工艺流程如图 4 所示.

依据晶体极射赤面投影图进一步确定沟道晶面/晶向^[18], 利用图 5 所示晶体极射赤面投影图各晶面/晶向之间的角度关系, 并参考 Si 晶圆定位边晶向, 通过旋转角度, 即可确定出不同晶面沟道的各个晶向.

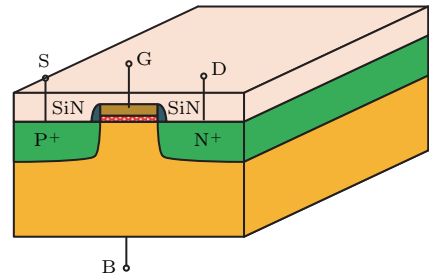


图 3 单轴压应力 Si PMOS 结构示意图

Fig. 3. Schematic structure of uniaxial strained Si PMOS device.

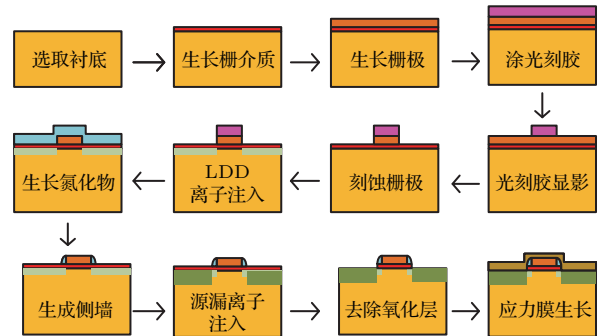


图 4 器件制备工艺流程图

Fig. 4. Flow chart of device manufacturing.

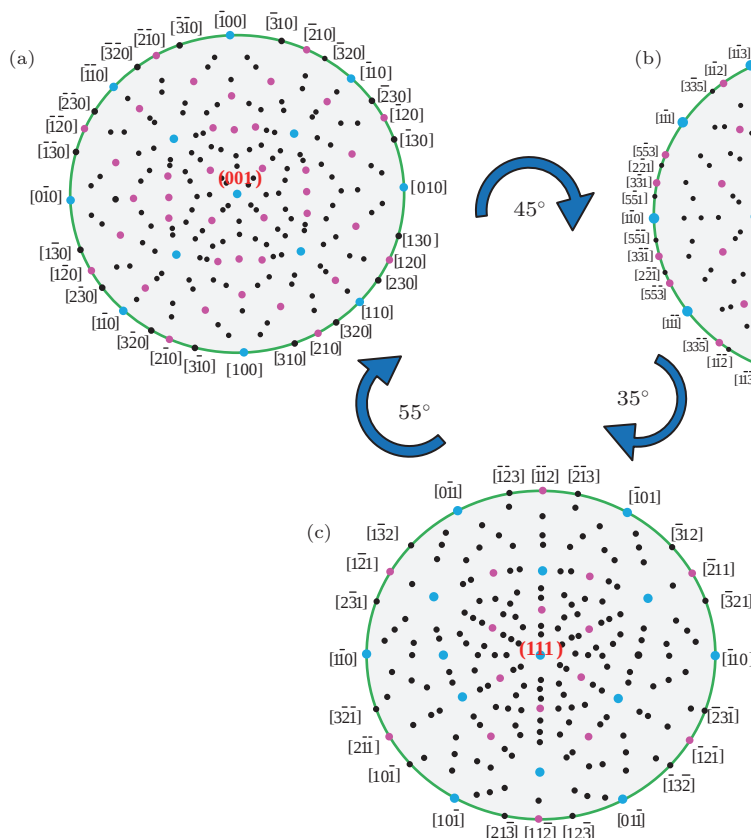


图 5 不同晶面极射赤面投影图 (a) (001) 晶面; (b) (110) 晶面; (c) (111) 晶面

Fig. 5. Stereographic projection for different crystal planes: (a) (001); (b) (110); (c) (111).

Si 晶体具有对称性, 0° — 90° 可作为一个周期单元, 即可代表所有的晶向. 如图 5(a) (001) 晶面上 0° 对应 [010] 晶向, 45° 对应 [110] 晶向, 90° 对应 [100] 晶向; 图 5(b) (110) 晶面上 0° 对应 [001] 晶向, 90° 对应 $[\bar{1}10]$ 晶向; 图 5(c) (111) 晶面 0° 对应 $[1\bar{1}2]$ 晶向, 90° 对应 $[\bar{1}10]$ 晶向.

基于以上讨论, 本文确定应变 PMOS 沟道晶面/晶向方案为: 在 (001), (110), (111) 三个不同晶面晶圆上, 分别制作弛豫情况与应力作用下沟道角度为 0° — 90° 范围的晶体管 (以 15° 为一个间隔). 其

中, (001) 晶面相较其他晶面对称性更高, 我们选择制备了沟道角度为 45° — 90° 范围的晶体管. 图 6 为所制备的 PMOS 的一组显微照片 (以应变 (110) 晶面为例, 其他晶面以及弛豫情况显微照片与之类似).

利用 4200-SCS 半导体特性分析系统对上述所制备的不同角度晶体管进行转移特性曲线测试, 获得实验数据, 并绘制不同晶面/晶向弛豫情况与压应力作用下的转移特性曲线.

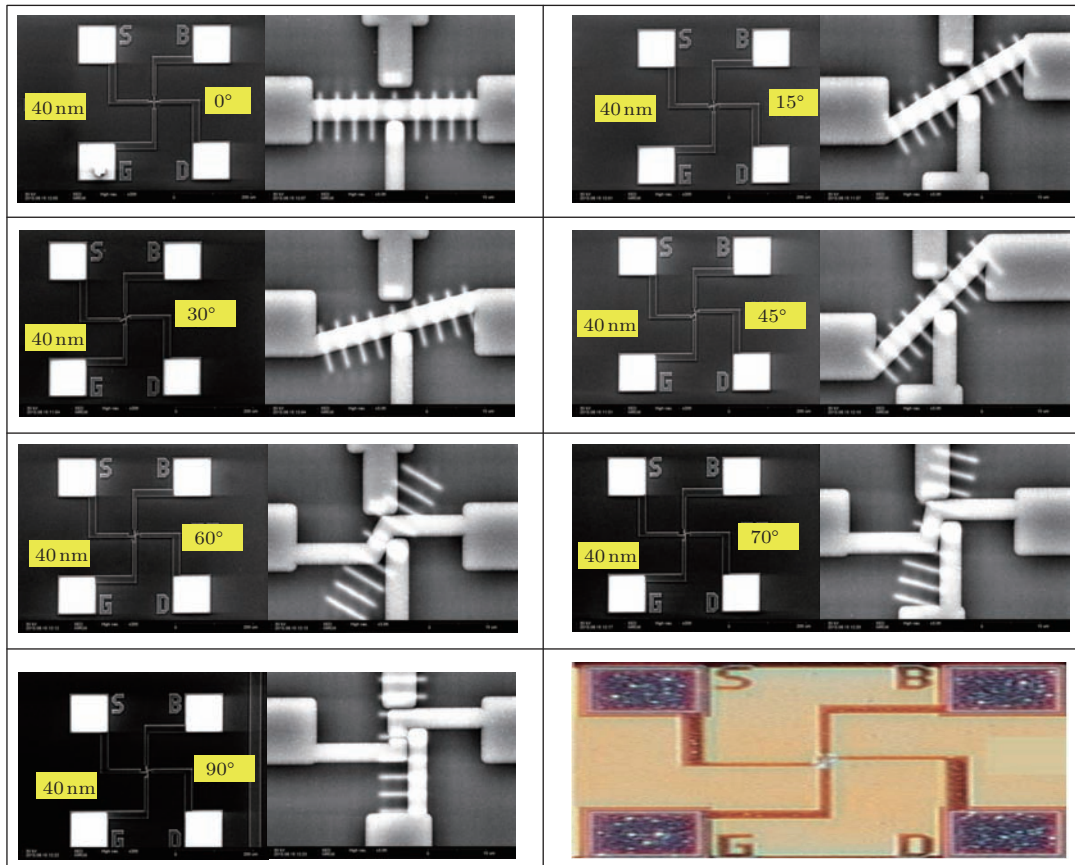


图 6 不同角度沟道单轴应变晶体管显微照片

Fig. 6. Micrographs of uniaxial strained Si PMOS device at different channel degrees.

3 结果与讨论

利用饱和区漏电流公式 (1), 可以间接得出载流子迁移率的大小:

$$I_D = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{GS} - V_T)^2. \quad (1)$$

在同一工艺下, 不同晶向栅氧化层电容 C_{ox} 与宽长比 W/L 相同, 忽略应力对于阈值电压 V_T 的影响,

则在同一栅极电压情况下, 电流大小仅与反型层空穴迁移率 μ 相关. 因此通过器件转移特性曲线, 比较不同角度的电流大小即可得出不同角度即不同晶向的迁移率大小.

图 7 所示为 (001) 晶面弛豫情况与压应力作用下不同角度的 PMOS 转移特性曲线. 通过对转移特性曲线的提取分析, 获得栅压为 -1 V 时的不同沟道角度的漏极电流大小如图 8, 进而可得到

(001) 晶面不同晶向反型层载流子迁移率的排序如表 1.

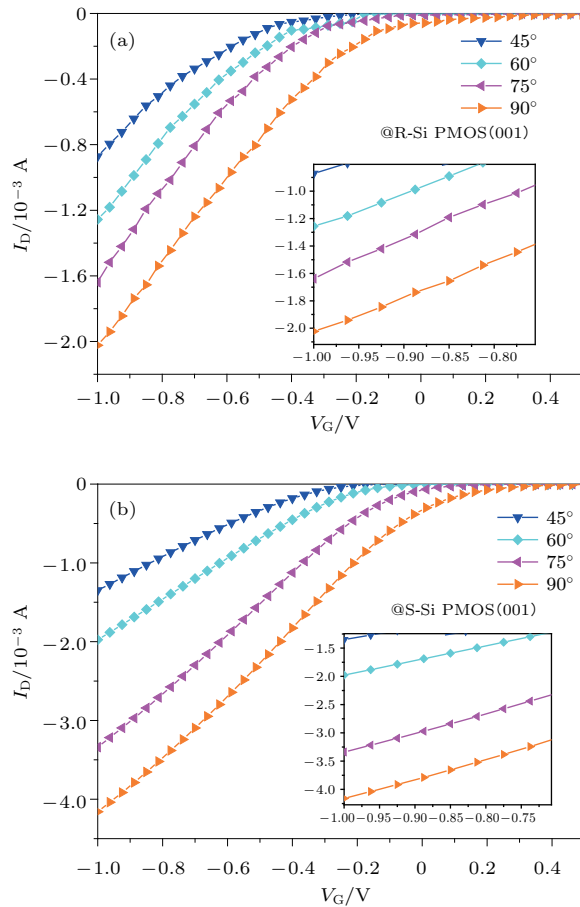


图 7 (001) 晶面转移特性曲线 (a) 弛豫情况; (b) 单轴应力作用

Fig. 7. Transfer characteristic curve of (001) crystal plane: (a) Relaxation; (b) uniaxial strained.

表 1 不同晶面/晶向反型层载流子迁移率排序表

Table 1. Sort table of inversion layer mobility on different crystal planes/orientation.

载流子迁移率排序	弛豫情况			应力作用		
	(001)	(110)	(111)	(001)	(110)	(111)
1	90°	90°	90° ≈ 30°	90°	90°	90°
2	75°	75°		75°	75°	75°
3	60°	60°	15° ≈ 75°	60°	60°	60°
4	45°	45°		45°	45°	45°
5	—	30°	45°	—	30°	30°
6	—	15°	60° ≈ 0°	—	15°	15°
7	—	0°		—	0°	0°

结合图 7(a) 与图 8 可以得出: 弛豫情况下 PMOS 沟道角度从 45° 至 90° 的转向过程中, 漏极电流逐渐增大, 即对应载流子迁移率逐渐增大. 弛豫情况下 (001) 晶面反型层等能图如图 9(a), [110]

晶向对应沟道角度为 45° 的 PMOS 空穴有效质量最大, 其载流子迁移率最小; [100] 晶向对应沟道角度为 90° 的 PMOS 空穴有效质量最小, 其载流子迁移率最大. 但由于考虑等能图为双椭球模型^[19], 故 [110] 晶向与 [010] 晶向载流子有效质量虽有差距, 但差距不大, 因而弛豫情况下载流子迁移率排序与理论报道差距不大.

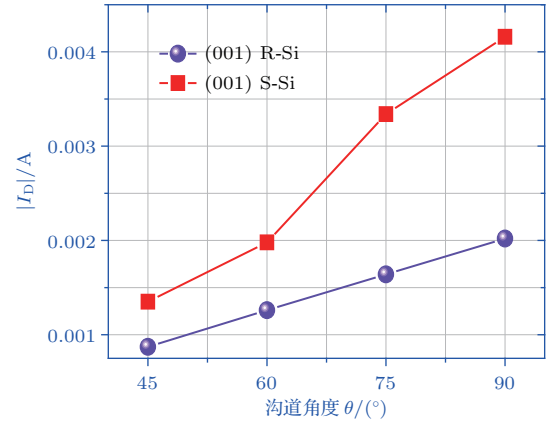


图 8 -1 V 栅压下 (001) 晶面弛豫与应力作用下漏极电流与沟道角度的关系

Fig. 8. Relationship between drain current and channel angle under the influence of relaxation or stress on (001) crystal plane at -1 V gate voltage.

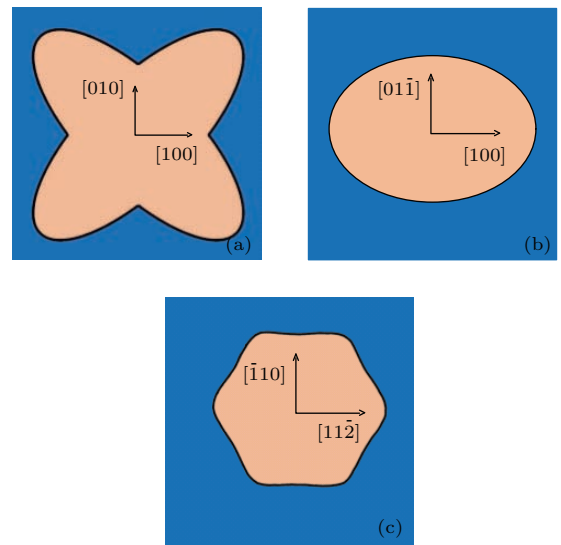


图 9 弛豫情况下不同晶面反型层等能图 (a) (001); (b) (110); (c) (111)

Fig. 9. Equal-energy surfaces of different crystal planes of inversion layer under the influence of relaxation: (a) (001); (b) (110); (c) (111).

结合图 7(b) 与图 8 可以得出: 压应力作用下, (001) 晶面载流子迁移率排序与弛豫情况下的排序相同, 仍为 90° 最高, 45° 最低; 但是不同角度载流子迁移率较弛豫情况下有很大提升, 增强倍数各不

相同, 90° 时增强倍数最高, 45° 增强倍数最小, 这是由于 Si 材料弹性劲度系数具有各向异性, 在同种工艺淀积 SiN 应力膜时, 不同晶向沟道上所反映出的应力大小各不相同。

图 10 为弛豫情况与压应力作用下 (110) 晶面不同角度的 PMOS 转移特性曲线, 通过对转移特性曲线的提取分析可知: 弛豫情况与应力作用下 (110) 晶面随着角度的递增, 其漏电流逐渐增大, 栅压为 -1 V 时的不同沟道角度的漏极电流大小如图 11, 进而可得到 (110) 晶面不同晶向反型层载流子迁移率的排序如表 1。

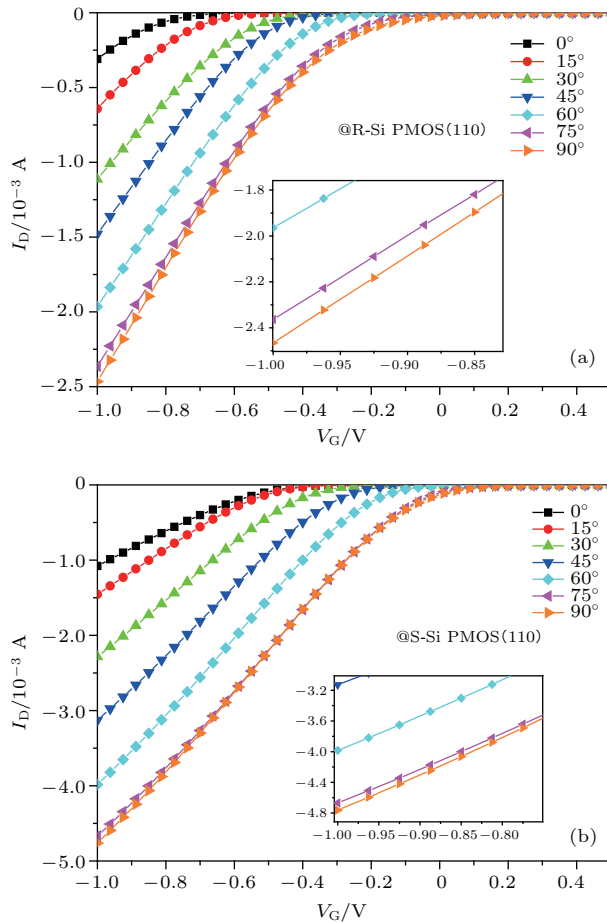


图 10 (110) 晶面转移特性曲线 (a) 弛豫情况; (b) 单轴应力作用

Fig. 10. Transfer characteristic curve of (110) crystal plane: (a) Relaxation; (b) uniaxial strained.

结合图 10(a) 与图 11 得出: 弛豫情况下 $[\bar{1}10]$ 晶向载流子迁移率大于 $[001]$ 晶向载流子迁移率, 且随角度减小, 即从 $[\bar{1}10]$ 晶向向 $[001]$ 晶向的转动过程中, 载流子迁移率逐渐减小; (110) 晶面等能图如图 9(b), $[\bar{1}10]$ 晶向载流子有效质量小于 $[001]$ 晶向载流子有效质量, 从而可得出与理论报道相同的结论。

结合图 10(b) 与图 11 得出: 应力作用下 $[\bar{1}10]$ 晶向载流子迁移率最大, $[001]$ 晶向载流子迁移率最小; 随着角度减小, 即从 $[\bar{1}10]$ 晶向向 $[001]$ 晶向的转动过程中, 载流子迁移率逐渐减小, 此结果与理论报道接近. 不同晶向载流子迁移率较弛豫情况均有所增强, 其中 $[\bar{1}10]$ 晶向增强幅度最大, $[001]$ 晶向增强幅度最小. 观察弛豫情况下 (110) 晶面等能图图 9(b) 可以得出, $[\bar{1}10]$ 晶向和 $[001]$ 晶向之间载流子有效质量相差很大, 由于弛豫情下载流子有效质量本身差异较大, 在应力作用下, 应力不足以使其等能图发生较大改变, 并且晶体的弹性劲度系数呈现各向异性, 在同一种工艺淀积应力膜时, 不同晶向所受的压应力大小并不完全一致; 因此, (110) 晶面载流子迁移率排序可以得到合理解释。

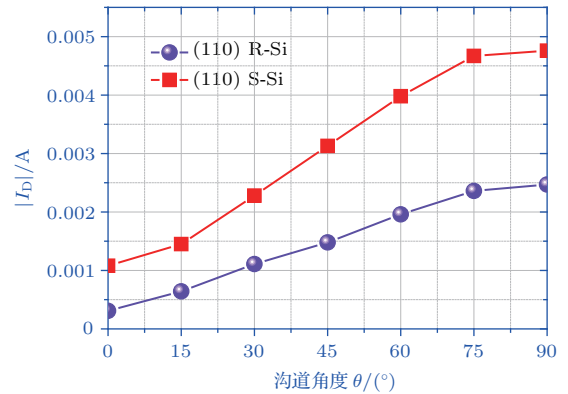


图 11 -1 V 栅压下 (110) 晶面弛豫与应力作用下漏极电流与沟道角度的关系

Fig. 11. Relationship between drain current and channel angle under the influence of relaxation or stress on (110) crystal plane at -1 V gate voltage.

图 12 为弛豫情况与压应力作用下 (111) 晶面不同角度的 PMOS 转移特性曲线, 通过对转移曲线提取分析, 获得栅压为 -1 V 时的不同沟道角度的漏极电流大小如图 13, 进而可得到 (111) 晶面不同晶向反型层载流子迁移率的排序如表 1。

结合图 12(a) 与图 13 可以得出: 弛豫情况下, (111) 晶面 90° 与 30° 晶向其漏电流大小接近, 15° 与 75° 晶向漏电流大小接近, 0° 与 60° 晶向漏电流大小接近, 进而得出 90° 与 30° 晶向反型层载流子迁移率大小接近, 15° 与 75° 次之, 45° 较小, 0° 与 60° 最小. 通过对比 (111) 晶面弛豫情况下的反型层等能图, 如图 9(c), 可以得出 0° 与 60° 晶向、 15° 与 75° 晶向、 30° 与 90° 晶向为对称晶向, 其载流子有效质量相同, 则理论上其载流子迁移率相同, 与本文实验中得到的结论相符, 亦与理论报道相接近. 从 (111)

晶面弛豫情况下的反型层等能图还可以发现各个晶向载流子有效质量相差不大, 所以各个晶向载流子迁移率不会有大的差距. 进而得到弛豫情况下 (111) 晶面 $[\bar{1}10]$ 晶向载流子迁移率稍大于 $[11\bar{2}]$ 晶向载流子迁移率.

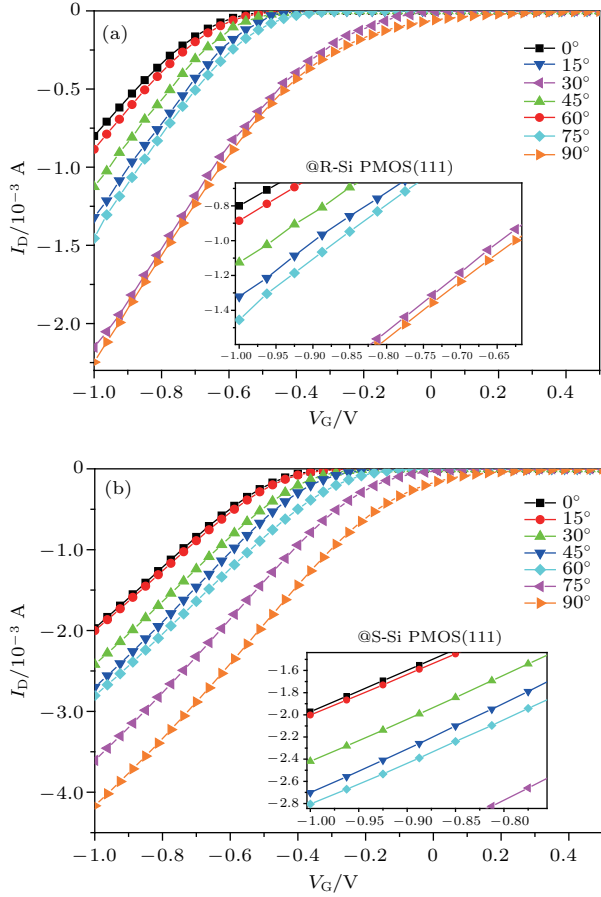


图 12 (111) 晶面转移特性曲线 (a) 弛豫情况; (b) 单轴应力作用
Fig. 12. Transfer characteristic curve of (111) crystal plane: (a) Relaxation; (b) uniaxial strained.

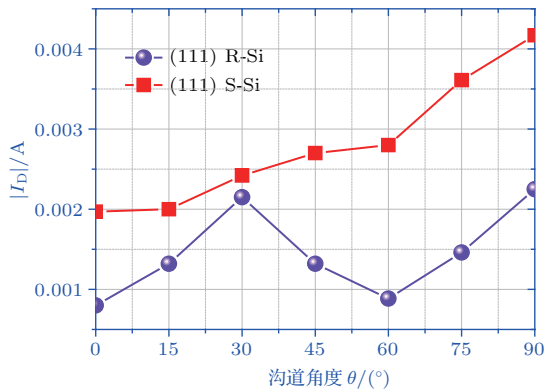


图 13 -1 V 栅压下 (110) 晶面弛豫与应力作用下漏极电流与沟道角度的关系
Fig. 13. Relationship between drain current and channel angel under the influence of relaxation or stress on (111) crystal plane at -1 V gate voltage.

结合图 12(b) 与图 13 可以得出: 压应力作用下, 从 0° 到 90° 晶向的转动过程中, 漏电流逐渐增加, 即相应载流子的迁移率逐渐增加, 90° 对应的 $[\bar{1}10]$ 晶向载流子迁移率最大, 0° 对应的 $[11\bar{2}]$ 晶向载流子迁移率最小. 与理论上的排序结果不符, 主要原因在于应力作用下, 由于其弹性劲度系数具有各向异性, 所以在 (111) 晶面上不同晶向所对应的沟道上所受的应力并不相同, $[\bar{1}10]$ 晶向沟道所受的压应力相对其他晶向的大, 而 $[11\bar{2}]$ 晶向沟道所受的压应力最小. 但是在理论分析过程中默认在 (111) 晶面上不同晶向所对应的沟道所受应力大小相等.

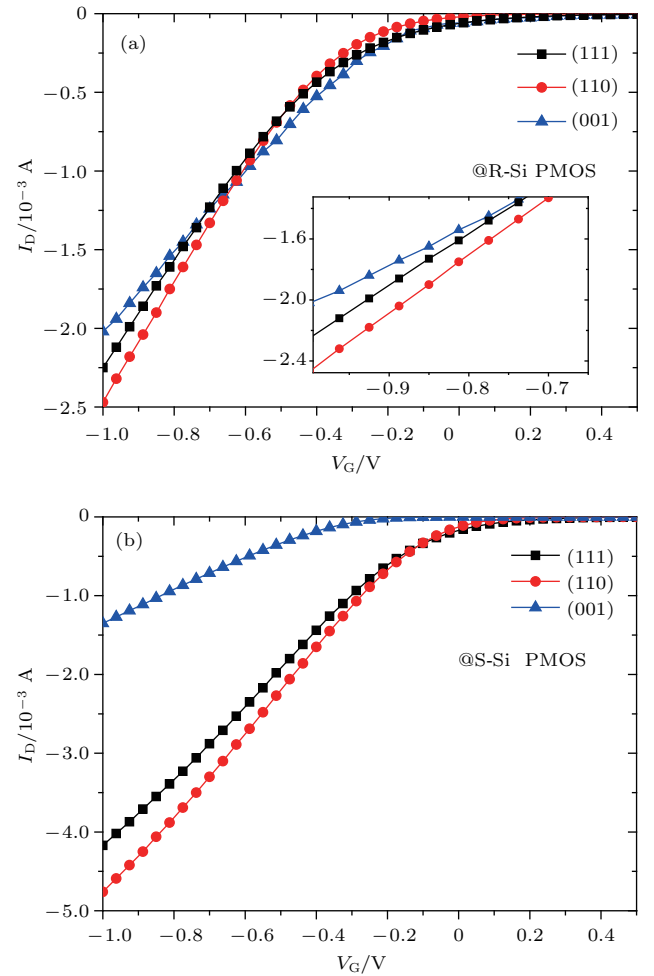


图 14 90° 沟道下不同晶面转移特性曲线 (a) 弛豫情况; (b) 单轴应力作用

Fig. 14. Transfer characteristic curve of 90° channel on different crystal planes: (a) Relaxation; (b) uniaxial strained.

在之前的讨论中可以得到, 弛豫与压应力情况下, 沟道角度为 90° 时对应不同晶面的最大迁移率. 通过比较不同晶面 90° 沟道下的转移特性曲线, 如

图 14, 可以得出: 弛豫情况下载流子迁移率排序为 $(110) > (111) > (001)$, 载流子迁移率最大值出现在 (110) 晶面的 90° 沟道下; 应力作用下, 载流子迁移率排序为 $(110) > (111) > (001)$, 载流子迁移率最大值同样出现在 (110) 晶面的 90° 沟道下, 即在压应力条件下最大迁移率为 (110) 晶面的 $[\bar{1}10]$ 晶向上.

通过在同一工艺下对实验所制备的小尺寸压应力下 Si PMOS 进行测试, 得到实验与理论情况下, 压应力作用时不同晶面反型层载流子迁移率排序对比表如表 2, 可以看出, 实验情况与理论分析有些许出入, 这主要是由于晶体的弹性劲度系数具

有各向异性, 在同一实验环境下, 淀积相同的 SiN 应力膜时, 不同晶向沟道上所反映出的压应力大小不同.

为进一步说明实验结果, 采用 (001) 晶面不同晶向的器件进行反型层载流子迁移率的验证, 通过计算得到弛豫情况下, (001) 晶面 90° 方向, 即 $[100]$ 晶向, 载流子迁移率约为 $82 \text{ cm}^2/(\text{V}\cdot\text{s})$; 而 (001) 晶面 45° 方向, 即 $[110]$ 晶向, 载流子迁移率约为 $80 \text{ cm}^2/(\text{V}\cdot\text{s})$. 这与理论情况相接近, 文献 [15] 理论报道中弛豫情况下 (001) 晶面不同晶向反型层载流子迁移率大小一致, 约为 $87 \text{ cm}^2/(\text{V}\cdot\text{s})$.

表 2 应力作用下 PMOS 反型层载流子迁移率对比
Table 2. Comparative table of inversion layer mobility of Si PMOS under stress.

晶面	理论排序	实验排序
(001)	$[110] > [210] > [100]$	$[100] > [210] > [110]$
(110)	$[\bar{1}10] > [\bar{1}11] > [001]$	$[\bar{1}10] > [\bar{1}11] > [001]$
(111)	$[\bar{1}10] = [01\bar{1}] > [\bar{1}2\bar{1}] = [11\bar{2}]$	$[\bar{1}10] > [\bar{1}2\bar{1}] > [01\bar{1}] > [11\bar{2}]$

应力作用下, 实际测得 (001) 晶面 90° 方向, 即 $[100]$ 晶向, 载流子迁移率约为 $136 \text{ cm}^2/(\text{V}\cdot\text{s})$; 而 (001) 晶面 45° 方向, 即 $[110]$ 晶向, 载流子迁移率约为 $115 \text{ cm}^2/(\text{V}\cdot\text{s})$. $[100]$ 晶向反型层载流子迁移率增强幅度约为 1.66 倍, $[110]$ 晶向反型层载流子迁移率增强幅度约为 1.44 倍, 这与文献 [15] 结果相差较大, 其原因在于文献 [15] 中采用了 1.5 GPa 单轴应力, 而在实际工艺中利用氮化硅膜无法引入这么大的应力, 并且晶体弹性劲度系数具有各向异性, 使得文献 [15] 结果与实验结果具有不统一之处, 因此结果合理.

4 结 论

本文通过实验系统验证了小尺寸单轴应变 Si PMOS 不同晶面/晶向载流子的迁移率变化, 并与理论相对比, 得出了在工业制造中的具体情况下不同晶面/晶向载流子的迁移率排序.

在本实验工艺条件下, 小尺寸单轴应变 Si PMOS 反型层载流子迁移率排序表面上与理论计算看似不统一. 一方面是由于理论计算时设定不同晶面、不同晶向所受到的压应力大小相同, 均为 1.5 GPa, 而在工业生产中应变 PMOS 器件中引

入的压应力大小为 1.0 GPa, 无法引入 1.5 GPa 的压应力; 另一方面是由于晶体存在弹性劲度系数矩阵, 因此对于 Si 晶体而言其弹性劲度系数具有各向异性, 当使用同一工艺淀积 SiN 应力膜时, 不同晶向沟道上所反映出的应力大小将会有所不同, 而这将会导致不同晶向上载流子迁移率的增强倍数各不相同, 因此产生了实验结果与理论分析不统一的情况.

本文实验情况由于考虑到实际工艺的影响, 给出了所有晶面/晶向的反型层载流子迁移率排序, 所得出的反型层载流子迁移率新排序可为实际器件的制造提供具有指导性的参考, 同时为其他应变材料的分析提供了一种新的思路.

参考文献

- [1] Guan H, Guo H 2017 *Chin. Phys. B* **26** 058501
- [2] Theerani J T 2017 *IEEE Trans. Electron Dev.* **64** 3316
- [3] Bai M, Xuan R X, Song J J, Zhang H M, Hu H Y, Shu B 2015 *Comput. Theor. Nanos* **12** 1610
- [4] Hao M R, Hu H Y, Liao C G, Wang B, Zhao X H, Kang H Y, Su H, Zhang H M 2017 *Acta Phys. Sin.* **66** 076101 (in Chinese) [郝敏如, 胡辉勇, 廖晨光, 王斌, 赵小红, 康海燕, 苏汉, 张鹤鸣 2017 物理学报 **66** 076101]

- [5] Song J J, Yang C, Zhu H, Zhang H M, Xuan R X, Hu H Y, Shu B 2014 *Acta Phys. Sin.* **63** 118501 (in Chinese) [宋建军, 杨超, 朱贺, 张鹤鸣, 宣荣喜, 胡辉勇, 舒斌 2014 物理学报 **63** 118501]
- [6] Liu W F, Song J J 2014 *Acta Phys. Sin.* **63** 238501 (in Chinese) [刘伟峰, 宋建军 2014 物理学报 **63** 238501]
- [7] Lee C H, Southwick R G, Bao R, Mochizuki S, Paruchuri V, Jagannathan H 2017 *Symposia on VLSI Technology Kyoto, Japan, June 5–8, 2017* p126
- [8] Li L, Liu H X, Yang Z N 2012 *Acta Phys. Sin.* **61** 166101 (in Chinese) [李立, 刘红侠, 杨兆年 2012 物理学报 **61** 166101]
- [9] Kasim J, Reichel C, Dilliway G, Bai B, Zakowsky N 2015 *Solid-State Electronics* **110** 19
- [10] Huang H L, Chen J K, Houng M P 2013 *Solid-State Electron.* **79** 31
- [11] Wang X Y 2012 *Ph. D. Dissertation* (Xi'an: Xidian University) (in Chinese) [王晓艳 2012 博士学位论文 (西安: 西安电子科技大学)]
- [12] Dai X Y, Yang C, Song J J, Zhang H M, Hao Y, Zheng R C 2012 *Acta Phys. Sin.* **61** 137104 (in Chinese) [戴显英, 杨程, 宋建军, 张鹤鸣, 郝跃, 郑若川 2012 物理学报 **61** 137104]
- [13] Wang G Y, Song J J, Zhang H M, Hu H Y, Ma J L, Wang X Y 2012 *Acta Phys. Sin.* **61** 097103 (in Chinese) [王冠宇, 宋建军, 张鹤鸣, 胡辉勇, 马建立, 王晓艳 2012 物理学报 **61** 097103]
- [14] Zhang W H, Li Z C, Guan Y H, Zhang Y F 2017 *Chin. Phys. B* **26** 078502
- [15] Krishnamohan T, Kim D, Dinh T V, Pham A, Meinerzhagen B, Jungemann C, Saraswat K 2008 *Electron Devices Meeting San Francisco, CA, USA, December 15–17, 2008* p1
- [16] Cai W L, Takenaka M, Takagi S 2014 *J. Appl. Phys.* **115** 094509
- [17] Yang M Y, Song J J, Zhang J, Tang Z H, Zhang H M, Hu H Y 2015 *Acta Phys. Sin.* **64** 238502 (in Chinese) [杨旻昱, 宋建军, 张静, 唐召唤, 张鹤鸣, 胡辉勇 2015 物理学报 **64** 238502]
- [18] Song J J 2008 *Ph. D. Dissertation* (Xi'an: Xidian University) (in Chinese) [宋建军 2008 博士学位论文 (西安: 西安电子科技大学)]
- [19] Song J J, Bao W T, Zhang J, Tang Z H, Tan K Z, Cui W, Hu H Y, Zhang H M 2016 *Acta Phys. Sin.* **65** 018501 (in Chinese) [宋建军, 包文涛, 张静, 唐昭焕, 谭开洲, 崔伟, 胡辉勇, 张鹤鸣 2016 物理学报 **65** 018501]

New experimental discovery of channel crystal plane and orientation selection for small-sized uniaxial strained Si PMOS*

Chen Hang-Yu[†] Song Jian-Jun Zhang Jie Hu Hui-Yong Zhang He-Ming

(Key Lab of Wide Band-Gap Semiconductor Materials and Devices, School of Microelectronics, Xidian University, Xi'an 710071, China)

(Received 27 September 2017; revised manuscript received 19 December 2017)

Abstract

The inversion layer mobility of small-sized uniaxial strained Si p-channel metal oxide semiconductor (PMOS) channel is closely related to the crystal plane and crystal orientation. When optimally designing the strained PMOS, the crystal plane and crystal orientation of the channel should be chosen reasonably. At present, there is a theoretical sort model for the inversion layer mobility of Si PMOS channel at 1.5 GPa stress according to the crystal plane and crystal orientation. However, in the actual manufacturing process of device, the process of covering the SiN stress film is fixed, because the channel coefficient of stiffness is aeolotropic. So, the stress intensities of strained PMOS in different crystal planes and orientation channels are different, which causes the theoretical sort model for the inversion layer mobility to be invalid. To solve this problem, the small-sized uniaxial strained Si PMOS and unstrained Si PMOS with different crystal planes and orientations are fabricated by 40 nm technological process of Chinese Academy of Sciences. The result for the inversion layer mobility of Si PMOS channel according to the crystal plane and crystal orientation is obtained by the device transfer characteristic test. Considering the process implementation factors, the relevant conclusion about the inversion layer mobility of small-sized uniaxial strained Si PMOS channel according to the crystal plane and crystal orientation is more suitable to guide the actual device manufacturing than the theoretical sort result predicted in the literature. At the same time, the relevant analysis method can also provide important technical reference for the solution of other strained material MOS.

Keywords: uniaxial strained, carrier mobility, crystal plane/crystal orientation

PACS: 85.30.De, 85.30.Pq, 85.30.Tv

DOI: 10.7498/aps.67.20172138

* Project supported by the 111 Project, China (Grant No. B12026).

[†] Corresponding author. E-mail: hangyu_chen@qq.com