

纳米尺度金属-氧化物半导体场效应晶体管沟道热噪声模型

张梦 姚若河 刘玉荣

A channel thermal noise model of nanoscaled metal-oxide-semiconductor field-effect transistor

Zhang Meng Yao Ruo-He Liu Yu-Rong

引用信息 Citation: *Acta Physica Sinica*, 69, 057101 (2020) DOI: 10.7498/aps.69.20191512

在线阅读 View online: <https://doi.org/10.7498/aps.69.20191512>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

您可能感兴趣的其他文章

Articles you may be interested in

绝缘体上硅金属氧化物半导体场效应晶体管中辐射导致的寄生效应研究

Radiation induced parasitic effect in silicon-on-insulator metal-oxide-semiconductor field-effect transistor

物理学报. 2018, 67(21): 216102 <https://doi.org/10.7498/aps.67.20181372>

射线总剂量辐照对单轴应变Si纳米n型金属氧化物半导体场效应晶体管栅隧穿电流的影响

Influence of γ -ray total dose radiation effect on the tunneling gate current of the uniaxial strained Si nanometer n-channel metal-oxide-semiconductor field-effect transistor

物理学报. 2017, 66(7): 076101 <https://doi.org/10.7498/aps.66.076101>

具有纵向辅助耗尽衬底层的新型横向双扩散金属氧化物半导体场效应晶体管

Novel lateral double-diffused MOSFET with vertical assisted deplete-substrate layer

物理学报. 2017, 66(7): 077302 <https://doi.org/10.7498/aps.66.077302>

硅/锗基场效应晶体管沟道中载流子散射机制研究进展

Progress of the study on carrier scattering mechanisms of silicon/germanium field effect transistors

物理学报. 2019, 68(16): 167301 <https://doi.org/10.7498/aps.68.20191146>

65 nm互补金属氧化物半导体场效应和晶体管总剂量效应及损伤机制

Radiation effect and degradation mechanism in 65 nm CMOS transistor

物理学报. 2018, 67(14): 146103 <https://doi.org/10.7498/aps.67.20172542>

纳米尺度金属-氧化物半导体场效应 晶体管沟道热噪声模型*

张梦 姚若河[†] 刘玉荣

(华南理工大学电子与信息学院, 广州 510641)

(2019年10月7日收到; 2020年1月11日收到修改稿)

随着 CMOS 工艺的发展, 热载流子效应对沟道热噪声的影响随着器件尺寸的降低而增大, 传统热噪声模型未能准确表征沟道的热噪声. 本文通过解能量平衡方程, 得到电子温度表达式, 并结合沟道漏电流表达式, 建立了沟道热噪声模型. 利用建立的电子温度表达式, 该热噪声模型考虑了热载流子效应的影响, 并且在计算热噪声的过程中考虑了电子温度对迁移率降低的影响以及温度梯度对热噪声的影响. 通过分析计算, 结果显示, 随着器件尺寸的减小, 温度梯度对电子温度产生显著影响, 使得热载流子效应的影响增大, 热载流子效应对热噪声的增长作用超过了迁移率降低对热噪声的减小作用, 最终导致热噪声增大. 本文建立的沟道热噪声模型可应用于纳米尺寸金属-氧化物半导体场效应晶体管器件的噪声性能分析及建模.

关键词: 电子温度, 迁移率降低, 热载流子效应, 温度梯度, 沟道热噪声

PACS: 71.23.An, 68.60.Dv, 72.70.+m

DOI: 10.7498/aps.69.20191512

1 引言

随着 CMOS 工艺的发展, 金属-氧化物半导体场效应晶体管 (metal-oxide-semiconductor field-effect transistor, MOSFET) 器件的尺寸不断降低. 在低功耗、低噪声以及高频等应用领域, 器件的噪声特性在电路设计中变得极为重要^[1]. 在集成电路设计中, 为了能够准确分析并预测电路的噪声性能, 需要构建精确的器件噪声模型^[2]. 当器件的工作频率高于转角频率 (corner frequency) 时, 由沟道产生的沟道热噪声成为 MOSFET 器件的一个主要的噪声源^[3-5]. 因此, 建立精确的沟道热噪声模型对于预测电路的噪声特性有着重要的影响. 随着器件尺寸的降低, 单个器件的尺寸进入到纳米级, 短沟道效应对器件性能的影响变大^[6]. 在计算

热噪声时, 短沟道效应是影响器件噪声性能的重要因素. 在以往对沟道热噪声进行的计算中, 很多文献都考虑了短沟道效应的影响^[3,7-14], 文献中的短沟道效应主要为沟道长度调制效应、速度饱和效应以及热载流子效应. 上述文献中的速度饱和效应主要考虑的是沟道横向电场导致电子迁移率沿沟道方向降低, 也就是迁移率降低效应. 在计算短沟道 MOSFETs 的热噪声时, 电子迁移率降低已经成为重要的影响因素^[11,15]. 随着制造工艺的发展, 器件沟道长度的减小已经远快于电源电压的降低, 即使是在外加偏置不高的情况下, 沟道横向电场也会变得很大. 电场的增大导致电子获得了更高的能量, 使得电子的温度远高于晶格温度, 成为热载流子, 系统处于非平衡状态^[16,17]. 热载流子在与晶格碰撞后, 产生新的电子空穴对, 部分新产生的电子与空穴在纵向电场的影响下, 越过 Si-SiO₂ 间的势垒并且进入栅极氧化层, 产生热载流子注入效

* 国家自然科学基金 (批准号: 61871195) 和广东省科技项目 (批准号: 2019B010143003) 资助的课题.

[†] 通信作者. E-mail: phrhyao@scut.edu.cn

应 (hot carrier injections, HCI)^[18]. 随着器件尺寸的减小, 在器件可靠性的研究上, 热载流子注入效应与偏压温度不稳定性 (bias temperature instability, BTI) 效应受到越来越多的重视^[19,20]. 器件尺寸缩小导致的强电场, 使得器件内部由沟道电流产生的自热效应 (self-heating effect, SHE) 变得严重并对 HCI 与 BTI 效应产生重要影响^[21,22].

在短沟道器件中, 迁移率降低效应与热载流子效应已经成为影响沟道热噪声的重要因素, 但是在以往文献的计算中, 对于是否要考虑这些因素的影响尚有争论. Chen 等^[3] 在计算热噪声时认为迁移率为常数, 并未考虑迁移率降低以及热载流子效应的影响. Smit 等^[7] 认为热载流子效应可以被迁移率降低所抵消. Chen 等^[8,14] 在推导沟道热噪声时, 考虑了迁移率降低但是认为热载流子效应是可以忽略的. Ong 等^[9,10] 通过对沟道热噪声进行推导, 分析了不同短沟道效应对热噪声的影响, 最后得出结论, 受电场影响的迁移率降低 (速度饱和效应), 最终可以抵消热载流子效应对热噪声的影响, 在计算热噪声时只需考虑沟道长度调制效应的影响. Han 等^[13] 也同样认为迁移率降低对热噪声的减小抵消了载流子效应对热噪声的升高作用. 但是 Li 等^[11] 与 Roy 等^[12] 提出了不同的观点, 两人均认为沟道横向电场导致的迁移率降低不能抵消热载流子效应对热噪声的影响.

传统文献在计算热载流子效应对热噪声的影响时, 采用的电子温度方程未考虑温度梯度对电子温度的影响, 随着 MOSFET 器件的尺寸进入到纳米级, 温度梯度对电子温度和迁移率的影响已经不能忽略, 进而影响到沟道热噪声的计算. 为了能更准确地表征纳米级 MOSFET 器件中短沟道效应对热噪声的影响, 本文基于新的电子温度表达式建立了一个沟道热噪声模型. 在计算迁移率降低效应时, 考虑到电子沿沟道升温导致迁移率降低. 在传统文献中, 一般认为沟道横向电场导致电子迁移率沿沟道方向降低. 为了准确分析纳米级器件中热载流子效应的影响, 需要利用能量平衡方程来计算电子温度^[23]. 本文通过解能量平衡方程, 结合沟道横向电场表达式, 推导出新的电子温度表达式. 该表达式考虑了温度梯度的影响. 基于新的电子温度表达式结合漏电流方程, 最终推导出沟道热噪声表达式. 该热噪声模型考虑了热载流子效应的影响, 在计算热噪声的过程中考虑了电子温度对迁移率降

低的影响以及温度梯度对热噪声的影响. 通过对热噪声模型进行分析与计算, 结果表明, 随着器件尺寸的减小, 热载流子效应与迁移率降低效应的影响显著增大, 热载流子效应对热噪声的增长作用超过了迁移率降低对热噪声的减小作用, 迁移率降低已经无法抵消热载流子效应对热噪声的影响. 器件尺寸的减小也导致温度梯度对电子温度的影响增大, 使得热载流子效应对热噪声的影响更加显著, 增大了热噪声. 温度梯度已经开始对热噪声产生重要影响. 本文建立的沟道热噪声模型可应用于纳米尺寸的 MOSFET 器件的噪声性能分析, 并可应用于电路的噪声分析及建模.

2 模型推导

图 1 为 NMOS 器件的结构图, y 方向为沿沟道从源极指向漏极的方向, 源极为原点, y 的取值表示电子位于沟道中的位置, 即电子在沟道中的坐标. 在 NMOS 器件中, 受沟道长度调制效应的影响, 沟道被分成两个区域: 线性区和速度饱和区^[24]. 其中器件在 $0 \leq y \leq L_{elec}$ 的区域称为线性区, 为电子沟道所在的区域; 在 $L_{elec} \leq y \leq L_{eff}$ 的区域被称为速度饱和区, $y = L_{elec}$ 为饱和电压点, 也叫作夹断点. L_{elec} 表示电学沟道长度, L_{eff} 表示有效沟道长度. 由于电子的热噪声出现在线性区^[5,25], 因此本文主要研究线性区中短沟道效应对热噪声的影响.

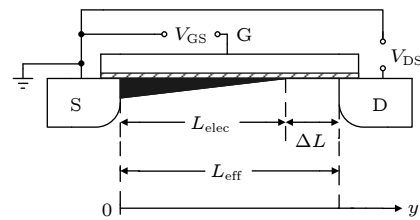


图 1 NMOS 器件的结构图

Fig. 1. Structure diagram of the NMOS device.

(1) 式为 MOSFET 器件的漏电流方程^[9]:

$$I_{DS} = -W\mu_n Q_1 E_y, \quad (1)$$

其中 E_y 表示沟道中的横向电场, 方向为从漏极指向源极; μ_n 为受电子温度影响的迁移率; W 表示器件的有效宽度; E_C 表示夹断点处的电场; $Q_1 = -C_{ox}[V_{GT} - \alpha V_{CB}(y)]$ 表示反型层电荷密度, α 为体因子项, $V_{CB}(y)$ 为沟道电势, $V_{GT} = V_{GS} - V_{TH}$,

其中 V_{TH} 为阈值电压且 $V_{TH} = V_{TH0} - \sigma V_{DS}$, σ 为漏致势垒降低 (DIBL) 效应因子, C_{ox} 表示单位面积的栅氧化层电容. (2) 式^[12] 与 (3) 式^[10] 为电子的迁移率表达式, 其中 μ_0 为低电场时的电子迁移率, θ_1 与 θ_2 为拟合参数, θ_2 的单位为 nm. (2) 式反映了在热载流子效应下, 沟道电子温度的变化对沟道电子迁移率的影响.

$$\mu_n = \mu_{n0} \sqrt{T_1/T_e}, \quad (2)$$

$$\mu_{n0} = \frac{\mu_0}{1 + \theta_1 V_{GT} + \left[\sqrt{\theta_2/L_{eff}} - \theta_1(1 - 0.5\alpha) \right] V_{DS}}. \quad (3)$$

2.1 电子温度模型

为了计算热载流子效应对沟道热噪声的影响, 本文建立了沟道电子温度模型. 利用能量平衡方程 (如 (4) 式所示^[26]) 来计算电子在沟道中的温度:

$$\begin{aligned} \frac{\partial W_n}{\partial t} = & - \frac{\partial}{\partial y} \left[(W_n + nk_B T_e) v_d - \kappa \frac{\partial T_e}{\partial y} \right] \\ & + J_n E - \frac{(W_n - W_0)}{\tau_e}, \end{aligned} \quad (4)$$

其中 T_e 表示电子的温度, W_0 是在电子在热平衡状态下的能量密度 ($W_0 = 3nk_B T_1/2$), $W_n = 3nk_B T_e/2$ 表示电子温度为 T_e 时的能量密度, T_1 为晶格温度且 $T_1 = T_0 = 300$ K, τ_e 为能量弛豫时间, τ_e 与温度的关系如 (7) 式所示 ($d = 10^{-8}$ W)^[27], J_n 为器件的电流密度, κ 为热导率. 对于深亚微米的 MOSFETs, 需要考虑电子的温度梯度对电流密度和电子速度的影响, 在传统的漂移-扩散模型中忽略了这一影响, 因此将电流密度与电子速度的表达式修改为 (5) 式和 (6) 式所示. (5) 式中的前两项为传统的漂移-扩散表达式, 第三项为电子温度梯度产生的电流, 忽略扩散电流, 得到电子的速度表达式如 (6) 式所示, 其中 q 为电子电荷量, k_B 为玻尔兹曼常数, E 表示沟道中的横向电场, v_d 为电子的速度. (4) 式—(6) 式中的物理量 J_n , E 与 v_d 等均只表示该物理量的绝对值.

$$J_n = nq\mu_n E + k_B T_e \mu_n \frac{\partial n}{\partial y} + n\mu_n k_B \frac{\partial T_e}{\partial y}, \quad (5)$$

$$v_d = |v_d| = \mu_n \left(E + \frac{k_B}{q} \frac{\partial T_e}{\partial y} \right), \quad (6)$$

$$\frac{1}{\tau_e} = \frac{2}{3} \frac{d}{k_B T_1} \sqrt{\frac{T_1}{T_e}}. \quad (7)$$

在稳态时 ($\partial W_n/\partial t = 0$), 忽略二阶项 $\partial(\kappa \partial T_e/\partial y)/\partial y$ 与 $(\partial T_e/\partial y)^2$, 且 $\partial(nv_d)/\partial y = 0$, 将 (7) 式代入 (4) 式, 并且代入 $T_1 = T_0$, 得

$$\frac{\partial T_e}{\partial y} + \frac{2d}{3k_B \mu_{n0} T_0 E} T_e = \frac{2d}{3k_B \mu_{n0} E} + \frac{2qE}{3k_B}. \quad (8)$$

将初始值 $T_e(0) = T_0 = 300$ K 代入 (8) 式中, 解得

$$\begin{aligned} T_e(y) = & T_0 + \frac{\mu_{n0} T_0 q E^2}{d} (1 - e^{-Py}), \\ P = & \frac{2d}{3k_B \mu_{n0} T_0 E}. \end{aligned} \quad (9)$$

2.2 沟道电场模型

为了计算 (9) 式, 本文建立了沟道横向电场模型, 该电场模型基于 Tsividis 的沟道电势方程, 该方程如 (10) 式所示^[28], 用于计算 NMOS 器件工作在饱和状态下的沟道电势:

$$V_{CB}(y) = V_{DSAT} \left(1 - \sqrt{1 - \frac{y}{L_{elec}}} \right), \quad (10)$$

其中 $L_{elec} = L_{eff} - \Delta L$, ΔL 表示沟道长度调制效应引起的沟道长度变化, 可以表示为^[14]:

$$\Delta L = l \ln \left[\frac{V_{DS} - V_{DSAT}}{l E_C} + \frac{E_D}{E_C} \right], \quad (11)$$

$$E_D = \sqrt{\left(\frac{V_{DS} - V_{DSAT}}{l} \right)^2 + E_C^2}, \quad (12)$$

$$l = \frac{1}{\lambda} \sqrt{\frac{\epsilon_{Si}}{\epsilon_{ox}} t_{ox} X_j}, \quad (13)$$

其中 ϵ_{Si} 为硅的介电常数, ϵ_{ox} 为氧化层的介电常数, t_{ox} 为栅氧化层厚度, X_j 为结深, λ 为计算沟道长度调制效应的拟合参数. V_{DSAT} 是器件的饱和电压, 由下式计算得出^[29]:

$$V_{DSAT} = \frac{2V_{GT}}{1 + \sqrt{1 + \frac{2V_{GT}}{\alpha L_{eff} E_C}}}, \quad (14)$$

其中 α 为体因子项. 根据沟道横向电场的定义, $E_y = dV_{CB}/dy$, 但是当 $y \rightarrow L_{elec}$ 时, $E_y \rightarrow \infty$, 通过利用 $E_y(y = L_{elec}) = E_C$ 这一边界条件, 将沟道横向电场修改为

$$E_y = \frac{\frac{dV_{CB}}{dy}}{1 + \frac{1}{E_C} \cdot \frac{dV_{CB}}{dy}}, \quad 0 \leq y \leq L_{elec}, \quad (15)$$

其中 $E_{CB} = dV_{CB}/dy$, 将 (15) 式代入 (9) 式的电

场 E 中, 即可计算出沟道电子的温度. 由 (9) 式与 (15) 式可知, 电子在沿沟道方向被电场加速时, 电场强度不断增大, 同时电子的温度也在不断升高, 远远超过晶格温度 T_0 , 形成热载流子效应. 通过进一步分析可知, 热载流子效应同时受器件尺寸与偏置的双重影响. 结合 (2) 式与 (9) 式可知, 电子迁移率沿沟道方向随着电子的升温而降低, 产生迁移率降低效应.

2.3 热噪声模型

图 2 为计算热噪声时的晶体管结构图 [9]. 在 NMOS 器件的电子沟道区 (沟道线性区) 中, 设位于 $y = y_1$ 处的噪声电压源为 Δv , 该电压源可看作是一个忽略长度的小虚拟直流电压源. 该电压源在带宽为 Δf 下的均方值, 如 (16) 式所示:

$$\overline{(\Delta v)^2} = 4k_B T_e \Delta R \cdot \Delta f, \quad (16)$$

其中 $\Delta R = \Delta V_{CB}/I_{DS}$.

将电场方程 (15) 式代入漏电流方程 (1) 式, 可得

$$\begin{aligned} I_{DS} &= -W\mu_n Q_1 \cdot \frac{E_{CB}}{1 + E_{CB}/E_C} \\ &= -W\mu_n Q_1 \cdot \frac{dV_{CB}/dy}{1 + E_{CB}/E_C}. \end{aligned} \quad (17)$$

考虑到噪声源的影响, 沟道漏电流可以表示为 $I_{DS} + \Delta i_{ds}$, 其中 Δi_{ds} 为噪声电流. 由图 2 可知, NMOS 管被 Δv 分成两部分, 因此带有噪声电流的漏电流可以表示为

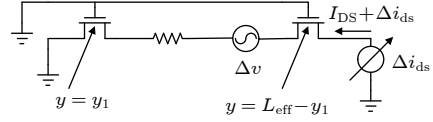


图 2 沟道坐标 $y = y_1$ 处有一虚拟直流源的晶体管结构图
Fig. 2. Schematic of the transistor with a fictitious dc source placed at point $y = y_1$ in the channel.

$$\begin{aligned} &\int_0^{y_1} (I_{DS} + \Delta i_{ds}) dy \\ &= - \int_0^{V_1} W\mu_n Q_1 \cdot \frac{1}{1 + E_{CB}/E_C} dV_{CB}, \end{aligned} \quad (18)$$

$$\begin{aligned} &\int_{y_1}^{L_{elec}} (I_{DS} + \Delta i_{ds}) dy \\ &= - \int_{V_1 + \Delta v}^{V_{DSeff}} W\mu_n Q_1 \cdot \frac{1}{1 + E_{CB}/E_C} dV_{CB}, \end{aligned} \quad (19)$$

其中 V_1 为 $y = y_1$ 处的沟道电势, V_{DSeff} 为 $y = L_{elec}$ 处的沟道电势, 由于本文中 NMOS 管工作在饱和状态下, 因此 $V_{DSeff} = V_{DSAT}$. 通过 (17)–(19) 式, 结合积分中值定理, 得出

$$\Delta i_{ds} = \frac{W}{L_{elec}} \mu_n Q_1 \cdot \frac{1}{1 + E_{CB}/E_C} \cdot \Delta v, \quad (20)$$

结合 (16) 式与 (20) 式可以推导出

$$\frac{\overline{(\Delta i_{ds})^2}}{\Delta f} = 4k_B T_e \left(\frac{W}{L_{elec}} \mu_n Q_1 \cdot \frac{1}{1 + E_{CB}/E_C} \right)^2 \Delta R, \quad (21)$$

将 (2) 式代入 (21) 式, 由于 $\Delta R = \Delta V_{CB}/I_{DS}$, 于是可得

$$\frac{\overline{(\Delta i_{ds})^2}}{\Delta f} = 4k_B T_e \left(\frac{W}{L_{elec}} \frac{\mu_{n0}}{\sqrt{T_e/T_0}} Q_1 \cdot \frac{1}{1 + E_{CB}/E_C} \right)^2 \frac{\Delta V}{I_{DS}}. \quad (22)$$

通过对 (22) 式积分, 可推导出热噪声 S_{id} 的表达式为

$$\begin{aligned} S_{id} &= \int_0^{V_{DSeff}} 4k_B T_e \left(\frac{W}{L_{elec}} \frac{\mu_{n0}}{\sqrt{T_e/T_0}} Q_1 \cdot \frac{1}{1 + E_{CB}/E_C} \right)^2 \frac{1}{I_{DS}} dV \\ &= \left(\frac{W}{L_{elec}} \right)^2 \frac{1}{I_{DS}} \int_0^{V_{DSeff}} 4k_B T_e \left(\frac{\mu_{n0}}{\sqrt{T_e/T_0}} \right)^2 \left(Q_1 \cdot \frac{1}{1 + E_{CB}/E_C} \right)^2 dV \\ &= \left(\frac{W}{L_{elec}} \mu_{n0} \right)^2 \frac{4k_B T_0}{I_{DS}} \int_0^{V_{DSeff}} \left(Q_1 \cdot \frac{1}{1 + E_{CB}/E_C} \right)^2 dV \\ &= \left(\frac{W}{L_{elec}} \mu_{n0} \right)^2 \frac{4k_B T_0}{I_{DS}} \int_0^{L_{elec}} \left(Q_1 \cdot \frac{1}{1 + E_{CB}/E_C} \right)^2 E_{CB} dy. \end{aligned} \quad (23)$$

将 (2) 式代入 (17) 式计算出 I_{DS} 为

$$\begin{aligned}
 I_{DS} &= -W\mu_n Q_1 \cdot \frac{dV_{CB}/dy}{1 + E_{CB}/E_C} \\
 &= \frac{W}{L_{elec}} \int_0^{V_{DSeff}} \mu_n (-Q_1) \cdot \frac{1}{1 + E_{CB}/E_C} dV_{CB} \\
 &= \frac{W}{L_{elec}} \int_0^{L_{elec}} \frac{\mu_{n0}}{\sqrt{T_e/T_0}} (-Q_1) \cdot \frac{E_{CB}}{1 + E_{CB}/E_C} dy. \quad (24)
 \end{aligned}$$

将漏电流表达式 (24) 式与电子温度表达式 (9) 式代入 (23) 式中, 即可计算出 NMOS 器件的沟道热噪声. (23) 式中的热噪声模型考虑了沟道长度调制效应、热载流子效应以及迁移率降低的影响, 并且

$$S_{id0} = \frac{4k_B T_0}{I_{DS}} \left(\frac{W}{L_{elec}} \mu_{n0} \right)^2 \int_0^{V_{DSeff}} Q_1^2 dV_{CB} = 4k_B T_0 \left(\frac{W}{L_{elec}} \mu_{n0} C_{ox} \right) \left(\frac{V_{GT}^2 - \alpha V_{GT} V_{DSeff} + \frac{\alpha^2}{3} V_{DSeff}^2}{V_{GT} - \frac{\alpha}{2} V_{DSeff}} \right), \quad (25)$$

$$S_{id} = \left(\frac{\frac{W}{L_{elec}} \mu_{eff}}{1 + \frac{V_{DSeff}}{E_C L_{elec}}} \right)^2 \frac{1}{I_{DS}} \int_0^{V_{DSeff}} 4k_B T_e Q_1^2 dV = \frac{4k_B T_0}{I_{DS}} \left(\frac{\frac{W}{L_{elec}} \mu_{eff}}{1 + \frac{V_{DSeff}}{E_C L_{elec}}} \right)^2 \int_0^{V_{DSeff}} \left(1 + \frac{E_y}{E_C} \right)^n Q_1^2 dV, \quad (26)$$

其中 I_{DS} 为^[8]

$$\begin{aligned}
 I_{DS} &= -WQ_1 \mu_{eff} \frac{E_y}{1 + E_y/E_C} = W(-Q_1) \frac{\mu_{eff}}{1 + E_y/E_C} E_y = \frac{W}{L_{elec}} \cdot \frac{\mu_{eff}}{1 + \frac{V_{DSeff}}{E_C L_{elec}}} \int_0^{V_{DSeff}} (-Q_1) dV \\
 &= \frac{W}{L_{elec}} \cdot \frac{\mu_{eff}}{1 + \frac{V_{DSeff}}{E_C L_{elec}}} \cdot C_{ox} \left(V_{GT} - \frac{\alpha}{2} V_{DSeff} \right) V_{DSeff}. \quad (27)
 \end{aligned}$$

不同于本文考虑的电子温度导致迁移率降低, 由 (26) 式与 (27) 式可知, 以往文献考虑的是电场导致迁移率降低. 从 (26) 式与 (27) 式可以看到, 迁移率降低对沟道热噪声起到减小的作用, 而电子温度升高又增大了热噪声. Ong 等^[9]、Han 等^[13] 与 Chen 等^[14] 认为在计算热噪声时, 电场导致的迁移率降低抵消了电子温度上升的影响, 最终结果为 (25) 式, 即仅考虑沟道长度调制效应即可. 通过 (8) 式与 (9) 式可知, 器件尺寸越小电子沿沟道方向升温越快, 热载流子效应变得更加明显, 其中温度梯度是影响电子温度的重要因素. 由于电子温度的变化会直接影响到沟道热噪声, 因此温度梯度对热噪声有着重要的影响. 本文在推导热噪声 (23) 式时考虑了温度梯度对热噪声的影响. 由 (26) 式可知, 传统热噪声模型采用的电子温度表达式未考虑温度梯度的影响.

在推导过程中考虑了温度梯度的影响.

3 分析与讨论

3.1 传统沟道热噪声模型的分析

(25) 式与 (26) 式为传统的沟道热噪声表达式^[9], 其中 (25) 式仅考虑沟道长度调制效应的影响, (26) 式考虑了热载流子效应与迁移率降低, 采用的温度模型为 $T_e = T_0(1 + E_y/E_C)^n$, 其中 $n = 1$ 或 $n = 2$ ^[11,30].

3.2 热噪声模型的计算与分析

典型的 NMOS 器件参数如表 1 所列^[14,31]. 利用表 1 的数据计算 (23) 式、(25) 式与 (26) 式中的热噪声, 并将计算结果与文献中的实验数据进行对比, 如图 3 所示. 图 3 采用了文献 [14] 的实验数据, 有效沟道长度 $L_{eff} = 40$ nm, 沟道宽度 $W = 24 \times 8 \times 1$ μm , 漏源偏置为 1.1 V. 在图 3(a) 中, 本文提出的噪声模型 (23) 式与传统模型 (25) 式进行对比. 图 3(b) 中, 本文提出的噪声模型 (23) 式与传统模型 (26) 式进行对比. 其中 (25) 式仅考虑了沟道长度调制效应, (26) 式采用传统的电子温度表达式计算热载流子效应. 图 3 中, S_{id} 表示式 (23) 式的计算结果, S_{id0} 为 (25) 式的计算结果, S_{id1} 与 S_{id2} 分别表示 (26) 式中 $n = 1$ 与 $n = 2$ 的计算结果, $S_{id}(\text{exp})$ 表示从文献 [14] 中提取的热噪声实验数据.

表 1 NMOS 的器件参数
Table 1. Parameters of NMOS.

参数	数值
$v_{\text{sat}}/\text{m}\cdot\text{s}^{-1}$	1.0×10^5
σ	0.02
t_{ox}/nm	1
θ/V^{-1}	1.058
$\epsilon_{\text{Si}}/\text{F}\cdot\text{cm}^{-1}$	$11.7 \times (8.85 \times 10^{-14})$
$\epsilon_{\text{ox}}/\text{F}\cdot\text{cm}^{-1}$	$3.9 \times (8.85 \times 10^{-14})$
λ	5.23

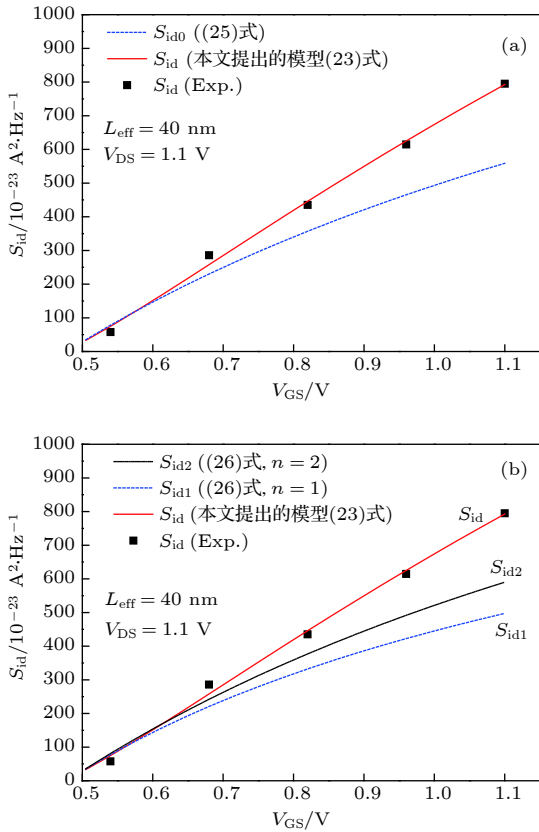


图 3 不同栅源偏置下的沟道热噪声与仅考虑沟道长度调制效应模型的对比 (a); 以及与采用现有温度模型的对比 (b)

Fig. 3. The channel thermal noise at different gate-source bias: (a) Comparison with the model only considering the channel length modulation effect; (b) comparison with the model using the existing temperature model.

从图 3 可以看出, 利用 (23) 式计算的沟道热噪声随偏置电压的变化规律, 与文献 [14] 中的实验数据基本一致. 图 3(a) 中, 当外加偏置比较低时, S_{id0} 的计算结果与实验结果基本一致, 但是随着外加偏置增大, S_{id0} 的计算结果与实验数据的偏差开始加大. 这表明热载流子效应与迁移率降低受器件尺寸与偏置的影响, 在低偏置条件下, 迁移率降低

抵消了热载流子效应对热噪声的影响. 因此尽管只考虑了沟道长度调制效应的影响, 热噪声表达式 S_{id0} 的计算结果在低偏置条件下与实验数据基本一致. 但是随着偏置的升高, S_{id0} 与实验数据的偏差加大, 表明在纳米尺寸下, 电子温度沿沟道迅速升高, 对热噪声的增长作用超过了迁移率降低对热噪声的减小作用, 迁移率降低已经无法抵消热载流子效应的影响, 这一现象随着器件尺寸的减小而变得更加明显.

在图 3(b) 中, S_{id} , S_{id1} 与 S_{id2} 均考虑了热载流子效应与迁移率降低的影响. 其中 S_{id} 为本文提出的基于新电子温度表达式的热噪声 (23) 式, 在计算时考虑了温度梯度的影响. S_{id1} ($n=1$) 和 S_{id2} ($n=2$) 为基于传统电子温度表达式的热噪声 (26) 式, 未考虑温度梯度的影响. 图 3(b) 中, S_{id1} 与实验数据的偏差较大, S_{id2} 在 V_{GS} 较低时的计算结果与实验数据相近, 但是随着 V_{GS} 的增大, S_{id2} 与实验数据的偏差开始增大. 正如引言里所述, 在传统文献中 Ong 等 [9,10] 认为器件在深亚微米尺寸下, 迁移率降低可以抵消热载流子效应对热噪声的影响. 然而结合图 3 的计算结果可知, 当器件尺寸进入到纳米级, 随着外加偏置的增大, 温度梯度开始对电子温度产生显著影响, 导致热载流子效应的影响增大, 并且超过了迁移率降低带来的影响. 传统热噪声模型 (25) 式开始不能准确预测热噪声.

为了进一步分析沟道长度对热噪声的影响, 将 (23) 式与 (26) 式的计算结果与文献 [32] 中的实验数据进行对比, 如图 4 所示, 有效沟道长度 $L_{\text{eff}} = 0.13 \mu\text{m}$, 沟道宽度 $W = 4 \times 5 \mu\text{m}$, 漏源偏置为 1.2 V . 图 4 中, S_{id} 表示 (23) 式的计算结果, S_{id1} 与 S_{id2} 分别表示 (26) 式中 $n=1$ 与 $n=2$ 的计算结果, $S_{id}(\text{exp})$ 表示从文献 [32] 中提取的热噪声实验数据. 图 4 中, 当 V_{GS} 较小时, S_{id2} 的计算结果与实验数据接近. 然而在图 3(b) 中, V_{GS} 较小时, S_{id2} 就已经开始与实验数据出现较大偏差, 并且偏差随着 V_{GS} 增大而变大. 结合图 3(b) 与图 4 可知, 外加偏置增大并且有效沟道长度 L_{eff} 降低到纳米级时, S_{id1} 和 S_{id2} 与实验数据的偏差显著增大, 其中 L_{eff} 的影响更大. 这表明, 由于未考虑温度梯度的影响, 基于传统电子温度表达式的热噪声模型 (26) 式低估了热载流子效应的影响, 导致计算出的热噪声被低估, 并且随着器件尺寸的减小, 热噪声被低估的程度不断增大. 通过以上分析可知, 随着

有效沟道长度 L_{eff} 降低, 受温度梯度的影响, 热载流子效应的影响增大, 成为显著影响器件性能的短沟道效应, 进而导致热噪声增大, 传统的电子温度模型也已经开始无法准确预测热载流子效应对沟道热噪声的影响。

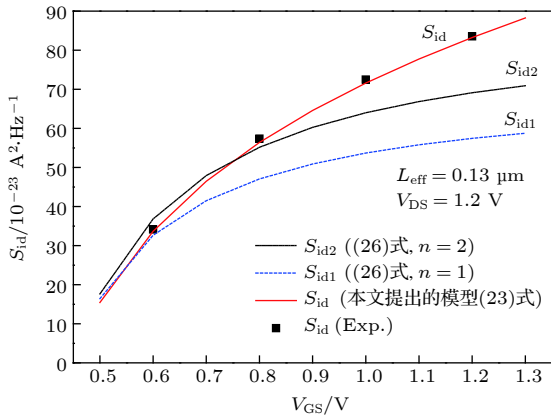


图 4 不同栅源偏置下的沟道热噪声 ($L_{\text{eff}} = 0.13 \mu\text{m}$)

Fig. 4. The channel thermal noise at different gate-source bias ($L_{\text{eff}} = 0.13 \mu\text{m}$).

4 结 论

利用基于能量平衡方程的电子温度模型和基于沟道电势方程的电场模型, 建立了 NMOS 器件沟道热噪声模型. 该模型考虑了电子温度对迁移率降低的影响以及温度梯度对热噪声的影响. 通过对建立的热噪声模型进行分析与计算, 结果表明, 热载流子效应对沟道热噪声的影响受器件尺寸和外加偏置的影响, 其中器件尺寸的影响更大. 随着 NMOS 器件尺寸的减小, 热载流子效应对热噪声的增长作用超过了迁移率降低对热噪声的减小作用, 迁移率降低已经无法抵消热载流子效应的影响. 与此同时, 温度梯度开始对电子温度产生显著影响, 增大了热载流子效应对热噪声的影响并导致热噪声增大. 传统的热噪声模型低估了热载流子效应的影响, 开始不能准确预测沟道热噪声. 本文提出的热噪声模型可用于预测进入纳米尺寸 MOSFET 器件的沟道热噪声.

参考文献

[1] Chen X S, Chih H C, Ryan L 2018 *IEEE Trans. Electron Devices* **65** 1502
 [2] McAndrew C C 2018 *IEEE Trans. Electron Devices* **99** 12
 [3] Chen X S, Chen C H, Deen M J 2017 *International Conference on Noise and Fluctuations (ICNF)* Vilnius, Lithuania, June 20–13, 2017 p1

[4] Wang J, Peng X M, Liu Z J, Wang L, Luo Z, Wang D D 2018 *Chin. Phys. B* **27** 027201
 [5] Antonopoulos A, Bucher M, Papanthanasios K, Mavredakis N, Makris N, Sharma R K, Sakalas P, Schroter M 2013 *IEEE Trans. Electron Devices* **60** 3726
 [6] Das R R, Maity S, Muchahary D, Bhunia C T 2017 *Superlattices Microstruct.* **103** 262
 [7] Smit G D J, Scholten A J, Pijper R M T, Tiemeijer L F, Toorn R V D, Klaassen D B M 2013 *IEEE Trans. Electron Devices* **61** 245
 [8] Chen C H, Lee R, Tan G, Chen D C, Lei P, Yeh C S 2012 *IEEE Trans. Electron Devices* **59** 2215
 [9] Ong S N, Yeo K S, Chew K W J, Chan L H K, Loo X S, Boon C C, Do M A 2012 *Solid-State Electron.* **72** 8
 [10] Ong S N, Yeo K S, Chew K W J, Chan L H K, Loo X S, Boon C C, Do M A 2012 *Solid-State Electron.* **68** 32
 [11] Li Z Y, Ma J G, Ye Y Z, Yu M Y 2009 *IEEE Trans. Electron Devices* **56** 1300
 [12] Roy A S, Enz C C 2005 *IEEE Trans. Electron Devices* **52** 611
 [13] Han K S, Shin H C, Lee K R 2004 *IEEE Trans. Electron Devices* **51** 261
 [14] Chen C H, Chen D, Lee R, Lei P, Wan D 2013 *Proceedings of the IEEE 2013 Custom Integrated Circuits Conference San Jose, CA, USA, September 22–25, 2013* p1
 [15] Lee K Y 2017 *Solid-State Electron.* **130** 63
 [16] Valdovinos S M, Gurevich Y G 2016 *Phys. Lett. A* **380** 2021
 [17] Volovichev I N, Gurevich Y G 2016 *Curr. Appl. Phys.* **16** 191
 [18] Liu C, Lu J W, Wu W R, Tang X Y, Zhang R, Yu W J, Wang X, Zhao Y 2015 *Acta Phys. Sin.* **64** 167305 (in Chinese) [刘畅, 卢继武, 吴汪然, 唐晓雨, 张睿, 俞文杰, 王曦, 赵毅 2015 *物理学报* **64** 167305]
 [19] Qu Y M, Chen B, Liu W, Han J H, Lu J W, Zhao Y 2018 *Microelectron. Reliab.* **85** 93
 [20] Qu Y M, Lin X, Li J K, Cheng R, Yu X, Zheng Z J, Lu J W, Chen B, Zhao Y 2017 *Proceedings of the 2017 IEEE International Electron Devices Meeting (IEDM)* San Francisco, CA, USA, December 2–6, 2017 p39.2.1
 [21] Cheng R, Yu X, Chen B, Li J F, Qu Y M, Han J H, Zhang R, Zhao Y 2017 *IEEE Trans. Electron Devices* **64** 909
 [22] Zhao Y, Qu Y M 2019 *IEEE J. Electron Devices Soc.* **7** 829
 [23] Sho S, Odanaka S, Hiroki A 2016 *J. Comput. Electron.* **15** 76
 [24] Asgaran S, Deen M J, Chen C H 2004 *IEEE Trans. Electron Devices* **51** 2109
 [25] Chen C H, Deen M J 2002 *IEEE Trans. Electron Devices* **49** 1484
 [26] Lundstrom M 2009 *Fundamentals of carrier transport* Second Edition (Cambridge: Cambridge University Press) pp230–293
 [27] Lim K Y, Zhou X 2002 *Microelectron. Reliab.* **42** 1857
 [28] Tsividis Y 2011 *Operation and Modeling of the MOS Transistor* (3rd Ed.) (New York: Oxford University Press) pp194–201
 [29] Rakheja S, Lundstrom M, Antoniadis D 2014 *IEEE International Electron Devices Meeting San Francisco, CA, USA, December 15–17, 2014* p35.1.1
 [30] Jeon J, Lee J D, Park B G, Shin H C 2007 *Solid-State Electron.* **51** 1034
 [31] Yamaguchi K, Sakurai S, Tomizawa K 2010 *Jpn. J. Appl. Phys.* **49** 024303
 [32] Ong S N, Chew K W J, Yeo K S, Chan L H K, Loo X S, Boon C C, Do M A 2009 *Proceedings of the 2009 IEEE International Symposium on Radio-Frequency Integration Technology (RFIT 2009)* Singapore, Singapore, December 9–11, 2009 p280

A channel thermal noise model of nanoscaled metal-oxide-semiconductor field-effect transistor*

Zhang Meng Yao Ruo-He[†] Liu Yu-Rong*(School of Electronic and Information Engineering, South China University of Technology, Guangzhou 510641, China)*

(Received 7 October 2019; revised manuscript received 11 January 2020)

Abstract

With the development of the integrated circuit manufacturing process, the device dimensions have been on a nanoscale, while the device performance, such as the mobility and thermal noise, is significantly affected by the hot-carrier effect, which further affects the channel thermal noise of the device. However, the thermal noise model based on the existing electron temperature expression does not take into account the influence of the temperature gradient on the electron temperature when it deals with the influence of the hot carrier effect. As the size of the device decreases, the thermal noise model based on the existing electron temperature expression underestimates the influence of the hot carrier effect and the channel thermal noise cannot be accurately predicted with this expression.

In this paper, the expression of the channel transverse electric field is derived based on the channel potential equation and the boundary condition of the channel electric field. By combining the distribution of the temperature gradient and the expression of the transverse electric field, the energy balance equation is solved with considering the influence of the temperature gradient, and then the electron temperature expression is obtained. The electron temperature expression shows the distribution of the electron temperature along the channel. By utilizing the derived electron temperature expression and combining with the drain current expression, a channel thermal noise model is established. The hot carrier effect is taken into account in the thermal noise model by utilizing the proposed electron temperature expression. Meanwhile in calculating the thermal noise, the influence of the electron temperature on mobility degradation and the temperature gradient on thermal noise are also involved.

The results show that the temperature gradient has a significant influence on the electron temperature with the reduction of the device size, which further increases the influence of the hot carrier effect, resulting in the increase of the thermal noise caused by the hot carrier effect exceeding the decrease of the thermal noise caused by the mobility degradation, thus leading the thermal noise to increase. The influence of the hot carrier effect on the channel thermal noise also increases significantly with the bias increasing. The channel thermal noise model proposed in this paper can be applied to analyzing the noise performance and modeling the nano-sized MOSFET devices.

Keywords: electron temperature, mobility degradation, hot carrier effect, temperature gradient, channel thermal noise

PACS: 71.23.An, 68.60.Dv, 72.70.+m

DOI: 10.7498/aps.69.20191512

* Project supported by the National Natural Science Foundation of China (Grant No. 61871195) and the Science and Technology Research Projects of Guangdong Province, China (Grant No. 2019B010143003).

[†] Corresponding author. E-mail: phrhyao@scut.edu.cn