



## 基于逻辑器件响应特性的自治布尔网络调控

刘海芳 张建国 龚利爽 王云才

Autonomous Boolean network regulation based on logic gates' response characteristics

Liu Hai-Fang Zhang Jian-Guo Gong Li-Shuang Wang Yun-Cai

引用信息 Citation: [Acta Physica Sinica](#), 70, 050502 (2021) DOI: 10.7498/aps.70.20201249

在线阅读 View online: <https://doi.org/10.7498/aps.70.20201249>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

---

## 您可能感兴趣的其他文章

### Articles you may be interested in

石墨烯沟道全自旋逻辑器件开关特性

Switching characteristics of all-spin logic devices based on graphene interconnects

物理学报. 2017, 66(20): 208501 <https://doi.org/10.7498/aps.66.208501>

多频正弦混沌细胞神经网络及其复杂动力学特性

Multi-frequency sinusoidal chaotic neural network and its complex dynamics

物理学报. 2020, 69(24): 240501 <https://doi.org/10.7498/aps.69.20200725>

超临界Lennard-Jones流体结构特性分子动力学研究

Molecular dynamics study on structural characteristics of Lennard-Jones supercritical fluids

物理学报. 2020, 69(7): 070201 <https://doi.org/10.7498/aps.69.20191591>

弹性需求下的网络交通流逐日动态演化

Day-to-day dynamical evolution of network traffic flow with elastic demand

物理学报. 2017, 66(6): 060501 <https://doi.org/10.7498/aps.66.060501>

飞秒激光直写光量子逻辑门

Femtosecond laser direct writing of optical quantum logic gates

物理学报. 2019, 68(10): 104205 <https://doi.org/10.7498/aps.68.20190024>

高斯切趾型光纤布拉格光栅外腔半导体激光器的混沌输出特性

Characteristics of chaotic output from a Gaussian apodized fiber Bragg grating external-cavity semiconductor laser

物理学报. 2017, 66(24): 244207 <https://doi.org/10.7498/aps.66.244207>

# 基于逻辑器件响应特性的自治布尔网络调控\*

刘海芳<sup>1)2)</sup> 张建国<sup>1)2)</sup> 龚利爽<sup>1)2)</sup> 王云才<sup>3)4)†</sup>

1) (太原理工大学, 新型传感器与智能控制教育部重点实验室, 太原 030024)

2) (太原理工大学物理与光电工程学院, 太原 030024)

3) (广东省信息光子技术重点实验室, 广州 510006)

4) (广东工业大学信息工程学院, 广州 510006)

(2020年8月3日收到; 2020年9月2日收到修改稿)

自治布尔网络已成功应用于随机数产生、基因调控、储备池计算等领域。为了在应用中合理选择器件使输出更好地满足各应用的需求, 本文研究了自治布尔网络中的逻辑器件响应特性变化时, 自治布尔网络输出状态随之变化的规律, 结果显示逻辑器件响应特性变化可以调控自治布尔网络输出在周期和混沌之间转变, 且能改变自治布尔网络输出序列的复杂程度。进一步观察了逻辑器件响应特性和链路延时二维参数空间中输出序列复杂程度的分布, 结果显示快的逻辑门响应特性可以增强高复杂序列在链路延时参数空间的分布范围。同时研究了自治布尔网络中任意逻辑器件的响应特性单独变化对网络输出状态的影响, 结果显示不同节点的器件响应特性对序列复杂程度的调控能力有差异。研究表明, 逻辑器件响应特性可以调控网络输出序列复杂程度, 快的响应特性有利于高复杂混沌的稳定产生。

**关键词:** 自治布尔网络, 混沌, 逻辑器件响应特性, 排序熵

**PACS:** 05.45.Pq, 05.45.-a, 64.60.aq, 05.45.Tp

**DOI:** 10.7498/aps.70.20201249

## 1 引言

布尔网络是由二元态变量通过定向连接相互作用的系统, 其网络结构简单, 非常容易构造大型网络, 有利于模拟具有阈值行为和多反馈行为的复杂系统<sup>[1–4]</sup>。布尔网络模型已成功应用于生命科学<sup>[2,5–7]</sup>、气候研究<sup>[3,8–9]</sup>、地震研究和预测<sup>[3]</sup>等众多领域。

经典的布尔网络各节点的更新机制是确定的, 通常由一个外部时钟控制网络中各个节点同时更新状态, 这种更新机制为同步更新, 或者由一个选择设备指定各节点的更新顺序, 使各节点按照一定的更新顺序更新状态, 这种更新机制为异步更新。

在这种确定性的更新机制的布尔网络中, 网络状态是离散的有限的。自治布尔网络是没有设备控制各节点的更新时间和更新顺序, 各节点的更新由节点本身的特性所定, 与确定的更新机制中网络的节点在指定的时间点发生突变不同, 自治更新的网络中节点的状态是连续变化的, 网络输出更加复杂。2009年, Zhang 等<sup>[10]</sup>在实验室实现了硬件系统自治布尔网络, 并在实验中观察到改变电压可以改变网络输出状态为有序状态和混沌状态, 其混沌带宽可达吉赫(GHz)(-10 dB), 与现有电学混沌相比具有较大优势, 并推测其原因为逻辑器件的供电电压不同时使得器件引起的各种特征时间发生变化引起的, 如传输延时和器件上升沿下降沿时间。该自治布尔网络硬件系统是仅由逻辑器件经导线相互连接构成

\* 国家自然科学基金(批准号: 61731014, 61671316)、山西省自然科学基金(批准号: 201801D121145)和山西省回国留学人员科研资助项目(批准号: 2017-重点2)资助的课题。

† 通信作者。E-mail: wangyc@gdut.edu.cn

的数字电路, 具有电路结构简单、功耗低、易于集成的优点。自治布尔网络硬件系统的实现为在实验室进行多种基于自治布尔模型的系统模拟实验提供了非常有利的条件。目前, 自治布尔网络硬件系统提出以来已在随机数产生<sup>[11–15]</sup>、储备池计算<sup>[16–17]</sup>、基因调控<sup>[18–19]</sup>、不可克隆函数<sup>[20]</sup>等许多领域获得了成功应用。

自治布尔网络的输出可以在周期和混沌之间转换, 目前, 已有研究学者对自治布尔网络输出不同状态的影响因素进行了分析研究。2010年 Cavalcante 等<sup>[21]</sup>分析了简单自治布尔网络中输出为混沌的原因, 研究表明网络节点间链路延时的不一致性、器件的滤波效应和延时对输入和历史状态的依赖性均对网络输出混沌状态有影响。2014年 Rosin 等<sup>[22]</sup>通过实验和仿真研究了节点间链路延时参数对耦合自治布尔网络同步的影响, 研究表明在单向耦合网络和双向耦合网络中该延时参数均可调节耦合强度从而改变网络输出及其同步效果。2014年 Rosin 等<sup>[23]</sup>进一步研究了超过 100 个节点的大网络中, 不同节点间由随机初始状态到达同步状态之前的暂态传输过程存在非常复杂的动态行为, 该暂态传输的平均时间随着网络节点数量增长呈指数增长。2016年 D’Huys 等<sup>[24]</sup>研究了自治布尔网络的链路延时对网络的影响, 表明链路延时越大网络输出到达稳态之前的暂态传输状态时间越长。2019年 Gong 等<sup>[25]</sup>分析了电路中噪声对自治布尔网络输出的影响, 证明噪声使网络输出状态不可预测。综上所述, 目前的研究多基于对具有稳定状态的自治布尔网络, 研究节点数量、链路延时对网络到达稳态之前的瞬态传输的时序的影响。对于可以产生混沌的自治布尔网络只是初步探索了产生混沌的影响因素, 并没有详细研究各因素变化对网络输出的影响。

本文研究了自治布尔网络中器件响应特性的变化对网络输出的影响, 逻辑器件是构成自治布尔网络的核心器件, 实际中有多种类型的逻辑器件, 其响应特性各不相同, 本文的研究对自治布尔网络在不同应用领域中器件的选择具有重要意义。首先通过单变量布尔模型分析数学模型中参数对器件响应特性的表征性能。然后以小型自治布尔网络为研究对象, 仿真研究器件响应特性变化对自治布尔网络输出状态的调控效果, 观察了器件响应特性和

链路延时时间二维参数空间上自治布尔网络输出状态的分布情况, 分析了两个参数之间的相互影响。进一步观察和分析了变量间器件响应特性的不一致性对自治布尔网络输出状态的影响。

## 2 数学模型

### 2.1 单节点异或非逻辑门模型

图 1 为异或非逻辑门示意图,  $u_1, u_2$  为输入信号,  $y_{\text{out}}$  为输出信号。实际逻辑器件中, 异或非逻辑门无法对输入信号做瞬时响应, 当输入信号  $u_1, u_2$  维持时间较短时, 异或非逻辑门将不能完全响应,  $y_{\text{out}}$  不能产生对应的输出波形, 本文称这一特性为逻辑器件响应特性, 在本文的研究中, 对任一给定的信号维持时间为  $\Delta t_u$  的输入信号, 输出信号脉冲幅值和脉冲宽度的不同表征了器件响应特性的不同, 输出信号幅值越大、脉冲宽度越宽表明器件响应越快, 能响应更窄的输入信号。



图 1 异或非逻辑门示意图

Fig. 1. The schematic illustration of the XNOR logic gate.

图 1 中异或非逻辑门的数学模型如(1)式—(3)式所示, 式中微分项  $dx/dt$  能够模拟器件响应过程, 由于微分项的存在, 使输出不可能发生突变, 能够模拟实际器件中器件不能对输入信号做瞬时响应的特性。因此微分项是模拟器件响应特性的核心,  $\tau_{lp}$  为器件响应特性参数, 改变  $\tau_{lp}$  可以改变模型中微分过程的时间长短, 从而调节逻辑器件响应特性。 $u_1(t), u_2(t)$  为输入信号,  $y_{\text{out}}(t)$  为输出信号, “ $\odot$ ”表示异或非运算,  $U_1(t), U_2(t)$  为量化的输入信号,  $Y_{\text{out}}(t)$  为量化的输出信号,  $u_{\text{th}} = y_{\text{th}} = 0.5 \text{ V}$  为阈值电压,  $\tau_{lp}$  为一阶微分项的常系数, 改变  $\tau_{lp}$  可以调节异或非逻辑门的响应特性。

$$\tau_{lp} \frac{dy_{\text{out}}(t)}{dt} = -y_{\text{out}}(t) + U_1(t) \odot U_2(t), \quad (1)$$

$$Y_{\text{out}}(t) = \begin{cases} 1, & y_{\text{out}}(t) > y_{\text{th}}, \\ 0, & y_{\text{out}}(t) < y_{\text{th}}, \end{cases} \quad (2)$$

$$U_i(t) = \begin{cases} 1, & u_i(t) > u_{\text{th}}, \\ 0, & u_i(t) < u_{\text{th}}, \end{cases} \quad i = 1, 2. \quad (3)$$

图 2 所示为异或非门对不同输入的输出响应图, 该实验中  $\tau_{lp} = 0.125$  ns,  $u_2$  保持低电平 0 V,  $u_1$  初始为高电平 1 V 然后转变为低电平 0 V 保持一段时间后转变为高电平, 阈值电压为 0.5 V, 大于阈值电压为高电平否则为低电平, 图 2(a) 中  $t_{pd}$  为器件输入输出延时, 可以看出当输入信号维持时间小于  $t_{pd}$  时, 输出信号来不及穿越阈值输出正确的响应电平(本实验中为高电平), 反之当输入信号维持时间大于  $t_{pd}$  时, 逻辑门将收到响应. 图 2(a)–(c) 中  $u_1$  低电平保持时间为 1.5, 0.2 ns, 0.1 ns, 异或非逻辑门对低电平的响应输出  $y_{out}$  应为高电平, 对比图 2(a), (b), (c) 可以看出, 图 2(a) 中低电平保持的时间足够长,  $y_{out}$  能够完全响应输出为完整的高电平; 图 2(b) 中低电平保持的时间减短, 器件不能完全响应  $y_{out}$  高电平幅值较低时间较短; 图 2(c) 中低电平保持的时间过短, 器件不能响应  $y_{out}$  幅值低于阈值 0.5 V 不能产生正确的响应, 此时由于输入脉冲太窄, 器件响应特性慢, 不能响应如此快的脉冲, 产生了短脉冲抑制效应.

(1) 式–(3) 式中  $\tau_{lp}$  是器件输入输出延时  $t_{pd}$

的常数倍,  $\tau_{lp} = t_{pd}/\ln(2)$ ,  $t_{pd}$  表示器件从接收到输入信号的变化开始响应到穿越阈值电压的时间<sup>[26]</sup>. 实际器件中  $t_{pd}$  受制造工艺、环境温度、工作电压的影响, 不同器件之间差异较大, 相同器件之间也不能完全相同. 如图 3 所示, 图 3(a) 为输入信号,  $u_2(t)$  为恒定低电平 0 V,  $u_1(t)$  初始为高电平 1 V, 在 0.50–0.75 ns 处有一脉冲宽度  $\Delta t_u = 0.25$  ns 的低电平脉冲,  $y_{out}(t)$  初始为低电平, 根据逻辑运算, 当  $u_2(t)$  低电平脉冲出现时  $y_{out}(t)$  应响应为高电平脉冲, 图 3(b) 中红色曲线为器件输出信号  $y_{out}(t)$ , 曲线峰值为输出脉冲幅值  $y_{max}$ , 蓝色曲线为输出信号  $y_{out}(t)$  经过(2)式量化后的信号  $Y_{out}(t)$ , 如图所示, 蓝色曲线为矩形脉冲, 其脉冲宽度即为输出信号脉冲宽度  $\Delta t_Y$ . 对比图中不同  $\tau_{lp}$  取值的输出信号可以看出, 随着  $\tau_{lp}$  增大,  $y_{out}(t)$  的幅值  $y_{max}$  减小, 脉冲宽度  $\Delta t_Y$  减小, 表明  $\tau_{lp}$  增大器件响应速度变慢, 对于相同的输入信号, 其输出幅值减小脉冲宽度变窄,  $\tau_{lp}$  为 0.4 ns 时脉冲宽度减小为 0 ns. 此时器件响应速度太慢, 不能响应维持时间为 0.25 ns 的输入信号.

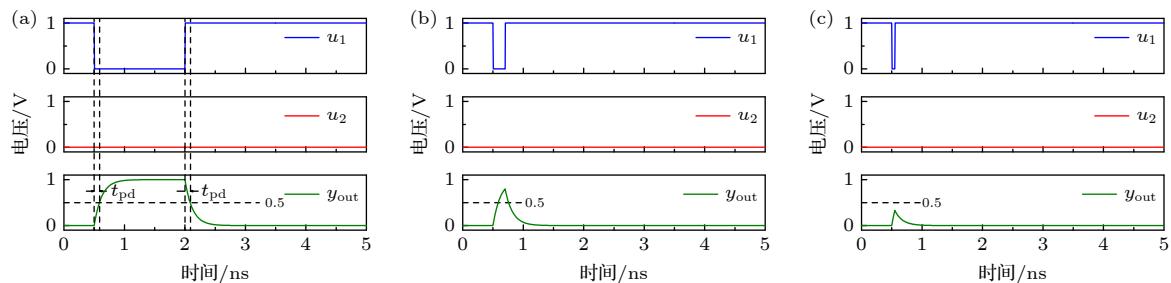


图 2 异或非逻辑门输入输出响应波形图 (a) 完全响应波形图; (b) 不完全响应波形图; (c) 非正确响应波形图

Fig. 2. I/O response waveform of XNOR logic gate: (a) Full response waveform; (b) incomplete response waveform; (c) incorrect response waveform.

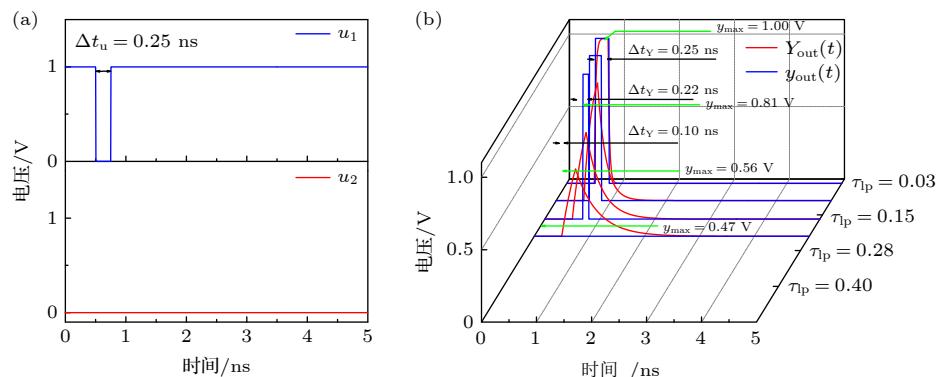


图 3 异或非逻辑门输入相同,  $\tau_{lp} = 0.03, 0.15, 0.28, 0.40$  时输出波形 (a) 输入波形; (b) 输出波形

Fig. 3. Output waveforms of XNOR logic gate for  $\tau_{lp} = 0.03, 0.15, 0.28, 0.40$  when inputs are the same: (a) Input waveform; (b) output waveform.

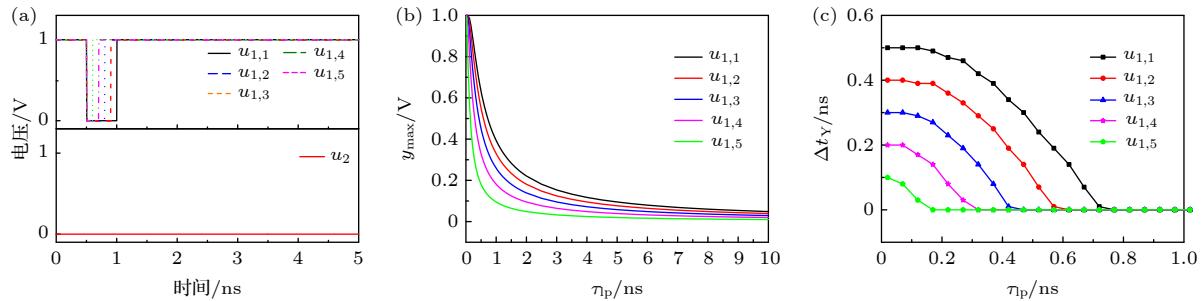


图 4 异或非逻辑门输出脉冲幅值和宽度随  $\tau_{lp}$  变化曲线 (a) 输入波形图; (b) 输出脉冲幅值  $y_{max}$  随  $\tau_{lp}$  变化曲线; (c) 输出脉冲宽度  $\Delta t_Y$  随  $\tau_{lp}$  变化曲线

Fig. 4. Output pulse amplitude and width as a function of  $\tau_{lp}$ : (a) Input waveform; (b) output pulse amplitude as a function of  $\tau_{lp}$ ; (c) output pulse width as a function of  $\tau_{lp}$ .

为了更详细直观地观察输出波形随器件响应特性的变化规律,选取 5 个输入信号,如图 4(a) 所示,  $u_2$  完全相同均为低电平 0 V,  $u_{1,j}$  表示  $u_1$  的  $j$  种不同波形,其低电平 0 V 保持时间分别为 0.1, 0.2, 0.3, 0.4, 0.5 ns。观察  $\tau_{lp}$  从 0.01 ns 增大至 5.00 ns 时输出脉冲的幅值  $y_{max}$  和宽度  $\Delta t_Y$  的变化,  $\tau_{lp}$  调节步进为 0.05 ns。如图 4(b) 所示为  $y_{max}$  随  $\tau_{lp}$  的变化曲线, 曲线有明显凹点, 凹点之前  $y_{max}$  随着  $\tau_{lp}$  的变大迅速减小, 且减小的速度越来越快, 凹点之后减小的速度降低曲线趋于平缓。图 4(c) 为  $\Delta t_Y$  随着  $\tau_{lp}$  的变化曲线, 可以看出, 对于同一个输入信号随着参数  $\tau_{lp}$  的增大响应脉冲宽度  $\Delta t_Y$  逐渐减小, 最终降为 0 ns, 表明此时逻辑器件不能输出正确的响应(此例中为高电平)。仿真结果表明模型参数  $\tau_{lp}$  能够对逻辑器件的响应特性进行连续调节, 因此本文中将参数  $\tau_{lp}$  称为器件响应特性参数, 下文中通过调节  $\tau_{lp}$  研究逻辑器件响应特性对自治布尔网络输出的影响。

## 2.2 自治布尔网络模型

选取文献 [10] 中提出的三节点小型自治布尔网络作为研究对象, 如图 5 所示。节点 2 为异或非逻辑门, 节点 1, 3 为异或逻辑门, 连接线箭头方向为信号传输方向,  $\tau_{ij}$  表示节点  $j$  到  $i$  的链路延时。

自治布尔网络的数学模型如 (4) 式和 (5) 式所示, 对比模型 (1) 式和 (2) 式可见, 三节点模型为 3 个模型 (1) 式中单节点模型相互连接, 网络中节点 1, 2, 3 的器件模型中仍然用微分项  $dx_i/dt$ ,  $dx_2/dt$ ,  $dx_3/dt$  模拟器件响应输入信号的时间过程, 模型 (1) 式和 (2) 式不同的地方是模型 (2) 式中各器件的输入信号来自其他器件或者件自身的输出

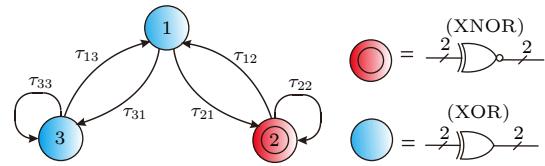


图 5 自治布尔网络示意图

Fig. 5. Schematic illustration of autonomous Boolean network.

信号, 而模型 (1) 式中输入信号为外部指定的。因此多节点模型中微分项系数  $\tau_{lp,i}$  能够调节器件响应特性,  $\tau_{lp,i}$  减小器件响应速度更快, 使器件能够响应维持时间更短的输入信号。(4) 式中“ $\oplus$ ”表示节点 1, 3 的逻辑器件执行异或运算, “ $\odot$ ”表示节点 2 的逻辑器件执行异或非运算,  $\tau_{lp,1}$ ,  $\tau_{lp,2}$ ,  $\tau_{lp,3}$  分别为图 2 中节点 1, 2, 3 的器件响应特性参数,  $x_1(t)$ ,  $x_2(t)$ ,  $x_3(t)$  分别为图 2 中节点 1, 2, 3 的输出信号, 逻辑器件自身会对输入信号进行高低电平的判断, 根据判断结果为高 (1) 或者低 (0) 做出响应, 因此用 (5) 式对  $x_1(t)$ ,  $x_2(t)$ ,  $x_3(t)$  量化后的  $X_1(t)$ ,  $X_2(t)$ ,  $X_3(t)$  表示节点 1, 2, 3 的输入信号,  $x_{th} = 0.5$  V 为阈值电压,  $X_i(t)$  为  $x_i(t)$  经过量化的值,  $\tau_{ij}$  为表示节点  $j$  到节点  $i$  的链路延时, 如图 2 所示节点之间连接线的箭头方向为信号传输方向。

$$\begin{cases} \tau_{lp,1} \frac{dx_1(t)}{dt} = -x_1(t) + X_2(t-\tau_{12}) \oplus X_3(t-\tau_{13}), \\ \tau_{lp,2} \frac{dx_2(t)}{dt} = -x_2(t) + X_2(t-\tau_{22}) \odot X_1(t-\tau_{21}), \\ \tau_{lp,3} \frac{dx_3(t)}{dt} = -x_3(t) + X_3(t-\tau_{33}) \oplus X_1(t-\tau_{31}), \end{cases} \quad (4)$$

$$X_i(t) = \begin{cases} 1, & x_i(t) > x_{\text{th}}, \\ 0, & x_i(t) < x_{\text{th}}, \end{cases} \quad i = 1, 2, 3. \quad (5)$$

### 3 实验结果与分析

本文以节点 1 的输出作为自治布尔网络的输出, 图 6 所示为器件响应特性参数  $\tau_{lp}$  变化下的分岔图。在实验中各链路延时取值为  $\tau_{12} = 0.20$  ns,  $\tau_{13} = 0.07$  ns,  $\tau_{31} = 0.19$  ns,  $\tau_{21} = 2.02$  ns,  $\tau_{22} = 0.97$  ns,  $\tau_{33} = 0.21$  ns,  $\tau_{lp}$  变化范围为 0.01 ns 至 3.00 ns, 调节步进为 0.001 ns, 纵坐标  $\Delta t_{LDP}$  为输出时序的相邻两个上升沿之间的时间距离, 图 6 中可以看出, 随着参数  $\tau_{lp}$  ( $\tau_{lp} = \tau_{lp,1} = \tau_{lp,2} = \tau_{lp,3}$ ) 的减小,  $\Delta t_{LDP}$  序列由周期进入混沌, 随着参数  $\tau_{lp}$  继续减小, 混沌周期窗口交替出现, 在  $\tau_{lp}$  越小的区域周期窗口出现频率越小。

图 7 为  $\tau_{lp} = 0.630$  ns, 0.305 ns 和 0.050 ns 时网络输出时序、频谱、 $\Delta t_{LDP}$  序列相图。图 7(a1), (b1) 和 (c1) 表明  $\tau_{lp} = 0.63$  ns 时的输出为周期时序, 对应的频谱中有尖峰, 此时  $\Delta t_{LDP}$  序列相图

可以看出, 存在两个相近的  $\Delta t_{LDP}$ , 分别为 0.89 和 0.92 ns, 表明一个周期内有 2 次上升沿和下降沿; 图 7(a2), (b2), (c2) 表明  $\tau_{lp} = 0.305$  ns 时输出时序比图 7(a1) 复杂程度更高, 但仍有周期; 图 7(a3), (b3), (c3) 表明  $\tau_{lp} = 0.05$  ns 时输出为频谱平坦的混沌。

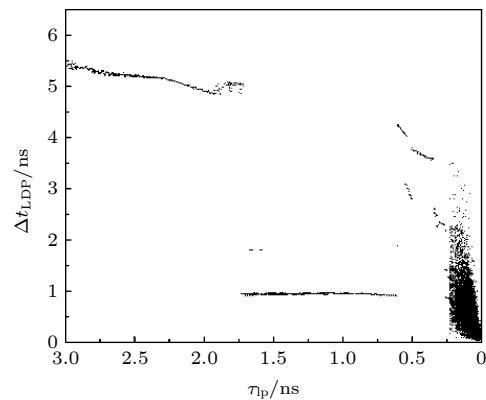


图 6 自治布尔网络分岔图

Fig. 6. Bifurcation diagram of the autonomous Boolean network.

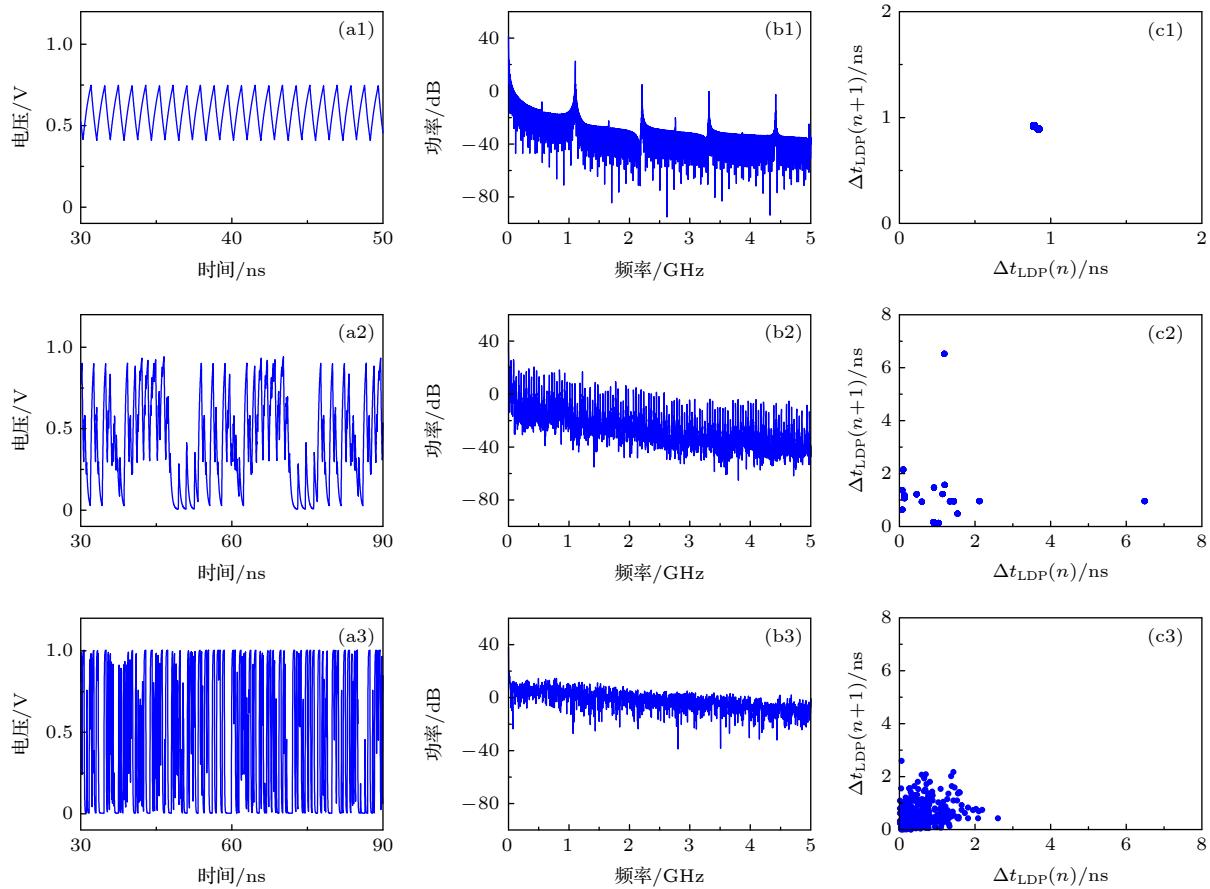


图 7 自治布尔网络在  $\tau_{lp} = 0.630, 0.305, 0.050$  ns 的模拟结果 (a1)–(a3) 时序; (b1)–(b3) 频谱; (c1)–(c3)  $\Delta t_{LDP}$  序列相图

Fig. 7. Simulation results of the autonomous Boolean network for  $\tau_{lp} = 0.630, 0.305, 0.050$  ns: (a1)–(a3) Time-evolution; (b1)–(b3) power spectra; (c1)–(c3) phase diagrams of  $\Delta t_{LDP}$  series.

节点之间的链路延时  $\tau_{ij}$  是自治布尔网络的另一个重要参数, 不失一般性地, 假设  $\tau_{ij}$  和  $\tau_{lp}$  两个参数在调节过程中会相互影响, 为了研究响应特性参数  $\tau_{lp,i}$  和链路延时参数  $\tau_{ij}$  之间的相互作用, 本文对自治布尔网络输出的复杂程度在参数  $\tau_{lp,i}$  和  $\tau_{ij}$  二维空间上的分布情况进行了研究。排序熵是常用的混沌表征方法, 可以衡量序列的复杂程度, 具有计算简单快速的优点 [27,28]。固本文中应用排序熵  $H$  表征输出序列的复杂程度, 排序熵计算如下:

$$X(t) = \{x(t), x(t+\tau_e), x(t+2\tau_e), \dots, x(t+(d-1)\times\tau_e)\}, \quad (6)$$

$$P_{Ce} = \frac{1}{n-d+1} \sum_1^{n-d+1} f(X(t)), \quad (7)$$

$$H = -\frac{1}{\lg(d!)} \sum_{e=1}^{d!} P_{Ce} \lg(P_{Ce}), \quad (8)$$

式中,  $d$  为嵌入维数,  $\tau_e$  为延迟时间, 本文中分别设为 5 和 1,  $n$  为序列  $x(t)$  长度,  $X(t)$  为  $x(t)$  的重构序列, 其中  $t \leq n - (d-1) \times \tau_e$ , 序列长度  $n$  需要满足  $n \gg d!$  的条件。任意时刻的  $X(t)$  为一个  $d$  维向量, 若有  $X[t+(d-i)\times\tau_e] = X[t+(d-j)\times\tau_e]$ , 且  $i < j$  则称  $X[t+(d-i)\times\tau_e] \leq X[t+(d-j)\times\tau_e]$ , 向量中所有值按大小顺序不同共有  $d!$  种排列方式。 $C_e$  表示不同的排列方式,  $e = \{1, 2, \dots, d!\}$ , (6) 式

为排列方式  $C_e$  的概率分布, 当任意时刻的  $d$  维向量  $X(t)$  的排列方式为  $C_e$  时  $f(X(t)) = 1$ , 否则  $f(X(t)) = 0$ ,  $P_{Ce}$  为  $X(t)$  排列方式为  $C_e$  的概率。由 (7) 式和 (8) 式计算可得, 排序熵  $H$  范围为  $[0, 1]$ , 当  $X(t)$  为任意排列方式,  $C_e$  的概率均相同, 为  $1/d!$ , 排序熵  $H$  最大为 1, 此时  $d!$  排列方式在序列中是等概率出现的, 序列分布随机性好, 排序熵值越高表明序列复杂程度越高。

图 8 所示为自治布尔网络输出的排序熵在参数  $\tau_{lp}$  ( $\tau_{lp} = \tau_{lp,1} = \tau_{lp,2} = \tau_{lp,3}$ ) 和  $\tau_{ij}$  二维空间上的分布, 图中颜色表示不同的排序熵值, 红色区域的排序熵值较高, 观察可见红色区域主要分布在图中右下三角区域, 表明  $\tau_{ij}$  越大  $\tau_{lp}$  越小时布尔网络输出排序熵值越高序列复杂程度越高, 此外, 图中有零散的小面积红色区域分布, 猜测其分布规律可能与  $\tau_{ij}$  的取值有关。本文定义序列排序熵值  $H > 0.95$  为高复杂序列, 图中黑色曲线为  $H = 0.95$  的等值线, 随着  $\tau_{lp}$  减小,  $\tau_{ij}$  轴方向  $H > 0.95$  等值线内区域范围逐渐变宽, 表明  $\tau_{lp}$  减小可以增大  $\tau_{ij}$  参数空间中高复杂序列的分布范围, 有利于高复杂混沌的稳定产生。观察比较图中相同列的两幅排序熵分布, 图 8(a),(d)、图 8(b),(e) 具有相似的分布, 表明节点  $i, j$  相互传输的两个延时  $\tau_{ij}$  和  $\tau_{ji}$  具有一致的调控效果。

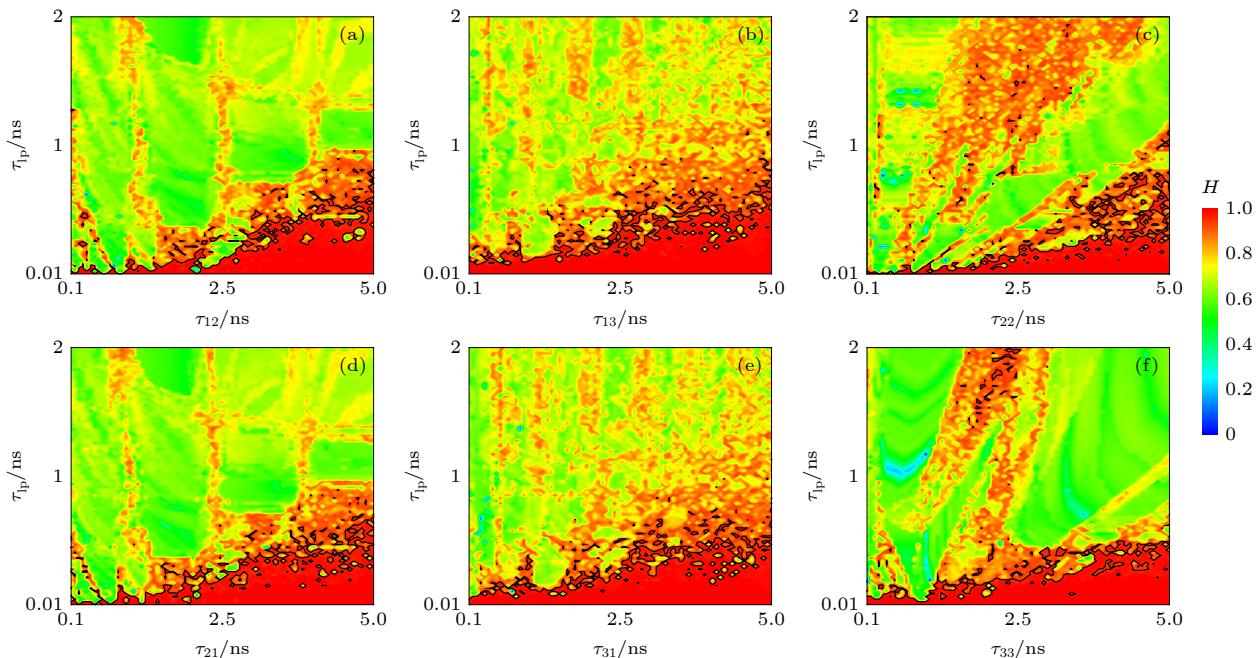


图 8 排序熵值在二维参数空间  $\tau_{lp}$  和  $\tau_{ij}$  上的分布图 (a)  $\tau_{ij} = \tau_{12}$ ; (b)  $\tau_{ij} = \tau_{13}$ ; (c)  $\tau_{ij} = \tau_{22}$ ; (d)  $\tau_{ij} = \tau_{21}$ ; (e)  $\tau_{ij} = \tau_{31}$ ; (f)  $\tau_{ij} = \tau_{33}$

Fig. 8. Two dimensional maps of  $H$  in the parameter space of  $\tau_{lp}$  and  $\tau_{ij}$ : (a)  $\tau_{ij} = \tau_{12}$ ; (b)  $\tau_{ij} = \tau_{13}$ ; (c)  $\tau_{ij} = \tau_{22}$ ; (d)  $\tau_{ij} = \tau_{21}$ ; (e)  $\tau_{ij} = \tau_{31}$ ; (f)  $\tau_{ij} = \tau_{33}$ .

进一步研究了自治布尔网络中不同节点处逻辑器件响应特性单独变化对输出的影响。图 9(a)–(c) 分别为固定  $\tau_{lp,1}$ ,  $\tau_{lp,2}$ ,  $\tau_{lp,3}$  时, 输出排序熵值在  $(\tau_{lp,i}, \tau_{lp,j})$  的二维参数空间中的分布图。通过比较第 1 行、第 2 行、第 3 行可以发现, 第 1 行图中高排序熵区域较大, 表明任意单个节点  $\tau_{lp,i}$  减小都有利于高排序熵序列的产生。图 9(b1) 的红色区域显著高于其他分布图, 可以表明  $\tau_{lp,2}$  的减小对网络输出的高排序熵空间增强效果最大, 可有效促进高排序熵序列的产生。

## 4 讨 论

假设自治布尔网络中的节点能够响应任意快的信号, 则输出呈现为越来越快的复杂波形<sup>[29]</sup>。但

是实际构成自治布尔网络的逻辑器件不能响应任意快的输入, 因此网络以初始值  $y_0^1$  开始演化, 随着时间推移输出序列频率越来越高, 频率高到一定程度时, 由于器件响应特性不能匹配如此快的信号, 会终止输出继续复杂化高频化, 标记此时的序列为  $y^1$ 。之后自治布尔网络会进入新一轮的不断高频化复杂化的过程, 直到被再一次终止, 记新的序列为  $y^2$ 。 $y^2$  的初始值为  $y^1$  终止时的部分序列记为  $y_0^2$ , 显然  $y_0^2 \neq y_0^1$ ,  $y^2 \neq y^1$ 。如此输出轨迹不断地被终止, 然后以终止时的序列为初始值重新开始演化,  $y^N \neq y^{N+1}$ ,  $N$  不断增大, 由此形成混沌吸引子。器件响应特性不同, 则轨迹被终止的时间位置不同。器件响应特性快, 则被终止时  $y^N$  演化达到的复杂程度和频率更高, 有利于增强输出序列的复杂程度和混沌的产生。

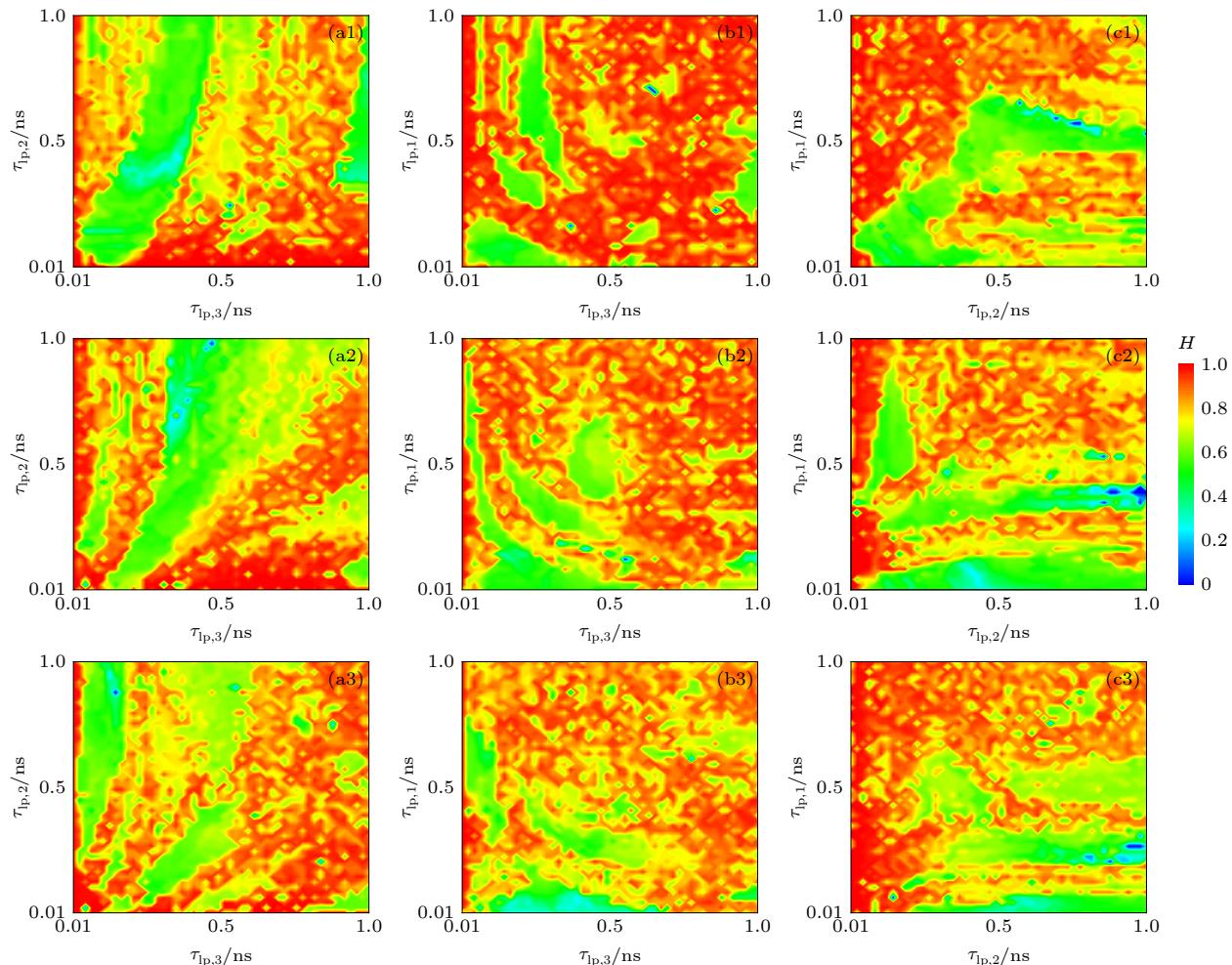


图 9 排序熵值在二维参数空间  $(\tau_{lp,i}, \tau_{lp,j})$  上的分布图 (a1)–(a3)  $\tau_{lp,1} = 0.1, 0.3, 0.5$  ns 且  $(\tau_{lp,i}, \tau_{lp,j}) = (\tau_{lp,2}, \tau_{lp,3})$ ; (b1)–(b3)  $\tau_{lp,2} = 0.1, 0.3, 0.5$  ns 且  $(\tau_{lp,i}, \tau_{lp,j}) = (\tau_{lp,1}, \tau_{lp,3})$ ; (c1)–(c3)  $\tau_{lp,3} = 0.1, 0.3, 0.5$  ns 且  $(\tau_{lp,i}, \tau_{lp,j}) = (\tau_{lp,1}, \tau_{lp,2})$

Fig. 9. Two dimensional maps of  $H$  in the parameter space of  $(\tau_{lp,i}, \tau_{lp,j})$ : (a1)–(a3)  $\tau_{lp,1} = 0.1, 0.3, 0.5$  ns and  $(\tau_{lp,i}, \tau_{lp,j}) = (\tau_{lp,2}, \tau_{lp,3})$ ; (b1)–(b3)  $\tau_{lp,2} = 0.1, 0.3, 0.5$  ns and  $(\tau_{lp,i}, \tau_{lp,j}) = (\tau_{lp,1}, \tau_{lp,3})$ ; (c1)–(c3)  $\tau_{lp,3} = 0.1, 0.3, 0.5$  ns and  $(\tau_{lp,i}, \tau_{lp,j}) = (\tau_{lp,1}, \tau_{lp,2})$ .

## 5 结 论

通过单节点模型, 验证了所用模型的参数  $\tau_{lp}$  能够连续调节节点器件响应特性. 利用该模型仿真研究了器件响应特性对自治布尔网络输出的影响. 分岔图及时序频谱相图分析表明, 减小  $\tau_{lp}$  即增快器件响应特性, 可以使网络输出进入混沌; 利用排序熵  $H$  表征输出序列复杂程度,  $H$  在  $(\tau_{lp}, \tau_{ij})$  二维空间上的分布图表明, 快的器件响应特性可以增强高排序熵空间;  $H$  在  $(\tau_{lp,i}, \tau_{lp,j})$  二维空间上的分布图表明, 由于网络拓扑结构的影响, 不同节点的器件响应特性对网络输出调控能力不一致, 本文所选 3 节点小型自治布尔网络中, 节点 1, 3 器件响应特性变化对网络输出影响不大, 节点 2 的器件响应特性变化对网络输出具有显著影响.

本文研究成果对自治布尔网络各应用领域器件的选择具有重要意义, 根据不同的应用需求选择不同响应特性的器件, 如在随机数的应用中, 随机数是信息加密过程中的关键组成部分, 随机数的产生速率和不可预测性是信息加密安全性的重要保障, 应用本文的研究结论, 选择器件响应特性快的器件可以提高序列复杂程度, 增强高复杂序列空间, 促进高复杂混沌序列的稳定产生, 进而提高随机数产生速率和不可预测性.

## 参考文献

- [1] Gaucherel C, Thero H, Puiseux A, Bonhomme V 2017 *Ecol. Complex* **31** 104114
- [2] Albert R, Barabasi A L 2000 *Phys. Rev. Lett.* **84** 5660
- [3] Ghil M, Zaliapin I, Coluzzi B 2008 *Physica D* **237** 2967
- [4] Kauffman S A 1969 *J. Theor. Biol.* **22** 437
- [5] Bornholdt S 2008 *Jr. Soc. Nterface* **5** S85
- [6] Tran V, McCall M N, McMurray H R, Almudevar A 2013 *Front. Genet.* **4** 263
- [7] Chaves M, Albert R, Sontag E D 2005 *J. Theor. Biol.* **235** 431
- [8] Farrow C L, Heidel J, Maloney J, Rogers J 2004 *IEEE T. Neural. Networ.* **15** 348
- [9] Darby M S, Mysak L A 1993 *Clim. Dyn.* **8** 241
- [10] Zhang R, Cavalcante H L D D S, Gao Z, Gauthier D J, Socolar J E S, Adams M M, Lathrop D P 2009 *Phys. Rev. E* **80** 045202
- [11] Rosin D P, Rontani D, Gauthier D J 2013 *Phys. Rev. E* **87** 040902
- [12] Dong LH, Yang H, Zeng Y 2017 *13th International Conference on Computational Intelligence and Security, Hong Kong, China, DEC* 15
- [13] Park M, Rodgers J C, Lathrop D P 2015 *Microelectr. J.* **46** 1364
- [14] Ma L, Zhang J G, Li P, Xu H, Wang Y C 2018 *J. Cent. South. Univ. (Sci. Tech.)* **49** 888 (in Chinese) [马荔, 张建国, 李璞, 徐航, 王云才 2018 中南大学学报 **49** 888]
- [15] Zhang Q Q, Zhang J G, Li P, Guo Y Q, Wang Y C 2019 *J. Commun.* **40** 2019014 (in Chinese) [张琪琪, 张建国, 李璞, 郭冀强, 王云才 2019 通信学报 **40** 2019014]
- [16] Canaday D, Griffith A, Gauthier D J 2018 *Chaos* **28** 123119
- [17] Haynes N D, Soriano M C, Rosin D P, Fischer I, Gauthier D J 2014 *Phys. Rev. E* **91** 020801
- [18] Cheng X R, Sun M Y, Socolar J E S 2012 *J. R. Soc. Interface* **10** 20120574
- [19] Sun M Y 2013 *Ph. D. Dissertation* (Berlin: Duke University).
- [20] Charlot N, Canaday D, Pomerance A, Gauthier D J 2020 *arXiv:* 1907.12542 v2 [cs. CR.]
- [21] Cavalcante H L D D S, Gauthier D J, Socolar J E S, Zhang R 2010 *Phil. Trans. R. Soc. A* **368** 495
- [22] Rosin D P, Rontani D, Gauthier D J 2014 *Phys. Rev. E* **89** 042907
- [23] Rosin D P, Rontani D, Haynes N D, Scholl E, Gauthier D J 2014 *Phys. Rev. E* **90** 030902
- [24] D'Huys O, Lohmann J, Haynes N D, Gauthier D J 2016 *Chaos* **26** 094810
- [25] Gong L S, Hou E L, Liu H F, Li K K, Wang Y C 2019 *J. Commun.* **40** 2019048 (in Chinese) [龚利爽, 侯二林, 刘海芳, 李凯凯, 王云才 2019 通信学报 **40** 2019048]
- [26] Rosin D 2014 *Ph. D. Dissertation* (Berlin: Duke University).
- [27] Xiang S Y, Pan W, Li N Q, Zhang L Y, Zhu H N 2013 *Opt. Commun.* **311** 294
- [28] Toker D, Sommer F T, D'Esposito M 2020 *Commun. Biol.* **3** 11
- [29] Ghil M, Mullhaupt A 1985 *J. Stat. Phys.* **41** 125

# Autonomous Boolean network regulation based on logic gates' response characteristics<sup>\*</sup>

Liu Hai-Fang<sup>1)2)</sup> Zhang Jian-Guo<sup>1)2)</sup> Gong Li-Shuang<sup>1)2)</sup> Wang Yun-Cai<sup>3)4)†</sup>

1) (*Key Laboratory of Advanced Transducers and Intelligent Control System of Ministry of Education, Taiyuan University of Technology, Taiyuan 030024, China*)

2) (*College of Physics and Optoelectronics, Taiyuan University of Technology, Taiyuan 030024, China*)

3) (*Guangdong Provincial Key Laboratory of Photonics Information Technology, Guangzhou 510006, China*)

4) (*School of Information Engineering, Guangdong University of Technology, Guangzhou 510006, China*)

(Received 3 August 2020; revised manuscript received 2 September 2020)

## Abstract

Boolean networks (BNs) are nonlinear systems and each BN has a simple structure, thus it is easy to construct large networks. The BNs are becoming increasingly important as they have been widely used in many fields like random number generation, gene regulation, and reservoir computing.

In recent years, autonomous Boolean networks (ABNs) have been proposed and realized by actual digital logic circuit. The BNs each have a clock or selection device to determine the update time of each node. Unlike BNs, ABNs have no device to control the update mechanism, and the update of each node is determined by response characteristics of the logic gate that make up the node, which leads to continuous and complicated outputs. Time series with different complexities including periodic and chaotic sequences can be generated by the ABNs, which is very meaningful in different applications.

Research on the regulation of ABNs' output is of big significance. Non-ideal response characteristics of the logic gates and time delay on the link are two major factors which can regulate the output state. Many studies focus on time delay on the link and indicate that the large delay inconsistency leads to complex outputs.

In this paper, in order to study the regulation of ABNs' output, it is demonstrated that the response characteristics of the logic gate can be continuously adjusted by the parameters in the ABNs' equations. Then the effects of logic gates' response characteristics on ABNs' outputs are studied by simulation. The simulation results indicate that the ABNs' outputs can transform between periodic and chaotic state with the change of logic gates' response characteristics. Moreover, the interrelationship between logic gates' response characteristics and propagation delays along the links is reinvestigated. The results show that the high complexity series space is extended by the fast logic gates' response characteristics. Also the effects of different logic gates' response characteristics on the ABNs' output are compared, and the results indicate that node 2 has a good performance on the regulation of ABNs' output while node 1 and node 3 show small effect on the ABNs' output.

It is concluded that the complexity of the ABNs' output can be regulated by the logic gates' response characteristics, and the high complexity series' generation can be promoted by the fast logic gates' response characteristics. This conclusion is conducive to the logic gates' selection in random number generation, gene regulation, reservoir computing and other applications.

**Keywords:** autonomous Boolean network, chaos, logic gates' response characteristics, permutation entropy

**PACS:** 05.45.Pq, 05.45.-a, 64.60.aq, 05.45.Tp

**DOI:** 10.7498/aps.70.20201249

\* Project supported by the National Natural Science Foundation of China (Grant Nos. 61731014, 61671316), the Natural Science Foundation of Shaanxi Province, China (Grant No. 201801D121145), and the Shanxi Scholarship Council of China (Grant No. 2017-key-2).

† Corresponding author. E-mail: [wangyc@gdut.edu.cn](mailto:wangyc@gdut.edu.cn)