



## 基于忆容器件的神经形态计算研究进展

任宽 张珂嘉 秦溪子 任焕鑫 朱守辉 杨峰 孙柏 赵勇 张勇

### Research progress of neuromorphic computation based on memcapacitors

Ren Kuan Zhang Ke-Jia Qin Xi-Zi Ren Huan-Xin Zhu Shou-Hui Yang Feng Sun Bai Zhao Yong  
Zhang Yong

引用信息 Citation: *Acta Physica Sinica*, 70, 078701 (2021) DOI: 10.7498/aps.70.20201632

在线阅读 View online: <https://doi.org/10.7498/aps.70.20201632>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

## 您可能感兴趣的其他文章

### Articles you may be interested in

#### 忆容器多谐振荡器及其实验

Memcapacitor-based multivibrator and its experiments

物理学报. 2019, 68(22): 228401 <https://doi.org/10.7498/aps.68.20190849>

#### 氧化物基忆阻型神经突触器件

Oxide-based memristive neuromorphic synaptic devices

物理学报. 2019, 68(16): 168504 <https://doi.org/10.7498/aps.68.20191262>

#### 忆阻器、忆容器和忆感器的Simulink建模及其特性分析

Simulink modeling of memristor, memcapacitor, meminductor and their characteristics analysis

物理学报. 2018, 67(9): 098501 <https://doi.org/10.7498/aps.67.20172674>

#### 基于机器学习构建的环三亚甲基三硝胺晶体势

Energetic potential of hexogen constructed by machine learning

物理学报. 2020, 69(23): 238702 <https://doi.org/10.7498/aps.69.20200690>

#### 新型忆阻器神经形态电路的设计及其在条件反射行为中的应用

Design of novel memristor-based neuromorphic circuit and its application in classical conditioning

物理学报. 2019, 68(23): 238501 <https://doi.org/10.7498/aps.68.20191023>

#### 基于深度学习的联合变换相关器光学图像加密系统去噪方法

In depth learning based method of denoising joint transform correlator optical image encryption system

物理学报. 2020, 69(24): 244204 <https://doi.org/10.7498/aps.69.20200805>

综述

## 基于忆容器件的神经形态计算研究进展\*

任宽<sup>1)2)</sup> 张珂嘉<sup>1)3)</sup> 秦溪子<sup>1)2)</sup> 任焕鑫<sup>1)4)</sup> 朱守辉<sup>1)2)</sup>  
杨峰<sup>1)†</sup> 孙柏<sup>2)</sup> 赵勇<sup>1)5)</sup> 张勇<sup>1)‡</sup>

1) (西南交通大学超导与新能源研究开发中心, 磁浮技术与磁浮列车教育部重点实验室, 成都 610031)

2) (西南交通大学物理科学与技术学院, 成都 610031)

3) (西南交通大学电气工程学院, 成都 610031)

4) (西南交通大学材料科学与工程学院, 成都 610031)

5) (福建师范大学物理与能源学院, 福州 350117)

(2020年10月2日收到; 2020年11月6日收到修改稿)

人工智能的快速发展需要人工智能专用硬件的快速发展, 受人脑存算一体、并行处理启发而构建的包含突触与神经元的神经形态计算架构, 可以有效地降低人工智能中计算工作的能耗. 记忆元件在神经形态计算的硬件实现中展现出巨大的应用价值; 相比传统器件, 用忆阻器构建突触、神经元能极大地降低计算能耗, 然而在基于忆阻器构建的神经网络中, 更新、读取等操作存在由忆阻电压电流造成的系统性能量损失. 忆容器作为忆阻器衍生器件, 被认为是实现低功耗神经网络的潜在器件, 引起国内外研究者关注. 本文综述了实物/仿真忆容器器件及其在神经形态计算中的最新进展, 主要包括: 前实物/仿真忆容器原理与特性, 代表性的忆容突触、神经元及神经形态计算架构, 并通过总结近年来忆容器研究所取得的成果, 对当前该领域面临的挑战及未来忆容神经网络发展的重点进行总结与展望.

关键词: 忆容器, 忆容机理, 突触, 神经网络

PACS: 87.19.ll, 85.35.-p, 84.30.-r, 87.18.Sn

DOI: 10.7498/aps.70.20201632

## 1 引言

近年来, 随着大数据的应用与神经网络训练算法的突破, 人工神经网络 (ANN) 取得了长足的进展, 对医疗诊断、环境科学、智能机器、物联网和安全等多个领域产生了深远的影响<sup>[1]</sup>. 虽然 ANN 能够实现比传统方法更节能的算法, 但它们通常使用传统的冯诺依曼计算架构来实现, 在这种架构下, 物理上独立的逻辑和内存块之间的数据传输会导致处理瓶颈和不必要的电能消耗. 受人脑的存算一

体、并行处理启发而构建的包含突触与神经元的神经形态计算架构, 被认为是突破冯诺依曼瓶颈、降低电能消耗的有效途径<sup>[2]</sup>. 神经形态计算的早期成功很大程度上依赖于传统的电子器件, 特别是硅基互补金属-氧化物-半导体 (CMOS) 晶体管的脉冲神经网络<sup>[2-4]</sup>, 如 IBM 的 TrueNorth 芯片<sup>[3]</sup> 和欧盟人脑计划的 SpiNNaker 项目<sup>[4]</sup>. 与传统的电子器件相比, 新兴电子器件如忆阻器<sup>[5,6]</sup>, 在神经元构建<sup>[7-9]</sup>、非易失性储存<sup>[10,11]</sup>等方面有着巨大优势, 2020年, 清华大学先后实现用 1M1T 结构阵列完成卷积神经网络计算<sup>[12]</sup>, 以及低功耗的全忆阻神

\* 国家高技术研究发展计划 (批准号: 2017YFE0301401) 资助的课题.

† 通信作者. E-mail: yf@swjtu.edu.cn

‡ 通信作者. E-mail: yongzhang@swjtu.edu.cn

经元<sup>[13]</sup>. 然而, 目前基于忆阻器实现的神经网络架构中, 通常使用电导表示权重, 其用施加电压、检测电流的方式来更新和读取权重的过程存在不可避免的电能耗耗. 优化权重表示方法、改变权重更新读取方式, 被认为是降低系统电能耗耗的有效途径. 作为忆阻器衍生器件而提出的忆容器<sup>[14]</sup>被认为是实现低功耗神经网络的潜在器件<sup>[15–22]</sup>, 引起国内外研究者关注.

早在 2009 年, Ventra 与 Pershin 就联合“忆阻器之父”蔡少棠教授在 Proceedings of the IEEE 上将忆阻器的概念和理论拓展到了电容型器件和电感型器件领域, 并据此提出了忆容系统和忆感系统. 类似于忆阻系统, 忆容系统可分为电压控制型和电荷控制型, 对于电压控制型的忆容系统, 有<sup>[14]</sup>

$$q(t) = C(x, V_C, t) V_C(t), \quad (1)$$

$$\dot{x} = f(x, V_C, t), \quad (2)$$

其中:  $q(t)$  表示  $t$  时刻整个系统存储电荷的值;  $V_C(t)$  表示系统两个端口间的电压;  $C$  表示系统的瞬时忆容值, 该瞬时值由系统内部的一个变量决定;  $x$  为状态变量.

相应的, 电荷控制型的忆容系统被定义为:

$$V_C(t) = C^{-1}(x, q, t) q(t), \quad (3)$$

$$\dot{x} = f(x, q, t), \quad (4)$$

其中,  $C^{-1}$  为忆容值的倒数.

理想压控/荷控忆容器作为忆容系统的子类, 忆容值可以简化为只与流经系统电压/电荷的历史有关, 理想压控忆容器的数学表达为

$$C = C \left( \int_{t_0}^t V_C(\tau) d\tau \right). \quad (5)$$

理想荷控忆容器表达为

$$C = C \left( \int_{t_0}^t q(\tau) d\tau \right). \quad (6)$$

理想忆容器的定义建立了电荷  $q$  与电压  $V$  之间的状态依赖关系, 同时模型还对忆容器的捏滞曲线提出了关于原点对称、随频率变化等要求, 并将  $q-V$  域过原点的奇对称捏滞曲线作为忆容器的判定标志, 如图 1 所示<sup>[14]</sup>. 由于忆容器理论自身还在不断完善, 实际研究中的忆容器往往不符合 2009 年提出的理想忆容器数学模型. 2015 年, 蔡少棠教授<sup>[23]</sup> 提出广义忆阻器的概念, 定义广义忆阻器的忆阻由输入电流 (或电压) 和一个或多个状

态变量同时决定. 我们根据广义忆阻器的概念可以提出类似的广义忆容器的概念, 即广义忆容器的忆容由输入电压 (或电荷) 和一个或多个状态变量同时决定, 因此其  $q-V$  捏滞曲线也不需要关于原点对称, 目前大多数报道的忆容器器件<sup>[20,24–38]</sup> 及其仿真模型<sup>[39–54]</sup> 都属于这类广义忆容器. 与忆阻器的  $R-V$  特性类似, 忆容器的  $C-V$  特性使高效低耗能的容性神经形态计算<sup>[55]</sup> 成为可能.

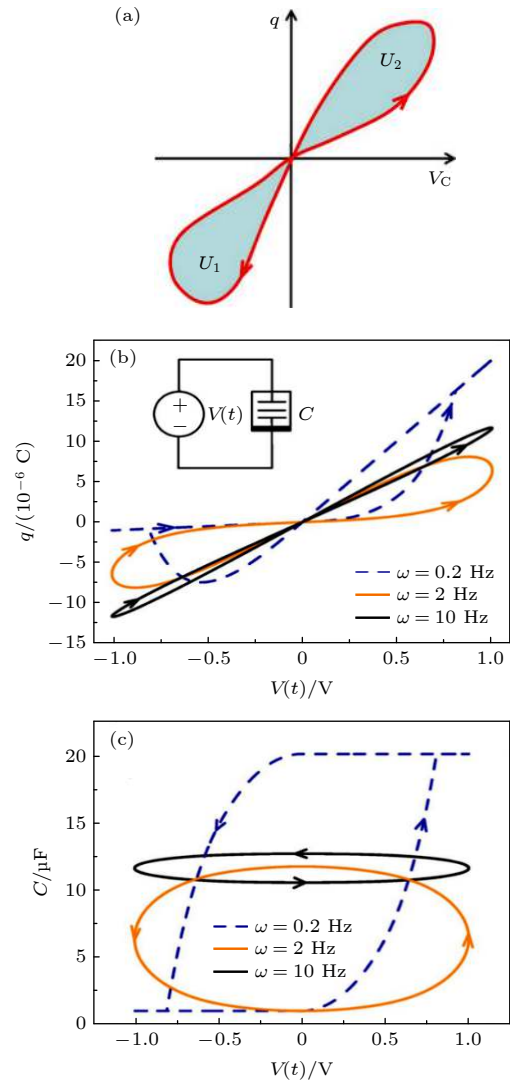


图 1 (a) 忆容系统的捏滞曲线<sup>[14]</sup>; (b) 仿真的压控忆容器  $q-V$  曲线<sup>[14]</sup>; (c) 仿真的压控忆容器  $C-V$  曲线<sup>[14]</sup>  
 Fig. 1. (a) Schematics of a pinched hysteresis loop of a memcapacitive system<sup>[14]</sup>; (b)  $q-V$  curve of a simulated voltage-controlled memcapacitor<sup>[14]</sup>; (c)  $C-V$  curve of a simulated voltage-controlled memcapacitor<sup>[14]</sup>.

如图 2 所示, 基于忆容器的神经形态计算研究可分为 3 个层次: 1) 基础忆容器件; 2) 基于基础忆容器件的突触、神经元; 3) 由突触、神经元构成的忆容神经网络及相应网络的特征算法. 由于电容器

本身的能量存储、电压保持等性质及忆容器的非易失电容积分、脉冲电压阈值激发等特性, 基于忆容突触、神经元 [16,21] 的输入电压/电荷-检测电压/电荷方式相比基于忆阻突触、神经元的输入电压-检测电流方式, 在降低网络能耗方面有着巨大的优势; 但实物器件方面, 目前实现的忆容神经元相比理想忆容神经元在能耗及性能上还存在差距 [20,27,56].

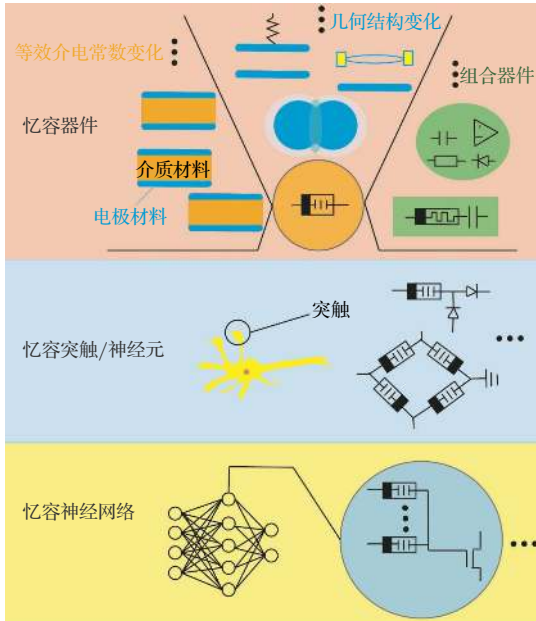


图 2 基于忆容的神经形态计算

Fig. 2. Neuromorphic computation based on memcapacitors.

本文概述了基于忆容神经形态计算的最新进展. 主要包括目前实物/仿真忆容器原理与特性、代表性的忆容突触、神经元及神经形态计算架构, 并在文章最后对当前该领域面临的挑战及未来忆容神经网络发展的重点进行总结与展望.

## 2 实物忆容器件

现阶段忆容器的实现原理可分为 3 类: 1) 整体等效介电常数变化. 偏置电压的作用使器件整体的等效介电常数展现出随偏置电压非线性变化的忆容效应. 2) 几何结构变化. 偏置电压改变电容电极形状、电极间距等几何结构以实现可控变容, 如弹簧电极结构、双球电极结构、弹性薄膜电极结构等 [30,31,57]. 3) 多器件组合. 将不同器件组合使整体对外输入输出表现出忆容特性, 如伪忆容将忆阻器与大电容串联 [20,58] 及由电阻、电容、放大器等器件构成的忆容电路 [40,42,49,51,52].

## 2.1 基于整体等效介电常数变化的忆容

研究人员在一些含单/复合金属氧化物层 [24,32–36,59] 及一些含有机聚/络合物层 [25–27,60] 的三明治结构器件中发现忆容效应, 目前所提出的忆容机理包括导电纳米丝的产生与湮灭 [35,38]、界面肖特基势垒调制 [24,36,37]、离子/离子团迁移 [26,61]、分子群极化 [27]、氧化/还原  $\text{TiO}_x$  活性层 [59]、氧空位迁移时氧化物介电常数变化 [33,62]、电荷歧化 [25]、有机介质材料导电性转变 [60]、形成空间绝缘层 [28] 等.

目前提出的含单/复合金属氧化物层介质材料的忆容器结构包括:  $\text{Au}/\text{Pr}_{0.7}\text{Ca}_{0.3}\text{MnO}_3(\text{PCMO})/\text{YBCO}/\text{LAO}$  结构 [28],  $\text{Au}/\text{Ti}-\text{HfO}_2-\text{InP}/\text{InGaAs}$  结构 [37],  $\text{Pt}/\text{LaAlO}_3/\text{Nb}:\text{SrTiO}_3/\text{Pt}$  结构 [38],  $\text{Pt}/\text{TiO}_x/\text{TiO}_2/\text{Pt}$  结构 [35,59],  $\text{Ag}/\text{MoO}_x/\text{MoS}_2/\text{Ag}$  结构 [24],  $\text{Ti}/\text{Al}_2\text{O}_3/\text{Nb}_2\text{O}_5/\text{Ti}$  结构 [36],  $\text{ITO}/\text{HfO}_x/\text{p-Si}$  结构 [33],  $\text{Pt}/\text{LSMCO}/\text{NSTO}(\text{Nb}:\text{SrTiO}_3)$  结构 [34] 等. 偏压会使这些器件的电极与介质材料之间或同/不同介质材料层之间发生氧空位迁移. 下面将以  $\text{HfO}_x$  为介质材料的忆容器为例, 简要介绍氧空位迁移对忆容器件的调控机理.

$\text{ITO}/\text{HfO}_x/\text{p-Si}$  结构的忆容性质如图 3 所示 [33],

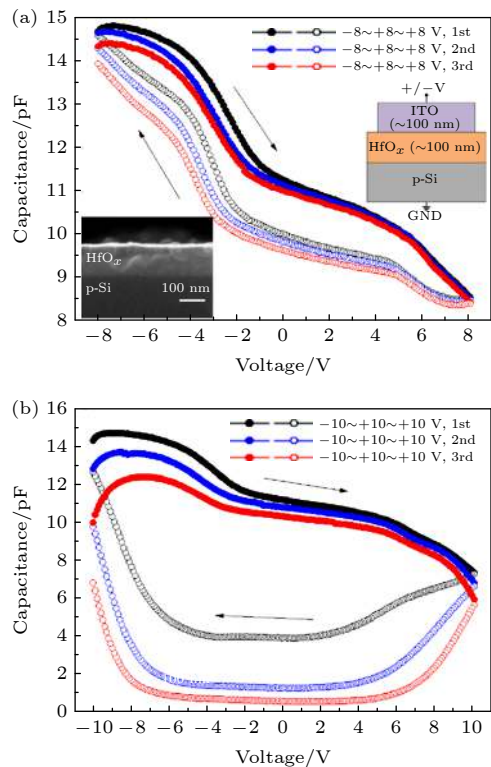


图 3 ITO (In-Sn-O)/ $\text{HfO}_x$ /p-Si 结构忆容器及  $C-V$  曲线 [33]

Fig. 3. Structure of ITO (In-Sn-O)/ $\text{HfO}_x$ /p-S memcapacitor and its  $C-V$  curves [33].

当施加正向偏置电压时,  $\text{HfO}_x$  层的氧离子向 ITO 电极进行迁移,  $\text{HfO}_x$  层材料介电常数降低, 电容下降; 当偏置电压方向改变时, 氧离子迁移回  $\text{HfO}_x$  层, 电容上升.  $\text{Pt}/\text{HfO}_x/\text{n-IGZO}$  结构忆容器同理<sup>[62]</sup>, 不同方向的偏压使  $\text{HfO}_x$  层与 n-IGZO 层发生氧离子迁移, 导致显著忆容现象. 然而, 利用氧空位迁移时氧化物介电常数变化进行调控有一个明显缺点, 施加偏置电压时,  $\text{HfO}_x$  层形成的氧空位产生的电场会吸引氧离子重新组合, 使这类器件重复加压循环后, 保持性与稳定性受到影响.

图 4 为  $\text{Au}/\text{Ti}/\text{HfO}_x/\text{InP}$  结构忆容器<sup>[37]</sup>, 与前两种以  $\text{HfO}_x$  为介质材料的忆容原理不同, 器件的  $\text{HfO}_x/\text{InP}$  界面处形成了一个电荷积累层, 器件能带图如图 4(b) 所示, 电容-电压与电阻-电压曲线如图 4(c) 和图 4(d) 所示.  $\text{Pt}/\text{Pr}_{0.7}\text{Ca}_{0.3}\text{MnO}_3(\text{PCMO})/\text{YBCO}/\text{LAO}$  结构的忆容现象源于电荷绝缘层, 忆容性质如图 5(a) 所示<sup>[28]</sup>, 当加正负脉冲时, 电容容值随脉冲方向不断跳变. 在 PCMO 中, 导电机理一般被认为是由小极化子组成的载流子, 沿着  $\text{Mn-O-Mn-O}$  链即 Mn 的 d 电子态与 O 的 p 电子态杂化运动; 而氧空位会降低甚至破坏这一杂化, 使电阻增大电子堆积, 在 PCMO 薄膜中形成空间电荷绝缘层. 电容开关效应随频率变化如图 5(c) 所示, 器件电容呈串联效应, 故当施加负脉冲时,

氧空位在顶部堆积, 使器件顶部形成空间电荷绝缘区, 顶部串联的电阻、电容增大导致器件整体的电容、电阻增大; 当施加正脉冲时, 局部空穴减少, 顶部电阻、电容减小, 器件整体电阻、电容减小.

肖特基势垒也可以对器件电容进行调制.  $\text{Ag}(\text{TE})/\text{MoO}_x/\text{MoS}_2/\text{Ag}(\text{BE})$  器件结构如图 6(a) 所示<sup>[24]</sup>,  $\text{Ag}(\text{TE})$  与  $\text{MoO}_x$  界面形成肖特基结. 未施加偏压时,  $\text{Ag}$  器件  $\text{MoO}_x$  层  $\text{Mo}^{6+}(\text{MoO}_3)$  与  $\text{Mo}^{5+}(\text{MoO}_x\text{S}_y)$  的分布含量随深度的关系如图 6(b) 所示, 随着深度增加  $\text{Mo}^{6+}$  含量不断降低. 当对器件施加偏置电压时,  $\text{MoO}_x$  层发生氧空位迁移,  $\text{Ag}(\text{TE})/\text{MoO}_x$  界面附近的  $\text{Mo}^{6+}$  与  $\text{Mo}^{5+}$  分布含量改变, 对  $\text{Ag}(\text{TE})$  与  $\text{MoO}_x$  界面形成的肖特基势垒进行调制, 出现的忆容、忆阻现象如图 6(c) 所示. 肖特基势垒调制机制也出现在  $\text{Pt}/\text{LaAlO}_3/\text{Nb:SrTiO}_3$  结构<sup>[34]</sup>、 $\text{Ti}/\text{Al}_2\text{O}_3/\text{Nb}_2\text{O}_5/\text{Ti}$  结构<sup>[36]</sup> 等忆容器件中, 偏压使与电极形成肖特基结的介质材料层发生氧空位迁移, 调制肖特基势垒, 可出现忆容现象.

以上器件有诸多相似特征. 首先, 这些器件的忆容性质都是器件内部发生氧空位迁移导致的, 他们的电容比一般大于 10, 这使得可以在计算中代表 0 与 1. 相较来说, 用二维材料  $\text{MoO}_x/\text{MoS}_2$  基于肖特基势垒调制机理的忆容器件开关电压低, 鲁棒性好; 基于  $\text{HfO}_x$  材料介电常数变化的忆容器

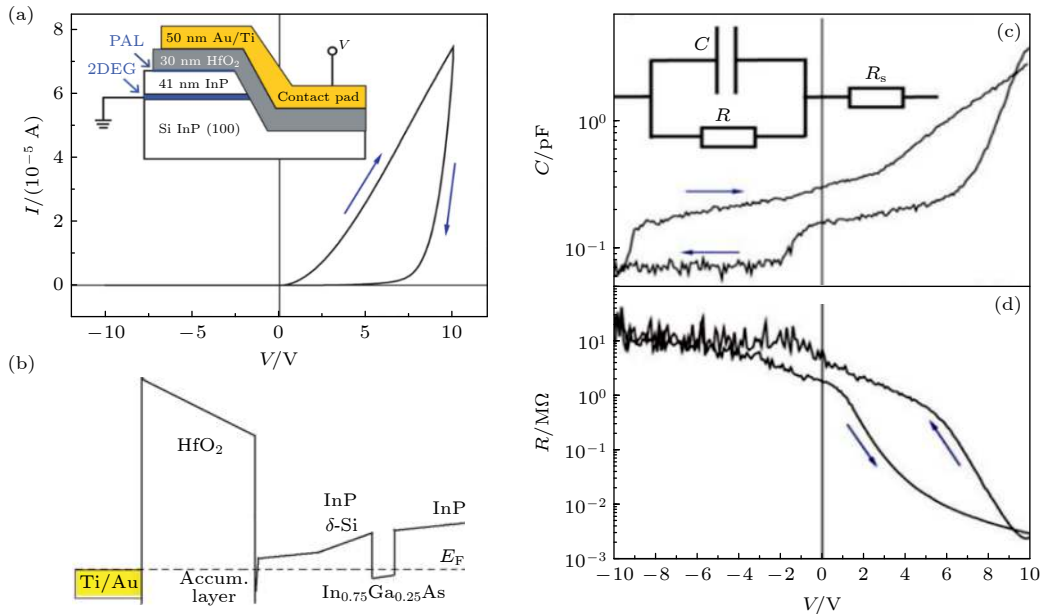


图 4  $\text{Au}/\text{Ti}/\text{HfO}_x/\text{InP}$  结构忆容器<sup>[37]</sup> (a) 器件结构及总  $I$ - $V$  曲线; (b) 零偏压下器件能带结构; (c) 器件 RC 等效电路及  $C$ - $V$  曲线; (d) 器件  $R$ - $V$  曲线

Fig. 4. Structure of  $\text{Au}/\text{Ti}/\text{HfO}_x/\text{InP}$  memcapacitor<sup>[37]</sup>: (a) device structure and total  $I$ - $V$  curves; (b) schematics for the band diagram of the metal  $\text{HfO}_2$ -semiconductor diode at zero bias; (c) equivalent circuit of device and its  $C$ - $V$  curves; (d)  $R$ - $V$  curves.

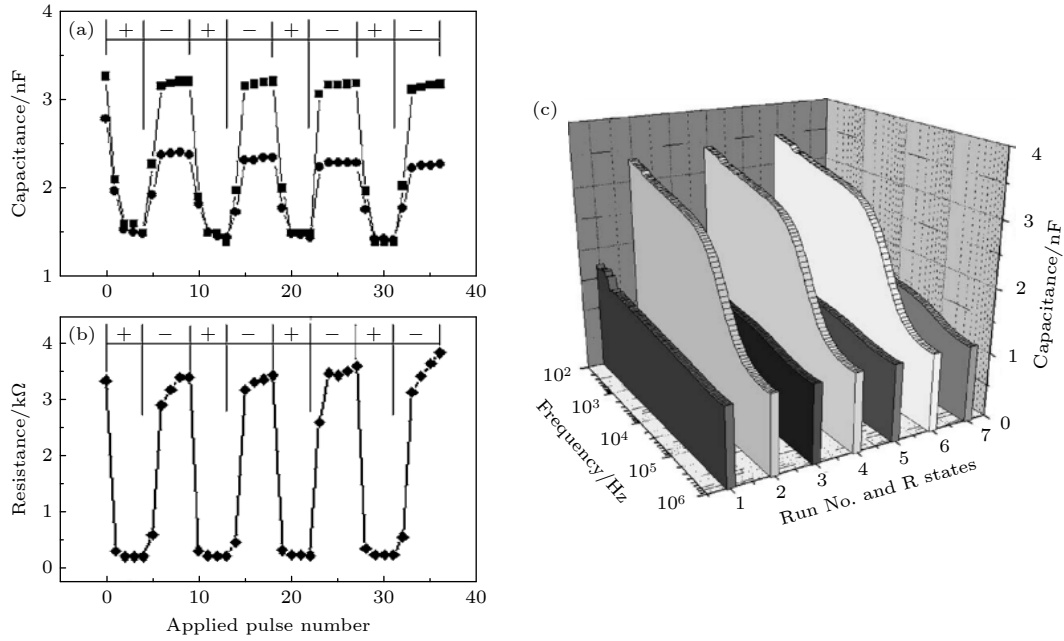


图 5 室温下 Pt/Pr<sub>0.7</sub>Ca<sub>0.3</sub>MnO<sub>3</sub>(PCMO)/YBCO/LAO 结构忆容器性质<sup>[28]</sup> (a) 非易失电容随脉冲电压数的变化; (b) 非易失电阻随脉冲电压数的变化; (c) 非易失电容随测试电压频率的变化

Fig. 5. Nonvolatile capacitance and resistance changes for Au/PCMO/YBCO/LAO structure sample at room temperature<sup>[28]</sup>: (a) Nonvolatile capacitance changes with applied pulse numbers; (b) nonvolatile resistance changes with applied pulse numbers; (c) nonvolatile capacitance changes with frequency.

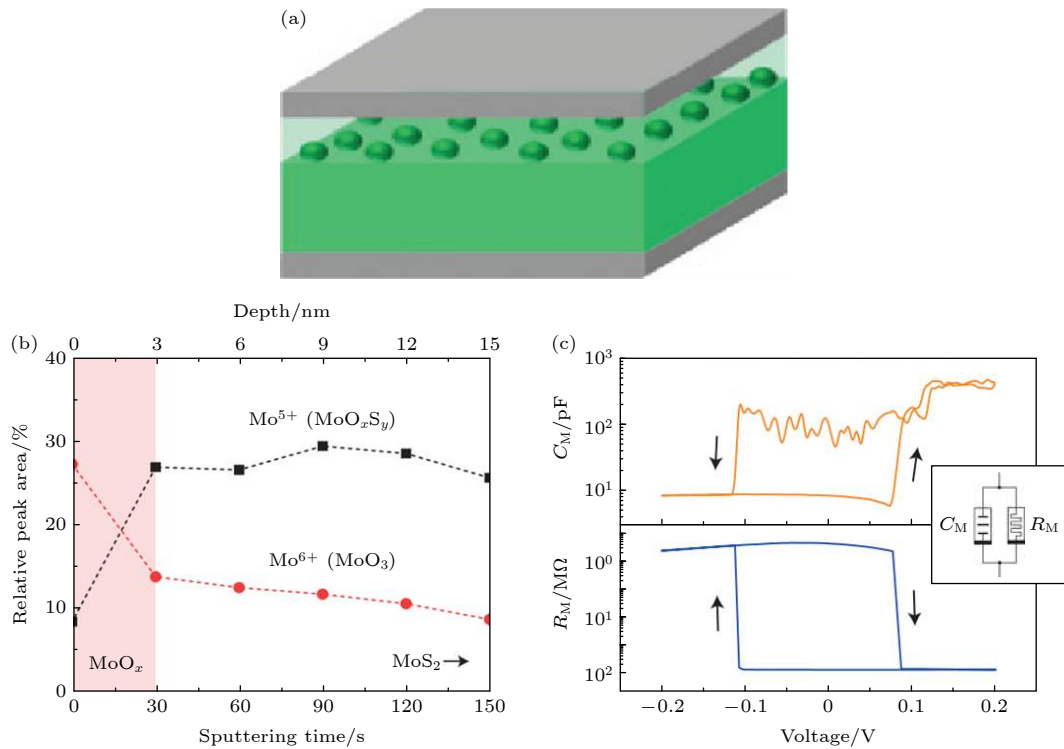


图 6 (a) Ag(Te)/MoO<sub>x</sub>/MoS<sub>2</sub>/Ag(BE) 忆容器器件结构<sup>[24]</sup>; (b) 钼氧化态 MoO<sub>x</sub>/MoS<sub>2</sub> 样品在 200 °C 持续 3 h 退火后的 XPS 剖面; 填充区域代表一个 Mo<sup>6+</sup> 丰富的区域<sup>[24]</sup>; (c) 电阻、电容开关性质<sup>[24]</sup>

Fig. 6. <sup>[24]</sup>(a) Ag(Te)/MoO<sub>x</sub>/MoS<sub>2</sub>/Ag(BE) structure memcapacitor<sup>[24]</sup>; (b) Molybdenum oxidation-state XPS profile of the MoO<sub>x</sub>/MoS<sub>2</sub> sample annealed at 200 °C for 3 h; the filled area represents a Mo<sup>6+</sup> -rich region<sup>[24]</sup>; (c) capacitance and resistance switch characteristics<sup>[24]</sup>.

高/低电容稳定, 但鲁棒性不好. 另一方面, 目前大部分基于单/复合金属氧化物层的忆容器并非绝缘体, 相对于不超过 10 nF 的最大电容态, 其器件的电阻过小, 所产生的漏电效应显著, 距理想忆容的数学模型及实际应用还有不小距离.

除了基于氧空位迁移的无机单/复合金属氧化物忆容, 研究人员在含有机聚/络合物层的三明治结构中发现良好的忆容效应. 2009 年惠普实验室将 MEH-PPV(2-methoxy-5-(2'-ethylhexyloxy)-p-phenylene vinylene) 有机聚合物层加入含  $\text{RbAg}_4\text{I}_5$  离子导体层的  $\text{Al}/\text{Ti}/\text{RbAg}_4\text{I}_5/\text{MEH-PPV}/\text{SiO}_2/\text{p-Si}/\text{Al}$  结构中, 如图 7(a) 所示<sup>[26]</sup>. 无偏压时,  $\text{Ag}^+$  离子扩散到聚合物层,  $\text{I}^-$  离子不显著扩散; 当施加负偏压时, 离子导体层的  $\text{I}^-$  离子向聚合物层逐渐扩散并形成  $\text{I}_3^-$  离子团,  $\text{I}_3^-$  离子团与  $\text{Ag}^+$  离子形成离子偶极子固定在聚合物层, 使有 MEH-PPV 层介电常数增大; 当去除偏压时,  $\text{Ag}^+$  由于受  $\text{I}^-$  离子在聚合物中的电场的吸引, 介电常数基本保持不变; 当施加正偏置电压到一定值时,  $\text{I}^-$  离子漂移回离子导体层, MEH-PPV 层介电常数降低. 器件的电容一定程度上取决于离子迁移的程度, 使得器件的

保持性受外界条件影响较大; 同时离子迁移对 MEH-PPV 层的破坏在一定程度上会影响器件鲁棒性. 2019 年, 苏州大学研究团队在  $\text{ITO}/\text{MASnBr}_3/\text{Au}$  结构器件中发现高电容、多电容态的忆容效应, 忆容器结构、忆容原理与忆容特性如图 7(b)、图 7(c)、图 7(d) 所示, 该器件的忆容效应被认为来自于介质层中  $\text{Br}^-$  离子迁移触发的 p-i-n 结电容调制<sup>[61]</sup>. 同年, 苏州大学王穗东课题组<sup>[60]</sup> 提出  $\text{Cu}/$ 并五苯 (pentacene) /聚苯乙烯 (polystyrene) (PS)/ $\text{SiO}_2/\text{Si}$  结构器件, 如图 7(e) 所示. 在高的负偏压下,  $\text{Cu}$  电极很难将电子注入并五苯层, 并五苯层表现为空穴耗尽的介电层,  $C_{\min}$  反映为并五苯层、PS 层和  $\text{SiO}_2$  介电层的总串联电容; 高正偏置的情况下, 并五苯层易被空穴注入, 表现为空穴累加, 使得  $C_{\max}$  仅反映 PS 层和  $\text{SiO}_2$  介电层的总串联电容.

2020 年南京大学与聊城大学团队用  $\text{Al}/\text{copolymer}/\text{ITO}$  结构忆容器实现 short\long-term plasticity (SLTP), paired pulse facilitation (PPF) 等神经突触功能, 且开关电压仅 0.5 V, 如图 8 所示<sup>[27]</sup>. 器件电容的改变主要源于共聚物膜的极化特性,

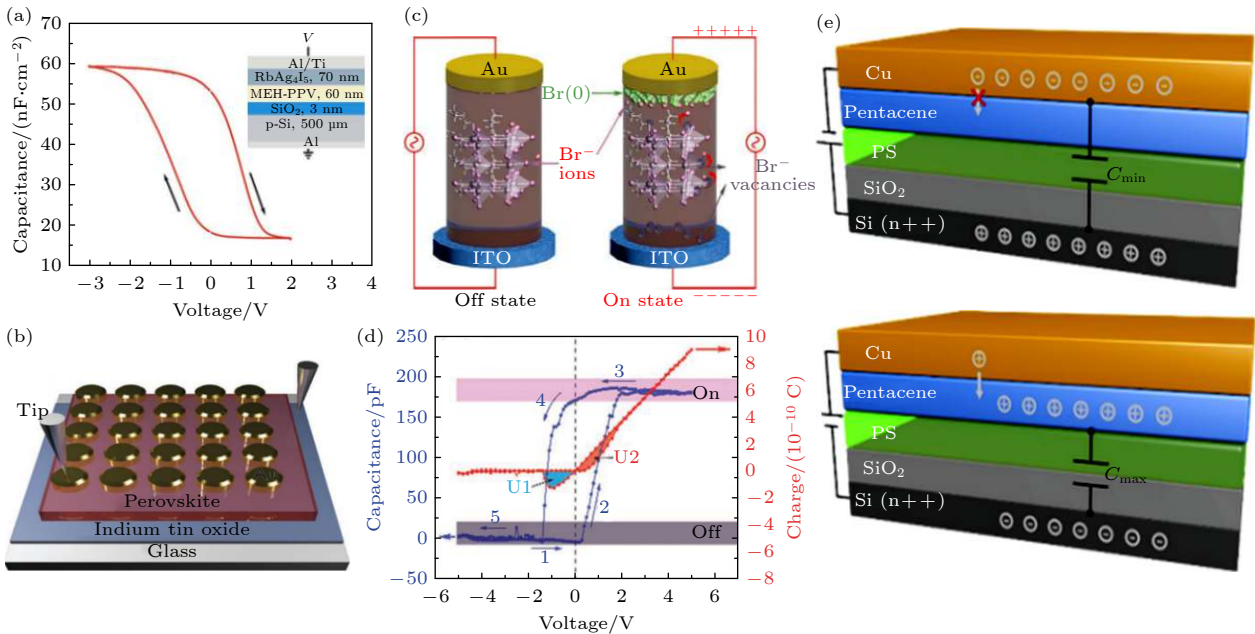


图 7 (a)  $\text{Al}/\text{Ti}/\text{RbAg}_4\text{I}_5/\text{MEH-PPV}/\text{SiO}_2/\text{p-Si}/\text{Al}$  忆容器结构及其特性曲线<sup>[26]</sup>; (b)  $\text{ITO}/\text{MASnBr}_3/\text{Au}$  结构图<sup>[61]</sup>; (c)  $\text{ITO}/\text{MASnBr}_3/\text{Au}$  原理图<sup>[61]</sup>; (d)  $\text{ITO}/\text{MASnBr}_3/\text{Au}$  结构的忆容特性 (1 MHz 下的  $C-V$  与  $Q-V$  特性)<sup>[61]</sup>; (e) 硅底电极保持接地的有机薄膜记忆电容的器件结构和正负偏压下的电荷积累方案<sup>[60]</sup>

Fig. 7. (a) A memory capacitor with an  $\text{Al}/\text{Ti}/\text{RbAg}_4\text{I}_5/\text{MEH-PPV}/\text{SiO}_2/\text{p-Si}/\text{Al}$  structure (inset) and its characteristic curve<sup>[26]</sup>; (b) schematic diagram of the  $\text{ITO}/\text{MASnBr}_3/\text{Au}$  structure<sup>[61]</sup>; (c) mechanism of the  $\text{ITO}/\text{MASnBr}_3/\text{Au}$  structure<sup>[61]</sup>; (d) memcapacitive characteristics of the  $\text{ITO}/\text{MASnBr}_3/\text{Au}$  device ( $C-V$  hysteresis and  $Q-V$  loops detected at 1 MHz); (e) device structure and charge accumulation scheme under negative (top) and positive (bottom) biases of an organic thin film memcapacitor, where the Si bottom electrode is kept grounded<sup>[60]</sup>.

极化与去极化分别对应着器件的高容态与低容态,极化与去极化的过程需要时间,故会有电容的脉冲渐变性质. 同年,新加坡国立大学研究团队在 *nature nanotechnology* 期刊上报导含金属有机络合物层的 Au(flat)/[Ru(L)<sub>2</sub>](PF<sub>6</sub>)<sub>2</sub>/Au nanodiscs/ITO/YSZ 结构器件出现忆容、忆阻开关效应,如图 9 所示<sup>[25]</sup>. 文献认为,外加电场会诱导材料发生电荷歧化,使材料中电子的对称性破缺,进而出现忆容、忆阻开关效应. 相比之前提出的有机忆容器件,该器件将有机层厚度限制在纳米级的同时,还具有高度的可复制性和鲁棒性,为忆容器、忆阻器的构建提供了一种新思路.

有机聚合物相对较大的电阻率,能有效地减缓忆容器中电荷的泄漏速度,使器件具备应用于人工神经网络的基础,但如何进一步减小器件面积、提高器件电容变化速度,是需要进一步解决的问题.

还有一些关于微型忆容器结构的设想,比如

Martinez-Rincon 等<sup>[29]</sup>于 2010 年提出,在平板电容器内插入多层金属和绝缘材料层,通过金属板间电子隧穿实现忆容效应. 结构如图 10 所示,插入的金属板之间距离非常短,与电容外部电极板距离较远. 该结构使得内部金属板与电极板之间不会传递电荷,而内部金属板间由于距离非常小,电极板的偏压使金属板间发生电子隧穿,电荷在金属板间转移,影响整体等效的介电常数,进而出现忆容效应.

## 2.2 几何效应忆容

与基于整体等效介电常数变化的忆容不同,几何效应忆容通过改变器件的几何结构以达到改变电容值的目的,目前主要有基于微/纳机电 (MEMS/NEMS) 系统的忆容<sup>[31]</sup>与基于生物模拟系统的忆容<sup>[30]</sup>. 其忆容特性源于微纳尺度下系统机械和电气性能的相互作用.

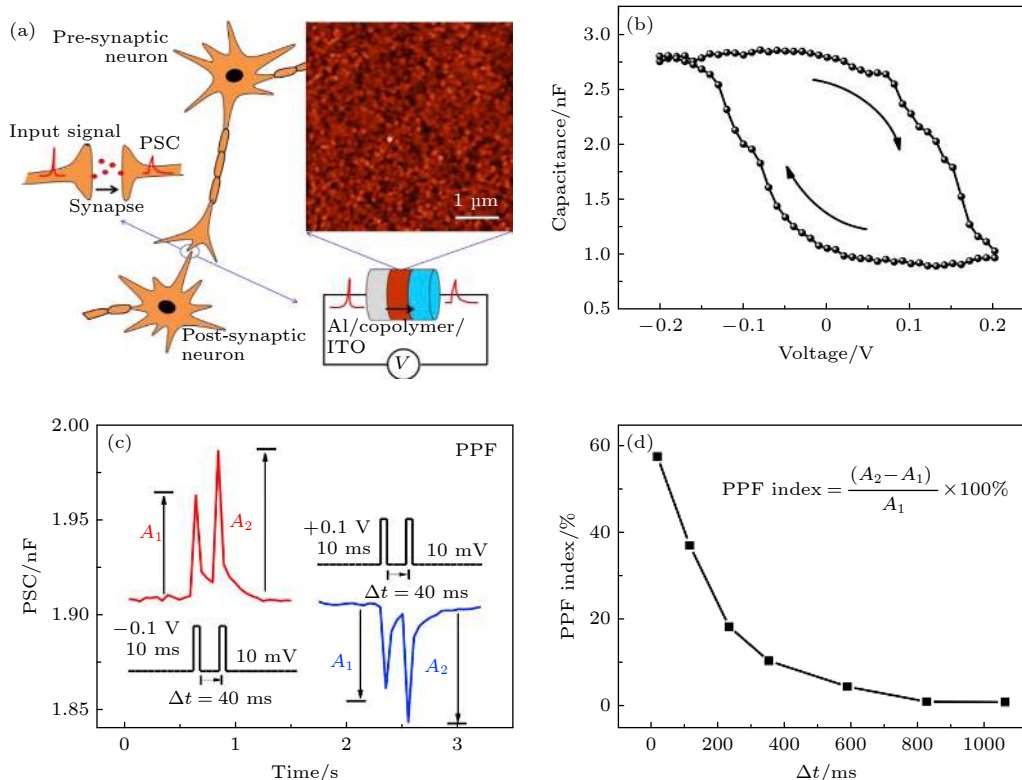


图 8 基于记忆电容的人工突触短期塑性模拟<sup>[27]</sup> (a) 生物突触和 Al/共聚物/ITO 人工突触装置信号传输示意图,共聚物薄膜的 AFM 图像; (b)  $C-V$  曲线; (c) 器件的 PPF 行为,  $A_1$  和  $A_2$  分别代表第一个和第二个突触前突起的 PSC, 红色和蓝色曲线分别代表正、负电压下的兴奋性 PSC 和抑制性 PSC; (d) PPF 指数被绘制成时间间隔的函数

Fig. 8. Short-term plasticity emulated in artificial synapse based on memory capacitance<sup>[27]</sup>: (a) Schematic illustrations of the signal transmission in biological synapse and the Al/copolymer/ITO artificial synaptic device. AFM image of copolymer film; (b) the  $C-V$  curves; (c) PPF behaviors of the device.  $A_1$  and  $A_2$  represent the PSC of the first and second presynaptic spike, respectively. The red and blue curves represent the excitatory and inhibitory PSC under negative and positive voltage, respectively. The inset shows schematic of pulse application; (d) PPF index plotted as a function of the time interval.



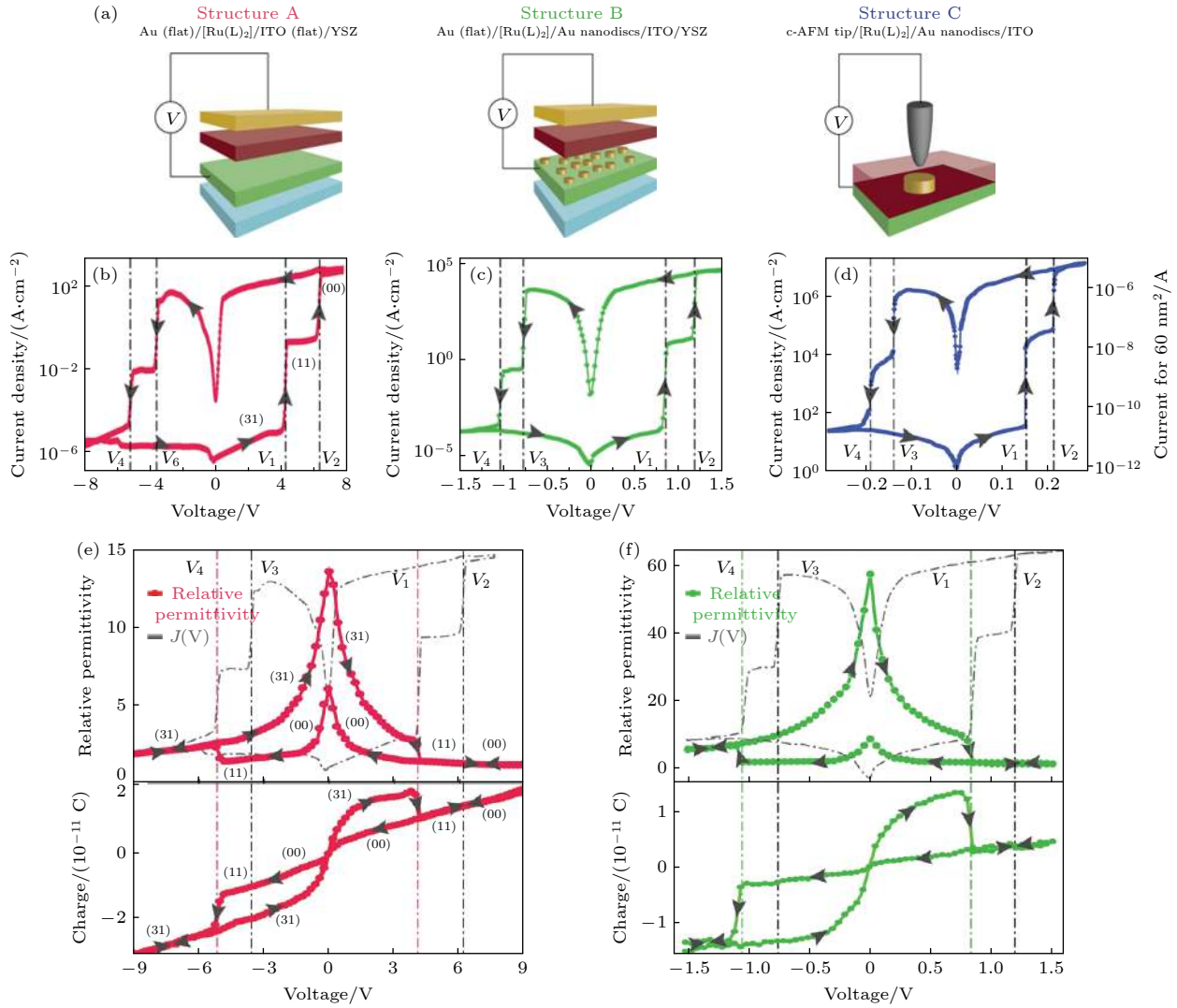


图 9 带  $[\text{Ru}(\text{L})_2](\text{PF}_6)_2$  层器件的测试结构及电学特性<sup>[25]</sup> (a) 3 种结构的示意图; (b)—(d) A(b), B (c) 和 C (d) 结构电流密度对电压  $J(V)$  的特性; (e)—(f) 顶部面板显示了结构 A(e) 和 B(f) 的相对介电常数与电压的特性, 并覆盖了相应结构的  $J(V)$  曲线; 底部的面板显示了结构 A(e) 和 B(f) 对应的电荷和电压曲线

Fig. 9. Test structures and electrical characterizations of devices with  $[\text{Ru}(\text{L})_2](\text{PF}_6)_2$ <sup>[25]</sup>: (a) Schematic illustration of the three structures; (b)–(d) the current density versus voltage  $J(V)$  characteristics of structures A(b), B(c) and C(d); (e)–(f) the top panels show the relative permittivity versus voltage characteristics of structures A(e) and B(f), overlaid with the  $J(V)$  curves of the corresponding structures. The bottom panels show the corresponding charge versus voltage profiles for structures A(e) and B(f).



图 10 电子隧穿忆容模型<sup>[29]</sup>

Fig. 10. Scheme of an electron tunneling memcapacitor<sup>[29]</sup>.

图 11(a) 和图 11(b) 是由 MEMS 技术搭建的忆容系统<sup>[31]</sup> 与相应电压电容曲线. 该系统电容的改变来源于外加电压导致的极板间距离变动. 与之

相似的, 图 11(c) 为提出的理想弹性电极忆容, 上极板由弹簧悬挂, 电压改变极板上电荷进而改变受力使上下极板间距离变动, 达到电压控制电容的目的. 这样的忆容系统也可由弹性薄膜作为电极实现<sup>[57,63]</sup>, 只用将之前的弹簧与上极板用弹性薄膜代替.

图 12 展示的 BMC(biomolecular memcapacitor) 是一个由仿生膜组装而成的忆容器<sup>[30]</sup>. 在有机溶剂中, 磷脂单分子层膜包裹的两个油滴在接触处形成椭圆形磷脂双分子层容性界面膜, 构成器件. 器件忆容方程可表达为

$$Q = C(W, R)V, \quad (7)$$

其中,  $Q$  为电容上电荷,  $W$  为器件磷脂双分子层容性界面膜厚度,  $R$  为膜半径. 其带曲率平行板电容可表达为

$$C = \frac{\varepsilon\varepsilon_0 (a\pi R(t)^2)}{W(t)}, \quad (8)$$

其中,  $a$  为平面椭圆度. 当器件两端施加偏置电压时, 离子在膜两端迅速积累, 离子积累产生的张力使得界面膜排出或吸收膜间夹的癸烷分子, 使得界面膜的形状及双分子层疏水层厚度改变, 动力学方程为

$$\frac{dR(t)}{dt} = \frac{1}{\xi_{ew}} \left( \frac{a\varepsilon\varepsilon_0}{2W(t)} v(t)^2 - k_{ew}(R(t) - R_0) \right), \quad (9)$$

$$\frac{dW(t)}{dt} = \frac{1}{\xi_{ec}} \left( -\frac{a\varepsilon\varepsilon_0 \pi R(t)^2}{2W(t)} v(t)^2 + k_{ec}(W_0 - W(t)) \right), \quad (10)$$

其中,  $\xi$  与  $k$  为有效阻尼与刚度,  $v$  为外加偏压. 器件有效电压频率在 10 Hz 内, 该频率下该器件电容的相对变化通常 160% 到 200%.

目前, 相较于整体等效介电常数变化的忆容, 改变器件几何结构实现的忆容在电容开关比、电容

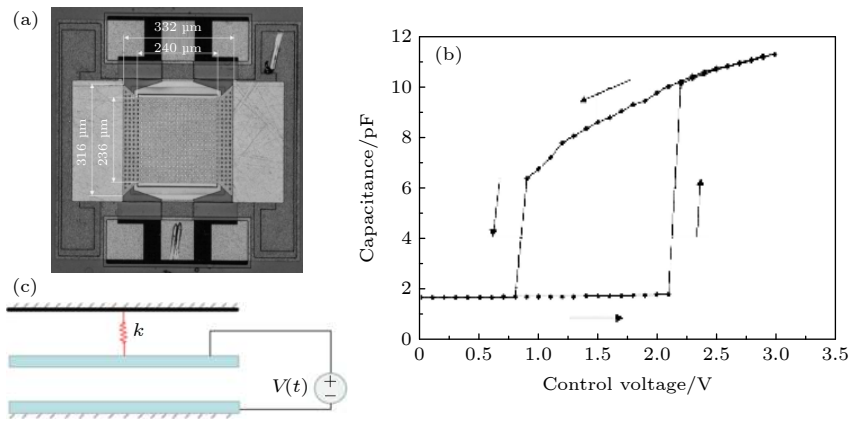


图 11 (a) 双状态 MEM 忆容<sup>[31]</sup>; (b) 忆容的电容-电压曲线<sup>[31]</sup>; (c) 弹性电极忆容

Fig. 11. (a) Photograph of a two-state MEM capacitor<sup>[31]</sup>; (b) measured capacitance as a function of voltage of the two-state capacitor<sup>[31]</sup>; (c) elastic poles memcapacitor.

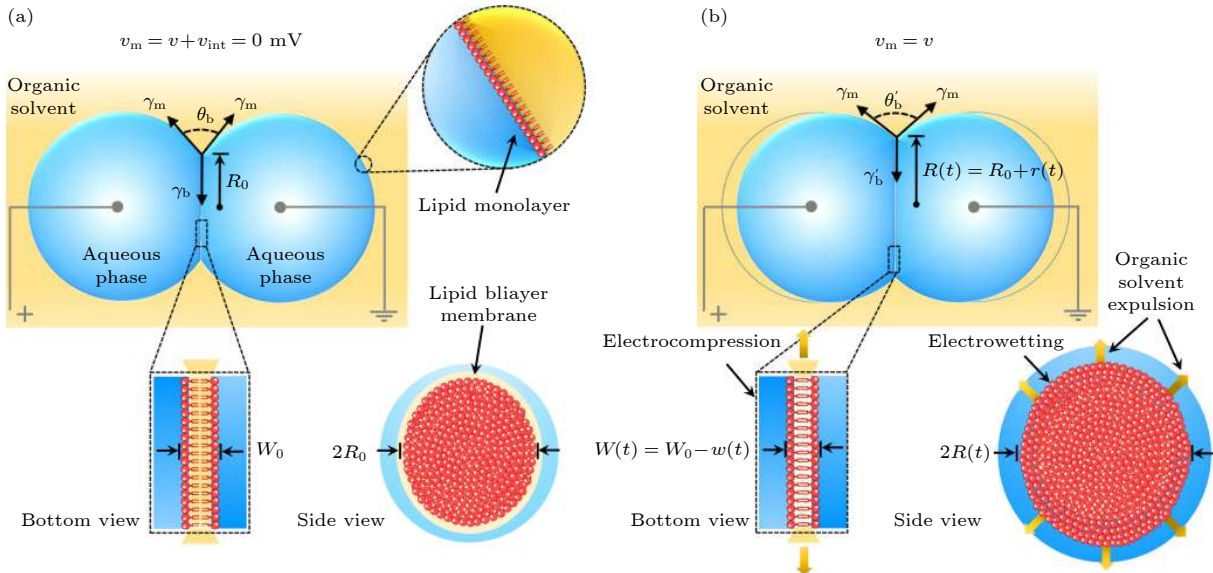


图 12 生物忆容器仿生膜组装与电行为<sup>[30]</sup> (a) 一种模拟生物膜结构的电容平面脂质双分子层, 在脂质包被的微滴之间接触并排除多余油脂后自发形成; (b) 由静膜电压  $v(t)$  引起的几何变化示意图

Fig. 12. Biomimetic membrane assembly and electromechanical behaviours<sup>[30]</sup>: (a) A capacitive planar lipid bilayer that mimics the structure of a biological membrane forms spontaneously upon contact between lipid-coated droplets and exclusion of excess oil; (b) a schematic describing the geometrical changes caused by a net membrane voltage,  $v(t)$ .

大小、响应速度等方面不如前者. 由于需要改变器件几何结构, 电压频率也有所限制, 但基于几何结构变化的忆容电极之间可以做到近乎绝缘, 无泄漏电流问题.

### 2.3 多器件组合忆容

伪忆容结构在 2012 年首次被提出<sup>[15]</sup>, 其模型经过不断完善<sup>[45]</sup>, 2018 年被实物实现. 伪忆容实物与等效电路及忆容性质如图 13 所示<sup>[20]</sup>, 由 Pt/SiO<sub>x</sub>/Ag/Ag/Pt 结构的忆阻器与 Pt/Ta<sub>2</sub>O<sub>5</sub>/TaO<sub>x</sub>/Pt 结构电容器串联构成. 忆阻器的寄生电容是小电容, 与忆阻器串联的电容是大电容, 当施加高电压, 忆阻器由高阻态转为低阻态, 此时忆阻的寄生电容效应可忽略, 于是有

$$C_Z = C_S, \quad (11)$$

其中:

当施加反向电压时, 忆阻转为高阻态,  $R_m$  相当于断路, 忆阻寄生电容显现与外加电容串联有

$$C_Z = \frac{C_P C_S}{C_P + C_S}, \quad (12)$$

由  $C_P \ll C_S$  得

$$C_Z \approx C_P. \quad (13)$$

故通过控制忆阻器两端的电压可以控制器件的总忆容. 与基于其他的单一忆容相比, 伪忆容能实现理想的电容切换, 可直接用于忆容神经网络的构建; 但相应的, 伪忆容的容值切换源于忆阻的电阻切换, 故开关能耗相比理想忆容器件更大; 由于需要串联一个很大的电容, 大电容的充电放电时间与忆阻的高低电阻切换速度也在一定程度上限制伪忆容的应用范围.

用更多器件组合而成的忆容如图 14 所示,

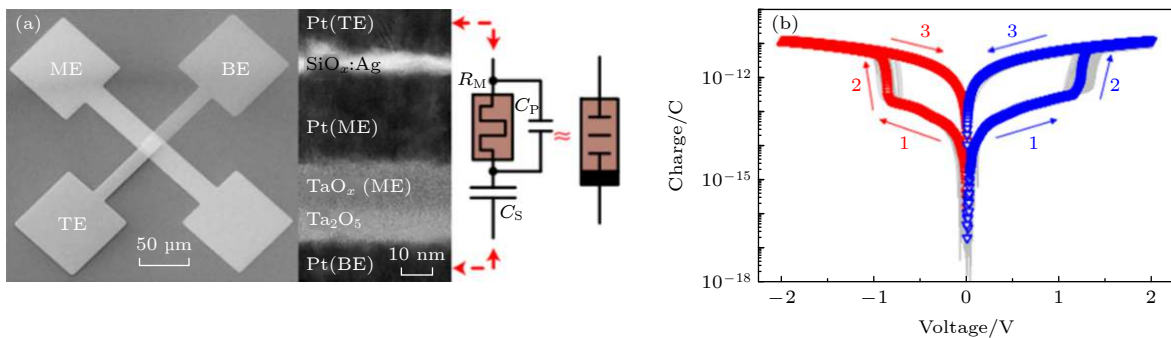


图 13 伪忆容<sup>[20]</sup> (a) 伪忆容的扫描电子显微图的平面视图和透射电子显微图的截面图; (b) 集成伪忆容的电荷-电压关系  
Fig. 13. Dynamic pseudo-memcapacitor(DPM)<sup>[20]</sup>: (a) a scanning electron micrograph of the plan view of the integrated DPM, and a transmission electron micrograph of the cross-section; (b) charge-voltage relationship of the integrated DPM.

图 14(a) 中是一个基于米勒效应的忆容<sup>[49]</sup>, 我们可以很容易的得到

$$C_M = C \cdot (2 + R_1/R_M), \quad (14)$$

忆阻  $R_M$  的阻值随输入电压变化, 故输入电容随输入电压变化.

图 14(b) 是一个等效的电阻串联忆容电路<sup>[47]</sup>, 得输入阻抗表达式为

$$Z = \frac{R_1 R_M}{R_1 + R_M} + \frac{1}{j\omega (C (1 + R_1/R_M))}. \quad (15)$$

由 (15) 式得串联忆容为

$$C_M = C \cdot (1 + R_1/R_M). \quad (16)$$

图 14(c) 给出一个广义忆系列模型<sup>[51]</sup>, 绿框部分为忆系列元件的通用接口, 可以通过改变接口元件实现忆容-忆阻-忆感的切换. 当 1 处取电阻, 2 处取变容二极管时, 电路输入输出为忆容器, 忆容大小可表示为

$$C_{AB} = \alpha \phi_{AB}^2 + \beta \phi_{AB} + \lambda. \quad (17)$$

其中:  $\alpha, \beta, \lambda$  都为电路相关常数;  $\phi_{AB}$  为.

还有很多类似的忆容电路, 但目前为止提出的组合忆容电路都较复杂<sup>[40,50,52,53]</sup>. 组合器件模拟的忆容, 能很好地模拟忆容的电容变化等特性, 可用于仿真、电路设计等方面<sup>[64-66]</sup>, 但能耗、规模、响应速度等方面不具备参考性.

### 3 基于忆容的突触及神经元

人们提出的神经元模型有很多, 其中最早提出且影响最大的是 1943 年心理学家 McCulloch 和数学家 Pitts 在分析总结神经元基本特性的基础上提出的 MP 神经元模型<sup>[67]</sup>, 指出了神经元的形式化

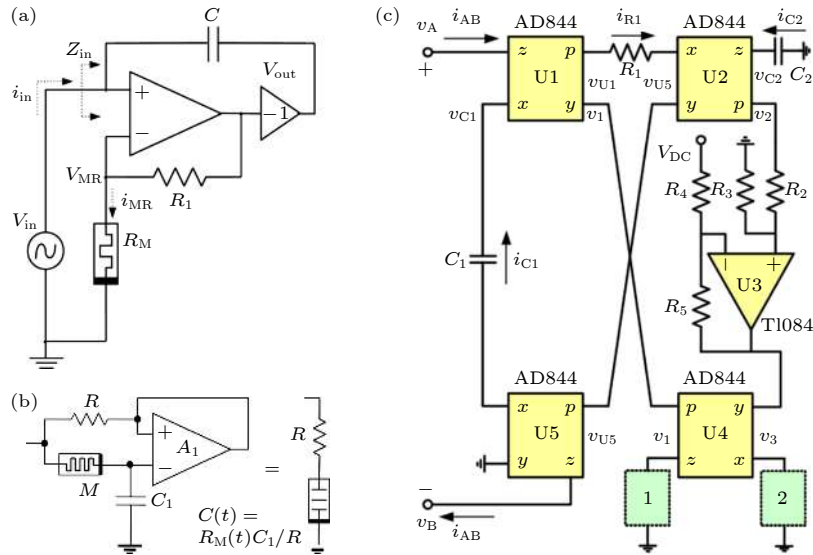


图 14 忆容仿真电路原理图 (a) 基于密勒效应的忆容仿真电路<sup>[49]</sup>; (b) 忆容-电阻串联电路<sup>[47]</sup>; (c) 提出的多功能电路<sup>[51]</sup>

Fig. 14. Schematic of the memcapacitor emulator: (a) Schematic of the memcapacitor emulator based on the Miller effect<sup>[49]</sup>; (b) memcapacitor-resistor series circuit<sup>[47]</sup>; (c) the proposed mutator circuit<sup>[51]</sup>.

数学描述和网络结构方法. MP 模型中, 单个神经元结构如图 15 所示, 神经元的细胞体将树突中突触连接所提供的电荷收集并累加, 直到总电荷达到阈值, 然后神经元沿着轴突发射一个峰值, 由此产生的脉冲传递到通过突触连接的其他神经元, 这些神经元可以根据突触的权重加强或抑制信号.

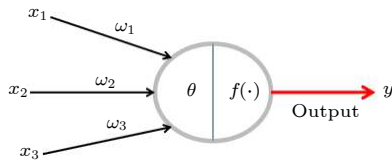


图 15 MP 神经元模型  
Fig. 15. MP-neuron mode.

数学上描述为

$$y = f\left(\sum_{i=1}^n \omega_i x_i - \theta\right), \quad (18)$$

其中,  $y$  为神经元的信号输出,  $x$  为上一个神经元的信号输入,  $\omega$  为突触的权值,  $\theta$  为神经元胞体的阈值; 函数  $f$  为激活函数, 通常用非线性函数如 sigmoid 函数, 或线性函数如斜面函数、阈值函数等.

1952 年, 人们提出了生理学上更准确的 Hodgkin-Huxley 神经元模型<sup>[68]</sup>, 涉及  $K^+$ ,  $Ca^{2+}$  离子浓度等的超过 20 个参数的耦合微分方程, 为神经元近似模拟研究提供参考<sup>[69]</sup>. 后来神经科学研究将重

点转移到神经元群体的学习、认知和行为等更高层次的概念上, 由此产生的模型如 Hopfield 网络、Hebbian 学习等, 成为人工神经网络架构和学习规则的基础<sup>[70,71]</sup>. 目前用于神经形态计算的人工神经网络可分为脉冲神经网络和非脉冲神经网络 (卷积神经网络等), 这些网络一般由大量神经元组成, 神经元之间依靠突触连接<sup>[19,21,22]</sup>.

脉冲神经网络与非脉冲神经网络中的突触可以共用, 这些突触包含两个功能——权重存储的功能和根据脉冲触发修改权重的功能. 不同类型网络的神经元功能差别很大, 但结构都可以概括为两部分, 突触信号接收部分与信号加工输出部分. 目前代表性基于忆容构建的神经突触有: 单忆容突触<sup>[27]</sup>、四忆容桥式突触<sup>[16]</sup>、电压源\电流源\忆容器混合突触<sup>[18]</sup>. 代表性神经元结构有:  $N$  忆容单 MOS 管结构神经元 ( $N$  为大于 1 的整数)<sup>[21]</sup>、带二极管脉冲神经元<sup>[17]</sup> 及伪忆容脉冲神经元<sup>[20]</sup> 等. 由于目前实物忆容器件的限制, 规模较大的忆容神经形态计算网络多以仿真形式进行.

### 3.1 基于忆容的人工神经突触

阈值电压型忆容器本身可以作为一个突触, 用电容值代表存储的权重, 低于阈值的脉冲电压读取权重, 高于阈值的脉冲电压修改权重, 如上文忆容器器件部分的 Al/copolymer/ITO 结构忆容器<sup>[27]</sup>, 可以作为独立的突触应用于人工神经网络中.

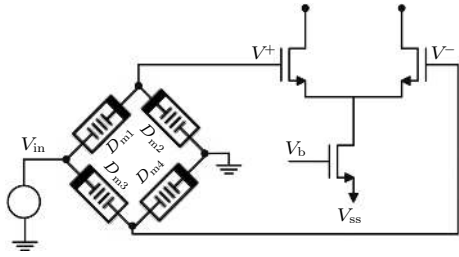


图 16 忆容桥式突触电路<sup>[16]</sup>

Fig. 16. Memcapacitor bridge synaptic circuit<sup>[16]</sup>.

图 16 所示为基于 4 个全同忆容器的突触电路<sup>[16]</sup>, 令  $D$  为电容的倒数, 有

$$D_a = D_2 = D_3, \quad D_b = D_1 = D_4, \quad (19)$$

上下两路总电容相同, 故加压时通过上下两路的电荷总量  $q$  相同, 由忆容的性质

$$D = f\left(\int q dt\right), \quad (20)$$

得

$$D_a + D_b = c, \quad (21)$$

其中,  $c$  为一常数. 由基尔霍夫定律知, 输入输出电压

$$V_{out} = \Psi V_{in}, \quad (22)$$

$$\Psi = (D_a - D_b)/(D_a + D_b), \quad (23)$$

其中,  $\Psi$  为权重, 具有权重存储的目的, 当施加超过阈值的电压脉冲时,  $\Psi$  可在一定范围内变化, 可达到权重更新的目的.

### 3.2 基于忆容的脉冲神经网络

如图 17(a) 所示为带二极管的脉冲神经元结构<sup>[17]</sup>,  $C_1, C_2, \dots, C_n$  为忆容突触, 绿色方框内的  $N_j$  为神经元的胞体,  $S$  为受控开关. 当胞体的输出电压  $V_{out}$  大于设定的阈值时, 开关  $S$  闭合, 使胞体内的电容  $C$  电压归零, 同时神经元向下一个突触发出一个电压脉冲. 神经元实现的 STDP 特性如图 17(b) 所示, 突触不同权重对神经元输出脉冲间隔的调制如图 17(c) 所示.

如图 18 所示, 为一个伪忆容脉冲神经元的结构与动作过程<sup>[20]</sup>. 图 18(b) 为突触动作过程:  $t_1$  时刻, 当输入端输入电压脉冲时, 伪忆容内部的忆阻进行脉冲积累;  $t_2$  时刻, 当输入脉冲积分超过阈值时, 伪忆容内部的忆阻开启, 大电容快速充电, 输出电压突增;  $t_3$  时刻, 之后当输入脉冲电压到的脉冲底电压时, 内部忆阻器由电容作用的反向偏压而关闭, 恢复到初始状态. 输入输出电压脉冲曲线如图 18(d) 所示, 当输入脉冲数达到一定数量时, 出现输出脉冲.

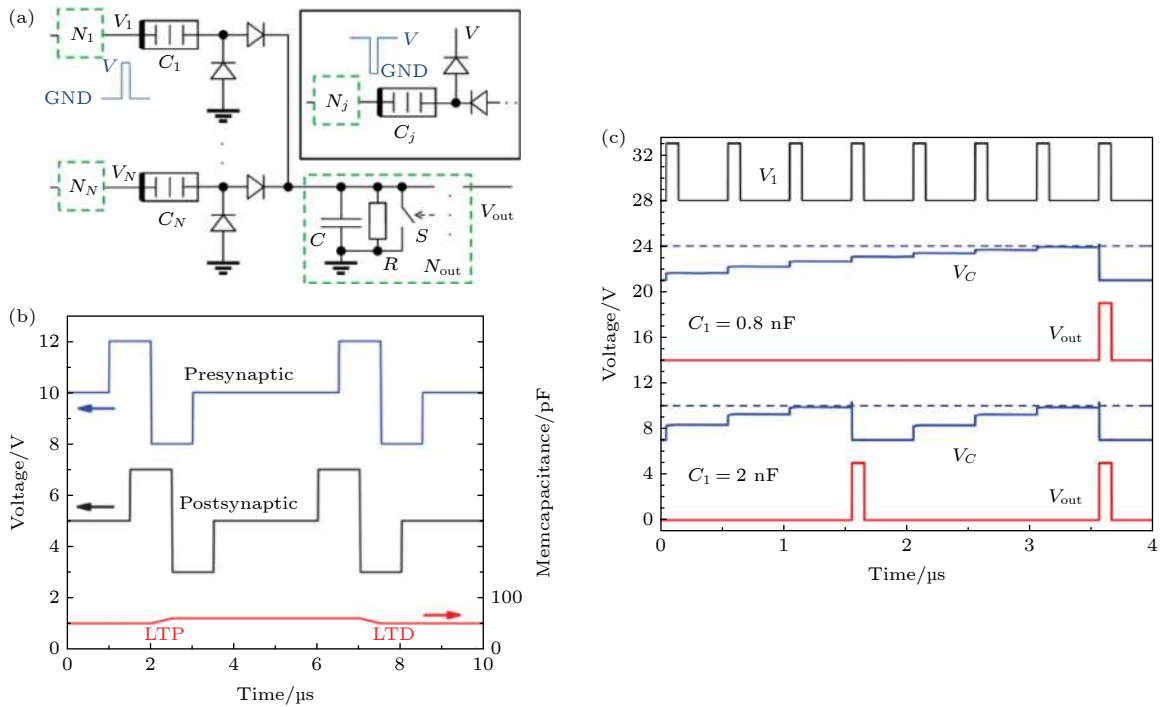


图 17 忆容记忆突触<sup>[17]</sup> (a) 集成神经网络中的忆容突触; (b) 忆容突触实现 STDP; (c) 单个突触的集成忆容神经元点火仿真

Fig. 17. Memcapacitive synapses<sup>[17]</sup> (a) Memcapacitive synapses in integrate-and-fire neural network; (b) STDP with memcapacitive synapses; (c) simulation of integrate-and-fire memcapacitive network with only one spiking neuron.

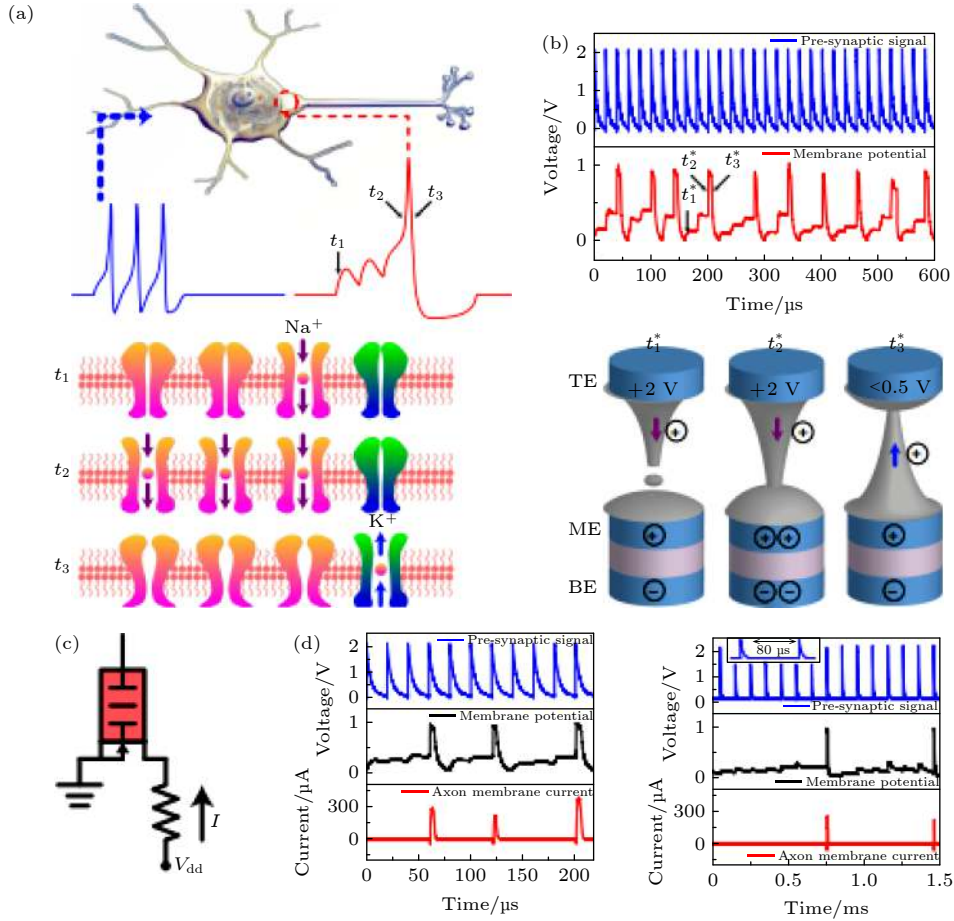


图 18 伪忆容突触<sup>[20]</sup> (a) 生物神经元接受高频突触后输入后产生动作电位的示意图; (b) 伪忆容的集成和触发过程; (c) 电子神经元晶体管的原理图; (d) 电子神经元-晶体管集成-点火过程的动力学

Fig. 18. Pseudo-memcapacitor synapse<sup>[20]</sup>: (a) Schematic representation of a biological neuron generating an action potential after receiving high-frequency post-synaptic inputs; (b) the integrate-and-fire process of a pseudo-memcapacitor synapse; (c) schematic of the synapse-transistor; (d) dynamics of the synapse-transistor integrate-and-fire process.

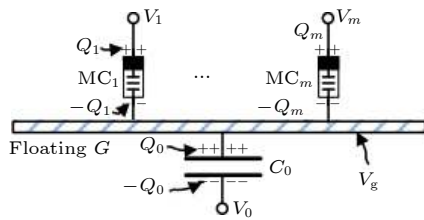


图 19 忆容-MOS 耦合神经元胞体<sup>[21]</sup>

Fig. 19. Neuron-MOS transistor couples the memcapacitor cells<sup>[21]</sup>.

### 3.3 基于忆容的非脉冲网络神经元

图 19 为忆容-MOC 耦合神经元接收突触信号的部分<sup>[21]</sup>, 由 MOS 管连接多个忆容突触, 并接收忆容突触的信号. 其中  $V_1, \dots, V_m$  为输入电压信号,  $C_0$  为 MOS 管的等效耦合电容,  $C_1, \dots, C_m$  为忆容突触的电容值 (权重). 使  $V_0 = 0$  接地, 有输出电压:

$$V_g = \sum_{i=1}^m \frac{C_i}{C_{\text{Tot}}} \cdot V_i, \quad (24)$$

其中

$$C_{\text{Tot}} = \sum_{i=0}^m C_i. \quad (25)$$

$V_g$  即为接收到的突触信号.

图 20(a) 为含  $n$  个忆容-MOS 耦合神经元的网络结构. 图 20(b) 和图 20(d) 为忆容-MOC 耦合神经元的信号加工输出部分, 功能为将 sigmoid 函数或线性函数作用到所接收的突触信号上, 并输出给下一个神经元. sigmoid 函数电路输出表达式为

$$V_{\text{out}} = V_{\text{DD}} - I_{\text{Tail}} \cdot a_0 \cdot r_0 \cdot \frac{1}{1 + \exp\left(\frac{V_{\text{in1}} - V_{\text{in2}}}{V_T}\right)}, \quad (26)$$

其中,  $V_{\text{DD}}$  为图示的电压源电压,  $V_{\text{in1}}$  和  $V_{\text{in2}}$  分别为 in1 和 in2 处的电位. 其他均为一些固定参数,

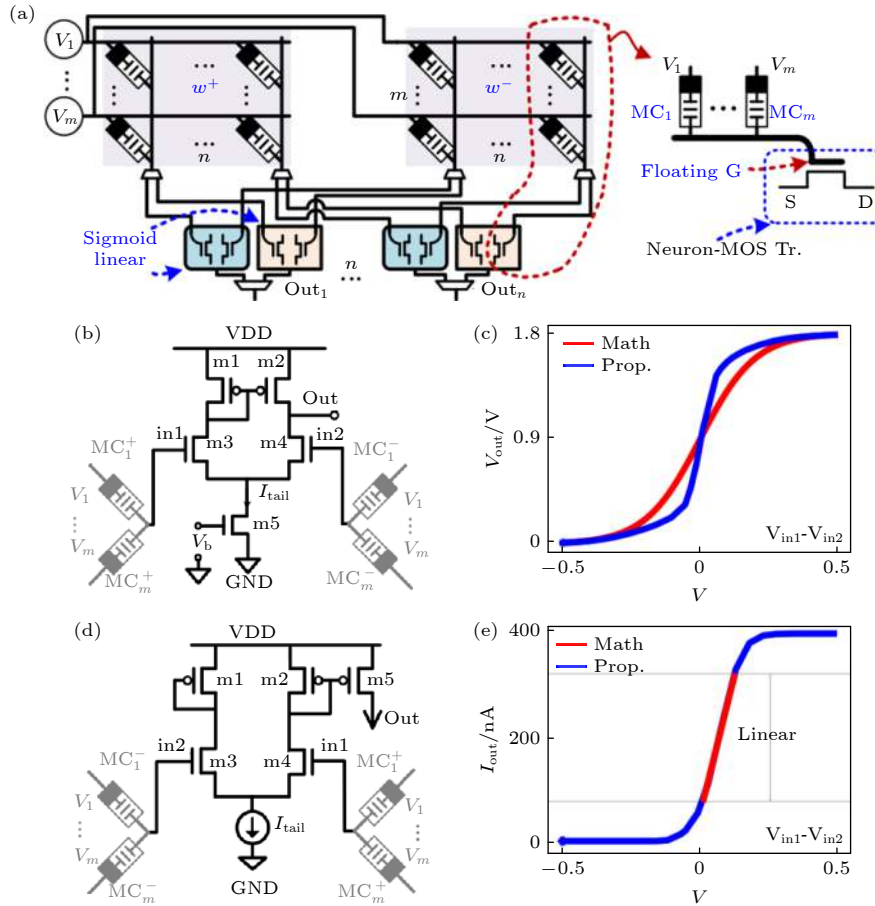


图 20 MC-ACU<sup>[21]</sup> (a) 全结构电路图; (b) sigmoid 神经元电路; (c) 在 HSPICE 中的仿真曲线 (蓝) 与理论数学曲线 (红) 对比; (d) 线性神经元电路; (e) 在 HSPICE 中的仿真曲线 (蓝) 与理论数学曲线 (红) 对比  
 Fig. 20. MC-ACU<sup>[21]</sup>: (a) Overall architecture; (b) sigmoid neuron circuit; (c) simulation results in HSPICE (blue) compared with the mathematical sigmoid (red); (d) linear neuron circuit; (e) simulation results in HSPICE (blue) compared with the mathematical linear (red).

其与 sigmoid 函数比较的曲线如图 20(c) 所示。

图 20(d) 所示的线性函数电路输出表达式为

$$V_{out} = \frac{a_F \cdot I_{Tail}}{1 + \exp\left(\frac{V_{in1} - V_{in2}}{V_T}\right)} \approx \frac{a_F \cdot I_{Tail}}{2} \cdot \left(1 + \frac{V_{in1} - V_{in2}}{V_T}\right). \quad (27)$$

仿真曲线如图 20(e)。

#### 4 基于忆容的神经形态计算

McCulloch 与 Pitts 证明, 在神经元相互连接且同步的情况下, 网络能计算任何已知函数<sup>[67]</sup>. 只需更改神经元的连接方式, 即可构成不同应用下所需的神经网络. 2018 年 Wang 等<sup>[20]</sup> 用伪忆容神经元模拟联想学习——巴普诺夫的狗实验. 2019 年 Tran 等<sup>[22]</sup> 提出用忆容进行储层运算的架构。

Hebbian 规则是突触权重调节最重要的细胞机制之一<sup>[72]</sup>, 揭示了突触前后膜相关信号与突触权重变化之间的关系. 图 21 为用伪忆容网络基于类 Hebbian 规则实现的联想学习实验<sup>[20]</sup>. 两个突触前电压脉冲信号分别模拟看到食物和听到铃声, 突触后神经元模拟狗的流涎; 与“食物”突触前神经元连接的突触的初始重量较大, 而与“铃声”突触前神经元连接的突触的初始重量较小. 经过一系列“铃声”与“食物”的联合刺激后, 成功实现只有“铃声”刺激的情况下, 突触后神经元兴奋, 即“狗流涎”。

储层计算是一种相对较新的神经形态计算结构, 与传统递归神经网络 (RNN) 相比, 期避免训练大规模节点, 大大提高计算效率, 可用于火焰模拟、股票预测等多种混沌预测场合. 基于忆容的储层计算结构如图 22 所示<sup>[22]</sup>, 该结构将忆容网络作

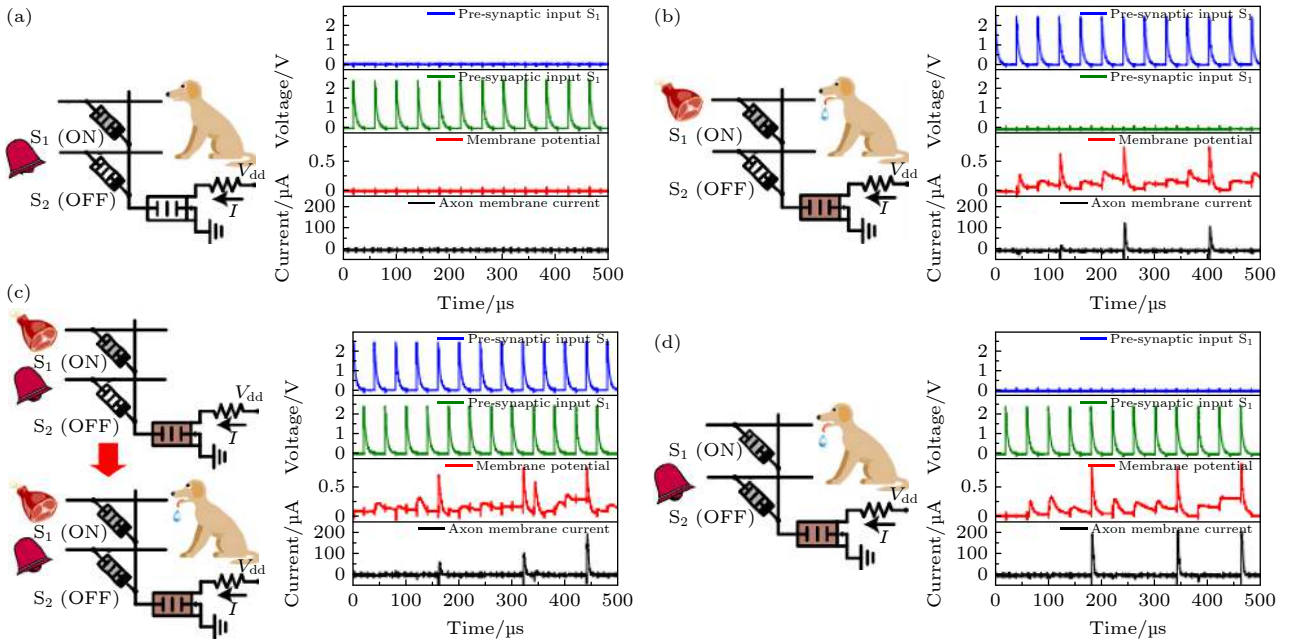


图 21 基于电容式网络的联想学习机制<sup>[20]</sup>. 两个突触前信号分别模拟食物的视觉和铃声. 突触后神经元模拟狗的唾液分泌. 与“食物”突触前神经元连接的突触的初始权重较大, 而与“钟”突触前神经元连接的突触的初始权重较小

Fig. 21. Capacitive network for associative learning based on the Hebbian-like mechanism<sup>[20]</sup>. Two pre-synaptic signals model the sight of food and the sound of a bell, respectively. The post-synaptic neuron models the salivation of a dog. The initial weight of the synapse interfacing with the “food” pre-synaptic neuron was large, while that of the synapse connected to the “bell” pre-synaptic neuron was small.

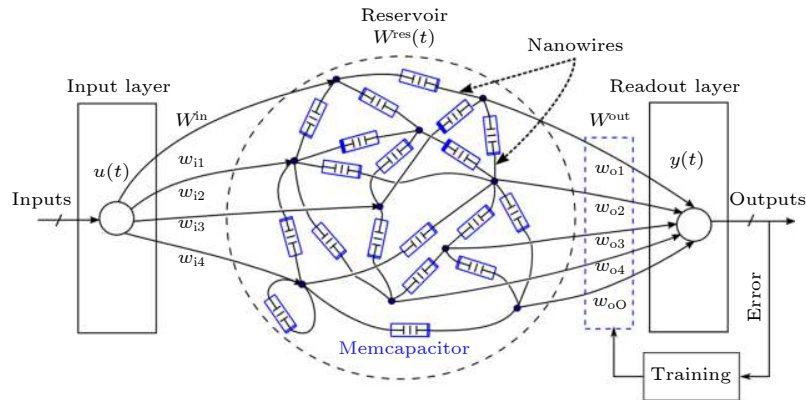


图 22 忆容储层计算网络<sup>[22]</sup>

Fig. 22. A memcapacitive reservoir network<sup>[22]</sup>.

为储层 (reservoir), 储层的忆容器之间用纳米线随机连接, 网络中的节点电压矩阵  $\mathbf{x}(t)$  为储层向读出层 (readout layer) 提供的状态变量,  $\mathbf{W}^{\text{res}}(t)$  为包含储层每一个忆容容值的矩阵定义为

$$\mathbf{W}^{\text{res}}(t) = [\text{MC}_1, \text{MC}_2, \text{MC}_3, \dots, \text{MC}_n]. \quad (28)$$

网络运行, 输入信号  $\mathbf{u}(t)$  通过固定矩阵  $\mathbf{W}^{\text{in}}$  向储层提供刺激, 此时节点电压矩阵  $\mathbf{x}(t)$  随网络容值与时间变化,  $\mathbf{x}(t)$  被定义为

$$\mathbf{x}(t+1) = f[\mathbf{W}^{\text{res}}(t)\mathbf{x}(t) + \mathbf{W}^{\text{in}}\mathbf{u}(t)]. \quad (29)$$

其中,  $f$  为节点传递函数. 输出  $\mathbf{y}(t)$  为

$$\mathbf{y}(t) = \mathbf{x}(t) \mathbf{W}^{\text{out}} \quad (30)$$

其中,  $\mathbf{W}^{\text{out}}$  为固定输出矩阵, 匹配矩阵维数.

每次运算后将储层状态  $\mathbf{x}(t)$  记录, 用记录的  $\mathbf{x}(t)$  与  $\mathbf{y}(t)$  对  $\mathbf{W}^{\text{out}}$  用梯度下降法进行训练, 输出层训练完成后, 总训练过程结束. 之后该网络即可用于预测信号或模拟信号.

## 5 总结与展望

忆容器作为新型非线性无源器件, 其容值与输入电压/电荷的历史相关, 是与忆阻器等共同构建



超低能耗神经网络的理想器件. 自 2009 年忆容被提出, 国内外研究者在提升实物忆容器的综合性能、构建低耗能忆容神经形态计算网络等方面取得了较大的突破, 但由于发展时间较短, 实物忆容器的综合性能与实际应用要求的忆容器性能相比存在一定的距离, 因此, 还需要在忆容机理、忆容材料、忆容综合应用电路设计等方向继续探索.

对于基于整体等效介电常数变化的忆容器而言, 器件尺寸的缩减会伴随着器件漏电流增大、击穿电压降低的现象; 当忆容介质层的厚度减小到一定程度时会导致器件电导激增, 电容值下降. 在大规模集成方面, 这是忆容器与忆阻器、CMOS 晶体管等器件相比的不足之处, 这将影响忆容器的实际应用. 如何获得同时具有微纳尺寸与高绝缘性的忆容器仍然是未来研究的难点与重点之一.

另外, 理论上, 相比基于忆阻的神经形态计算, 基于忆容的神经形态计算在神经元接收与发射信号上消耗的能量更少, 但检测信号所需外围电路的能量开销及对检测器件的精度要求难以估计. 结合忆阻器与忆容器等器件自身的特点, 最大程度的利用忆阻器、忆容器、晶体管等器件的优势组合设计神经形态计算电路是未来的必然趋势.

理论方面, 相较于 CMOS 晶体管、忆阻器等元器件, 目前对忆容的容变机理还没有成体系的解释, 无法通过理论模拟定量预测、仿真忆容现象, 建立更多切合实际的忆容实物器件模型; 而 CMOS 晶体管、忆阻器等器件的工作机理相对明确, 有较为成熟的实物器件模型及较为清晰的技术发展路线. 未来需要对忆容机理进一步探索, 为实物忆容器制造与性能提升奠定理论基础. 此外, 拓展新型非压控/荷控忆容器件比如光控、声控、温控忆容等, 也将极大促进忆容器应用的发展.

## 参考文献

- [1] Goodfellow I, Bengio Y, Courville A 2016 *Deep Learning* (Cambridge: The MIT Press) pp1–100
- [2] James C D, Aimone J B, Miner N E, Vineyard C M, Rothganger F H, Carlson K D, Mulder S A, Draeos T J, Faust A, Marinella M J, Naegle J H, Plimpton S J 2017 *Biol. Inspired Cogn. Archit.* **19** 49
- [3] Merolla P A, Arthur J V, Alvarez-Icaza R, Cassidy A S, Sawada J, Akopyan F, Jackson B L, Imam N, Guo C, Nakamura Y, Brezzo B, Vo I, Esser S K, Appuswamy R, Taba B, Amir A, Flickner M D, Risk W P, Manohar R, Modha D S 2014 *Science* **345** 668
- [4] Furber S B, Galluppi F, Temple S, Plana L A 2014 *Proc. IEEE* **102** 652

- [5] Chua L 1971 *IEEE Trans. Circuit Theory* **18** 507
- [6] Strukov D B, Snider G S, Stewart D R, Williams R S 2008 *Nature* **453** 80
- [7] Dev D, Krishnaprasad A, Shawkat M S, He Z, Das S, Fan D, Chung H S, Jung Y, Roy T 2020 *IEEE Electron Device Lett.* **41** 936
- [8] He C, Tang J, Shang D S, Tang J, Xi Y, Wang S, Li N, Zhang Q, Lu J K, Wei Z, Wang Q, Shen C, Li J, Shen S, Shen J, Yang R, Shi D, Wu H, Wang S, Zhang G 2020 *ACS Appl. Mater. Interfaces* **12** 11945
- [9] Wang H, Yan X B, Zhao M L, Zhao J H, Zhou Z Y, Wang J J, Hao W C 2020 *Appl. Phys. Lett.* **116** 093501
- [10] Chen J R, Wu H Q, Gao B, Tang J S, Hu X B S, Qian H 2020 *IEEE Trans. Electron Devices* **67** 2213
- [11] Liao Y, Gao B, Xu F, Yao P, Chen J R, Zhan W Q, Tang J S, Wu H Q, Qian H 2020 *IEEE Trans. Electron Devices* **67** 1593
- [12] Yao P, Wu H, Gao B, Tang J, Zhang Q, Zhang W, Yang J J, Qian H 2020 *Nature* **577** 641
- [13] Li X, Tang J, Zhang Q, Gao B, Yang J J, Song S, Wu W, Zhang W, Yao P, Deng N, Deng L, Xie Y, Qian H, Wu H 2020 *Nat. Nanotechnol.* **15** 776
- [14] Di Ventra M, Pershin Y V, Chua L O 2009 *Proc. IEEE* **97** 1717
- [15] Flak J 2012 *13th International Workshop on Cellular Nanoscale Networks and their Applications* Turin, Italy, Aug. 29–31 2012 p1
- [16] Fouda M E, Radwan A G 2014 *26th International Conference on Microelectronics (ICM)* Doha, Qatar, Dec. 14–17 2014 p172
- [17] Pershin Y V, Di Ventra M 2014 *Electron. Lett.* **50** 141
- [18] Yi S, ZhenZhen J, XiaoPing W, Yang L 2015 *34th Chinese Control Conference (CCC)* Hangzhou, China, July 28–30 2015 p3452
- [19] Tran S J D, Teuscher C 2017 *IEEE/ACM International Symposium on Nanoscale Architectures (NANOARCH)* Newport, RI, July 25–26 2017 p115
- [20] Wang Z, Rao M, Han J W, Zhang J, Lin P, Li Y, Li C, Song W, Asapu S, Midya R, Zhuo Y, Jiang H, Yoon J H, Upadhyay N K, Joshi S, Hu M, Strachan J P, Barnell M, Wu Q, Wu H, Qiu Q, Williams R S, Xia Q, Yang J J 2018 *Nat Commun.* **9** 3208
- [21] Chen Y, Zhang J, Zhang Y, Zhang R, Kimura M, Nakashima Y 2019 *17th IEEE International New Circuits and Systems Conference (NEWCAS)* Munich, Germany, June 23–26 2019 p1
- [22] Tran S J D, Teuscher C 2019 *IEEE International Conference on Rebooting Computing (ICRC)* San Mateo, CA, Nov. 6–8 2019 p110
- [23] L.Chua 2015 *Radioengineering* **24** 319
- [24] Bessonov A A, Kirikova M N, Petukhov D I, Allen M, Ryhanen T, Bailey M J 2015 *Nat. Mater.* **14** 199
- [25] Goswami S, Rath S P, Thompson D, Hedstrom S, Annamalai M, Pramanick R, Ilic B R, Sarkar S, Hooda S, Nijhuis C A, Martin J, Williams R S, Goswami S, Venkatesan T 2020 *Nat. Nanotechnol.* **15** 380
- [26] Lai Q X, Zhang L, Li Z Y, Stickle W F, Williams R S, Chen Y 2009 *Appl. Phys. Lett.* **95** 213503
- [27] Liu R X, Dong R X, Qin S C, Yan X L 2020 *Org. Electron.* **81** 105680
- [28] Liu S Q, Wu N J, Ignatiev A, Li J R 2006 *J. Appl. Phys.* **100** 056101

- [29] Martinez-Rincon J, Di Ventra M, Pershin Y V 2010 *Phys. Rev. B* **81** 195430
- [30] Najem J S, Hasan M S, Williams R S, Weiss R J, Rose G S, Taylor G J, Sarles S A, Collier C P 2019 *Nat Commun.* **10** 3239
- [31] Nieminen H, Ermolov V, Nybergh K, Silanto S, Ryhanen T 2002 *J. Micromech. Microeng.* **12** 177
- [32] Noh Y J, Baek Y J, Hu Q, Kang C J, Choi Y J, Lee H H, Yoon T S 2015 *IEEE Trans. Nanotechnol.* **14** 798
- [33] Park D, Yang P, Kim H J, Beom K, Lee H H, Kang C J, Yoon T S 2018 *Appl. Phys. Lett.* **113** 162102
- [34] Román Acevedo W, van den Bosch C A M, Aguirre M H, Acha C, Cavallaro A, Ferreyra C, Sánchez M J, Patrone L, Aguadero A, Rubi D 2020 *Appl. Phys. Lett.* **116** 063502
- [35] Salaoru I, Khiat A, Li Q J, Berdan R, Prodromakis T 2013 *Appl. Phys. Lett.* **103** 233513
- [36] Slesazek S, Wylezich H, Mikolajick T 2017 *IEEE 8th Latin American Symposium on Circuits & Systems (LASCAS)* Bariloche, Argentina, Feb. 20–23 2017 p1
- [37] Sun J, Lind E, Maximov I, Xu H Q 2011 *IEEE Electron Device Lett.* **32** 131
- [38] Wu S X, Peng H Y, Wu T 2011 *Appl. Phys. Lett.* **98** 093503
- [39] Ahmed M G, Cho K, Cho T 2012 *13th International Workshop on Cellular Nanoscale Networks and their Applications* Turin, Italy, Aug. 29–31 2012 p1
- [40] Asapu S, Pershin Y V 2015 *IEEE Trans. Electron Devices* **62** 3678
- [41] Biolek D, Biolek Z, Biolkova V 2009 *European Conference on Circuit Theory and Design* Antalya, Turkey, Aug. 23–27 2009 p249
- [42] Biolek D, Biolek Z, Biolkova V 2010 *Electron. Lett.* **46** 520
- [43] Biolek D, Biolkova V 2010 *Electron. Lett.* **46** 1428
- [44] Biolek D, Biolková V, Kolka Z 2010 *IEEE Asia Pacific Conference on Circuits and Systems* Kuala Lumpur, Malaysia Dec. 6–9 2010 p800
- [45] Flak J, Raantala A, Haatainen T, Prunnila M, Laiho M 2014 *14th International Workshop on Cellular Nanoscale Networks and their Applications (CNNA)* Notre Dame, IN, USA, July 29–31 2014 p1
- [46] Fouda M E, Radwan A G 2012 *Electron. Lett.* **48** 1454
- [47] Pershin Y V, Di Ventra M 2010 *Electron. Lett.* **46** 517
- [48] Pershin Y V, Di Ventra M 2011 *Electron. Lett.* **47** 243
- [49] Romero F J, Morales D P, Godoy A, Ruiz F G, Tienda-Luna I M, Ohata A, Rodriguez N 2019 *Int. J. Circ. Theor. App.* **47** 572
- [50] Yu D S, Liang Y, Iu H H C, Chua L O 2014 *IEEE Trans. Circuits Syst. II-Express Briefs* **61** 758
- [51] Yu D, Zhao X, Sun T, Iu H H C, Fernando T 2020 *IEEE Trans. Circuits Syst. II-Express Briefs* **67** 1334
- [52] Yu D, Zhou Z, Iu H H C, Fernando T, Hu Y 2016 *IEEE Trans. Circuits Syst. II-Express Briefs* **63** 1101
- [53] Yu D S, Liang Y, Chen H, Iu H H C 2013 *IEEE Trans. Circuits Syst. II-Express Briefs* **60** 207
- [54] Zheng C Y, Yu D S, Iu H H C, Fernando T, Sun T T, Eshraghian J K, Guo H D 2019 *IEEE Trans. Circuits Syst. I-Regul. Pap.* **66** 4793
- [55] Kwon D, Chung I Y 2020 *IEEE Electron Device Lett.* **41** 493
- [56] Zhao L, Fan Z, Cheng S L, Hong L Q, Li Y Q, Tian G, Chen D Y, Hou Z P, Qin M H, Zeng M, Lu X B, Zhou G F, Gao X S, Liu J M 2020 *Adv Electron Mater* **6** 1900858
- [57] Yamaletdinov R D, Ivakhnenko O V, Sedelnikova O V, Shevchenko S N, Pershin Y V 2018 *Sci. Rep.* **8** 3566
- [58] Patel J A, Sandhie Z T, Chowdhury M H 2018 *IEEE 61st International Midwest Symposium on Circuits and Systems (MWSCAS)* Windsor, Canada, Aug. 5–8 2018 p1130
- [59] Salaoru I, Li Q, Khiat A, Prodromakis T 2014 *Nanoscale. Res. Lett.* **9** 552
- [60] Cai J W, Li L X, Xu C, Feng Y, Zhong Y N, Xu J L, Gao X, Wang S D 2019 *Appl. Phys. Lett.* **114** 043302
- [61] Qian W H, Cheng X F, Zhao Y Y, Zhou J, He J H, Li H, Xu Q F, Li N J, Chen D Y, Lu J M 2019 *Adv. Mater.* **31** 1806424
- [62] Yang P, Jun Kim H, Zheng H, Won Beom G, Park J S, Jung Kang C, Yoon T S 2017 *Nanotechnology* **28** 225201
- [63] Martinez-Rincon J, Pershin Y V 2011 *IEEE Trans. Electron Devices* **58** 1809
- [64] Yang C, Yang N, Yu Y, Li Y, Diez F F 2017 *IEEE 17th International Conference on Communication Technology (ICCT)* Chengdu, China, Oct. 27–30 2017 p1171
- [65] Corinto F, Di Marco M, Forti M, Chua L 2019 *IEEE Trans Cybern* **50** 4758
- [66] Cohen G Z, Pershin Y V, Di Ventra M 2012 *Phys. Rev. B.* **85** 165428
- [67] McCulloch W S, Pitts W 1943 *Bull. Math. Biol.* **5** 115
- [68] Hodgkin A L, Huxley A F 1989 *Bull. Math. Biol.* **52** 25
- [69] Pershin Y V, Di Ventra M 2011 *Adv. Phys.* **60** 145
- [70] Rumelhart D E, Hinton G E, Williams R J 1986 *Nature* **323** 533
- [71] John H, Anders K, Palmer R G 1991 *Phys. Today* **44** 70
- [72] Bi G Q, Poo M M 2001 *Annu. Rev. Neurosci.* **24** 139

## REVIEW

# Research progress of neuromorphic computation based on memcapacitors\*

Ren Kuan<sup>1)2)</sup> Zhang Ke-Jia<sup>1)3)</sup> Qin Xi-Zi<sup>1)2)</sup> Ren Huan-Xin<sup>1)4)</sup>  
Zhu Shou-Hui<sup>1)2)</sup> Yang Feng<sup>1)†</sup> Sun Bai<sup>2)</sup> Zhao Yong<sup>1)5)</sup> Zhang Yong<sup>1)‡</sup>

1) (*Superconductivity and New Energy R&D Center, Key Laboratory of Magnetic Levitation Technologies and Maglev Trains, Ministry of Education, Southwest Jiaotong University, Chengdu 610031, China*)

2) (*School of Physical Science and Technology, Southwest Jiaotong University, Chengdu 610031, China*)

3) (*School of Electrical Engineering, Southwest Jiaotong University, Chengdu 610031, China*)

4) (*School of Material Science and Engineering, Southwest Jiaotong University, Chengdu 610031, China*)

5) (*College of Physics and Energy, Fujian Normal University, Fuzhou 350117, China*)

(Received 2 October 2020; revised manuscript received 6 November 2020)

## Abstract

The rapid development of artificial intelligence (AI) requires one to speed up the development of the domain-specific hardware specifically designed for AI applications. The neuromorphic computing architecture consisting of synapses and neurons, which is inspired by the integrated storage and parallel processing of human brain, can effectively reduce the energy consumption of artificial intelligence in computing work. Memory components have shown great application value in the hardware implementation of neuromorphic computing. Compared with traditional devices, the memristors used to construct synapses and neurons can greatly reduce computing energy consumption. However, in neural networks based on memristors, updating and reading operations have system energy loss caused by voltage and current of memristors. As a derivative of memristor, memcapacitor is considered as a potential device to realize a low energy consumption neural network, which has attracted wide attention from academia and industry. Here, we review the latest advances in physical/simulated memcapacitors and their applications in neuromorphic computation, including the current principle and characteristics of physical/simulated memcapacitor, representative synapses, neurons and neuromorphic computing architecture based on memcapacitors. We also provide a forward-looking perspective on the opportunities and challenges of neuromorphic computation based on memcapacitors.

**Keywords:** memcapacitor, memcapacitive mechanism, synapse, neural networks

**PACS:** 87.19.ll, 85.35.-p, 84.30.-r, 87.18.Sn

**DOI:** 10.7498/aps.70.20201632

\* Project supported by the National High Technology Research and Development Program of China (Grant No. 2017YFE0301401).

† Corresponding author. E-mail: [yf@swjtu.edu.cn](mailto:yf@swjtu.edu.cn)

‡ Corresponding author. E-mail: [yongzhang@swjtu.edu.cn](mailto:yongzhang@swjtu.edu.cn)