

# 二维 Graphene/MoS<sub>2</sub> 范德华异质结光电探测器暗电流和零点偏移特性研究\*

熊玉成<sup>1)</sup> 黄晨<sup>1)</sup> 程砖<sup>1)</sup> 王新厚<sup>1)</sup> 刘向军<sup>1)†</sup>

1) (东华大学机械工程学院, 微纳机电系统与集成电路研究所, 上海 201620)

## 摘要

二维石墨烯/二硫化钼 (Graphene/MoS<sub>2</sub>) 范德华异质结兼具 MoS<sub>2</sub> 优异的光吸收能力和 Graphene 高迁移率载流子输运性能, 在低功耗、高灵敏光电探测领域具有重要应用前景。现有研究主要集中于响应度和探测率等光电性能, 而对暗电流及零点偏移特性的系统研究相对不足。本文采用机械剥离结合全干法转移构筑 Graphene/MoS<sub>2</sub> 范德华异质结光电探测器, 在 100–300 K 及 28–226 mW/cm<sup>2</sup> 的 532 nm 激光照射条件下, 系统研究其暗电流和零点偏移特性, 并与商用 Si PIN 光电探测器进行对比。结果表明, 在本文测试条件下, Graphene/MoS<sub>2</sub> 异质结器件暗电流为 10<sup>-12</sup>–10<sup>-11</sup> A 量级, 较 Si PIN 器件低约 2 个数量级, 主要源于其暗态载流子输运受界面势垒限制, 而 Si PIN 器件主要受耗尽区热生载流子产生与收集影响。零点偏移测试表明, Graphene/MoS<sub>2</sub> 器件在低温下存在由负向正转变的零点偏移, 并随温度升高迅速收敛至 0 V 附近, 反映出界面局域势场及陷阱电荷动态调控作用; 而 Si PIN 器件则始终保持明显正向偏移且偏移量更大, 其变化主要由结区净电流平衡位置变化决定。

**关键词:** 石墨烯, 二硫化钼, 范德华异质结, 光电探测器, 暗电流, 零点偏移

**PACS:** 85.60.Gz, 73.40.Lq, 73.50.Gr, 73.50.Pz

**基金:** 国家自然科学基金(批准号: 52206080, 52150610495)、国家重点研发计划(批准号: 2023YFB3210902)和中央高校基本科研业务费(批准号: 2232025A-01)资助的课题。

† 通信作者. E-mail: xjliu@dhru.edu.cn

第一作者. E-mail: ycxiong@dhru.edu.cn

## 1 引言

二维范德华异质结因其独特的界面物理特性,在新型光电探测器研究中受到广泛关注。与传统半导体异质结相比,二维范德华异质结通过层间范德华作用实现异质材料堆叠,不受晶格匹配限制,界面无悬挂键,可有效降低界面缺陷密度,并具有更高的材料组合自由度和界面结构可调性<sup>[1,2]</sup>,在新型异质结光电器件展现巨大应用前景<sup>[3]</sup>。其中,MoS<sub>2</sub>等过渡金属硫族化合物具有较强的光吸收能力,单层结构表现出直接带隙特征<sup>[4]</sup>;石墨烯则具有较高的载流子迁移率和良好的电荷输运性能。Graphene/MoS<sub>2</sub>范德华异质结兼具高效光吸收与快速载流子输运优势,已成为二维光电探测器研究的典型体系<sup>[5,6]</sup>。

现有研究主要集中于 Graphene/MoS<sub>2</sub> 异质结器件光响应性能的提升,包括响应度、比探测率、光增益及响应速度等。Zhang 等<sup>[6]</sup>制备了原子级薄层 Graphene/MoS<sub>2</sub> 异质结光电探测器,获得了超过  $10^8$  的光增益和高于  $10^7$  A/W 的响应度,显示出该类二维异质结构在高增益光探测方面的应用潜力。DeFazio 等<sup>[7]</sup>进一步在大面积柔性 Graphene/MoS<sub>2</sub> 器件中实现了 45.5 A/W 的外响应度和 570 A/W 的内响应度,表明该类异质结构在柔性光电探测方向同样具有较好的应用前景。在器件结构优化方面,Li 等<sup>[8]</sup>通过非对称电极设计实现了自供电 Graphene/MoS<sub>2</sub> 混合光晶体管,在零偏压条件下获得了超过 3.0 A/W 的响应度、0.13 ms 的响应速率以及 1428 的开关比;Liu 等<sup>[9]</sup>则在 Graphene/MoS<sub>2</sub>/Graphene 横向异质结构中获得了高达  $10^6$  的开关比、 $1.1 \times 10^3$  mA/W 的响应度和  $1.2 \times 10^{13}$  Jones 的比探测率。

对于实际光电探测器,除了以上响应度、探测率和响应时间,其暗电流及零点偏移对长期运行稳定性同样重要<sup>[10]</sup>。暗电流是表征器件在无光条件下泄漏电流的重要参数,是影响噪声和比探测率的关键因素<sup>[11,12]</sup>;零点偏移是指器件电流-电压曲线最小电流点相对于理想零偏压位置的偏离,其大小直接关系到零偏附近输出的稳定性及弱信号判别的准确性<sup>[13,14]</sup>。对于 Graphene/MoS<sub>2</sub> 体系,Jing 等<sup>[15]</sup>报道的 Graphene/MoS<sub>2</sub> 异质结光晶体管的暗电流约为  $10^{-11}$  A, Lee 等<sup>[16]</sup>制备的 WSe<sub>2</sub>/MoS<sub>2</sub> 范德华异质结光电探测器在零偏压下的暗电流约为 3 pA,零点偏移约为 0.5 V; Li 等<sup>[17]</sup>构筑的 NbSe<sub>2</sub>/MoSe<sub>2</sub> 范德华异质结暗态电流处于  $10^{-12}$ – $10^{-11}$  A 量级,零点偏移约为 0.15 V。目前针对 Graphene/MoS<sub>2</sub> 体系暗电流与零点偏移

行为及其作用机制的系统研究仍较为缺乏。

本文采用机械剥离法制备薄层 Graphene 和 MoS<sub>2</sub>，并利用全干式微探针转移方法构筑 Graphene/MoS<sub>2</sub> 范德华异质结器件，以避免传统湿法转移引入的界面污染。随后在低温恒温器中，对 Graphene/MoS<sub>2</sub> 范德华异质结器件及商用 Si PIN 光电探测器进行电学测试。在 100–300 K 温度范围和 28–226 mW/cm<sup>2</sup> 光照条件下，系统测量并比较两类器件的暗电流和零点偏移特性，分析其随温度和光强变化的演化规律及作用机制，为二维范德华异质结光电探测器低暗电流和零点偏移调控设计提供实验依据。

## 2 实验

### 2.1 二维 Graphene/MoS<sub>2</sub> 范德华异质结的制备及结构表征

为减少湿法转移制备二维范德华异质结引入的界面缺陷，本文采用机械剥离结合全干法转移制备二维 Graphene/MoS<sub>2</sub> 范德华异质结器件。如图 1 所示，以 Graphene 和 MoS<sub>2</sub> 单晶块体材料为原料，利用 3M 胶带反复机械剥离获得薄层二维材料，并将其转移至 PDMS 基底备用。实验采用表面预制金电极的 300 nm SiO<sub>2</sub>/Si 衬底作为基底，转移前对衬底进行清洁处理。在光学显微镜下，借助三维微操作平台和钨探针，将薄层 Graphene 转移至预制电极之间的目标区域，使其与一侧金电极形成接触；随后转移薄层 MoS<sub>2</sub>，使其一端与另一侧金电极接触，另一端与薄层 Graphene 形成重叠，从而构建 Graphene/MoS<sub>2</sub> 范德华异质结。图 1(c)为制备的 Graphene/MoS<sub>2</sub> 异质结，其重叠区域约 6.25 μm<sup>2</sup>。作为对比，选用龙信达公司生产商用硅基 PIN 光电探测器 (LXD-PIN33MK)，其感光面积为 9 mm<sup>2</sup>。

采用原子力显微镜 (AFM) 表征薄层 Graphene 和 MoS<sub>2</sub> 的表面形貌及厚度，通过截面高度曲线获得材料的厚度信息。采用拉曼光谱 (Raman) 分析材料的晶格振动特性，通过 Graphene 的 G 峰、2D 峰及 D 峰强度，以及 MoS<sub>2</sub> 的  $E_{2g}^1$  和  $A_{1g}$  特征峰，评估材料的层数、结晶质量及缺陷情况，为器件性能分析提供结构依据。

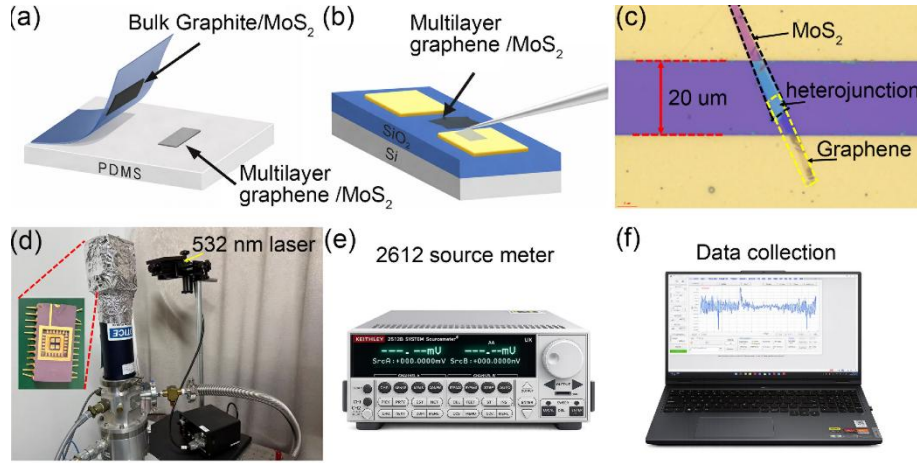


图 1 Graphene/MoS<sub>2</sub> 异质结器件制备流程示意图

**Fig. 1.** Schematic of the fabrication process for the Graphene/MoS<sub>2</sub> heterojunction device

## 2.2 暗电流与零点偏移测试

电学性能测试采用 Keithley 2612B 源表施加偏压并同步采集电流信号。暗电流及零点偏移测试在低温恒温器 (Janis CCS-440H/202) 中完成, 如图 1(d)所示, 温度范围为 100–300 K, 腔体真空度优于  $10^{-6}$  mbar。采用波长为 532 nm 的连续激光 (MGL-III-532, CNI laser) 作为入射光源, 其光斑面积为  $0.75 \text{ mm}^2$ 。光功率由光功率计 (PM-400D, Thorlabs) 测量, 结合光斑面积得到入射光强, 范围为  $28\text{--}226 \text{ mW/cm}^2$ 。对于 Si PIN 光电探测器, 其感光面积为  $9 \text{ mm}^2$ , 远大于 Graphene/MoS<sub>2</sub> 异质结器件的感光面积 ( $\sim 6.25 \text{ }\mu\text{m}^2$ )。在测试中, Si PIN 器件测试时, 光斑照射于感光面中心区域, 其有效感光面积为激光光斑面积 ( $0.5625 \text{ mm}^2$ ); Graphene/MoS<sub>2</sub> 异质结重叠区域调节至光斑中心附近, 其感光面积  $\sim 6.25 \text{ }\mu\text{m}^2$ 。

暗电流定义器件在无光照条件下的输出电流。在恒温条件下, 于 0 V 偏压下进行周期性开关光照测试, 记录光电流随时间变化曲线, 取暗态稳定电流平均值作为该温度点的暗电流。通过比较 100–300 K 温度范围内两类器件的暗电流变化规律, 分析其温度依赖特性。

零点偏移通过电流 – 电压 (I-V) 特性曲线测定。保持温度和光照强度恒定, 对器件施加 -1 V 至 1 V 源漏偏压扫描, 记录输出电流并获得 I-V 曲线。本文将线性坐标原始 I-V 数据中电流绝对值达到最小值时对应的偏压  $V_{\min}$  定义为零点偏移, 即  $\Delta V_0 = V_{\min}$ , 用于表征最小绝对电流点相对于理想零偏压位置的偏离。需要说明的是, 本文所讨论的零点偏移并非严格意义上的零电流点, 而是基于线性坐

标原始 I-V 数据提取的最小绝对电流点位置。通过测量不同温度（100–300 K）及光照强度（28–226 mW/cm<sup>2</sup>）条件下的 I-V 曲线，对比分析 Graphene/MoS<sub>2</sub> 异质结与 Si PIN 光电探测器的零点偏移规律及其影响机制。

### 3 结果与讨论

#### 3.1 二维 Graphene/MoS<sub>2</sub> 范德华异质结

图 2(a)和图 2(b)分别为 MoS<sub>2</sub> 和 Graphene 的 AFM 厚度曲线及形貌图。AFM 结果表明，MoS<sub>2</sub> 和 Graphene 的厚度分别约为 7.3 nm 和 7.6 nm，对应多层 MoS<sub>2</sub> 和多层 Graphene 结构。图 2(c)为 MoS<sub>2</sub> 的拉曼光谱，在 382.7 cm<sup>-1</sup> 和 407.9 cm<sup>-1</sup> 处分别出现  $E_{2g}^1$  和  $A_{1g}$  特征峰，两峰间距约为 25.0 cm<sup>-1</sup>，与多层 MoS<sub>2</sub> 特征相符<sup>[18]</sup>。图 2(d)为 Graphene 的拉曼光谱，在 1582.0 cm<sup>-1</sup> 和 2717.2 cm<sup>-1</sup> 处分别出现 G 峰和 2D 峰。根据两峰峰顶强度计算， $I_{2D}/I_G$  约为 0.62，且 2D 峰形相对较宽，符合多层 Graphene 特征<sup>[19]</sup>。此外，Graphene 的 Raman 光谱中未观察到明显 D 峰，表明缺陷相关散射较弱。上述 AFM 和 Raman 结果说明，所制备的 Graphene 和 MoS<sub>2</sub> 具有较清晰的结构表征特征，可为后续器件电学性能分析提供基础

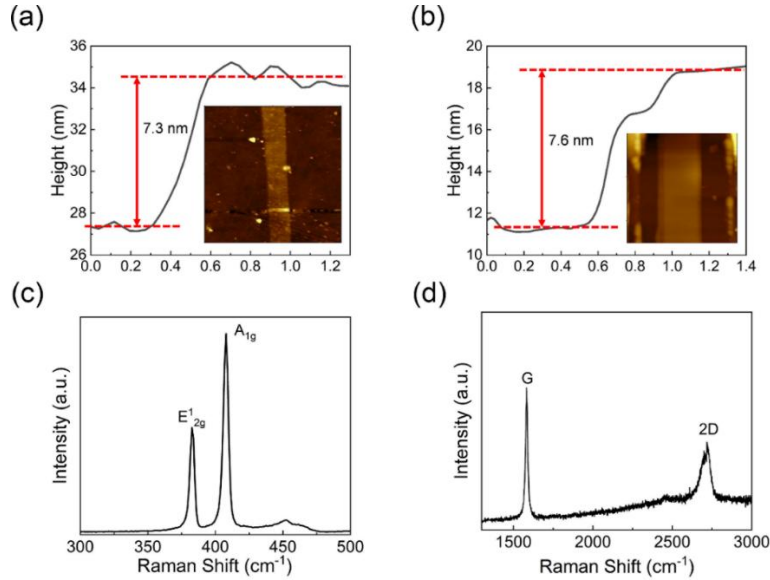


图 2 Graphene/MoS<sub>2</sub> 范德华异质结的结构表征。(a) 多层 MoS<sub>2</sub> 和(b) 多层 Graphene 的厚度曲线及形貌图;(c) 多层 MoS<sub>2</sub> 和(d) 多层 Graphene 的拉曼光谱。

**Fig. 2.** Structural characterization of the Graphene/MoS<sub>2</sub> vdW heterojunction. AFM height profile of multilayer (a) MoS<sub>2</sub> and (b) Graphene. Raman spectrum of multilayer (c) MoS<sub>2</sub> and (d) Graphene.

### 3.2 暗电流

图 3(a,b)是二维 Graphene/MoS<sub>2</sub> 异质结器件在 100 K 和 300 K、0 V 偏压条件下的光电流响应曲线。器件均表现出稳定的光开关响应，光电流随光照强度（28–226 mW/cm<sup>2</sup>）增加而增大。在 100 K 时，暗电流约为  $8 \times 10^{-12}$  A，随着光强由 28 mW/cm<sup>2</sup> 增加至 226 mW/cm<sup>2</sup>，光电流从  $\sim 6 \times 10^{-11}$  A 增至  $\sim 4 \times 10^{-10}$  A，其开关比由  $\sim 7$  提高至  $\sim 50$ ；在 300 K 时，暗电流约为  $2 \times 10^{-11}$  A，随着光照增强，光电流增大至  $6 \times 10^{-10}$ – $6 \times 10^{-9}$  A，开关比约为 30–260。随着光强增加，光生载流子浓度提高，光照电流相对于暗电流的增幅更加明显，导致开关比持续增大。其暗电流量级与文献报道的 Graphene/MoS<sub>2</sub> 异质结零偏暗电流（ $10^{-11}$  A 量级）接近<sup>[15]</sup>。

图 3(c,d)为相同测试条件下 Si PIN 光电探测器的响应曲线。Si PIN 器件表现出稳定的光开关特性。100 K 时，暗电流约为  $9 \times 10^{-10}$  A，光电流随着光强（28–226 mW/cm<sup>2</sup>）从  $\sim 10^{-4}$  A 增至  $\sim 10^{-3}$  A，其开关比由  $\sim 1.1 \times 10^5$  提高至  $\sim 10^6$ 。300 K 时，暗电流增至  $1.4 \times 10^{-9}$  A，光电流维持在  $10^{-4}$ – $10^{-3}$  A 范围，开关比约为  $7.1 \times 10^4$ – $7.1 \times 10^5$ ，与器件手册基本一致。相比之下，Si PIN 器件具有更高的光照电流和开关比，但其暗电流明显高于 Graphene/MoS<sub>2</sub> 异质结器件。

图 3(e)为 100–300 K 温度范围内两类器件暗电流对比。随着温度升高，Graphene/MoS<sub>2</sub> 异质结器件暗电流由约  $5 \times 10^{-12}$  A 增至  $2.2 \times 10^{-11}$  A，而 Si PIN 器件由约  $8 \times 10^{-10}$  A 增至  $1.4 \times 10^{-9}$  A，均呈单调增加趋势。在整个测试温度范围内，Graphene/MoS<sub>2</sub> 异质结器件的绝对暗电流始终比 Si PIN 器件低约 2 个数量级。按前述有效面积进一步归一化后，两类器件的暗电流密度如图 3(f)所示。随着温度由 100 K 升高至 300 K，Graphene/MoS<sub>2</sub> 异质结器件的暗电流密度由约  $1.32 \times 10^{-4}$  A/cm<sup>2</sup> 增至  $3.49 \times 10^{-4}$  A/cm<sup>2</sup>，Si PIN 器件由约  $1.68 \times 10^{-6}$  A/cm<sup>2</sup> 增至  $2.81 \times 10^{-6}$  A/cm<sup>2</sup>。Graphene/MoS<sub>2</sub> 异质结器件因有效面积小，其暗电流密度显著高于 Si PIN 器件。

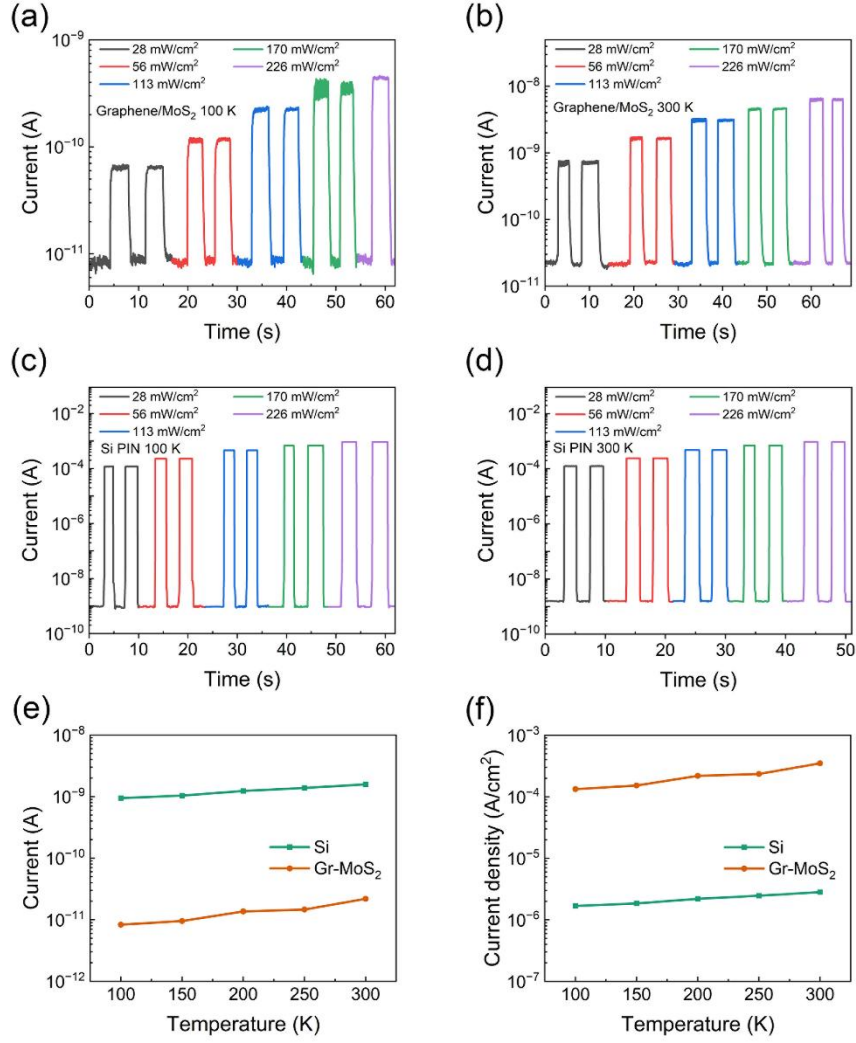


图 3 Graphene/MoS<sub>2</sub> 范德华异质结与 Si PIN 光电探测器的暗电流对比。(a) 100 K 和(b) 300 K 下 Graphene/MoS<sub>2</sub>范德华异质结的光开关响应；(c) 100 K 和(d) 300 K 下 Si PIN 光电探测器的光开关响应；两类器件(e) 暗电流和(f) 暗电流密度随温度的变化。

**Fig. 3.** Dark-current comparison between the Graphene/MoS<sub>2</sub> vdW heterojunction and Si PIN photodetectors. Photo-switching response of the Graphene/MoS<sub>2</sub> vdW heterojunction at (a) 100 K and (b) 300 K; photo-switching response of the Si PIN photodetector at (c) 100 K and (d) 300 K; (e) temperature-dependent dark current and (f) dark current density of the two devices.

为进一步评估器件在低电流测试条件下的测量背景和光开关稳定性，测试了背景电流噪声和循环光开关响应。如图 4(a)所示，背景电流处于 10<sup>-12</sup> A

量级，主要在  $2.2 \times 10^{-12}$ – $3.8 \times 10^{-12}$  A 范围内波动，说明低电流测试结果会受到测试系统背景噪声和仪器分辨率的影响。如图 4(b)所示，在 0 V 偏压、226 mW/cm<sup>2</sup> 光功率密度和 0.25 Hz 调制频率下，Graphene/MoS<sub>2</sub> 异质结器件在约 600 s 的重复光照开关过程中保持了较稳定的响应特性，光照电流维持在  $10^{-10}$  A 量级，关光后电流保持在  $10^{-11}$  A 量级，未出现明显不可逆衰减，表明器件具有较好的短时循环光开关稳定性。

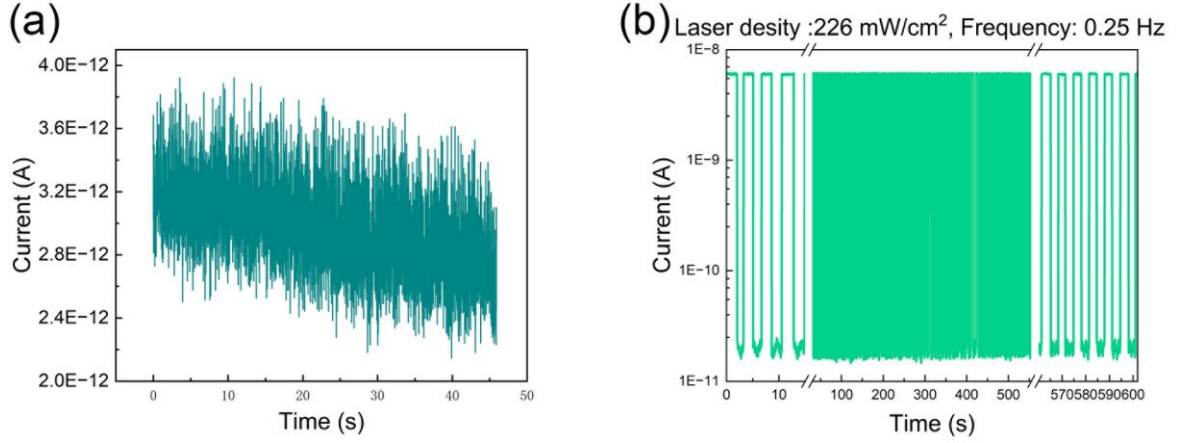


图 4 Graphene/MoS<sub>2</sub> 范德华异质结器件的背景噪声与循环光开关稳定性:(a) 相同测试条件下的背景电流噪声;(b) 0 V 偏压下的循环光开关稳定性测试

Fig. 4 Background noise and cyclic photo-switching stability of the Graphene/MoS<sub>2</sub> van der Waals heterojunction device: (a) background current noise under the same testing conditions; (b) cyclic photo-switching stability test at 0 V bias.

为理解 Graphene/MoS<sub>2</sub> 范德华异质结与 Si PIN 光电探测器的暗电流差异，结合能带结构对其形成机理进行理论分析。Si PIN 光电探测器的暗电流主要来源于 PN 结耗尽区的 Shockley–Read–Hall (SRH) 热生载流子<sup>[20]</sup>。如图 5(a)所示，在无光照条件下，耗尽区内存在内建电场，价带中的电子在热激发作用下通过缺陷能级跃迁至导带，形成电子–空穴对，并在内建电场作用下分别向 N 区和 P 区漂移，从而产生暗电流。其表达式可写为

$$I_{dark} = \frac{qA n_i W}{\tau_g} \quad (3-1)$$

其中， $q$  为元电荷， $n_i$  为本征载流子浓度， $W$  为耗尽层宽度， $\tau_g$  为产生寿命， $A$  为器件有效面积。取  $q=1.6 \times 10^{-19}$  C， $n_i(300K)=1.08 \times 10^{10}$  cm<sup>-3</sup><sup>[21]</sup>， $W=1.0 \times 10^{-3}$  cm，

$\tau_g = 1.0 \times 10^{-4} s$ ,  $A = 0.09 \text{ cm}^2$ , 可得

$$I_{dark} = 1.6 \times 10^{-9} \text{ A} \quad (3-2)$$

其理论值处于  $10^{-9} \text{ A}$  量级, 与实验结果接近。由于  $n_i$  对温度高度敏感, 温度升高时结区热生载流子浓度显著增加, 导致暗电流单调增大, 这与图 3(e)中 Si PIN 器件暗电流随温度升高而增加的实验结果一致。

Graphene/MoS<sub>2</sub> 异质结器件的暗电流主要受到界面势垒调控<sup>[22]</sup>。如图 5(b)所示, Graphene 与 MoS<sub>2</sub> 接触后, 由于功函数和费米能级差异, 在界面处形成肖特基势垒, 暗态下载流子需克服该势垒才能实现跨界面输运, 因此 Graphene/MoS<sub>2</sub> 异质结的暗电流与界面势垒高度、局域态分布以及界面输运过程密切相关。为估算界面势垒对暗态电流的限制作用, 首先采用理想热发射模型进行数量级分析。对于理想热发射过程<sup>[23]</sup>, 暗电流可表示为

$$I_{dark} = AA^* T^2 \exp\left(-\frac{q\Phi_B}{kT}\right) \quad (3-3)$$

其中,  $A^*$  为有效理查森常数,  $\Phi_B$  为有效势垒高度,  $K$  为玻尔兹曼常数,  $T$  为绝对温度。异质结重叠面积  $A = 6.25 \times 10^{-8} \text{ cm}^2$ ,  $A^* = 80.3 \text{ A cm}^{-2} \text{ K}^{-2}$ <sup>[24]</sup>,  $T = 300 \text{ K}$ 。并取理论势垒高度  $\Phi_B = 0.35 \text{ eV}$ , 则有

$$I_{dark} = 3.8 \times 10^{-11} \text{ A} \quad (3-4)$$

理论值处于  $10^{-11} \text{ A}$  量级, 与实验结果在量级上相符。需要指出的是, 上述计算基于理想热发射模型和假设势垒高度, 仅能作为暗电流量级的参考估算。

为进一步分析其温度依赖输运特征, 本文对不同温度下的暗态电流进行了 Richardson 型拟合。对式(3-3)两边取对数可得

$$\ln\left(\frac{I_{dark}}{T^2}\right) = \ln(AA^*) - \frac{q\Phi_B}{kT} \quad (3-5)$$

因此, 通过绘制  $\ln(I_{dark}/T^2)$  与  $1/T$  的关系, 并对其进行线性拟合, 可以从斜率中提取有效势垒高度  $\Phi_B$ 。现在拟合公式为

$$\ln\left(\frac{I_{dark}}{T^2}\right) = -699.17 \frac{1}{T} - 26.76 \quad (3-6)$$

由此可得

$$\Phi_B = 0.06 \text{ eV} \quad (3-7)$$

拟合得到的表观有效势垒约为  $0.06 \text{ eV}$ , 低于理想能带结构中估算所采用的界面

势垒高度  $\Phi_B=0.35\text{ eV}$ 。该结果说明，实际 Graphene/MoS<sub>2</sub> 异质结暗态输运不能简单理解为载流子完全越过理想势垒的单一热发射过程。从图 3(e)可以看出，Graphene/MoS<sub>2</sub> 异质结器件暗电流随温度升高而增大，说明热激活过程参与了界面输运。同时，低温下器件仍存在可测暗态电流，且拟合得到的表观有效势垒较小，表明实际输运过程中还可能存在隧穿相关贡献。考虑到 Graphene/MoS<sub>2</sub> 范德华异质结界面处可能存在局域态、界面陷阱、势垒不均匀性以及费米能级钉扎等因素，实际器件中的暗态输运更合理地理解为界面势垒限制的热激活输运过程，并可能包含热场发射或陷阱辅助隧穿贡献。

结合图 5 可知，Si PIN 器件的暗电流主要由耗尽区体内热生载流子的产生与收集决定，其本质属于体材料主导的产生电流；而 Graphene/MoS<sub>2</sub> 异质结器件的暗电流主要受界面势垒限制，并可能包含热激活输运、热场发射及界面态辅助隧穿等贡献。前者受本征载流子浓度和耗尽区体积影响显著，后者则主要与界面势垒、局域态分布以及异质结重叠面积有关。正是由于载流子产生区域和输运限制机制的差异，使得两类器件在暗电流绝对值、面积归一化暗电流密度及温度依赖行为上表现出不同特征。

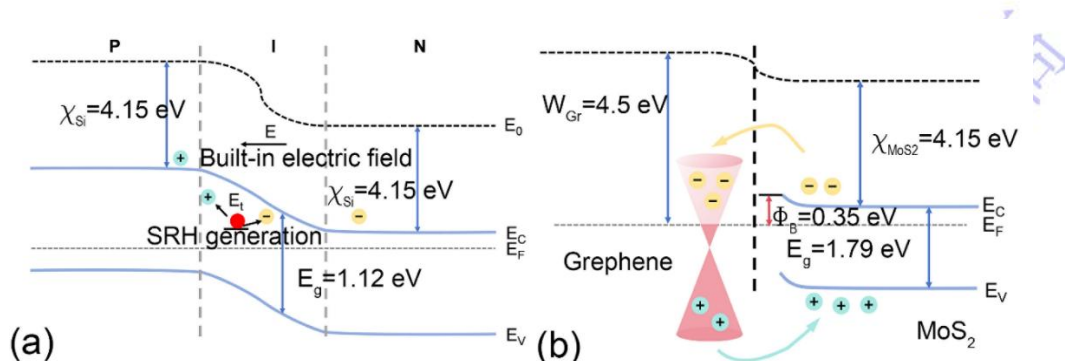


图 5 Si PIN 器件与 Graphene/MoS<sub>2</sub> 异质结器件的能带示意图：(a) 硅基 PIN 器件；(b) Graphene/MoS<sub>2</sub> 异质结器件。

**Fig.5.** Schematic energy band diagrams of the silicon PIN device and the Graphene/MoS<sub>2</sub> heterojunction device: (a) Silicon PIN device; (b) Graphene/MoS<sub>2</sub> heterojunction device.

### 3.3 零点偏移

图 6(a,b)为 Graphene/MoS<sub>2</sub> 异质结器件在不同温度和光照条件下的 I-V 特性曲线，最小电流点位置（零点偏移）随温度和光照变化明显。100 K 时，暗态下器件零点偏移约为 -0.46 V；随着光照强度由 28 mW/cm<sup>2</sup> 增加至 226 mW/cm<sup>2</sup>，零

点偏移由约-0.43 V 逐渐转变为 0.22–0.24 V，最小电流点由负电压侧移动至正电压侧。300 K 时，暗态及不同光照条件下零点偏移均接近 0 V，约为 0–0.01 V。如图 6(c)所示，随温度升高，暗态零点偏移由 100 K 时的-0.47 V 逐渐减小至 300 K 时的 0.01 V；光照条件下，150 K 和 200 K 时零点偏移分别收敛至 0.17–0.20 V 和 0.08–0.13 V，250 K 以上基本稳定在 0 V 附近，表明升温能够显著抑制 Graphene/MoS<sub>2</sub> 异质结器件的零点偏移。

相比之下，Si PIN 器件在全温区内均表现出持续的正向零点偏移。如图 6(d,e)所示，Si PIN 器件的 I-V 曲线最小电流点始终位于正电压侧。100 K 时，暗态下零点偏移约为 0.57 V；随着光强增加，零点偏移由约 0.76 V 增至 0.82 V。300 K 时，暗态零点偏移约为 0.19 V，光照条件下仍保持在 0.49–0.57 V 范围内。如图 6(f)所示，Si PIN 器件暗态零点偏移随温度升高由约 0.57 V 减小至 0.18–0.19 V；在同一温度下，零点偏移随光强增加而增大，且光照条件下的偏移量显著高于暗态。

对比两类器件，Graphene/MoS<sub>2</sub> 异质结器件虽然在低温下存在由负向正向转变的零点偏移，但其偏移幅值整体较小，并随温度升高快速收敛至 0 V 附近；而 Si PIN 器件则在全温区内保持明显的正向零点偏移，且光照会进一步增大偏移量。尤其在接近室温条件下，Graphene/MoS<sub>2</sub> 异质结器件基本维持在理想零偏位置附近，表现出更优的零点稳定性。

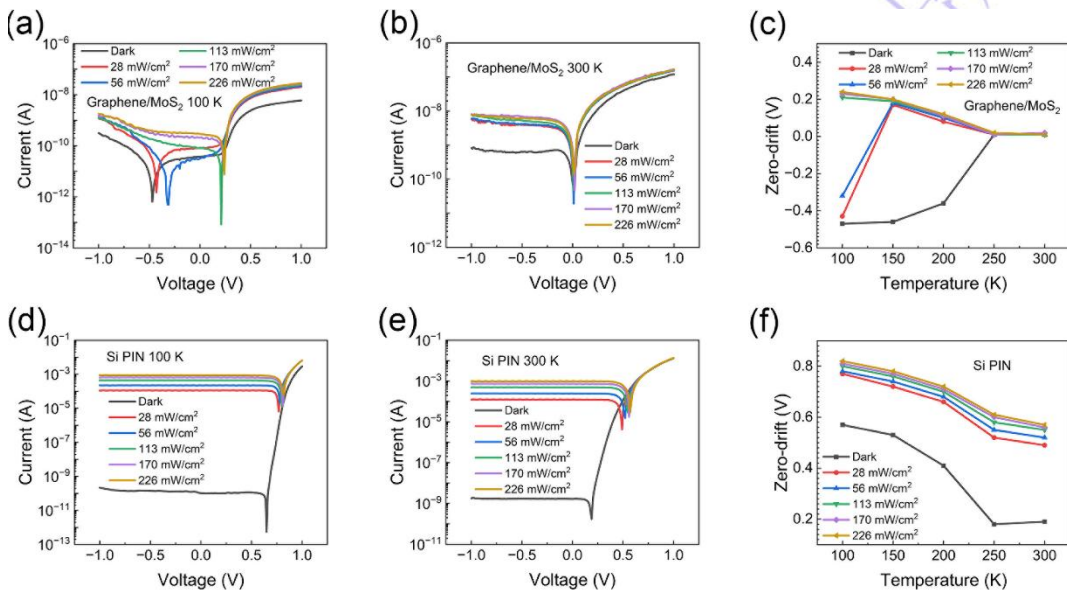


图 6 Graphene/MoS<sub>2</sub> 异质结与 Si PIN 光电探测器的零点偏移特性。(a) 100 K 和 (b) 300 K 下 Graphene/MoS<sub>2</sub> 范德华异质结 I-V 曲线；(c) Graphene/MoS<sub>2</sub> 异质结

不同光照强度下的零点偏移随温度变化曲线；(d) 100 K 和(e) 300 K 下 Si PIN 光电探测器 I-V 曲线；(f) Si PIN 不同光照强度下的零点偏移随温度变化曲线

**Fig.6.** Zero-drift characteristics of the Graphene/MoS<sub>2</sub> heterojunction and Si PIN photodetector. I-V curves of the Graphene/MoS<sub>2</sub> vdW heterojunction at (a) 100 K and (b) 300 K. (c) Temperature-dependent zero-drift of the Graphene/MoS<sub>2</sub> heterojunction under different light intensities. I-V curves of the Si PIN photodetector at (d) 100 K and (e) 300 K. (f) Temperature-dependent zero-drift of the Si PIN photodetector under different light intensities.

为进一步分析两类器件零点偏移的形成机制，结合能带结构进行讨论。对于 Si PIN 器件，其零点偏移主要由结区内建电场、光生电流及小偏压区净电流平衡位置变化决定。在光照条件下，总电流可表示为暗电流与光生电流的叠加<sup>[25]</sup>，

$$I = I_0 \left[ \exp\left(\frac{qV}{nkT}\right) - 1 \right] - I_{ph} \quad (3-8)$$

式中， $I_0$  为反向饱和电流， $I_{ph}$  为光生电流， $n$  为理想因子。当净电流为零时，可得对应的补偿电压：

$$V = \frac{nkT}{q} \ln\left(\frac{I_{ph}}{I_0} + 1\right) \quad (3-9)$$

由式(3-6)可知，随着光照增强， $I_{ph}$  增大，达到零电流平衡所需的补偿电压随之升高，因此最小电流点向正电压方向移动；而当温度升高时， $I_0$  增大，零电流条件下的补偿电压减小，相应地零点偏移减弱。由于 Si PIN 器件的结区内建场及光生载流子分离过程始终存在，其最小电流点在整个测试范围内始终保持在正电压一侧，这与图 5(f)中零点偏移随光强增大而增加、随温度升高而减小的变化规律一致。

与硅基 PIN 器件不同，Graphene/MoS<sub>2</sub> 异质结器件的零点偏移更明显地受到界面电荷状态和局域势场调控。已有研究表明，在 Graphene/MoS<sub>2</sub> 异质结构中，光生电子-空穴对主要在 MoS<sub>2</sub> 侧产生<sup>[6]</sup>，并在界面内建电场作用下发生分离，其中电子更易向 Graphene 侧转移，而空穴相对滞留于 MoS<sub>2</sub> 一侧<sup>[5,6]</sup>。MoS<sub>2</sub> 中的局域态、带尾态及界面陷阱会对载流子的俘获与释放产生显著影响，其占据状态具有明显温度依赖性<sup>[26-28]</sup>。因此，Graphene/MoS<sub>2</sub> 异质结的零点偏移主要由界面势垒、陷阱电荷分布及光生载流子分离共同决定，而非单纯的整体光伏效应。

如图 7(a)所示，在低温暗态下，MoS<sub>2</sub> 层内缺陷态及界面陷阱态对载流子的

俘获作用较强，部分电荷滞留于界面附近而难以及时释放<sup>[29]</sup>，界面附近容易形成冻结电荷积累，并建立附加局域势场，从而使器件在零偏附近的净电流平衡位置偏向负电压侧，因此图 6(c)中 100 K 暗态对应的零点偏移约为-0.46 V。随着光照引入，如图 7(b)所示，MoS<sub>2</sub> 中产生的光生载流子在界面内建场作用下发生分离，部分载流子转移至 Graphene 侧，同时陷阱态占据状态发生改变，低温下由冻结电荷建立的附加势场被逐步削弱<sup>[30]</sup>，因此零点偏移由负值向 0 V 附近回移；在较高光强下，这一调制作用进一步增强，最小电流点甚至由负电压侧跨越至正电压侧。升温后，如图 7(c)所示，被陷阱俘获的载流子在热激发作用下逐步释放<sup>[31]</sup>，界面附近冻结电荷的影响明显减弱，因此暗态条件下的零点偏移便由低温时的负值逐步回到 0 V 附近。进一步在升温有光条件下，如图 7(d)所示，热激发释放与光生载流子分离共同作用，界面局域势场进一步减弱，不同光强条件下的最小电流点均趋于稳定在 0 V 附近，这也与图 6(c)中 250–300 K 时各曲线几乎收敛于零点的实验结果相对应。

综合图 6 和图 7 可知，两类器件零点偏移的本质差异来源于主导机制不同：Si PIN 器件主要表现为结区净电流平衡位置的正向移动，而 Graphene/MoS<sub>2</sub> 异质结器件则主要受界面局域势场和陷阱态动态调控。因此，后者在升温或光照条件下更容易恢复至理想零偏位置，在室温工作条件下表现出更小的零点偏移和更优的输出基线稳定性。

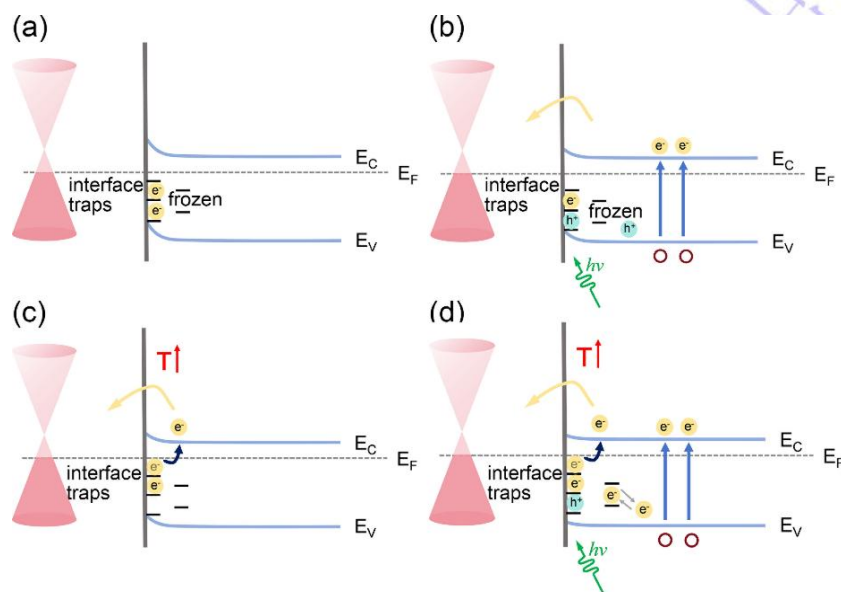


图 7 Graphene/MoS<sub>2</sub> 异质结器件在不同温度和光照条件下的能带演化示意图：(a) 低温暗态；(b) 低温光照；(c) 高温暗态；(d) 高温光照

**Fig.7.**Schematic energy band evolution of the Graphene/MoS<sub>2</sub> heterojunction device under different temperature and illumination conditions: (a) low-temperature dark state; (b) low-temperature illuminated state; (c) elevated-temperature dark state; (d) elevated-temperature illuminated state

## 4 结 论

本文采用机械剥离结合干法转移,制备了二维 Graphene/MoS<sub>2</sub> 范德华异质结光电探测器,并在 100–300 K 温度范围和 28–226 mW/cm<sup>2</sup> 的 532 nm 光照条件下,与商用 Si PIN 光电探测器系统比较了暗电流和零点偏移特性。结果表明,在本文测试条件下, Graphene/MoS<sub>2</sub> 异质结器件在整个测试温区内均表现出极低的暗电流水平 ( $10^{-12}$ – $10^{-11}$  A 量级),较 Si PIN 器件低约 2 个数量级。结合热发射模型与能带分析可知,其暗电流主要受 Graphene/MoS<sub>2</sub> 界面势垒限制,而 Si PIN 器件则主要受耗尽区热生载流子的产生与收集影响。零点偏移测试表明, Graphene/MoS<sub>2</sub> 异质结器件在低温下存在由负向正转变的零点偏移,但其偏移幅值整体小于 Si PIN 器件,并随温度升高迅速收敛至 0 V 附近,在接近室温条件下基本保持理想零偏位置。相比之下, Si PIN 器件在全温区内始终表现出明显的正向零点偏移,且光照增强会进一步增大偏移量。结合 I-V 特性及能带演化分析表明, Si PIN 器件的零点偏移主要由结区净电流平衡位置变化决定,而 Graphene/MoS<sub>2</sub> 异质结器件则主要受界面局域势场及陷阱电荷动态调控。本工作系统揭示了二维 Graphene/MoS<sub>2</sub> 范德华异质结光电探测器暗电流和零点偏移的温度及光照演化规律,阐明了界面势垒与陷阱态对器件低噪声和高稳定性输出的关键作用,可为低功耗、高稳定性光电探测器的设计与性能优化提供理论依据。

## 参考文献

- [1] Liu Y, Weiss N O, Duan X, Cheng H-C, Huang Y, Duan X 2016 *Nat. Rev. Mater.* **1** 16042
- [2] Geim A K, Grigorieva I V 2013 *Nature* **499** 419
- [3] Wang Q H, Kalantar-Zadeh K, Kis A, Coleman J N, Strano M S 2012 *Nat. Nanotechnol.* **7** 699
- [4] Mak K F, Lee C, Hone J, Shan J, Heinz T F 2010 *Phys. Rev. Lett.* **105** 136805
- [5] Roy K, Padmanabhan M, Goswami S, Sai T P, Ramalingam G, Raghavan S, Ghosh A 2013 *Nat. Nanotechnol.* **8** 826

- [6] Zhang W, Chuu C-P, Huang J-K, Chen C-H, Tsai M-L, Chang Y-H, Liang C-T, Chen Y-Z, Chueh Y-L, He J-H 2014 *Sci. Rep.* **4** 3826
- [7] De Fazio D, Goykhman I, Yoon D, Bruna M, Eiden A, Milana S, Sassi U, Barbone M, Dumcenco D, Marinov K 2016 *ACS Nano* **10** 8252
- [8] Li X, Wu J, Mao N, Zhang J, Lei Z, Liu Z, Xu H 2015 *Carbon* **92** 126
- [9] Liu B, Chen Y, You C, Liu Y, Kong X, Li J, Li S, Deng W, Li Y, Yan H 2019 *J. Alloys Compd.* **779** 140
- [10] Pecunia V, Anthopoulos T D, Armin A, Bouthinon B, Caironi M, Castellanos-Gomez A, Chen Y, Cho K, Clegg C, Fang X 2025 *Nat. Photon.* **19** 1178
- [11] Wang F, Zhang T, Xie R, Wang Z, Hu W 2023 *Nat. Commun.* **14** 2224
- [12] Kublitski J, Hofacker A, Boroujeni B K, Benduhn J, Nikolis V C, Kaiser C, Spoltore D, Kleemann H, Fischer A, Ellinger F 2021 *Nat. Commun.* **12** 551
- [13] Tang Y, Jin P, Wang Y, Li D, Chen Y, Ran P, Fan W, Liang K, Ren H, Xu X 2023 *Nat. Commun.* **14** 4961
- [14] Liu Y, Jia R, Wang Y, Hu Z, Zhang Y, Pang T, Zhu Y, Luan S 2017 *ACS Appl. Mater. Interfaces* **9** 15638
- [15] Jing C, Deng Z, Cui H 2026 *Crystals* **16** 105
- [16] Lee H S, Ahn J, Shim W, Im S, Hwang D K 2018 *Appl. Phys. Lett.* **113** 163102
- [17] Li C, Wu Z, Zhang C, Peng S, Han J, He M, Dong X, Gou J, Wang J, Jiang Y 2023 *Adv. Opt. Mater.* **11** 2300905
- [18] Lee C, Yan H, Brus L E, Heinz T F, Hone J, Ryu S 2010 *ACS Nano* **4** 2695
- [19] Ferrari A C, Meyer J C, Scardaci V, Casiraghi C, Lazzeri M, Mauri F, Piscanec S, Jiang D, Novoselov K S, Roth S 2006 *Phys. Rev. Lett.* **97** 187401
- [20] Poyai A, Simoen E, Claeys C, Czerwinski A, Gaubas E 2001 *Appl. Phys. Lett.* **78** 1997
- [21] Sproul A, Green M A 1991 *J. Appl. Phys.* **70** 846
- [22] Tian H, Tan Z, Wu C, Wang X, Mohammad M A, Xie D, Yang Y, Wang J, Li L-J, Xu J 2014 *Sci. Rep.* **4** 5951
- [23] Yu L, Lee Y-H, Ling X, Santos E J, Shin Y C, Lin Y, Dubey M, Kaxiras E, Kong J, Wang H 2014 *Nano Lett.* **14** 3055

- [24] Jahangir I, Uddin M A, Singh A K, Koley G, Chandrashekhar M 2017 *Appl. Phys. Lett.* **111** 142101
- [25] Dervos C T, Skafidas P D, Mergos J A, Vassiliou P 2004 *Sensors* **4** 58
- [26] Furchi M M, Polyushkin D K, Pospischil A, Mueller T 2014 *Nano letters* **14** 6165
- [27] Guo Y, Wei X, Shu J, Liu B, Yin J, Guan C, Han Y, Gao S, Chen Q 2015 *Appl. Phys. Lett.* **106** 103109
- [28] Park Y, Baac H W, Heo J, Yoo G 2016 *Appl. Phys. Lett.* **108** 083102
- [29] Khan M A, Kim H, Kim H J, Yoon A, Lee Z, Ford C J, Kim G-H 2025 *Appl. Phys. Lett.* **126** 133504
- [30] Nur R, Tsuchiya T, Toprasertpong K, Terabe K, Takagi S, Takenaka M 2020 *Commun. Mater.* **1** 103
- [31] Di Bartolomeo A, Kumar A, Durante O, Sessa A, Faella E, Viscardi L, Intonti K, Giubileo F, Martucciello N, Romano P 2023 *Mater. Today Nano* **24** 100382

## **Dark current and zero-drift characteristics of a two-dimensional Graphene/MoS<sub>2</sub> van der Waals heterojunction photodetector\***

XIONG Yucheng<sup>1)</sup> HUANG Chen<sup>1)</sup> CHENG Zhuan<sup>1)</sup> WANG Xinhou<sup>1)</sup> LIU Xiangjun<sup>1)†</sup>

<sup>1)</sup> Institute of Micro/Nano Electromechanical System and Integrated Circuit, College of Mechanical Engineering, Donghua University, Shanghai 201620, China

### Abstract

Two-dimensional graphene/molybdenum disulfide (Graphene/MoS<sub>2</sub>) van der Waals (vdW) heterostructures, which integrate the strong optical absorption of MoS<sub>2</sub> with the ultrahigh carrier mobility of graphene, have emerged as promising candidates for low-power, high-sensitivity photodetection. Although previous studies have primarily focused on photoresponse metrics such as responsivity and specific detectivity, the fundamental characteristics of dark current and zero-offset voltage have received comparatively limited attention. In this work, a Graphene/MoS<sub>2</sub> vdW heterostructure photodetector was fabricated by mechanical exfoliation followed by an all-dry transfer

process. The dark current and zero-offset characteristics were systematically investigated over a temperature range of 100–300 K under 532 nm laser illumination with power densities ranging from 28 to 226 mW cm<sup>-2</sup>, and were directly compared with those of a commercial Si PIN photodiode. The Graphene/MoS<sub>2</sub> heterostructure exhibited an ultralow dark current on the order of 10<sup>-12</sup>–10<sup>-11</sup> A, approximately two orders of magnitude lower than that of the Si PIN photodiode under identical measurement conditions. This substantial reduction is attributed to the suppression of dark-state carrier transport by the interfacial potential barrier in the vdW heterostructure, whereas the dark current in the Si PIN device is predominantly governed by the thermal generation and collection of carriers within the depletion region. Zero-offset measurements further revealed a temperature-dependent polarity transition in the Graphene/MoS<sub>2</sub> device, with the offset voltage changing from negative to positive at low temperatures and rapidly converging toward 0 V as the temperature increased. This behavior indicates the dynamic modulation of the interfacial electrostatic potential by localized potential fluctuations and trap-state charging/discharging processes. In contrast, the Si PIN photodiode consistently exhibited a larger positive zero-offset voltage over the entire temperature range, with its variation primarily determined by shifts in the net current equilibrium within the p–n junction. These results provide new insights into the intrinsic dark-state transport and offset mechanisms of Graphene/MoS<sub>2</sub> vdW heterostructure photodetectors, offering valuable guidance for the design and optimization of low-noise, high-stability optoelectronic devices.

**Keywords:** Graphene, MoS<sub>2</sub>, van der Waals heterojunction, photodetector, dark current, zero-drift

---

\* Project supported by the National Natural Science Foundation of China (Grant Nos. 52206080 and 52150610495), the National Science and Technology Major Project of the Ministry of Science and Technology of China (Grant No. 2023YFB3210902), and the Fundamental Research Funds for the Central Universities of Ministry of Education of China (Grant Nos. 2232025A-01).

† Corresponding author. E-mail: xjliu@dhu.edu.cn

The first author. E-mail: ycxiong@dhu.edu.cn