

热应力作用降低 LPE 层中的位错

涂 相 征

(中国科学院半导体研究所)

1982 年 1 月 19 日收到

提 要

提出由温差造成热剪切应力,引起衬底穿线位错滑移,形成 $\langle 110 \rangle$ 界面位错,从而降低 LPE 层中位错的模型。稳定自然对流下的温度梯度液相外延,存在衬底厚度方向的温差,能在边缘固定的衬底中造成热剪切应力。生长了厚 GaAs 和 $\text{Ga}_{1-x}\text{Al}_x\text{As}$ 层 ($x < 0.3$),估算的热剪切应力大于产生 $\langle 110 \rangle$ 暗线缺陷的临界剪切应力。表面腐蚀坑观察表明,外延层位错密度下降,或无位错。界面蚀槽和阴极荧光观察表明,衬底穿线位错在界面弯曲成 $\langle 110 \rangle$ 界面位错。透射电子显微镜观察表明,界面位错多数是 60° 位错,少数是 Lomer 位错。这意味着有可能借助热应力引入界面位错而将所有的衬底穿线位错消除。

一、引 言

许多半导体器件的性能受材料中位错的影响。最显著的例子是半导体激光器的蜕化。外延层位错,有的在生长过程中产生,但通常由衬底位错延伸而来。为降低外延层中这种穿线位错密度,几年来作了一些努力^[1-4]。其方法都是基于马修斯(Matthews)设想^[5]:即存在界面失配的情况下,衬底穿线位错能在界面弯出晶体。显然,这种方法只能在晶格失配较大的异质外延中才能奏效。

双异质结激光器的蜕化与形成 $\langle 110 \rangle$ 方向的暗线缺陷有关。实验表明外应力可感生 $\langle 110 \rangle$ 暗线缺陷^[6,7]。X 射线形貌和透射电子显微镜观察表明, $\langle 110 \rangle$ 暗线缺陷由位错组成^[8,9]。有两种不同柏格斯矢量的 $\langle 110 \rangle$ 暗线缺陷:一种柏格斯矢量平行生长面(100);另一种柏格斯矢量与生长面相交 45° ^[10]。普遍认为,外应力感生位错是滑移增殖机制起作用^[11,12]。

热应力作为位错滑移运动的策动力,可以利用。因位错滑移可改变其传播方向,这正是排除外延层中穿线位错的基本途径。本文介绍一种技术,通过保持衬底厚度方向的温差,在衬底中造成热剪切应力,使衬底穿线位错弯曲,并在外延生长中,成为 $\langle 110 \rangle$ 界面位错穿出晶体。

二、原 理

考虑厚度为 $2c$ 的均匀平板,其横截面如图 1(a) 所示。沿板的厚度方向保持温差,上

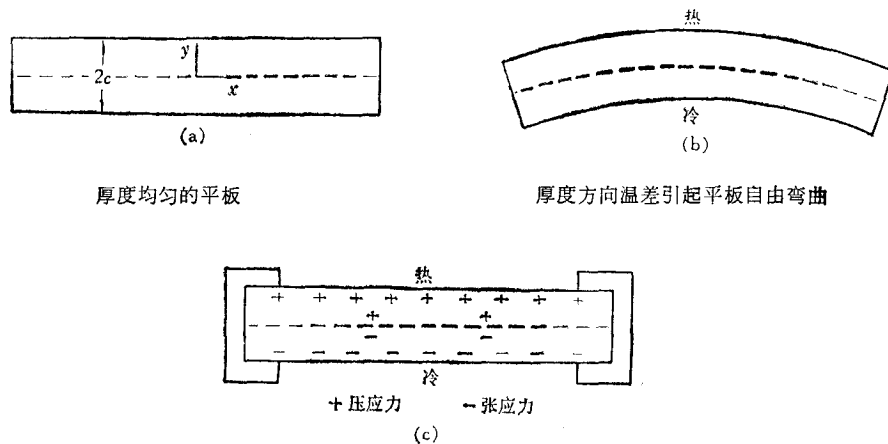


图 1

面温度为 T_T , 下面温度为 T_b , 且 $T_T > T_b$, 如板的边缘不固定, 由于热面膨胀, 板发生自由弯曲, 不涉及任何应力(如图 1(b) 所示). 如板的边缘固定, 热面膨胀受到抑制, 势必引入弯力矩作用于平板, 以抵销温差造成的板弯曲. 由于这种弯力矩的作用, 板的中心线以上的部份处于压缩状态, 以下的部份处于拉伸状态(如图 1(c) 所示). 由简单的关系可求得热剪切应力的表示式为

$$\sigma = \frac{2E(T_T - T_b)}{1 - \nu} \cdot \frac{y}{c}, \quad (1)$$

式中 x 沿板的中心线方向, y 沿板的厚度方向, α 为板材的热膨胀系数, E 为杨氏模量, ν 为泊松比. 最大的热剪切应力出现在板的表面.

在本液相外延中, 上述平板代之为 (100) GaAs 衬底. GaAs 的典型位错是 60° 位错,

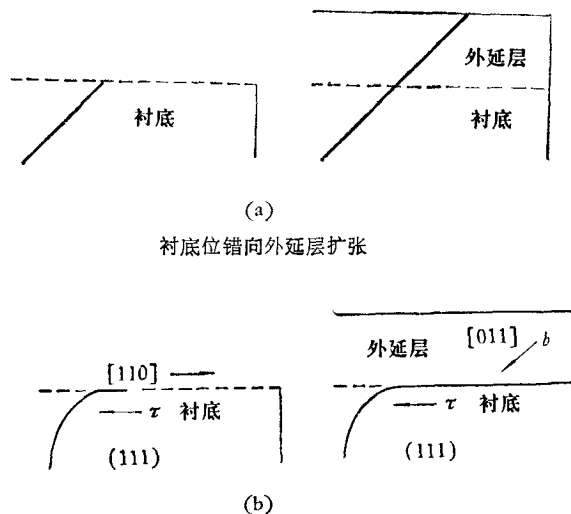


图 2

位错线走向沿 $\langle 110 \rangle$ 方向, 滑移面为 $\{111\}$ 面, 柏格斯矢量为 $\left(\frac{1}{2}a\right)\langle 110 \rangle$. 通常外延, 如界面无晶格畸变, 衬底位错沿原方向向外延层传播(如图 2(a) 所示). 现衬底表面附近存在热剪切应力, 衬底穿线位错会在这个热剪切应力的 (111) 面分量作用下发生滑移. 位错露头视作固定点. 在分解热剪切应力作用下, 位错靠近表面的线段发生弯曲, 随之出现阻止位错运动的位错张力 T_D/R (R 为曲率半径) 和晶体静阻力 F_{Res} (通常正比于 R). 如分解热剪切应力仍大于 $(T_D/R) + F_{Res}$, 位错可继续弯曲, 直到所有作用力达到平衡为止. 这样就可形成平行 (100) 面的 $\langle 110 \rangle$ 位错线段. 随后的外延生长中, 这种被弯曲的位错将沿界面发展(如图 2(b) 所示), 最终达到晶体表面.

三、实 验

文献 [13] 介绍了稳定自然对流下的温度梯度液相外延. 这种技术的梗概如图 3 所示. 本工作采用这种技术, 在 (100) GaAs 衬底上生长厚 GaAs 和 $\text{Ga}_{1-x}\text{Al}_x\text{As}$ ($x < 0.3$) 层. GaAs 衬底未故意掺杂, $n_{300\text{K}} = 4.65 \times 10^{15} \text{ cm}^{-3}$, $\mu_{300\text{K}} = 5157 \text{ cm}^2/\text{V} \cdot \text{sec}$. 生长温度为 750°C , 垂直温度梯度在 $1-3^\circ\text{C}/\text{cm}$ 范围调节, 水平温差在 $0.3-1.8^\circ\text{C}$ 范围调节. 生长在纯化氢气中进行, 持续 $4-18 \text{ hr}$.

为了确证热应力的作用, 进行了如下对比实验: (1) 无热应力生长. 衬底不夹紧, 可在厚度方向的温差作用下自由弯曲; (2) 回熔后生长. 生长前溶液未完全饱和, 当衬底接触溶液, 不能立即开始生长, 而是衬底回熔掉 $100-200 \mu\text{m}$, 然后一步降温(大约 10°C) 引起生长.

长得的外延层表面平坦, 厚度、组份均匀. 外延层厚 $80-400 \mu\text{m}$, GaAs 外延层电学参数为 $n_{300\text{K}} = 1.6 \times 10^{17} \text{ cm}^{-3}$, $\mu_{300\text{K}} = 4253 \text{ cm}^2/\text{V} \cdot \text{sec}$; $n_{77\text{K}} = 1.1 \times 10^{17} \text{ cm}^{-3}$, $\mu_{77\text{K}} = 8993 \text{ cm}^2/\text{V} \cdot \text{sec}$.

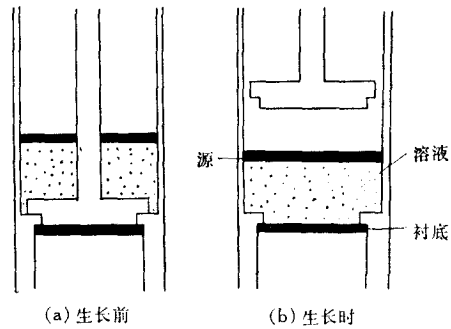


图3 稳定自然对流下的温度梯度液相外延

四、热剪切应力估算

先估算衬底厚度方向温差. 生长装置局部放大图(见图 4(a)) 和对应的热流电路相似图(图 4(b)) 所示. 稳态情况下, 坩埚轴向热流可视作常数, 由简单的电路关系求得

$$(\Delta T)_{\text{衬底}} = \frac{G_1}{G_3 + G_4} (\Delta T)_{\text{溶液}}, \quad (2)$$

式中 $(\Delta T)_{\text{衬底}}$ 为衬底上下面的温差, $(\Delta T)_{\text{溶液}}$ 为生长溶液顶和底的温差, $G_1 = K_{\text{Ga}} A_{\text{Ga}} / L_1$ 为溶液的热导, $G_3 = K_{\text{石墨}} A_{\text{石墨环}} / L_3$ 为石墨环的热导, $G_4 = K_{\text{GaAs}} A_{\text{GaAs}} / L_3$ 为 GaAs 衬底的热导. 其中 K 为热导系数, A 为面积, L 为厚度.

衬底表面的热剪切应力由 (1) 式计算. 式中系数 $M_T = \alpha E / (1 - \nu)$ 称作热弹性模

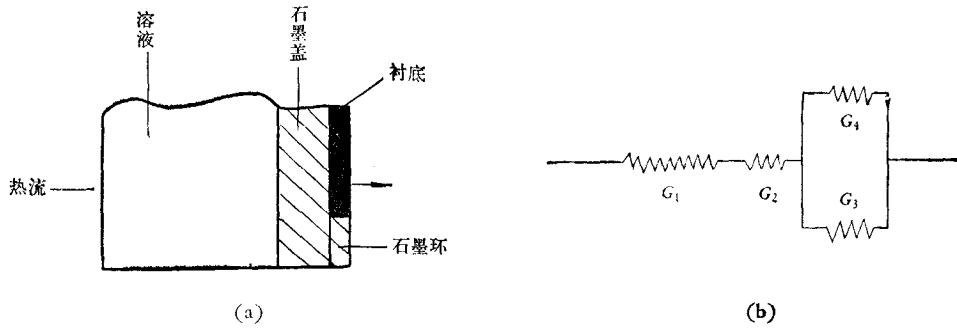


图 4

量,文献[14]给出如下表示式:

$$M_T\{111\} = \frac{\alpha E}{1 - \nu} = \alpha \left(C_{11} + C_{12} + \frac{C(C_{11} + 4C_{12}) - 3C_{12}^2}{2C + 1.5C_{11}} \right), \quad (3)$$

式中 $C = C_{44} - \frac{1}{2}(C_{11} - C_{12})$. C_{11} , C_{12} , C_{44} 为刚性模量. 同文给出其温度关系为

$$C_{11} = 12.16 \times 10^{11} - 1.39 \times 10^8 T \text{ (dyn/cm}^2\text{)},$$

$$C_{12} = 5.43 \times 10^{11} - 5.76 \times 10^7 T \text{ (dyn/cm}^2\text{)},$$

$$C_{44} = 6.18 \times 10^{11} - 7.01 \times 10^7 T \text{ (dyn/cm}^2\text{)},$$

式中 T 为绝对温度. 热膨胀系数的温度关系为

$$\alpha = 4.68 \times 10^{-6} + 3.82 \times 10^{-9} T.$$

取 $(\Delta T)_{\text{溶液}} = 1.2^\circ\text{C}$ (相当垂直温度梯度为 1°C/cm), $T = 750^\circ\text{C}$, $K_{\text{Ga}} = 0.164 \text{ cal/g} \cdot ^\circ\text{C}$ (由关系式 $k = K/c_p\rho$ 推算, 其中热扩散率 $k = 0.3 \text{ cm}^2/\text{sec}$, 密度 $\rho = 5.6 \text{ g/cm}^3$ [15], 比热 $c_p = 0.0977 \text{ cal/g} \cdot ^\circ\text{C}$ [16]), $K_{\text{石墨}} = 0.0579 \text{ cal/g} \cdot ^\circ\text{C}$ [17], $K_{\text{GaAs}} = 0.026 \text{ cal/g} \cdot ^\circ\text{C}$ [14], $A_{\text{Ga}} = 12.57 \text{ cm}^2$, $L_1 = 1.2 \text{ cm}$, $A_{\text{石墨环}} = 5.48 \text{ cm}^2$, $L_2 = 0.07 \text{ cm}$, $A_{\text{GaAs}} = 7.09 \text{ cm}^2$, $L_3 = 0.07 \text{ cm}$, 分别代入 (2) 和 (3) 式, 得 $(\Delta T)_{\text{衬底}} = 0.29^\circ\text{C}$, $\sigma_{\text{max}} = 3.9 \times 10^6 \text{ dyn/cm}^2$.

文献[12]用四点机械弯曲技术确定室温下(001) GaAs-Ga_{1-x}Al_xAs 双异质结形成 $[1\bar{1}0]$ 和 $[110]$ 暗线缺陷的临界剪切应力分别为 $4 \times 10^9 \text{ dyn/cm}^2$ 和 $6 \times 10^9 \text{ dyn/cm}^2$. 文献[14]给出 GaAs 由于热应力产生位错的临界分解剪切应力的温度关系为 $\log \sigma_{\text{GRS}} = 5.83 + 1382/T \text{ (dyn/cm}^2\text{)}$, 由此算出的室温值比上述实验值低. 利用上述实验值对这个温度关系进行修正, 则可推算 750°C 形成 $[1\bar{1}0]$ 和 $[110]$ 位错的临界剪切应力分别为 $2.2 \times 10^6 \text{ dyn/cm}^2$ 和 $3.0 \times 10^6 \text{ dyn/cm}^2$. 将此值与热剪切应力的估算值比较, 可见仅 1°C/cm 的垂直温度梯度, 就可在衬底表面产生足以形成 $\langle 110 \rangle$ 位错的热剪切应力.

五、结 果

1. 表面蚀坑观察

文献[18]研究了(100) GaAs 的熔融 KOH 蚀坑和位错的对应关系, 文献[19]研究了(100) Ga_{1-x}Al_xAs ($x < 0.2$) 的熔融 KOH 蚀坑和位错的对应关系. 结果表明, 熔

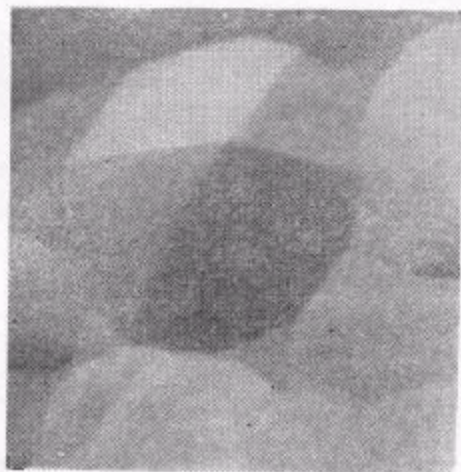


图 5(a)

熔融 KOH 显示 (100)
GaAs 衬底位错 ($\times 1000$)



图 5(b)

熔融 KOH 显示
 $\text{Ga}_{1-x}\text{Al}_x\text{As}$ ($x < 0.3$)
外延层位错 ($\times 1000$)

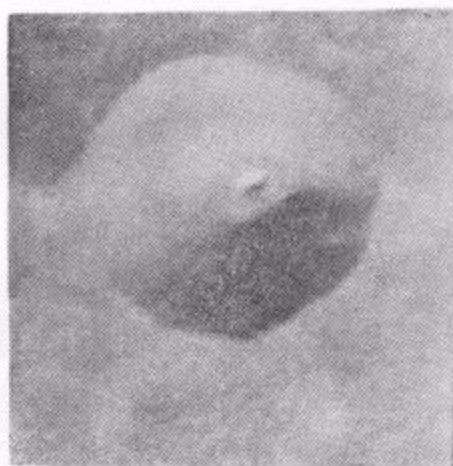


图 5(c)

熔融 KOH 显示靠近界面 $\text{Ga}_{1-x}\text{Al}_x\text{As}$ 外延层一侧的位错 中心出
现小六角锥表明蚀坑已深入到 GaAs 衬底 ($\times 1000$)

融 KOH 对这两种材料都能有效显示位错。本工作腐蚀条件为: 温度 $350-360^\circ\text{C}$, 时间 $7-12\text{ min}$ 。腐蚀前经研磨抛光, 后在 $\text{H}_2\text{O}:\text{H}_2\text{SO}_4:\text{H}_2\text{O}_2 = 3:1:1$ 溶液中腐蚀去除损伤层。蚀坑用扫描电子显微镜观察。图 5(a) 为衬底位错形貌; 5(b) 为外延层位错形貌; 图 5(c) 为靠近界面外延层侧的位错形貌。图 5(c) 示出大蚀坑中有一小蚀坑, 这是因为大蚀坑的中心部位已深入到衬底, 腐蚀的择优特性发生变化。比较这几种蚀坑形貌, 可以得出: 在 $x < 0.3$ 范围, 外延层的位错形状由 GaAs 的六角锥形变成圆锥形。图 6 比较衬底位错密度和外延层位错密度。图 6(a) 为熔融 KOH 显示 (100) GaAs 衬底位错分布, 平均位错密度为 $5 \times 10^3\text{ cm}^{-2}$; (b) 为熔融 KOH 显示 $\text{Ga}_{0.84}\text{Al}_{0.16}\text{As}$ 外延层位错分布, 位错密度降低, 平均值为 $1 \times 10^3\text{ cm}^{-2}$; (c) 为熔融 KOH 腐蚀后的 $\text{Ga}_{0.82}\text{Al}_{0.18}\text{As}$ 外延层无位错。表面蚀坑

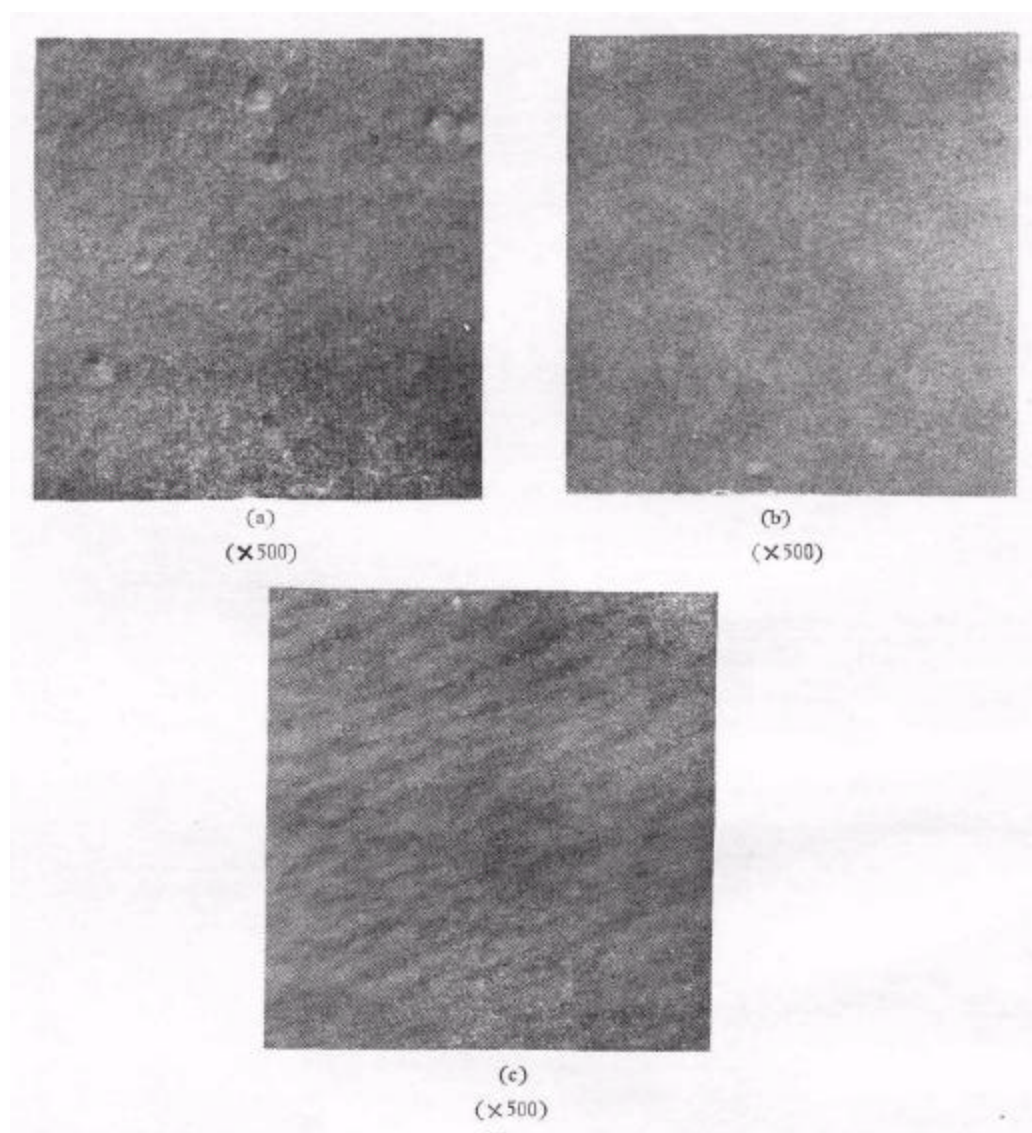


图 6

观察还表明,无热应力生长和回熔后生长,均不见外延层位错密度较衬底明显降低.

2. 界面蚀槽观察

外延层位错减少和消除,是由于衬底穿线位错在界面弯出晶体. AB 腐蚀剂能有效显示平行腐蚀面的位错线段^[20].为观察界面位错,样品从外延面磨 3° 角露出界面.进行与前类似的处理后,由 AB 溶液腐蚀,腐蚀温度大约 20°C , 腐蚀时间大约 5min. 腐蚀后由扫描电子显微镜观察. 图 7 是界面位错形貌照片. 图 7(a) 为 AB 腐蚀液显示 $\text{Ga}_{0.72}\text{Al}_{0.28}\text{As}/\text{GaAs}$ 界面位错,示出蚀槽起源于蚀坑,表明界面位错是由衬底位错弯曲而成(外延层 $\text{Ga}_{0.72}\text{Al}_{0.28}\text{As}$); (b) 为 AB 腐蚀液显示 GaAs/GaAs 界面位错,示出有的蚀槽合并为一,表明界面位错的相互作用(外延层是 GaAs). 所有这些照片都反映了界面位错的非对称性,其

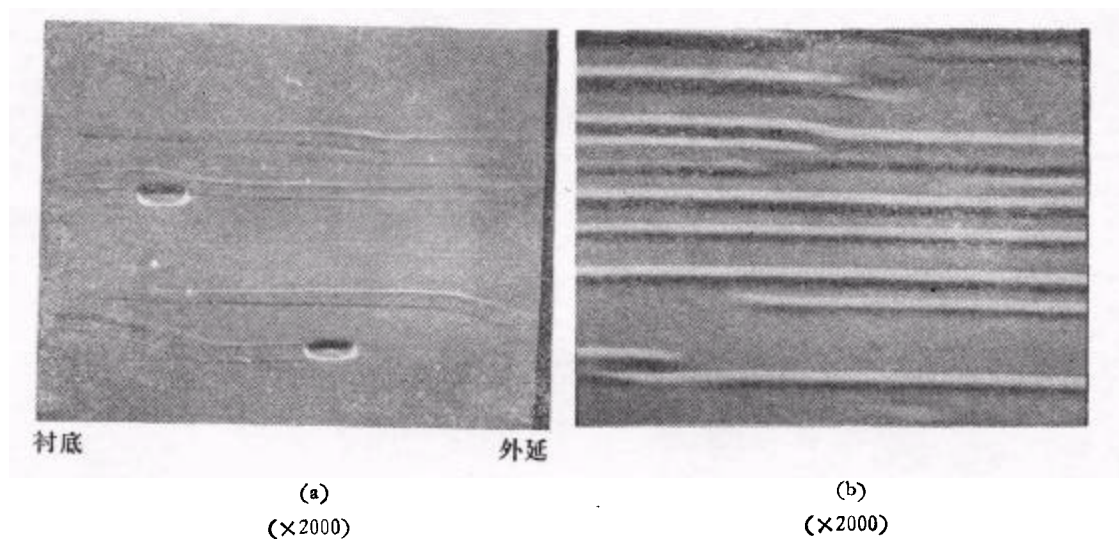


图 7

主要走向是 $(1\bar{1}0)$ 方向. 界面蚀槽观察还表明, 无热应力和回熔后生长, 外延层均无界面位错.

3. 阴极荧光研究

文献[11]研究了 GaAs 阴极荧光暗点和位错的关系, 认为可以用这种非化学腐蚀方法测定位错密度, Booker 认为阴极荧光方法是研究界面位错的有效手段之一^[21]. 本工作的阴极荧光观察在扫描电子显微镜中进行, 故可原位观察荧光和形貌. 图 8(a) 为 GaAs/GaAs 界面位错的阴极荧光像, 样品从外延层面磨 3° 角; 图 8(b) 为同一样品的形貌像. 由图可见, 荧光像的暗线处在位错蚀槽的延长线上, 并且和蚀槽相对应. 荧光像同样具有非对

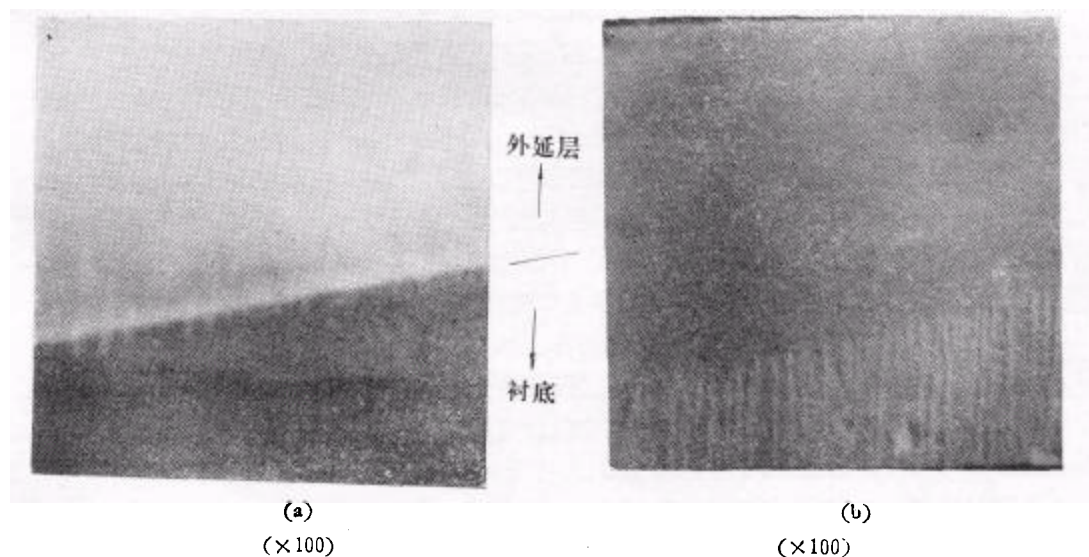


图 8

称性.

4. 透射电子显微镜研究

图 9 为 $\text{Ga}_{0.72}\text{Al}_{0.28}\text{As}/\text{GaAs}$ 界面位错的高压透射电子显微镜照片. 界面位错清晰可

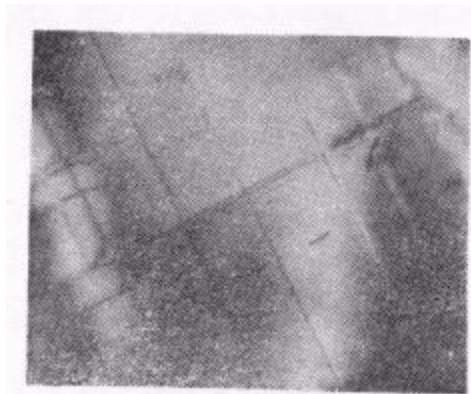


图 9

见. 多数位错如 Booker 所观察到的, 属 60° 位错^[21]. 少数位错如 Mader^[22], Dupuy^[23] 所观察到的, 属 Lomer 位错. 这种位错是由两条平行或垂直的 60° 位错相互作用而成, 是完全刃型位错, 滑移面为 (100). 位错也表现出微弱的非对称性.

六、讨 论

1. 比较有热应力和无热应力生长, 可断定热应力是导致外延层位错密度降低和形成界面位错的主要因素. 回熔后生长不形成界面位错, 这表明, 衬底穿线位错的弯曲发生在生长之前. 这正符合本文提出的热应力弯曲衬底穿线位错的模型. 衬底位错弯曲的线段处在回熔层内, 回熔以后, 衬底位错来不及弯曲生长就开始了, 因而沿着未弯曲的方向进入外延层. 这一结果同时也说明, 界面位错的产生不是由界面晶格失配造成的.

2. 外延生长实际上是在畸变晶体上进行的, 因为衬底表面层的热膨胀受到抑制, 这就引起热力学失配问题. 这种失配是很小的, 大约为 2.5×10^{-5} , 仅这种失配完全可通过失配应变调节, 无须引入失配位错. 这种失配得到调节后, 外延层晶体不再是畸变的了, 因而也就不存在热应力.

3. Booker 用透射电子显微镜研究了 $\text{Ga}_{1-x}\text{Al}_x\text{As}$ ($x = 0.3-0.9$)/GaAs 界面, 发现所有界面位错的产生都是表面产生机制起作用, 而不是由界面失配引起衬底穿线位错弯曲而成. 这是因为 AlAs 和 GaAs 在生长温度晶格失配很小, 只是在生长结束的降温过程中迅速增加, 以致表面产生机制得以起作用^[21]. 表面产生机制产生界面位错的特征是外延层的位错密度较衬底显著增加. 这和本工作的表面蚀坑观察结果相矛盾, 因此本工作的界面位错的产生不可能是表面产生机制起作用.

4. 透射电子显微镜观察到的两类 $\langle 110 \rangle$ 界面位错, 和外应力产生的两类 $\langle 110 \rangle$ 暗线缺陷相对应^[20], 这就说明它们具有相同的形成机制, 即在外应力作用下滑移增殖而成.

5. 静吾成篠 (Seiō Kishino) 指出: 用在 $\text{Ga}_{1-x}\text{Al}_x\text{As}$ 层中添 P 引入界面失配位错的方法, 不可能完全消除双异质结的位错^[24]. 这是因为失配位错都是 60° 位错, 而衬底有六种不同柏格斯矢量的 60° 位错, 其中四种柏格斯矢量和失配位错的柏格斯矢量相同, 这四种位错可弯曲成失配位错, 另两种仍然进入外延层. 但由热应力引起的界面位错包含 Lomer 位错, Dupuy 认为这种位错具有钉扎 60° 位错和斜交位错的作用^[23]. 因此通过热应力引入界面位错有可能消除所有滑移面为 $\{111\}$ 的位错.

6. 观察到的界面位错都具有非对称性, 位错密度愈低这种非对称性愈明显. 界面位

错的这种非对称性由样品的极性决定^[23]。此外, 和衬底的形状有关。衬底不是规则的圆片, 各个方向的热应力不是完全相同的, 这当然会影响界面位错的对称性。

7. 界面位错也能由衬底表面的损伤产生^[6], 所以界面位错不一定与衬底位错一一对应。

8. 前面对热应力的估算只考虑了生长前的情况。生长开始时, 有一个更大的温差加在衬底上, 因而会有更大的热应力。只是起作用的时间很短, 随着系统趋于稳定, 这个热应力很快就降下来。

七、结 论

本文提出了通过引入热剪切应力使衬底穿线位错弯曲以降低 LPE 层中位错的方法。稳定自然对流下的温度梯度液相外延, 存在衬底厚度方向的温差, 能在边缘固定的衬底表面层产生热剪切应力。采用这种技术生长了厚 GaAs 和 $\text{Ga}_{1-x}\text{Al}_x\text{As}$ ($x < 0.3$) 层, 估计的热剪切应力大于产生 $\langle 110 \rangle$ 暗线缺陷的临界剪切应力。表面蚀坑研究表明, 外延层位错密度下降, 或无位错。界面蚀槽和阴极荧光研究表明, 衬底穿线位错在界面弯曲成 $\langle 110 \rangle$ 界面位错。透射电子显微镜研究表明, 界面位错多数是 60° 位错, 少数是 Lomer 位错。这意味着有可能借助热应力引入界面位错而将所有的衬底穿线位错消除。

本工作承蒙林兰英同志指导。初稿经许振嘉同志修改。扫描电子显微镜观察是葛玉茹同志作的, 阴极荧光观察是周尚全同志作的, 透射电子显微镜观察是沈厚运同志作的。工作中得到梁俊吾、郁元桓、褚一鸣、曹大年、胥育德、曹福年等同志的热忱协助, 在此一并深致谢意!

参 考 文 献

- [1] M. Ettenbery, *et al.*, *J. Electron Mater.*, **4**(1975), 37.
- [2] G. H. Olsen, *et al.*, *J. Appl. Phys.*, **46**(1975), 1643.
- [3] G. A. Rozgonyi, *et al.*, *Appl. Phys. Lett.*, **24**(1974), 251.
- [4] S. N. G. Chu, *et al.*, *Appl. Phys. Lett.*, **38**(1981), 766.
- [5] J. W. Matthews, *Phil. Mag.*, **13**(1966), 1207.
- [6] S. Kishino, *et al.*, *Appl. Phys. Lett.*, **29**(1976), 488.
- [7] M. Iwamoto, *et al.*, *Appl. Phys. Lett.*, **28**(1976), 591.
- [8] S. Kishino, *et al.*, *Appl. Phys. Lett.*, **28**(1976), 98.
- [9] T. Kamejima, *et al.*, Abstract of the 23rd Appl. Phys. Meeting 1976 Japan, Part 1. p. 323 (unpublished).
- [10] Hisao. Nakashima, *et al.*, *J. Appl. Phys.*, **48**(1977), 2771.
- [11] W. Heinke, *et al.*, *Phys. Rev. Lett.*, **33**(1974), 1028.
- [12] A. L. Esguivel, *et al.*, *Appl. Phys. Lett.*, **22**(1973), 414.
- [13] 涂相征, 物理学报, **31** (1982), 78.
- [14] A. S. Jordan, *J. Crystal Growth*, **49**(1980), 631.
- [15] S. I. Long, *et al.*, *J. Crystal Growth*, **26**(1974), 13.
- [16] 铃木文四郎, 電気学会杂志, **90** (1970), 379.
- [17] E. K. Stefanakos, *et al.*, *J. Appl. Phys.*, **46**(1975), 3002.
- [18] H. Richter, *et al.*, *Kristall und Technik*, Band **9**(1974), 1041.
- [19] S. Komiga, *et al.*, Preprint of the 24th Spring Meeting of the Japan Society of Applied Physics and of the Related Society Yokohama. March. (1977) No. 29a-F-6.
- [20] M. S. Abrahams, *et al.*, *J. Appl. Phys.*, **36**(1965), 2855.

- [21] G. R. Booker, *et al.*, *J. Crystal Growth*, **45**(1978), 407.
- [22] S. Mader, *et al.*, *J. Appl. Phys.*, **45**(1974), 4730.
- [23] M. Dupuy, *et al.*, *J. Crystal Growth*, **31**(1975), 244.
- [24] S. Kishino, *et al.*, *Proceeding of the 7th conference on Solid State Device* **15**(1976), 303.

REDUCTION OF DISLOCATIONS IN LPE LAYERS DUE TO THE ACTION OF THERMAL STRESSES

TU XIANG-ZHONG

(*Institute of Semiconductors, Academia Sinica*)

ABSTRACT

We present here a model of the reduction of dislocations in LPE layers by the formation of $\langle 110 \rangle$ oriented interfacial dislocations parallel to the surface of the substrate due to the glide motion of substrate threading dislocations which is driven by the thermal stress produced by a temperature difference. In the temperature gradient LPE under a steady natural convection flow, there is a temperature difference across the thickness of the substrate. The temperature difference can cause a thermal shear stress in the fixed substrate. Thick GaAs and $\text{Ga}_{1-x}\text{Al}_x\text{As}$ ($x < 0.3$) layers were grown on $\langle 100 \rangle$ GaAs substrates. The estimated value of the thermal stress is slightly greater than the critical resolved shear stress for the formation of $\langle 110 \rangle$ oriented dark line defects. The observation of subface etch pits shows that the epitaxial layers have lower dislocation densities than that of the substrates or are even dislocation-free. The observations of interfacial etch grooves and cathodoluminescence show that substrate threading dislocations bent so that segments run along the interface and an interfacial dislocation network is formed. The transmission electron microscopy observation shows that the majority of these interfacial dislocations are 60° type dislocations and the minority are Lomer dislocations. It implies that it is possible to eliminate all substrate threading dislocations with the introduction of interfacial dislocations by thermal shear stress.