

工艺参数扰动下互连线时延 的随机点匹配评估算法

李 鑫^{1)†} Janet M. Wang²⁾ 唐卫清³⁾

1) (南京理工大学计算机科学与技术学院, 南京 210094)

2) (亚利桑那大学电子工程系, 美国亚利桑那州 AZ8742)

3) (中国科学院计算技术研究所, 北京 100190)

(2008 年 6 月 19 日收到, 2008 年 10 月 22 日收到修改稿)

提出了一种基于工艺参数扰动的随机点匹配时延评估算法. 该算法通过 Cholesky 分解将具有强相关性的工艺随机扰动转化为独立随机变量, 并结合随机点匹配方法和多项式混沌理论对耦合随机互连线模型进行时延分析. 最后, 利用数值计算方法给出互连时延的有限维表达式. 仿真实验结果表明, 该算法与 HSPICE 仿真时延的相对误差不超过 2%, 且相比于 HSPICE 显著降低了电路模拟时间.

关键词: 工艺参数扰动, 随机互连模型, 随机点匹配方法, 多项式混沌理论

PACC: 0250, 7220, 7850G

1. 引 言

随着半导体技术进步, 大规模集成电路 (VLSI) 特征尺寸减少, 芯片复杂度增加, 互连时延已成为影响集成电路性能的关键因素之一^[1-3]. 此时由于约束或限制条件增多, VLSI 设计过程中要考虑的因素也大大增加, 特别在考虑工艺参数扰动对互连时延分析影响时, 其复杂程度是前所未有的, 因此快速时延估算在性能驱动的自动布图设计中起着重要作用. 传统的电路 CAD 软件 (如 HSPICE) 在进行互连时延分析时虽然具有较高的准确性, 但由于其基于蒙特卡罗方法, 需要对随机参数进行大规模采样, 时延仿真时间过长, 严重影响了电路仿真效率. 因此, 更加快速、有效的互连时延评估算法还有待于进一步深入研究.

目前, 互连时延的评估算法主要还是针对基于固定参数的确定性模型进行分析, 例如 Elmore 时延^[4]、等效 Elmore 时延^[5]等. 但是, 由于互连线制造过程中产生的工艺参数扰动可能导致信号传输畸变, 因此利用这些固定参数模型进行互连时延分析具有一定的局限性.

2005 年, Ghanta 等^[6]将工艺参数扰动建模为独立随机变量, 利用多项式混沌展开 (PCE) 理论对互连线节点方程进行分析, 从而得到显式的传输响应表达式. 该方法将内积运算引入到互连线节点分析方程中, 从而使多项式展开误差达到最小, 以保证算法精度. 其实验结果表明, 该方法在一定程度上提高了电路仿真时间. 同年, Kumar 等^[7]考虑工艺参数扰动的影响, 利用一种基于厄密特正交多项式的展开方法构造时延分析方程. 有效地降低了时延分析的复杂度, 缩短了电路仿真时间.

以上两种方法虽然均将互连线考虑为随机模型. 但正如文献[8]提出, 工艺参数扰动间具有强相关性, 特别是在深亚微米技术中, 这种情况更加严重. 因此以上方法将工艺参数扰动看作独立随机变量, 在很大程度上影响了互连时延估计的精度. 另外, Ghanta 的方法^[6]虽然可以在一定程度上降低电路仿真时间, 但将之应用于考虑工艺参数扰动的耦合互连线时延估计中, 效果并不十分理想.

针对以上问题, 本文首先通过 Cholesky 分解去除工艺参数扰动间的强相关性, 使其转化为正交随机变量进行分析. 然后, 选取狄拉克函数作为随机点匹配方法 (SCM) 的试验函数, 避免内积求解过程中

† E-mail: lin65002@hotmail.com

的积分运算.最后,结合 PCE 理论对互连时延进行分析.实验结果表明该方法不仅可以对互连时延进行有效评估,相较于 SPICE 蒙特卡罗仿真(SPMC)还可以显著地降低时延仿真时间,具有更高的计算效率.

2. 耦合互连线随机模型

对 CMOS 电路器件进行线性假设,即驱动器端有驱动电阻,负载端有负载电容,并将互连线划分为相当数量的互连线元,对每段线元均使用混 π 模型.随着线元个数趋于无穷,即可利用集总参数模型得到分布参数理论.

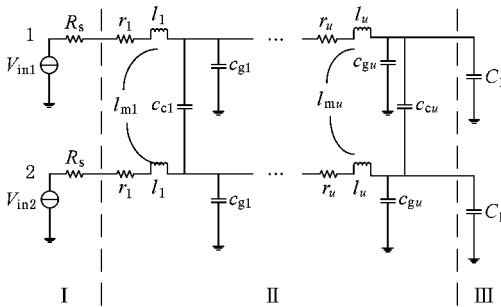


图 1 工艺参数扰动下耦合 RLC 互连线集总模型

耦合 RLC 互连线的集总电路模型如图 1 所示,其中,1 线为攻击线,2 线为受害线, V_{in1} , V_{in2} , R_s , C_l 分别为互连线的激励信号、驱动电阻和负载电容. II 为耦合互连线的等效集总电路,由 u 段互连线元构成,每段互连线元的电参数均与金属高度 (H)、金属宽度 (W) 及 ILD 厚度 (T) 等互连线工艺参数有关.由于刻蚀误差、温度差异等不可预料的因素会使互连线工艺参数具有一定的随机性,故在互连线分析过程中工艺参数及相应的电参数均建模为随机变量^[8,9].

不失一般性,定义 Ω 为集成电路芯片的样本空间,对于 $z \in \Omega$,令随机向量 $\varepsilon(z) = [\varepsilon_1(z), \varepsilon_2(z), \dots, \varepsilon_n(z)]$ 表示影响互连线电参数取值的 n 个工艺参数扰动,该向量的映射空间为 $\Theta: \Omega \rightarrow R^n$. 其中向量 ε 中的随机变量具有如下性质:

性质 1 $\varepsilon_1, \varepsilon_2, \dots, \varepsilon_n$ 均具有零均值.若 ε_i ($i = 1, 2, \dots, n$) 均值不为零,则通过令 ε_i 减去自身的分布均值使其满足该性质.

性质 2 $\varepsilon_1, \varepsilon_2, \dots, \varepsilon_n$ 均满足高斯分布.根据工

程实际经验,高斯分布相比于其他分布可以更好地刻画工艺随机扰动的统计特性,故本文将随机向量 ε 中各元素建模为高斯分布.

由于刻蚀、掩膜等半导体工艺的偏差可导致不同工艺参数同时发生扰动,故工艺参数扰动间具有强相关性,即 $\varepsilon_1, \varepsilon_2, \dots, \varepsilon_n$ 为 n 个相关随机变量.为去除这种强相关性,根据 Cholesky 分解的性质引入新的 n 维正交随机向量 $\varepsilon' = [\varepsilon'_1, \varepsilon'_2, \dots, \varepsilon'_n]$. ε' 与 ε 之间具有线性变换关系为 $\varepsilon'^T = A^T \varepsilon^T$.

此时, ε' 的协方差矩阵 $R_{\varepsilon'}$ 可表示为

$$\begin{aligned} R_{\varepsilon'} &= E[\varepsilon' \varepsilon'^T] = E(A^T \varepsilon^T \varepsilon A) \\ &= A^T E[\varepsilon^T \varepsilon] A = A^{-1} R_{\varepsilon} A, \end{aligned} \quad (1)$$

由 ε' 的正交性可知协方差矩阵 $R_{\varepsilon'}$ 为对角矩阵,故 A 为使 R_{ε} 对角化的正交阵.按照 R_{ε} 特征值递减的顺序将其对应的特征向量进行排列构造矩阵 A ,并根据上文线性变换关系求解 ε' ,此时即可通过正交向量 ε' 表示工艺参数扰动对互连线电参数取值的影响.

根据文献[10,11]将互连线电参数建模为正交随机变量 $\varepsilon'_1, \varepsilon'_2, \dots, \varepsilon'_n$ 的线性方程,则电参数 ϕ 可表示为

$$\phi = \phi_0 + \phi_1 \varepsilon'_1 + \phi_2 \varepsilon'_2 + \dots + \phi_n \varepsilon'_n, \quad (2)$$

其中 ϕ 为互连电阻 r 、互连电感 l 、互感 l_m 、负载电容 c_g 、耦合电容 c_c 等电参数中的任意值, ϕ_0 为该电参数对应的分布均值, ϕ_i 为 ε'_i 的随机扰动系数.

3. 工艺参数扰动下互连线随机模型的时延分析

由于互连线间的寄生耦合效应会使时延分析过程变得十分复杂,因此本文首先对互连线随机模型进行去耦,将原本复杂的耦合互连线转化为独立互连线.然后再利用节点分析(NA)方程、SCM 方法及 PCE 理论对其时延进行分析.

3.1. 互连线随机模型的去耦分析

取图 1 中 II 部分的任意一段互连线元进行研究,其电路模型如图 2 所示.

令 $\varphi_i = [V_{i1}, V_{i2}, I_{i1}, I_{i2}]^T$ 为该耦合线元的激励信号, $\varphi_o = [V_{o1}, V_{o2}, I_{o1}, I_{o2}]^T$ 为响应信号,根据基尔霍夫定律可得其复频域的系统方程^[12]为

$$\varphi_o = \begin{bmatrix} \Gamma & R + sL \\ sC & \Gamma \end{bmatrix} \varphi_i, \quad (3)$$

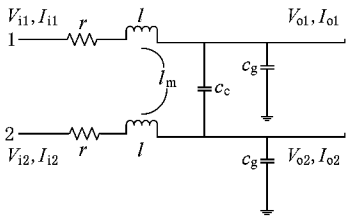


图2 耦合RLC互连线元电路模型

其中 Γ 为单位矩阵, R, L, C 分别为考虑互连线元间寄生耦合效应的电阻矩阵、电感矩阵和电容矩阵。

为对耦合线元进行去耦, 引入变换矩阵 B , 使变换前后的激励信号和响应信号分别满足

$$B = \begin{bmatrix} 1 & 1 \\ -1 & 1 \end{bmatrix}, \quad (4)$$

$$\varphi'_i = \begin{pmatrix} B^{-1} & 0 \\ 0 & B^{-1} \end{pmatrix} \varphi_i, \quad (5)$$

$$\varphi'_o = \begin{pmatrix} B^{-1} & 0 \\ 0 & B^{-1} \end{pmatrix} \varphi_o. \quad (6)$$

令 R', L', C' 分别表示变换后的电阻矩阵, 电感矩阵和电容矩阵, 则

$$R' = R, \quad (7)$$

$$L' = B^{-1} L B, \quad (8)$$

$$C' = B^{-1} C B, \quad (9)$$

其中 R', L', C' 均为对角阵。

以 φ'_i 为激励信号, φ'_o 为响应信号建立新的线元电路如图3所示。此时, 原本耦合的互连线元去耦为两条独立的互连线元。

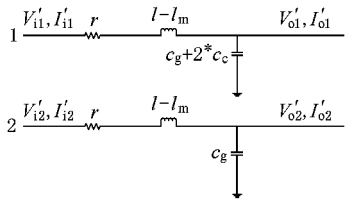


图3 去耦后的RLC互连线元电路模型

对其余 $u-1$ 段耦合线元进行同样的去耦操作, 并将每段线元的攻击线、受害线分别级联, 则整个耦合RLC互连线的等效集总电路可去耦为两条独立的互连线。

3.2. 互连线随机模型的时延分析

在对互连线随机模型进行时延分析时, 我们首先建立去耦后互连线的NA方程。然后, 结合SCM方法和PCE理论求解互连线末端响应的显式表达式。最后, 根据该表达式利用数值方法计算耦合互连线时延。

3.2.1. 建立互连线NA方程

取去耦后的攻击线1进行分析, 其电路模型如图4所示。

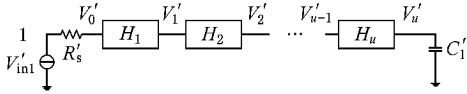


图4 去耦后攻击线模型

令

$$\begin{aligned} g_i &= r_i + s(l_i - l_{mi}) \\ &= \bar{r}_i + s(l_{i0} - l_{mi0}) \\ &+ \sum_{j=1}^n (r_{i,j} + s(l_{i,j} - l_{mi,j})) \varepsilon'_j, \quad (10) \\ c_i &= (c_{gi} + 2c_{ci})s \\ &= (c_{gi0} + 2c_{ci0})s \\ &+ \sum_{j=1}^n (c_{gi,j} + 2c_{ci,j}) s \varepsilon'_j, \quad (11) \end{aligned}$$

其中 $i = 1, 2, \dots, u$ 。考虑去耦后攻击线始末端的边界条件, 对每个线元节点运用基尔霍夫电压定律可得互连线NA方程

$$M(s, \varepsilon') Y(s, \varepsilon') = X(s, \varepsilon'), \quad (12)$$

其中 $X(s, \varepsilon') = (g_2 V'_{in1}, 0, \dots, 0)^T$ 为激励矩阵, $Y(s, \varepsilon') = (V'_1, \dots, V'_u)^T$ 为互连线各节点响应矩阵, $M(s, \varepsilon')$ 为方程系数矩阵。

$$M(s, \varepsilon') = \begin{bmatrix} R'_s + g_1 + g_2 + c_1 g_2 (R'_s + g_1) & -g_1 & 0 & 0 & \cdots & 0 & 0 \\ -g_3 & g_2 + g_3 + c_2 g_2 g_3 & -g_2 & 0 & \cdots & 0 & 0 \\ \vdots & \vdots & \vdots & \vdots & \ddots & \vdots & \vdots \\ 0 & 0 & \cdots & 0 & 0 & -1 & 1 + (c + C'_1 s) g_u \end{bmatrix}.$$

3.2.2. 求解互连线末端响应

考虑对各节点响应电压 $V'_i(\varepsilon', s) (i = 1, \dots, u)$

进行多项式逼近

$$V'_i(s) = 1/\sum_{v=-k}^k K_{iv}(\epsilon') s^v, \quad (13)$$

则将(13)式代入 $Y(s, \epsilon')$ 中得

$$\begin{aligned} Y(s, \epsilon') &= (V'_1(s, \epsilon'), \dots, V'_u(s, \epsilon'))^T \\ &= (1/\sum_{v=-k}^k K_{1v}(\epsilon') s^v, \dots, 1/\sum_{v=-k}^k K_{uv}(\epsilon') s^v)^T \\ &= K^T(s, \epsilon'), \end{aligned} \quad (14)$$

此时, NA 方程由于函数逼近所产生的残差可表示为

$$E(s, \epsilon') = M(s, \epsilon') K^T(s, \epsilon') - X(s, \epsilon'). \quad (15)$$

根据 SCM 方法^[7], 选取试验函数为狄拉克函数 $\delta(\epsilon' - \epsilon'_j)$. 令该函数与残差 $E(s, \epsilon')$ 的内积为零, 可得

$$\langle E(s, \epsilon'), \delta(\epsilon' - \epsilon'_j) \rangle = 0, \quad (16)$$

其中 $\epsilon'_j (j=1, \dots, P_1)$ 为通过直接张量积策略^[13]产生的配置点(具体选取方法在下文有详细叙述).

由狄拉克函数性质可知, $\delta(\epsilon' - \epsilon'_j)$ 仅在配置点 ϵ'_j 处取非零值, 故(16)式可化简为

$$M(s, \epsilon'_j) K^T(s, \epsilon'_j) = X(s, \epsilon'_j). \quad (17)$$

对于确定的配置点 ϵ'_j , (17)式为以 s 为自变量的矩阵方程. 此时通过复频域内采样点幅值和相位依次增加的方法对 s 进行采样, 并在不同的采样点 $s_i (i=1, 2, \dots, P_b)$ 下求解(17)式矩阵方程, 可得攻击线末端响应电压 $V'_u(s, \epsilon'_j)$ 在 $s_i (i=1, 2, \dots, P_b)$ 下的数值解.

令 $f(s, \epsilon'_j) = 1/V'_u(s, \epsilon'_j)$, 则

$$f(s, \epsilon'_j) = \sum_{v=-k}^k K_{uv}(\epsilon'_j) s^v. \quad (18)$$

以 $K_{uv}(\epsilon'_j)$ 为拟合多项式系数, 对 $f(s, \epsilon'_j)$ 进行复数域最小二乘拟合, 可得 $K_{uv}(\epsilon')$, $(v=-k, \dots, k)$ 在 ϵ'_j 下的数值解. 对其余 $P_1 - 1$ 个配置点进行同样运算即得 $K_{uv}(\epsilon')$, $(v=-k, \dots, k)$ 在各不同配置点下的数值解.

为得到 $K_{uv}(\epsilon')$ 的表达式, 利用 PCE 理论^[14] 对 $K_{uv}(\epsilon')$ 进行混沌展开

$$K_{uv}(\epsilon') = \sum_{l=1}^N a_{lv} H_l(\epsilon'), \quad (19)$$

其中 $H_l(\epsilon')$ 为 n 维厄密特多项式(具体定义见文献[6]), a_{lv} 为对应的展开系数常量, N 为 n 维 d 阶厄密特多项式个数.

此时, (19)式的残差可表示为

$$E_c(\epsilon') = K_{uv}(\epsilon') - \sum_{l=1}^N a_{lv} H_l(\epsilon'). \quad (20)$$

由(19)式知, $K_{uv}(\epsilon')$ 可根据厄密特多项式进行逼近. 其逼近系数可通过令 $E_c(\epsilon')$ 与展开基函数的内积为零得到. 利用厄密特多项式的正交性及高斯-厄密特求积公式对内积运算进行数值求解, 可得

$$\begin{aligned} &\langle E_c(\epsilon'), H_m(\epsilon') \rangle \\ &= \int_{D(\epsilon')} K_{uv}(\epsilon') H_m(\epsilon') P(\epsilon') d\epsilon' - a_{mv} b_m \\ &= \sum_{j=1}^{P_1} w_j K_{uv}(\epsilon'_j) H_m(\epsilon'_j) - a_{mv} b_m \\ &= 0, \end{aligned} \quad (21)$$

其中 $b_m = \langle H_m(\epsilon'), H_m(\epsilon') \rangle$, $P(\epsilon')$ 为对应的概率密度函数. ϵ'_j , w_j 分别为 P_1 个积分配置点及相应的权值系数, 它们可通过基于厄密特多项式的直接张量积策略^[13]得到.

假设本文 n 维厄密特多项式的阶数取为 d , $U_1^d = \{\epsilon_1^1, \epsilon_1^2, \dots, \epsilon_1^{d+1}\}$ 和 $W_1^d = \{w_1^1, w_1^2, \dots, w_1^{d+1}\}$ 分别代表一维 d 阶高斯-厄密特积分配置点及相应的权值的集合. 根据直接张量积策略, n 维 d 阶高斯-厄密特积分的积分配置点的集合为

$$U_n^d = U_1^d \times U_1^d \times \dots \times U_1^d, \quad (22)$$

对任意的 n 维积分配置点 $\epsilon'_j = [\epsilon_1^{j_1}, \epsilon_1^{j_2}, \dots, \epsilon_1^{j_n}] \in U_n^d$, $1 \leq j_1, j_2, \dots, j_n \leq d+1$, 其中 $\epsilon_1^{j_i} (i=1, 2, \dots, n)$ 为一维 d 阶积分配置点集合的元素. 其相应的权值系数可表示为

$$w_j = w_1^{j_1} \cdot w_1^{j_2} \cdot \dots \cdot w_1^{j_n}, \quad (23)$$

其中 $w_1^{j_i} (i=1, 2, \dots, n)$ 为一维情况下积分配置点 $\epsilon_1^{j_i}$ 对应的权值系数. 从以上分析易知积分配置点的数目为 $P_1 = (d+1)^n$, 其数目远远大于对应的 n 维 d 阶厄密特多项式数目 $N = \binom{n+d}{d}$.

显然此时通过(21)式易求得展开系数 a_{mv} . 当 $a_{mv} (m=1, \dots, N, v=-k, \dots, k)$ 已知时, 即可根据(13), (19)式求得攻击线 1 的末端响应表达式

$$V'_{ol}(\epsilon', s) = V'_u(\epsilon', s) = 1/\sum_{v=-k}^k \sum_{m=1}^N a_{mv} H_m(\epsilon') s^v, \quad (24)$$

通过拉普拉斯逆变换, 其对应的时域表达式 $v'_{ol}(\epsilon', t)$ 为

$$v'_{ol}(\epsilon', t) = \sum_{i=1}^{P_d} p_i(\epsilon') e^{q_i(\epsilon')t}, \quad (25)$$

其中 $p_i(\epsilon')$ 与 $q_i(\epsilon')$ 分别为(24)式的零点和极点. 同理, 对去耦后的受害线进行分析可得其末端

响应的时域表达式 $v'_{\omega}(\varepsilon', t)$.

此时由(6)式可知,去耦前攻击线的末端响应表达式为

$$v_{ol}(\varepsilon', t) = v'_{ol}(\varepsilon', t) + v'_{\omega}(\varepsilon', t). \tag{26}$$

3.2.3. 求解耦合互连线时延

设当攻击线的末端响应输出为 v_{th} 时,对应的互连时延为 τ ,则(26)式可改写为

$$v_{th} = v'_{ol}(\varepsilon', \tau) + v'_{\omega}(\varepsilon', \tau). \tag{27}$$

注意到(27)式为关于 τ 的超越方程,无法直接得到解析解.但由于 v_{th} 在信号上升沿内为递增函数,故可利用二分法得到其数值解.

定义函数 $Q(\tau)$ 如下式所示:

$$Q(\tau) = v'_{ol}(\varepsilon', t) + v'_{\omega}(\varepsilon', \tau) - v_{th}. \tag{28}$$

令 ζ 为 τ 的解区间 $[0, T_r]$ 的中点,其中 T_r 为激励信号的上升沿时间.此时 $Q(\zeta)$ 的取值有以下几种情况:

情况1 $Q(\zeta) = 0$,则 ζ 为方程(27)的解;

情况2 $Q(\zeta) \neq 0$ 且 $Q(\zeta)$ 与 $Q(0)$ 同号,则得到延时 τ 新的解区间 $\tau \in [\zeta, T_r]$;

情况3 $Q(\zeta) \neq 0$ 且 $Q(\zeta)$ 与 $Q(T_r)$ 同号,则得到延时 τ 新的解区间 $\tau \in [0, \zeta]$;

假设 ρ 为超越方程解的公差,重复以上步骤直至 $Q(\zeta) < \rho$,此时即认为 ζ 是 τ 在公差 ρ 下的数值解.

4. 稀疏网格方法

由上文分析可知,利用直接张量积策略选取积分配置点,其数目随着随机变量的个数指数递增.当随机变量个数较多时,算法复杂度较高.因此,本文采用稀疏网格法选取积分配置点^[13],有效降低算法的计算复杂度.

同上文直接张量积策略,令 U_1^d 和 W_1^d 分别为一维 d 阶高斯-厄密特积分配置点及相应权值的集合.根据稀疏网格方法, n 维 d 阶高斯-厄密特积分的积分配置点取值空间为

$$U_n^d = \bigcup_{d+1 \leq |i| \leq d+n} U_1^i \times U_1^i \times \cdots \times U_1^i, \tag{29}$$

其中 $|i| = i_1 + i_2 + \cdots + i_n$.

该方法所产生的积分配置点个数为

$$P_s = \dim(U_n^d) \sim \frac{2^d}{d!} n^d \sim 2^d N, \tag{30}$$

其中 N 为 n 维 d 阶厄密特多项式个数.表1给出了不同情况下,分别利用直接张量积策略和稀疏网格

方法选取积分配置点的个数.由表中数据可知,直接张量积策略下,高维随机变量所产生的积分配置点成指数增长,而稀疏网格方法则可以显著减少所需的积分配置点数目.

表1 不同策略下的积分配置点个数

n	d	P_t	P_s	d	P_t	P_s
4	1	9	16	2	41	81
6	1	13	64	2	85	729
10	1	21	1024	2	221	59049
12	1	25	4096	2	313	531441
14	1	29	16348	2	421	4782969

5. 算法复杂度分析

由于在数值计算中需选取积分配置点,当随机变量较多时算法的计算复杂度较大.因此本文以随机变量的个数 n 作为问题的规模分别对两种积分配置点选取策略下的算法复杂度进行分析.

在直接张量积策略下,本文算法的计算复杂度主要集中在互连线末端响应求解和 $K_{\omega}(\varepsilon')$ 展开项系数求解两方面(算法中其他基本步骤对算法复杂度的分析造成的影响可忽略不计).首先,在配置点 $\varepsilon'_j (j = 1, \cdots, P_t)$ 下,利用对 s 进行随机采样求解方程 $M(s_i, \varepsilon'_j) Y(s_i, \varepsilon'_j) = X(s_i, \varepsilon'_j)$.当随机采样个数为 P_b 时,该步骤的计算复杂度为 $O(P_b \cdot P_t) \approx O(P_b \cdot (d+1)^n)$.其次,针对每个厄密特多项式,利用高斯求积公式求解 a_{mw} .此时,计算复杂度为 $O(N \cdot P_t) \approx O(N \cdot (d+1)^n)$.

在稀疏网格方法下,本文算法的计算复杂度同样集中在以上两个方面,不同之处在于选取积分配置点的个数不同.对于第一方面,其计算复杂度为 $O(P_b \cdot P_s) \approx O(P_b \cdot 2^d N)$ 而对于第二方面,其计算复杂度为 $O(N \cdot P_s) \approx 2^d O(N^2)$.

根据以上分析,直接张量积策略下本文算法的计算复杂度为 $O((P_b + N) \cdot (d+1)^n)$,而稀疏网格方法下本文算法的计算复杂度为 $O((P_b + N) \cdot 2^d N)$.显然,稀疏网格方法下的时延仿真效率远大于直接张量积策略下的时延仿真效率.故本文采用稀疏网格方法进行时延分析.

6. 仿真实验结果与比较

以图1所示的耦合RLC互连线为实验模型,利

用上文所述方法对其50% 时延($T_{0.5}$)进行分析,其中激励电压 V_{in1} 为单位阶跃信号, V_{in2} 为零电压. 不失一般性,假设影响互连线电参数取值的工艺参数为互连线金属厚度(H)和金属宽度(W),其对应的随机扰动分别为 ε_h , ε_w . 实验模型中 RLC 集总电路模型的线元参数分布均值 R_s 为 250Ω , C_l 为 50 pF , c_g 为 89.97 fF , c_e 为 319.4 fF , l 为 719.2 nH , $K_{l,lm}$ 为 0.7761 , r 为 8.556Ω .

6.1. 算法有效性分析

本文在不同互连线元个数情况下对图 1 互连线模型进行时延仿真比较实验,电参数扰动的容差为 20%,工艺参数扰动的标准差为 $\sigma_h = \sigma_w = 0.0667$. 表 2 给出了本文算法以及 SPMC 仿真(采样点个数分别

为 500 和 1000)所得 50% 互连时延的均值和方差. 图 5,6 则给出了本文算法与 SPMC 仿真所得互连时延均值、方差的比较曲线. 最后,图 7 和图 8 分别给出了线元个数为 5,采样个数为 1000 时本文算法和 SPMC 仿真所得 50% 互连时延的分布直方图.

由表 2 时延均值数据及图 5 可看出,本文算法所得均值与 HSPICE 仿真结果的相对误差均保持在 2% 以内,与 HSPICE 仿真结果符合得较好.

另外,由表 2 时延方差数据及图 6,7,8 还可看出,本文算法所得时延方差的相对误差除 $n = 11$ 情况外,均保持在 5% 以内,即使在 $n = 11$ 时,方差的相对误差也不会导致随机实验结果过分偏离 SPMC 仿真结果. 因此,本文时延评估算法具有较高的模拟精度.

表 2 50% 时延均值及方差比较表

线元 个数 n	50% 时延均值/ns					50% 时延方差/ ns^2				
	本文算法	SPMC_500	相对误差	SPMC_1000	相对误差	本文算法	SPMC_500	相对误差	SPMC_1000	相对误差
6	18.235	18.4305	1.06%	18.5487	1.69%	1.1124	1.0912	1.94%	1.0604	4.90%
7	19.558	19.5336	0.12%	19.5227	0.18%	1.2207	1.2344	1.11%	1.1845	3.05%
8	20.583	20.4629	0.59%	20.7764	0.93%	1.3204	1.2888	2.45%	1.2727	3.75%
9	21.752	21.6355	0.54%	21.5734	0.83%	1.4238	1.5008	5.13%	1.4713	3.23%
10	22.685	22.5803	0.46%	22.5822	0.46%	1.6320	1.6734	2.47%	1.6831	3.04%
11	23.576	23.4862	0.38%	23.5416	0.15%	1.6679	1.5703	6.22%	1.5365	8.92%

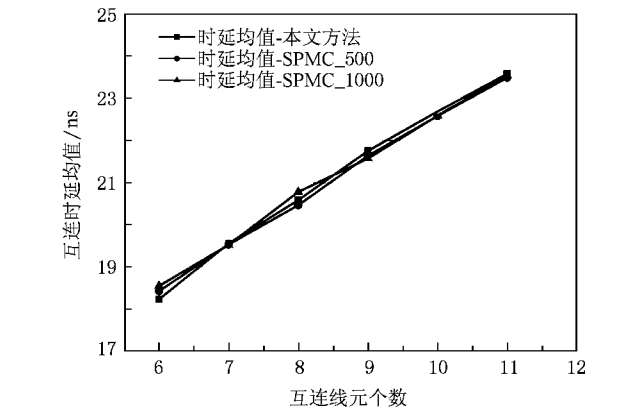


图 5 50% 互连时延均值的比较曲线

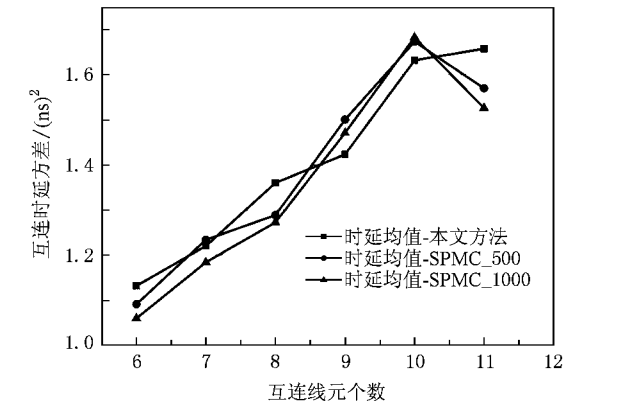


图 6 50% 互连时延方差的比较曲线

6.2. 电路仿真时间比较

由(27)式知本文时延估计表达式为有限维超越方程,可以通过二分法等数值方法直接得到互连时延. 因此不需像蒙特卡罗方法那样对随机参数进行大规模的采样,从而显著降低了算法执行所需的仿

真时间. 而 HSPICE 进行具有随机扰动的互连线时延估计时采用的仍为蒙特卡罗方法,需要大量的随机采样,故计算效率相当低.

本文根据上文的实验模型,在不同互连线元个数情况下进行时延仿真时间比较实验. 工艺参数扰动依然如上文所示. 表 3 给出了本文算法及 SPMC

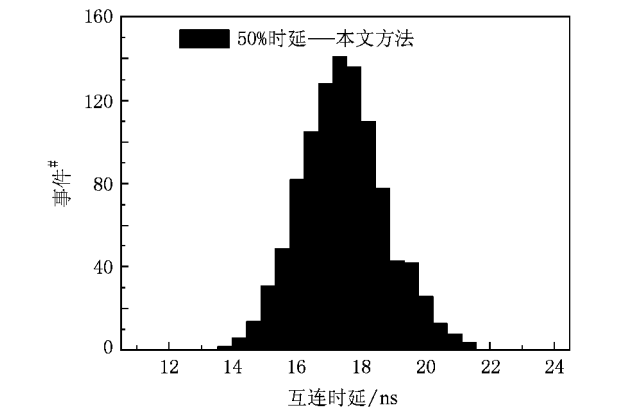


图7 本文算法的50%时延分布直方图

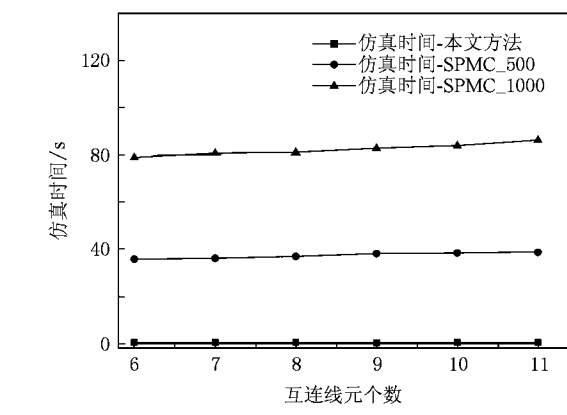


图9 时延仿真时间的比较曲线

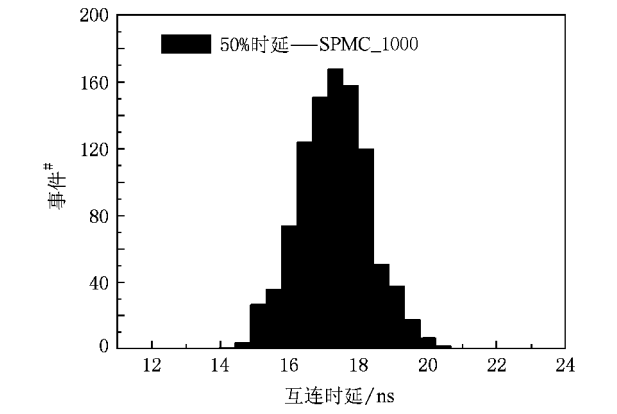


图8 SPMC方法的50%时延分布直方图

仿真所得的仿真时间数据.图9则给出了本文算法与SPMC仿真时间的比较曲线.

表3 电路仿真时间比较表

线元 个数 n	电路仿真时间/s				
	本文 算法	SPMC —500	效率提 升倍数	SPMC —1000	效率提 升倍数
6	0.360	35.75	99.31	78.75	218.75
7	0.375	36.11	96.29	80.67	215.12
8	0.359	36.89	102.75	81.08	231.66
9	0.344	38.07	110.67	82.72	240.47
10	0.375	38.34	102.24	83.84	223.57
11	0.422	38.80	91.94	86.17	204.19

由表3仿真时间数据及图9可看出,本文时延评估算法的仿真时间大大低于HSPICE仿真时间.随着RLC集总模型线元个数的增加,SPMC仿真时间近似呈直线增长,而本文算法程序执行时间在不同线元情况下时间浮动不大.因此,本文算法不仅具有较高的模拟精度,且相较于HSPICE还显著降低了模拟所需时间,有效地提高了时延仿真效率.

7. 结 论

集成电路制造技术的飞速发展使互连线的工艺变化问题成为集成电路制造业的一个新挑战.本文考虑实际电路中互连线工艺参数扰动对电路传输性能的影响,建立了耦合互连线的随机扰动模型.利用Cholesky分解去除了工艺参数扰动的强相关性,并结合SCM方法和PCE理论进行互连时延分析.实验结果表明本文提出的互连线随机模型及时延评估算法可以对互连线时延进行有效的评估,且相较于HSPICE具有更好的计算效率,可以有效地节省时延仿真时间.

[1] Zong Z X, Du L, Zhuang Y Q 2005 *Acta Phys. Sin.* **54** 5872 (in Chinese) [宗兆翔、杜 磊、庄奕琪 2005 *物理学报* **54** 5872]

[2] Wang Y Y, Kang J F 2002 *Chinese Journal of Semiconductors* **23** 1121 (in Chinese) [王阳元、康晋锋 2002 *半导体学报* **23** 1121]

[3] Ismail Y I, Friedman E G, Neves J L 2000 *IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems* **19** 83

[4] Elmore W C 1948 *J. Appl. Phys.* **19** 55

[5] Kahng A B, Muddu S 1997 *IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems* **16** 1507

[6] Ghanta P, Vrudhula S, Panada R 2005 *Proceedings of Design, Automation and Test in Europe* Munich, Germany, March 7 – 11, 2005 p2

- [7] Kumar S, Li J, Talarico C 2005 *Proceedings of Design, Automation and Test in Europe* Munich, Germany, March 7 – 11, 2005 p770
- [8] Wang J, Ghanta P, Vrudhula S 2004 *Proceedings of IEEE/ACM International Conference on Computer Aided Design* San Jose, CA, USA, November 7 – 11, 2004 p880
- [9] Vrudhula, S, Wang J M, Ghanta P 2006 *IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems* **25** 2001
- [10] Liu Y, Pileggi L T, Strojwas A J 1999 *Proceedings of Design Automation Conference* Atlanta, Georgia, October 28 – 30, 1999 p201
- [11] Mehrotra V, Sam S, Boning D 2000 *Proceedings of Design Automation Conference* Bergen, Norway, August 2 – 4, 2000 p172
- [12] Zhang J M, Friedman E G 2004 *Proceedings of Interconnect Symposium on Circuits and Systems* Vancouver, Canada, May 23 – 26, 2004 p521
- [13] Xiu D, Hesthaven J S 2005 *SIAM Journal on Scientific Computing* **27** 1118
- [14] Xiu D, Karniadakis G E 2002 *Society for Industrial and Applied Mathematics* **24** 619

Stochastic collocation method for interconnect delay estimation in the presence of process variations

Li Xin^{1)†} Janet M. Wang²⁾ Tang Wei-Qing³⁾

1) (Department of Computer Science and Technology, Nanjing University of Science and Technology, Nanjing 210094, China)

2) (Department of Electrical and Computer Engineering, the University of Arizona, Arizona AZ8742, USA)

3) (Institute of Computing Technology, Chinese Academy of Sciences, Beijing 100190, China)

(Received 19 June 2008 ; revised manuscript received 22 October 2008)

Abstract

We present a process variations based stochastic collocation method to estimate interconnect delay. This method translates the strongly correlated process variations into orthogonal random variables by Cholesky decomposition. Polynomial chaos expression (PCE) and stochastic collocation method (SCM) are used to analyse the system response. A finite representation of interconnect delay is then obtained by using the collocation approach of minimizing the Hilbert space norm of the residual error. Experiment demonstrates that results obtained from the analysis method agree well with that from HSPICE simulation. The difference between the delays obtained from the analytical method and that from HSPICE is about 0.2% or less. Moreover, the method shows good computational efficiency, and much less running time has been observed compared with HSPICE simulation.

Keywords : process variations, stochastic interconnect model, stochastic collocation method, polynomial chaos expression

PACC : 0250, 7220, 7850G

† E-mail : lin65002@hotmail.com