

# 低工作电压聚噻吩薄膜晶体管\*

刘玉荣<sup>†</sup> 陈伟 廖荣

(华南理工大学电子与信息学院, 广州 510640)

(2010 年 1 月 18 日收到; 2010 年 2 月 22 日收到修改稿)

以高掺杂 Si 单晶片作为衬底且充当栅电极, 采用磁控溅射法在硅片上沉积 HfTiO 薄膜作为栅介质层, 聚三己基噻吩 (P3HT) 薄膜作为半导体活性层, 金属 Au 作为源、漏电极, 并采用十八烷基三氯硅烷 (OTS) 对栅介质层表面修饰, 在空气环境下成功地制备出聚合物薄膜晶体管 (PTFT). PTFT 器件测试结果表明, 该晶体管在低的驱动电压 ( $< -1$  V) 下仍呈现出良好的饱和行为, 其阈值电压和有效场效应迁移率分别为 0.4 V 和  $2.2 \times 10^{-2} \text{ cm}^2/\text{V}\cdot\text{s}$ . 通过对金属-聚合物-氧化物层-硅半导体 (MPOS) 结构电容器的电容-电压 ( $C$ - $V$ ) 特性测试发现, MPOS 电容器的电容呈现出明显的频率依赖性和  $C$ - $V$  迟滞现象, 对其产生的物理机理进行了讨论.

**关键词:** 聚合物薄膜晶体管, 聚三己基噻吩, 场效应迁移率, 高  $k$  栅介质

**PACC:** 7280L, 7340T, 7360F, 7360R

## 1. 引 言

有机薄膜晶体管 (OTFT) 因在平板显示<sup>[1,2]</sup>、传感器<sup>[3]</sup>、射频识别标签<sup>[4]</sup>等领域具有广阔的应用前景而受到广泛的关注. 近 20 年来, 有机薄膜晶体管研究已取得长足的进步, 器件性能明显提高, 其中以并五苯为代表的有机小分子 OTFT 的场效应迁移率通常在  $1\text{—}10 \text{ cm}^2/\text{V}\cdot\text{s}$ <sup>[5,6]</sup>, 已高于无机非晶硅薄膜晶体管的水平; 以聚三己基噻吩 (P3HT) 为代表的聚合物薄膜晶体管 (PTFT) 的场效应迁移率也高达  $10^{-2}\text{—}10^{-1} \text{ cm}^2/\text{V}\cdot\text{s}$ <sup>[7,8]</sup>, 接近非晶硅薄膜晶体管水平. 与小分子 OTFT 相比, PTFT 因其制备方法简单、成本低廉以及特别适合于制备大面积器件等优势而备受关注. 就聚合物薄膜晶体管而言, 决定器件性能参数的重要因素包括: 一是聚合物薄膜半导体层的沉膜质量; 二是源、漏电极的接触特性; 再者就是栅介质层的电特性以及栅介质层与聚合物半导体薄膜层之间的界面性质. 迄今为止, 研究者们已采取多种方法改善成膜质量及界面特性以提高 PTFT 器件的电性能, 例如, 不同气氛和温度下对聚合物薄膜退火处理<sup>[9,10]</sup>, 栅介质层表面修饰<sup>[11]</sup>以及复合栅介质结构<sup>[12]</sup>等. 目前, 基于 P3HT 聚合

物薄膜晶体管普遍要求高工作电压, 且往往呈现出高的阈值电压和亚阈值摆幅, 这将极大地限制其实际应用. 为使 P3HT-PTFT 更好地满足实际应用中低工作电压的要求, 采用高  $k$  介电材料用作 P3HT-PTFT 的栅介质层是合理的解决方案. 近几年, 采用高  $k$  介电材料 (如  $\text{Ta}_2\text{O}_5$ ,  $\text{TiO}_2$ ,  $\text{Al}_2\text{O}_3$ ,  $\text{HfO}_x$  等) 作为 P3HT-PTFT 的栅介质已有少许报道<sup>[13–16]</sup>, 通过采用这些高  $k$  栅介质达到有效降低 P3HT-PTFT 器件的工作电压的目的.

本文以 P3HT 聚合物薄膜作为半导体活性层, 溅射 HfTiO 薄膜作为栅介质层, 为减小栅漏电和改善 P3HT 薄膜的成膜质量, 在旋涂 P3HT 溶液之前用十八烷基三氯硅烷 (OTS) 稀释液对 HfTiO 表面进行适当修饰. 利用 Agilent 4156C 半导体参数测试系统对 P3HT-PTFT 的电性能进行表征, 提取出该晶体管的主要性能参数. 为了分析 HfTiO/P3HT 之间的界面特性, 制备出 Au/P3HT/HfTiO/Si (MPOS) 结构电容器, 利用 Agilent 4284A 对其电容-电压 ( $C$ - $V$ ) 和电导-电压 ( $G$ - $V$ ) 特性进行了测试, 并对电容的频率依赖性和  $C$ - $V$  迟滞现象的产生机理进行了讨论.

## 2. 实 验

以电阻率为  $0.5\text{—}0.7 \Omega \text{ cm}$  (100)  $n^+$  Si 单晶片

\* 国家自然科学基金 (批准号: 845106410100257), 广东省自然科学基金 (批准号: 8451064101000257) 资助的课题.

<sup>†</sup> E-mail: phlyr@scut.edu.cn

作衬底,首先采用标准硅平面工艺清洗硅片,再用 HF 溶液漂去自然氧化层,然后采用 RF 磁控溅射法 (Denton Vacuum LLC Discovery 635) 在 Si 基片上沉积一层 HfTiO 薄膜作为栅介质层. 溅射过程采用两靶共射,其中 HfO<sub>2</sub> 靶上施加射频电源,功率为 30 W,而 Ti 靶上施加直流电源,电流为 0.1 A,基底温度为室温,Ar 和 O<sub>2</sub> 流量分别为 24 sccm 和 3 sccm,溅射前的反应室真空度为  $2 \times 10^{-6}$  Torr (1 Torr =  $1.33322 \times 10^2$  Pa),溅射时反应室气压为 3.5 mbar (1 bar =  $10^5$  Pa),溅射时间为 200 min. 为了减小栅漏电和改善 P3HT 薄膜的成膜质量,所有样品在旋涂 P3HT 薄膜之前旋涂 OTS 甲苯溶液 (配比为 0.1 ml/ml) 对 HfTiO 表面进行预处理以形成 OTS 的自组装层,并在空气气氛下 90℃ 热处理 10 min,然后,在空气环境下采用旋涂工艺将 10 mg/ml P3HT (购于 Aldrich 公司) 氯苯溶液涂敷于 HfTiO 栅介质层上形成半导体活性层,并在空气气氛下对样品进行 90℃ 5 min 的热处理,接着采用真空镀膜技术通过掩模版在真空度为  $6 \times 10^{-5}$  Torr 条件下蒸发金形成源、漏电极,最后,为防止 PTFT 器件在空气环境下退化,将石蜡固体薄片置于沟道区域,加热至 75℃ 使石蜡溶解,冷却后形成石蜡薄膜保护层,最后

制备出的 P3HT-PTFT 和 MPOS 电容器的器件结构剖面图如图 1 所示. P3HT-PTFT 样品的沟道长度和宽度由蒸镀源、漏电极所用掩模版图形决定,沟道长度和宽度分别为 30  $\mu\text{m}$  和 80  $\mu\text{m}$ . MPOS 结构电容器的有效面积由测量显微镜读数计算可得为  $4.0 \times 10^{-4}$  cm<sup>2</sup>. HfTiO 薄膜厚度采用椭圆偏振法进行测量,厚度为 40 nm,聚合物薄膜厚度采用电子探针法测量确定,其值为 80 nm, P3HT-PTFT 和 MPOS 结构电容器的电特性利用 Agilent 4156C 半导体参数分析仪、Agilent 4284A C-V 测试仪和探针台组成的测试系统进行测试. 为减小寄生效应对器件性能的影响,测试前用探针分离出沟道区和电极区之外的区域. 器件的制备在超净环境中实现,器件的电特性测试在室温普通空气环境下完成.

### 3. 结果与讨论

如图 2 给出了典型的 P3HT-PTFT 器件的输出特性和转移特性曲线. 由图 2(a) 明显看出,该薄膜晶体管在较低的驱动电压 ( $< -1$  V) 下仍呈现出良好的饱和行为. 当  $V_{\text{DS}} = -3$  V,  $V_{\text{GS}} = -2$  V 时,器件的饱和区漏电流高达  $2.8 \times 10^{-7}$  A. 由图 2(b) 可知,该薄膜晶体管具有较明显的开关特性,当栅偏压加正向电压并且不断增加时,晶体管进入关断状态,而当栅偏压加负向电压并不断增加时,晶体管进入开通状态. 在漏电压为  $-4$  V 时,关态时最小漏电流为 2.6 nA,比采用常规热氧化 SiO<sub>2</sub> 薄膜作栅介质的 P3HT-PTFT 的关态电流大两个数量级<sup>[8]</sup>. 这主要是因为采用高介电常数 HfTiO 薄膜作栅介质层时,栅泄漏电流明显增加所致. 图 3 给出了 MPOS 结构的栅泄漏电流与栅电压的关系曲线. 由图 3 可知,40 nm 的 HfTiO 薄膜作栅介质层时呈现出较大的栅泄漏电流,当栅偏压为  $-4$  V 时栅泄漏电流密度高达  $6 \times 10^{-5}$  A/cm<sup>2</sup>. 对于场效应晶体管而言,晶体管处于饱和区时,源漏之间的饱和电流  $I_{\text{Dsat}}$  可以表示为

$$I_{\text{Dsat}} = \frac{W}{2L} \mu_{\text{eff}} C_{\text{ox}} (V_{\text{GS}} - V_{\text{T}})^2, \quad (1)$$

其中,  $W$  为薄膜晶体管的沟道宽度,  $L$  为薄膜晶体管的沟道长度,  $\mu_{\text{eff}}$  为薄膜晶体管的有效场效应迁移率,  $C_{\text{ox}}$  为单位面积的栅介质层电容,  $V_{\text{GS}}$  栅极偏压,  $V_{\text{T}}$  为阈值电压. 因此,器件的有效场效应迁移率可从  $I_{\text{D}}^{1/2}$  与  $V_{\text{GS}}$  变化关系并通过下式求得:

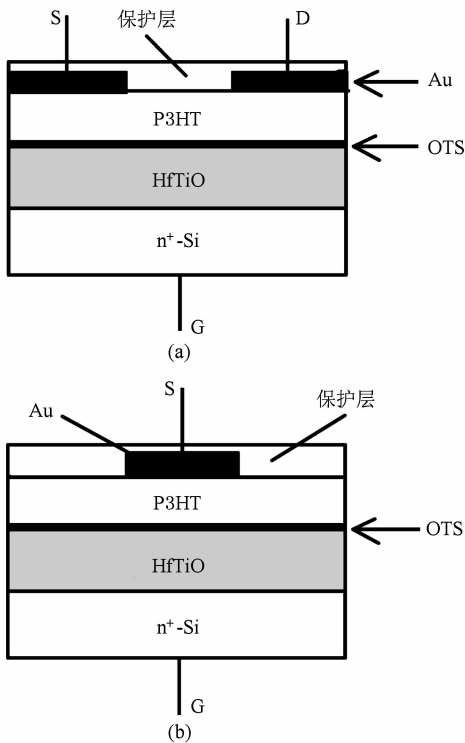


图 1 聚合物薄膜晶体管及电容器的结构剖面图 (a) P3HT-PTFT 器件结构; (b) MPOS 电容结构

$$\mu_{\text{eff}} = \frac{2LB^2}{WC_{\text{ox}}}, \quad (2)$$

其中  $B = \partial(I_{\text{DS}})^{1/2} / \partial V_{\text{GS}}$  是  $I_{\text{DS}}^{1/2}$  与  $V_{\text{GS}}$  关系中饱和区的曲线斜率.

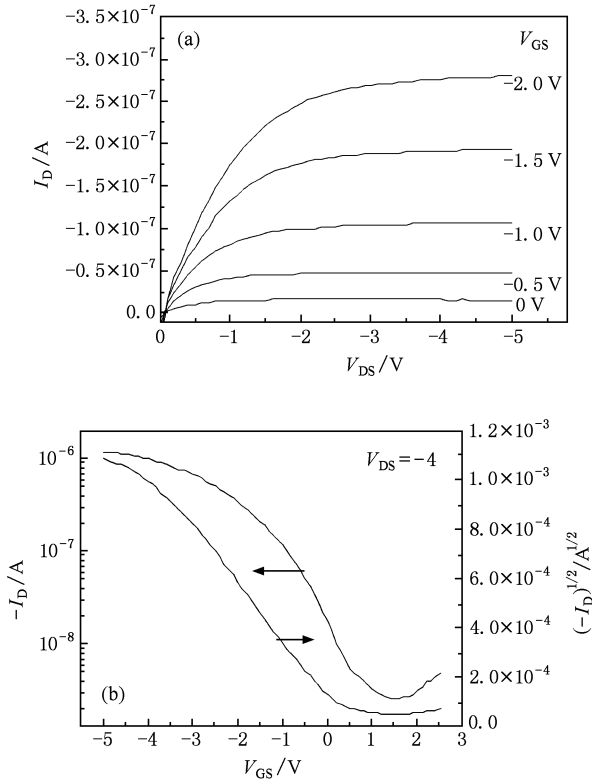


图2 P3HT-PTFT 器件的输出特性和转移特性曲线 (a) 输出特性曲线; (b) 转移特性曲线

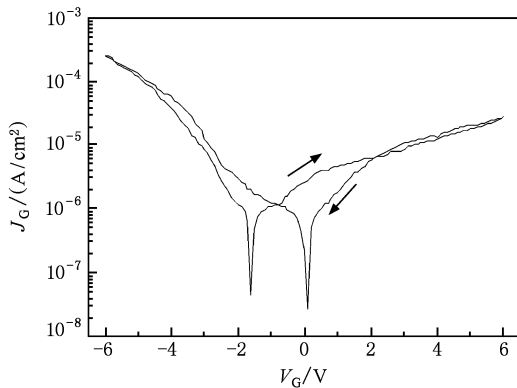


图3 MPOS 结构电容器的漏电特性

为了估算该 P3HT-PTFT 器件的有效场效应迁移率和阈值电压的大小,从图 4 所示的  $C-V$  特性曲线中积累区的电容值可得  $C_{\text{ox}}$ ,取频率为 1 MHz,所得  $C_{\text{ox}}$  为 275 nF/cm<sup>2</sup>,由此可得 HfTiO 薄膜的介电常数为 12.4. 根据(2)式,由图 2(b) 给出的  $I_{\text{DS}}^{1/2}$  与  $V_{\text{GS}}$

关系曲线可计算出在漏电压为 -4 V 时 P3HT-PTFT 器件的饱和区载流子有效场效应迁移率为  $2.2 \times 10^{-2}$  cm<sup>2</sup>/V·s. 对于漏电压为 -4 V,在测量范围内 ( $V_{\text{GS}} = 3 - -5$  V),P3HT-PTFT 器件的开关电流比为  $4.4 \times 10^2$ ,相对低的开关电流比来源于高的栅泄漏电流引起关态电流增大所致. 由图 2(b) 还可得到器件的阈值电压为 0.4 V.

图 4 给出了 MPOS 结构电容器在不同测试频率下的  $G-V$  和  $C-V$  特性曲线. 从  $G-V$  曲线可知,当测试频率较高(1 MHz)时, $G-V$  关系曲线中未出现峰值,而当频率下降时,峰值明显可见. 在  $G-V$  曲线中峰值大小能较好地反映出栅介质层与半导体之间界面陷阱电荷的多少,而峰值消失通常存在两种可能原因,一是栅源之间的串联电阻过大掩盖了界面陷阱态的影响,二是界面陷阱态足够的少. 通常,串联电阻大小可表示为<sup>[17]</sup>

$$R_s = \frac{G_{\text{ma}}}{G_{\text{ma}}^2 + \omega^2 C_{\text{ma}}^2}, \quad (3)$$

式中  $\omega$  为测试频率, $G_{\text{ma}}$  和  $C_{\text{ma}}$  分别为 MPOS 处于强积累状态时的等效电导和电容. 由(3)式可估算出当测试频率为 1 MHz 和 100 kHz 时的串联电阻分别为 380  $\Omega$  和 3.3 k $\Omega$ ,这表明高测试频率下  $G-V$  曲线未呈现出峰值不是因为串联电阻过大掩盖了界面陷阱的影响所致,而是由于界面陷阱态对电荷的俘获作用依赖于频率,当测试频率较高时界面陷阱态来不及响应不能及时俘获栅极注入的电荷,当频率降低时界面陷阱态能有效地响应而对注入电荷产生俘获陷阱作用从而在  $G-V$  曲线中出现明显的峰值. 界面陷阱电荷密度( $D_{\text{it}}$ )可从  $C-V$  曲线和与之对应的  $G-V$  曲线由下式推知<sup>[18]</sup>:

$$D_{\text{it}} = \frac{2}{qA} \left( \frac{G_{\text{max}}}{\omega} \right) \left[ \left( \frac{G_{\text{max}}}{\omega C_1} \right)^2 + \left( 1 - \frac{C_m}{C_1} \right)^2 \right]^{-1}, \quad (4)$$

式中  $q$  为电子的带电量, $\omega$  为测试频率, $A$  为有效栅面积, $C_1$  为处于积累状态下的电容, $G_{\text{max}}$  为  $G-V$  曲线中峰值位置处的电导, $C_m$  为  $G_{\text{max}}$  处的电容. 因此从图 4 的  $C-V$  和  $G-V$  曲线依据(4)式可推算出测试频率为 500 kHz 时界面陷阱态密度为  $1.7 \times 10^{11}$  cm<sup>-2</sup>.

图 5 为 MPOS 结构电容器在 1 MHz 和 100 kHz 两种测试频率下的  $C-V$  迟滞曲线. 从图 5 可知, $C-V$  特性存在迟滞回线,且随着测试频率的增加,迟滞现象更为明显. 这同样可以解释为陷阱态对电荷的陷阱作用依赖频率所致. 当栅电极电压从积累状态(负电压)向耗尽状态(正电压)扫描且进入耗尽状

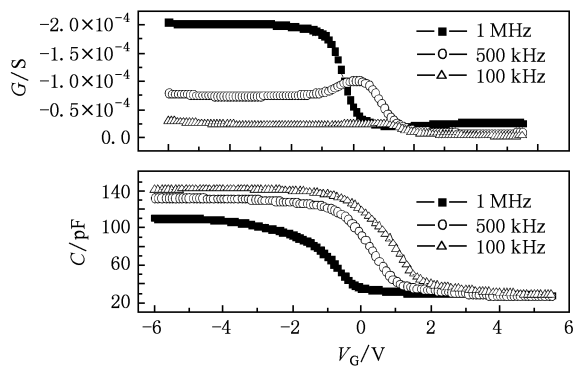


图4 不同测试频率下 MPOS 结构电容器的  $G-V$  和  $C-V$  特性曲线

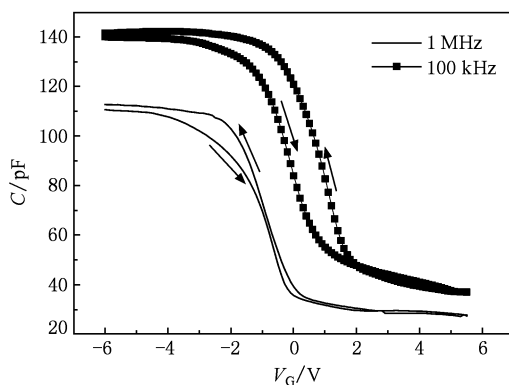


图5 不同测试频率下 MPOS 结构电容器的  $C-V$  迟滞特性曲线

态后,从栅极注入的空穴在 P3HT 体内或 P3HT 与 HfTiO 界面处被陷阱态所俘获,当栅极电压从正电压向负电压扫描时被陷阱的空穴未能释放,从而导致平带电压向正电压方向漂移.又由于陷阱态对电荷的陷阱作用具有一定的弛豫时间,相对低的测试频率通常更有利于陷阱作用,因此,相对低的频率下  $C-V$  迟滞现象更为明显.

## 4. 结 论

采用高掺杂硅单晶片作为栅电极,磁控溅射 HfTiO 薄膜作为栅介质层,P3HT 薄膜作为半导体活性层,Au 作为源、漏电极,并通过 OTS 稀释液对栅介质表面改性,在空气环境下成功地制备出 P3HT-PTFTs. 该 PTFT 器件在低的驱动电压 ( $< -1$  V) 下仍呈现出良好的饱和行为,其阈值电压和有效场效应迁移率分别为 0.4 V 和  $2.2 \times 10^{-2} \text{ cm}^2/\text{V}\cdot\text{s}$ . 通过对 MPOS 结构电容器的  $C-V$  特性测试发现,MPOS 电容器的电容具有明显的频率依赖性,且低频率下呈现出明显的  $C-V$  迟滞现象,这主要来源于 P3HT/HfTiO 界面之间存在较高的界面陷阱态. 结果表明,该 PTFT 器件能较好地满足低工作电压、低功耗应用的需要.

- [1] Ryu G S, Choe K B, Song C K 2006 *Thin Solid Films* **514** 302
- [2] Torsi L, Tafuri A, Cioffi N, Gallazzi M C, Sassella A, Sabbatini L, Zamboni P G 2003 *Sensor Actuat. B* **93** 257
- [3] Zou J H, Lan L F, Xu R X, Yang W, Peng J B 2010 *Acta Phys. Sin.* **59** 1275 (in Chinese) [邹建华、兰林峰、徐瑞霞、杨伟、彭俊彪 2010 物理学报 **59** 1275]
- [4] Dunn L, Basu D, Wang L, Dodabalapur A, 2006 *Appl. Phys. Lett.* **88** 063507
- [5] Tao C L, Zhang X H, Dong M J, Liu Y Y, Sun S, Ou G P, Zhang F J, Zhang H L 2008 *Chin. Phys. B* **17** 281
- [6] Yuan G C, Xu Z, Zhao S L, Zhang F J, Jiang W W, Huang J Z, Song D D, Zhu H N, Huang J Y, Xu X R 2008 *Acta Phys. Sin.* **57** 5911 (in Chinese) [袁广才、徐征、赵谡玲、张福俊、姜薇薇、黄金昭、宋丹丹、朱海娜、黄金英、徐叙璐 2008 物理学报 **57** 5911]
- [7] Sirringhaus H, Tessler N, Friend R H 1999 *Synth. Met.* **102** 857
- [8] Liu Y R, Wang Z X, Yu J L, Xu H H 2009 *Acta Phys. Sin.* **58** 8566 (in Chinese) [刘玉荣、王智欣、虞佳乐、徐海红 2009 物理学报 **58** 8566]
- [9] Cho S, Lee K, Yuen J, Wang G M, Moses D, Heeger A J, Surin M, Lazzaroni R 2006 *J. Appl. Phys.* **100** 14503
- [10] Tian X Y, Xu Z, Zhao S L, Zhang F J, Xu X R, Yuan G C, Li J, Sun Q J, Wang Y 2009 *Chin. Phys. B* **18** 5078
- [11] Kim J M, Lee J W, Kim J K, Ju B K, Kim J S, Lee Y H, Oh M H 2004 *Appl. Phys. Lett.* **85** 6368
- [12] Hu W, Zhao Y, Hou J Y, Ma C S, Liu S Y 2007 *Microelectron. J.* **38** 632
- [13] Bartic C, Jansen H, Campitelli A, Borghs S 2002 *Org. Electron.* **3** 65
- [14] Wang G M, Moses D, Heeger A J 2004 *J. Appl. Phys.* **95** 316
- [15] Majewski L A, Schroeder R, Grell M, Glarvey P A, Turner M L 2004 *J. Appl. Phys.* **96** 5781
- [16] Raval H N, Tiwari S P, Navan R R, Mhaisalkar, Rao V R 2009 *IEEE Electron Device Lett.* **30** 484
- [17] Nicollian E H, Brews J R 1982 *MOS (Metal Oxide Semiconductor) Physics and Technology* (New York: John Wiley and Sons, Inc.) p223
- [18] Schroder D K 1998 *Semiconductor Material and Device Characterization*, 2<sup>nd</sup> Edition (New York: John Wiley and Sons, Inc.) p376

# Low-operating-voltage polymer thin-film transistors based on poly(3-hexylthiophene) \*

Liu Yu-Rong<sup>†</sup> Chen Wei Liao Rong

(School of Electronic and Information Engineering, South China University of Technology, Guangzhou 510640, China)

(Received 18 January 2010; revised manuscript received 22 February 2010)

## Abstract

Polymer-based thin film transistors (PTFTs) with poly(3-hexylthiophene) (P3HT) as semiconducting active layers are successfully fabricated on silicon substrates in air which are used as gate electrodes. HfTiO film deposited by RF sputtering method is used as gate insulators, and gold metal is used as source and drain electrodes. The HfTiO surface is modified by using octadecyltrichlorosilane solution in the fabrication process. Experimental results indicate that the PTFTs show good saturation behaviors at low drive voltages ( $< -1$  V) with a threshold voltages of 0.4 V and field-effect mobility of  $2.2 \times 10^{-2} \text{ cm}^2/\text{V} \cdot \text{s}$ . The frequency-dependence and hysteresis effect are observed in the  $C$ - $V$  measurements for the metal-polymer-oxide-silicon (MPOS) capacitors, and discussed in detail to understand their physical mechanism.

**Keywords:** polymer thin-film transistors, poly(3-hexylthiophene), field-effect mobility, high-k gate dielectric

**PACC:** 7280L, 7340T, 7360F, 7360R

---

\* Project supported by the Natural Science Foundation of China (Grant No. 8451064101000257), the Natural Science Foundation of Guangdong Province, China (Grant No. 8451064101000257).

<sup>†</sup> E-mail: phlyr@scut.edu.cn