

### InGaZnO薄膜晶体管泄漏电流模型

邓小庆 邓联文 何伊妮 廖聪维 黄生祥 罗衡

### Leakage current model of InGaZnO thin film transistor

Deng Xiao-Qing Deng Lian-Wen He Yi-Ni Liao Cong-Wei Huang Sheng-Xiang Luo Heng

引用信息 Citation: *Acta Physica Sinica*, 68, 057302 (2019) DOI: 10.7498/aps.68.20182088

在线阅读 View online: <https://doi.org/10.7498/aps.68.20182088>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

---

### 您可能感兴趣的其他文章

#### Articles you may be interested in

同步对称双栅InGaZnO薄膜晶体管电势模型研究

Analytical channel potential model of amorphous InGaZnO thin-film transistors with synchronized symmetric dual-gate

物理学报. 2017, 66(9): 97101 <https://doi.org/10.7498/aps.66.097101>

铟镓锌氧薄膜晶体管的悬浮栅效应研究

Floating gate effect in amorphous InGaZnO thin-film transistor

物理学报. 2018, 67(4): 47302 <https://doi.org/10.7498/aps.67.20172325>

退火温度和Ga含量对溶液法制备InGaZnO薄膜晶体管性能的影响

Effects of annealing temperature and Ga content on properties of solution-processed InGaZnO thin film

物理学报. 2016, 65(12): 128502 <https://doi.org/10.7498/aps.65.128502>

一个非晶InGaZnO薄膜晶体管线性区陷阱态的提取方法

A technique for extracting the density of states of the linear region in an amorphous InGaZnO thin film transistor

物理学报. 2015, 64(13): 137101 <https://doi.org/10.7498/aps.64.137101>

铜-钼源漏电极对非晶氧化铟镓锌薄膜晶体管性能的改善

Improved performance of the amorphous indium-gallium-zinc oxide thin film transistor with Cu-Mo source/drain electrode

物理学报. 2015, 64(12): 126103 <https://doi.org/10.7498/aps.64.126103>

内嵌CuO薄膜对并五苯薄膜晶体管性能的改善

Analysis of improved characteristics of pentacene thin-film transistor with an embedded copper oxide layer

物理学报. 2015, 64(22): 228502 <https://doi.org/10.7498/aps.64.228502>

## InGaZnO 薄膜晶体管泄漏电流模型\*

邓小庆<sup>1)</sup> 邓联文<sup>1)2)</sup> 何伊妮<sup>1)</sup> 廖聪维<sup>1)†</sup> 黄生祥<sup>1)</sup> 罗衡<sup>1)2)</sup>

1) (中南大学物理与电子学院, 长沙 410083)

2) (湖南省新型片式电感及先进制造装备工程技术研究中心, 怀化 419600)

(2018年11月25日收到; 2019年1月24日收到修改稿)

研究了非晶氧化锌镓铟薄膜晶体管 (amorphous InGaZnO thin-film transistor, InGaZnO TFT) 的泄漏电流模型. 基于 Poole-Frenkel 热发射效应和热离子场致发射效应的泄漏电流产生机制, 分别得到了高电场和低电场条件下的载流子产生-复合率. 在此基础上推导得到了 InGaZnO TFT 的分段式泄漏电流-电压数学模型, 并利用平滑函数得到了关断区和亚阈区连续统一的泄漏电流模型. 所提出的泄漏电流模型的计算值和 TCAD 模拟值与实验结果较为吻合. 利用所提出的 InGaZnO TFT 泄漏电流模型和 TCAD 模拟, 讨论了 InGaZnO TFT 不同的沟道宽度、沟道长度和栅介质层厚度对泄漏电流值的影响. 研究结果对 InGaZnO TFT 集成传感电路的设计具有一定参考价值.

**关键词:** InGaZnO, 泄漏电流, thin-film transistor, 器件模型

**PACS:** 73.43.Cd, 72.20.Jv, 73.40.Rw

**DOI:** 10.7498/aps.68.20182088

## 1 引言

近年来, 非晶氧化锌镓铟薄膜晶体管 (amorphous InGaZnO thin-film transistor, InGaZnO TFT) 的研究及其应用广受关注. 由于具有高迁移率、低关态电流、高透光率、均匀性良好以及低温可制备性等优点<sup>[1-5]</sup>, InGaZnO TFT 有望取代硅基 TFT, 在平板显示、光学图像传感器、触控和指纹传感等领域拥有良好的应用前景<sup>[6-9]</sup>. 在传统的应用中, 例如薄膜晶体管液晶显示 (TFT-LCD), 或者有源矩阵有机发光二极管显示 (active-matrix organic light emitting display, AM-OLED), 主要利用的是 InGaZnO TFT 导通态的电学性能<sup>[10-12]</sup>, 但在 InGaZnO TFT 集成的众多新兴领域中, 例如光学图像传感器, InGaZnO TFT 的泄漏电流特性至关重要.

以往的研究表明, TFT 中常见的泄漏电流产生机制包括陷阱辅助热发射<sup>[13,14]</sup>、陷阱辅助场发射<sup>[13]</sup>、带间隧穿<sup>[15,16]</sup>和包含 Poole-Frenkel (PF) 效应的陷阱辅助热电子场致发射<sup>[17]</sup>等. Lui 和 Migliorato<sup>[18]</sup> 基于 PF 效应和陷阱辅助隧穿效应, 提出了载流子产生复合速率模型, 其适合于器件的数值计算. Wu 等<sup>[19]</sup> 在此基础上提出了多晶硅 TFT 泄漏电流紧凑模型, 其中包含了 PF 效应, 无需繁琐的数值计算, 并且可以通过实验数据提取得到模型参数. Servati 和 Nathan<sup>[20]</sup> 研究了非晶硅 (a-Si:H) TFT 的泄漏电流的产生来源, 基于欧姆传导模型、反向亚阈传导模型和前沟道传导模型建立了分段式泄漏电流模型. 但是迄今为止, 几乎未见有关 InGaZnO TFT 的泄漏电流模型的研究报道, 这不利于 InGaZnO TFT 集成图像传感器等新兴领域的研究.

本文基于载流子的产生-复合机制建立了 InGaZnO

\* 国家重点研发计划 (批准号: 2017YFA0204600)、国家自然科学基金 (批准号: 61404002) 和中南大学中央高校基本科研业务费 (批准号: 2018zzts344) 资助的课题.

† 通信作者. E-mail: 289114489@qq.com

TFT 的泄漏电流模型. 通过与 TCAD 模拟以及测试结果的对比来检验所提出的模型. 基于所提出的泄漏电流模型, 分析了 InGaZnO TFT 的沟道宽度、沟道长度和栅介质层厚度对泄漏电流的影响.

## 2 基于 TCAD 的 InGaZnO TFT 泄漏电流的数值分析

图 1 示意了底栅顶接触型 InGaZnO TFT 的剖面图. 表 1 列出了 InGaZnO TFT 器件结构的几何参数, 其中 InGaZnO TFT 的沟道宽长比  $W/L = 300 \mu\text{m}/50 \mu\text{m}$ , a-InGaZnO 半导体层厚度  $t_{\text{IGZO}} = 40 \text{ nm}$ , 栅介质层厚度  $t_{\text{SiO}_2} = 150 \text{ nm}$  [21].

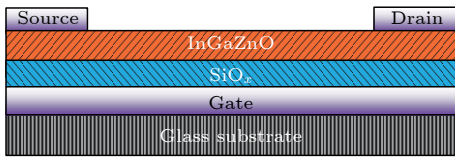


图 1 InGaZnO TFT 的结构剖面图

Fig. 1. Structural cross-section of InGaZnO TFT.

表 1 InGaZnO TFT 器件结构的几何参数  
Table 1. Geometric parameters of InGaZnO TFT device structure.

参数	数值
栅介质层厚度/nm	150
a-InGaZnO 半导体层厚度/nm	40
沟道宽度/ $\mu\text{m}$	300
沟道长度/ $\mu\text{m}$	50

图 2(a) 给出了在实验 [21] 与 TCAD 数值模拟中得到的 InGaZnO TFT 在关断区和亚阈区的  $I_{\text{DS}}-V_{\text{GS}}$  转移特性的曲线对比, 其中  $V_{\text{DS}}$  取值从 2 V 增加到 10 V. 由图可知, InGaZnO TFT 具有较低的泄漏电流, 且  $I_{\text{DS}}$  随着  $V_{\text{DS}}$  增大而增加,  $I_{\text{DS}}$  的变化范围为  $10^{-13}$ — $10^{-12}$  A. 泄漏电流增加的主要原因是随着 TFT 上所施加偏压的增加, 陷阱态中的电子获得能量跃迁至导带的几率就越大. 实验值和 TCAD 模拟值的变化趋势及范围大致相同, 在亚阈区内泄漏电流均呈数量级的增长.

图 2(b) 为同一 InGaZnO TFT  $I_{\text{DS}}-V_{\text{DS}}$  转移特性曲线的实验值和 TCAD 模拟值的对比, 结果表明  $I_{\text{DS}}$  和  $V_{\text{GS}}$ ,  $V_{\text{DS}}$  均呈正相关, 在器件的饱和区 ( $V_{\text{DS}} \geq V_{\text{GS}} - V_{\text{TH}}$ ),  $I_{\text{DS}}$  的值趋于稳定且随  $V_{\text{DS}}$  发生变化. 从图中可以看出实验值与 TCAD 模拟

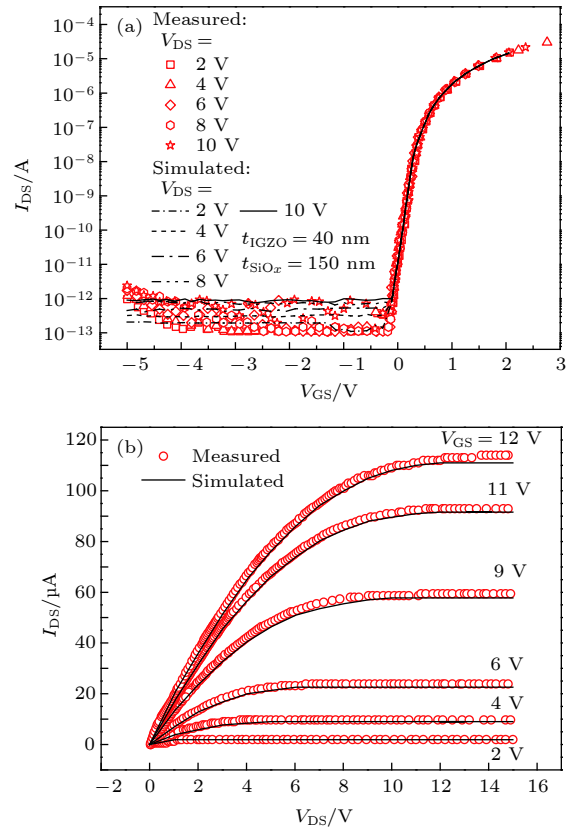


图 2 IGZO TFT 电学特性曲线实验与数值模拟比较  
(a)  $I_{\text{DS}}-V_{\text{GS}}$  转移特性曲线; (b)  $I_{\text{DS}}-V_{\text{DS}}$  输出特性曲线

Fig. 2. The comparison of IGZO TFT electrical characteristic curve in experiment and numerical simulation: (a)  $I_{\text{DS}}-V_{\text{GS}}$  transfer characteristic curve; (b)  $I_{\text{DS}}-V_{\text{DS}}$  output characteristic curve.

吻合度较高, 说明 TCAD 模拟较为可靠. 因此, 后续将以 TCAD 模拟值作为参考, 验证所建立 InGaZnO TFT 泄漏电流解析模型的可靠性.

在 InGaZnO TFT 的 TCAD 电学仿真中, 主要通过金属功函数和 UST (universal Schottky tunneling model) 模型描述肖特基势垒; 有源层材料 InGaZnO 的特性主要由缺陷态 (defects) 密度模型决定. InGaZnO 的缺陷态模型与泄漏电流密切相关, 具体模型参数见表 2.

## 3 泄漏电流的紧凑模型建立与分析

根据陷阱辅助热电子场致发射机制, 在较强的栅-漏电场作用下, 大量电子将从局域态中隧穿到导带 [18]. 载流子的产生率与 Poole-Frenkel 效应和声子辅助隧穿效应密切相关. InGaZnO 层带隙内的局域态可表示为

$$R_{\text{T}} = R_{\text{A}} + R_{\text{D}}, \quad (1)$$

表 2 InGaZnO 缺陷态密度模型参数

Table 2. Density of states model parameters for InGaZnO.

参数	描述	数值	单位
$nta$	导带尾类受主能态密度	$1.04 \times 10^{19}$	$\text{cm}^{-3} \cdot \text{eV}^{-1}$
$ntd$	价带尾类施主能态密度	$5.0 \times 10^{20}$	$\text{cm}^{-3} \cdot \text{eV}^{-1}$
$wt a$	类受主态特征能量	0.04	eV
$wt d$	类施主态特征能量	0.1	eV
$nga$	高斯分布的受主态密度	0	$\text{cm}^{-3} \cdot \text{eV}^{-1}$
$ngd$	高斯分布的施主态密度	$2.0 \times 10^{16}$	$\text{cm}^{-3} \cdot \text{eV}^{-1}$
$egd$	高斯分布施主能态峰值能量	2.9	eV
$wgd$	高斯分布施主能态特征能量	0.1	eV

其中  $R_T$  是陷阱态中的载流子产生复合率,  $R_A$  和  $R_D$  分别是受主态和施主态的载流子产生复合率. 作为 n 沟道器件, InGaZnO TFT 中类施主态呈中性, 对自由载流子数量的影响几乎可以忽略. 但是, InGaZnO 的类受主态呈正电性, 可捕获自由电子, 对泄漏电流的大小的影响较大. 在建模过程中, 为了简化计算, 忽略了施主态, 只考虑了受主态的载流子产生. 因此 (1) 式可简化为:

$$R_T = R_A, \quad (2)$$

$$R_A = \frac{np - n_i^2}{\frac{n + n_1}{c_p(\chi_F + \Gamma_p^{\text{Coul}})} + \frac{p + p_1}{c_n(1 + \Gamma_n^{\text{Dirac}})}} N_A(E_t), \quad (3)$$

(3) 式中  $N_A(E_t)$  是类受主态在导(价)带附近处深能态和带尾态的密度, 受主态包括尾态和深能态级, 由于 InGaZnO TFT 中深能态级密度远低于带尾态, 因此, 计算过程中主要考虑带尾态密度;  $\chi_F$  是 Poole-Frenkel 增强效应因子;  $n_i$  是本征载流子浓度;  $n_1$  和  $p_1$  分别代表陷阱能级上的电子浓度和空穴浓度,  $c_{n,p}$  代表俘获系数, 且

$$n_1 = n_i \exp\left(\frac{E_t - E_i}{kT}\right), \quad (4)$$

$$p_1 = n_i \exp\left(\frac{E_i - E_t}{kT}\right), \quad (5)$$

$$\chi_F = \exp\left(\frac{\Delta E_C}{kT}\right), \quad (6)$$

式中  $k$  为玻尔兹曼常数,  $T$  为温度; 其中  $\Delta E_C$  可表征为

$$\Delta E_C = q\sqrt{\frac{qF}{\pi\epsilon_{\text{IGZO}}}}, \quad (7)$$

其中  $q$  代表电荷量,  $F$  为垂直方向的电场强度,

$\epsilon_{\text{IGZO}}$  为 InGaZnO 材料的介电常数. (7) 式来源于描述 Poole-Frenkel 效应下泄漏电流与电场强度关系的公式<sup>[22]</sup>, 在 Poole-Frenkel 效应作用下, 泄漏电流与电场强度的指数正相关,  $\Delta E_C$  表示在电场强度  $F$  作用下势垒的降低量. (3) 式中  $\Gamma_p^{\text{Coul}}$  与  $\Gamma_n^{\text{Dirac}}$  分别是 Dirac 阱与 Coulombic 阱中载流子的隧穿比率, 可表征为:

$$\Gamma_n^{\text{Dirac}} = \frac{\Delta E_n}{kT} \int_0^1 \exp\left(\frac{\Delta E_n}{kT} - k_n u^{\frac{3}{2}}\right) du, \quad (8)$$

$$\Gamma_p^{\text{Coul}} = \frac{\Delta E_p}{kT} \int_{\frac{\Delta E_C}{\Delta E_p}}^1 \exp\left\{\frac{\Delta E_p}{kT} u - k_p u^{\frac{3}{2}} \left[1 - \left(\frac{\Delta E_C}{u\Delta E_p}\right)^{\frac{5}{3}}\right]\right\} du, \quad (9)$$

(8) 和 (9) 式中  $u = \frac{E_C - E}{\Delta E_n}$ , 同时

$$\Delta E_n = E_C - E_t, \quad (10)$$

$$\Delta E_p = E_t - E_V, \quad (11)$$

$$k_{n,p} = \frac{4\sqrt{2m_{e,h}^*}(\Delta E_{n,p})^3}{3q\hbar F}. \quad (12)$$

(12) 式中  $m_{e,h}^*$  表示隧穿效应中电子(空穴)的有效质量,  $\hbar$  表示普朗克常数.

$$N_A(E_t) = N_A^{\text{Tail}} \exp\left[\frac{E_t - E_C}{E_A^{\text{Tail}}}\right], \quad (13)$$

$$U = \int_{E_V}^{E_C} R_T(E_t) dE_t = \int_{E_V}^{E_C} R_A(E_t) dE_t. \quad (14)$$

将 (1)–(13) 式代入 (14) 式中, 可以求解得到 InGaZnO TFT 的载流子产生率. 在上述模型中, 包含了 InGaZnO TFT 可能的泄漏电流产生机制: 场致电子发射、带间隧穿以及 Poole-Frenkel 效应<sup>[23–25]</sup>. 由于 InGaZnO TFT 器件一般工作于常温, 热电子发射产生的泄漏电流极小, 这里忽略了热电子发射效应. 同时, (14) 式也是一双积分表达式, 计算过程繁琐且需要消耗大量的内存资源. 因此, 本文采用分区段计算的方法来简化建模过程.

分析式 (14) 可知, 第一重积分计算的是场效应积分即  $\Gamma_{n,p}^{\text{Coul}}$  和  $\Gamma_{n,p}^{\text{Dirac}}$  的值, 积分对象是  $u$ , 积分过程与 Poole-Frenkel 增强因子  $\chi_F$  无关; 第二重积分的对象是  $E_t$ , 积分过程同样与 Poole-Frenkel 增强因子  $\chi_F$  无关; 在整个积分过程中 Poole-Frenkel 增强因子  $\chi_F$  始终保持指数形式, 在最终积分结果中也保持原状.

在低负电场区域 ( $F \leq F_C$ ), Poole-Frenkel 效应增强下的热发射是泄漏电流产生的主要机制, 在载流子产生复合率  $U$  的表达式里 Poole-Frenkel 增强因子  $\chi_F$  的值占主导地位, 因此低负电场区载流子产生复合率  $U$  可简化成

$$U = a_1 \exp(b_1 \sqrt{F}), \quad F \leq F_C. \quad (15)$$

在高负电场区域 ( $F \geq F_C$ ), 陷阱中的载流子首先热激发到一个中间能级  $E_t$ , 然后再从该中间能级隧穿到导带或者价带; 根据文献 [26] 可知在高负电场区域热离子场助发射是产生泄漏电流的主要原因. 文献 [26] 中计算得出, 在高负电场区域  $\ln U$  与电场强度  $F$  呈线性关系, 故在高负电场区载流子产生复合率  $U$  可表示为

$$U = a_2 \exp(b_2 \cdot F), \quad F > F_C. \quad (16)$$

结合 (15) 和 (16) 式得到载流子的复合产生率分段方程为

$$U = \begin{cases} a_1 \exp(b_1 \sqrt{F}), & F \leq F_C, \\ a_2 \exp(b_2 F), & F > F_C, \end{cases} \quad (17)$$

其中  $a_1, a_2, b_1, b_2$  均为拟合参数. 泄漏电流  $I_{\text{Leak}}$  可由 (18) 式描述 [27]:

$$I_{\text{Leak}} = qV_{\text{ol}}U, \quad (18)$$

其中

$$V_{\text{ol}} = W \cdot L_{\text{ov}} \cdot X_d, \quad (19)$$

式中  $q$  是电荷量,  $V_{\text{ol}}$  是源漏极交叠耗尽区的体积,  $W$  是 InGaZnO TFT 沟道宽度,  $L_{\text{ov}}$  是栅漏交叠区长度,  $X_d$  为耗尽区厚度. 将 (19) 式代入 (18) 式中得到关断区泄漏电流模型:

$$I_{\text{Leak-off}} = \begin{cases} qV_{\text{ol}} \cdot a_1 \exp(b_1 \sqrt{F}), & F \leq F_C, \\ qV_{\text{ol}} \cdot a_2 \exp(b_2 F), & F > F_C, \end{cases} \quad (20)$$

其中

$$F = \frac{V_{\text{DS}} - V_{\text{GS}}}{t_{\text{SiO}_x}}, \quad (21)$$

$t_{\text{SiO}_x}$  为栅氧化层厚度.

由图 2(a) 可知在亚阈值后半段  $\ln I_{\text{DS}}$  与  $V_{\text{GS}}$  呈线性关系:

$$I_{\text{Leak-sub}} = a_3 \exp(b_3 V_{\text{GS}}). \quad (22)$$

使用平滑函数  $\tanh(x)$  [28] 得到 InGaZnO TFT 泄漏电流的统一模型为

$$I_{\text{Leak}} = qWL_{\text{ov}}X_d \cdot \left[ a_1 \exp \left[ b_1 \left( \frac{V_{\text{DS}} - V_{\text{GS}}}{t_{\text{SiO}_x}} \right) \right] \right] \times \left\{ \frac{1 - \tanh[\beta(V_{\text{GS}} - V_C)]}{2} \right\} + a_2 \exp \left( b_2 \sqrt{\frac{V_{\text{DS}} - V_{\text{GS}}}{t_{\text{SiO}_x}}} \right) \times \left( \frac{1 + \tanh[\beta(V_{\text{GS}} - V_C)]}{2} \right) \times \left( \frac{1 - \tanh(\beta V_{\text{GS}})}{2} \right) + a_3 \exp(b_3 V_{\text{GS}}) \cdot \left[ \frac{1 + \tanh(\beta V_{\text{GS}})}{2} \right], \quad (23)$$

其中  $a_1, a_2, a_3, b_1, b_2, b_3$  均为拟合参数.

根据上述模型可得到 InGaZnO TFT 泄漏电流的计算值, 此外还可利用 TCAD 模拟的方式得到 InGaZnO TFT 泄漏电流的模拟值. 图 3 是模型计算结果和 TCAD 模拟结果的对比图. 从模拟结果来看,  $V_{\text{DS}}$  从 2 V 增大到 10 V 的过程中, InGaZnO TFT 泄漏电流也随之增大. 这与 (20) 式和 (21) 式描述的情况相符,  $V_{\text{DS}}$  增大导致垂直方向电场  $F$  增大, 在强电场的作用力下, Poole-Frenkel 效应愈加明显, 在陷阱态的电子只需要获得较小的热能便能脱离陷阱态变成自由载流子, 沟道内自由载流子增多使得泄漏电流增大.

图 4 给出了不同沟道宽度情况下的 InGaZnO TFT 的 TCAD 模拟结果和模型计算结果的对比. TFT 的沟道宽度  $W$  从 200  $\mu\text{m}$  增大至 500  $\mu\text{m}$ , 泄漏电流随 TFT 的沟道宽度线性增大. 这与 (19) 式描述的情况较为符合. 这是因为 TFT 的沟道宽度  $W$  增大导致耗尽区的面积和体积增大, 从而沟道

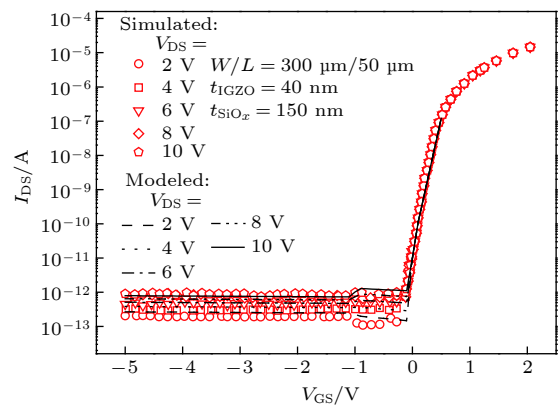


图 3 模型计算值与 TCAD 模拟值的对比 ( $V_{\text{DS}} = 2, 4, 6, 8, 10 \text{ V}$ )

Fig. 3. Comparison between model calculation and numerical simulation results ( $V_{\text{DS}} = 2, 4, 6, 8, 10 \text{ V}$ ).

内的感应载流子增多, 致使泄漏电流增大. 由于 (19) 式中的  $L_{ov}$  是指栅漏交叠区域的长度, 因此, TFT 的沟道长度与泄漏电流的大小并无关系<sup>[29]</sup>. 由图 5 可知, TFT 的沟道长度  $L$  从 50  $\mu\text{m}$  增大至 90  $\mu\text{m}$ , 在关断区域内漏电流大小增长幅度仅为 0.6%. 然而, 在导通区域, 漏电流随着 TFT 沟道长度  $L$  的增大而减小. 该模拟结果表明 TFT 的沟道长度  $L$  对关断区泄漏电流几乎无影响.

图 6 为 InGaZnO TFT 不同栅氧化层厚度  $t_{\text{SiO}_x}$  下模型计算和 TCAD 模拟的泄漏电流对比图. 可见, 泄漏电流随着栅氧化层厚度  $t_{\text{SiO}_x}$  的增大而减小, 栅氧化层厚度  $t_{\text{SiO}_x}$  从 150 nm 增大至 250 nm 过程中, 泄漏电流的值减小了 20%. 这与 (21) 式

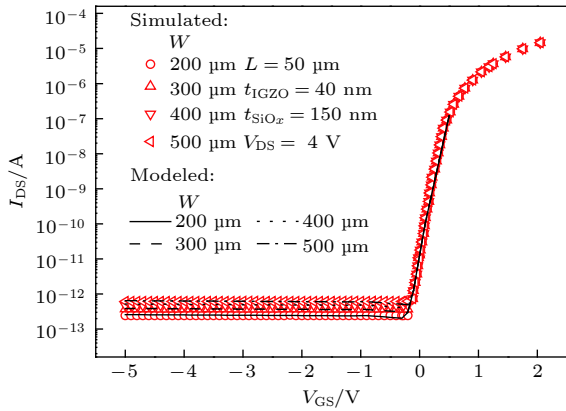


图 4 InGaZnO TFT 在不同宽度 ( $W = 200, 300, 400, 500 \mu\text{m}$ ) 下泄漏电流与栅源电压的关系

Fig. 4. Relationship between leakage current and gate-source voltage under different widths of InGaZnO TFT ( $W = 200, 300, 400, 500 \mu\text{m}$ ).

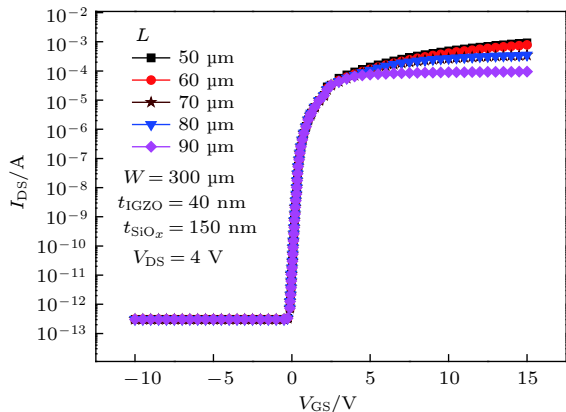


图 5 InGaZnO TFT 在不同沟道长度 ( $L = 50, 60, 70, 80, 90 \mu\text{m}$ ) 下泄漏电流与栅源电压的关系

Fig. 5. Relationship between leakage current and gate-source voltage for different lengths of InGaZnO TFT ( $L = 50, 60, 70, 80, 90 \mu\text{m}$ ).

和 (23) 式描述的情况一致, 栅氧化层厚度  $t_{\text{SiO}_x}$  增加导致电场强度  $F$  减弱, 陷阱态内电子无法获得足够的动力挣脱束缚, 沟道内自由载流子减少, 载流子复合产生率减小. 且在高电场作用下, 栅氧化层厚度  $t_{\text{SiO}_x}$  的增加也会导致器件内隧穿电流减小, 最终亦会导致泄漏电流减小.

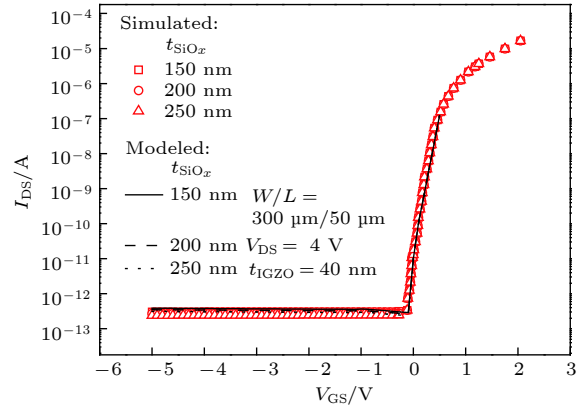


图 6 InGaZnO TFT 在不同栅氧化层厚度 ( $t_{\text{SiO}_x} = 150, 200, 250 \text{ nm}$ ) 下泄漏电流与栅源电压的关系

Fig. 6. Relationship between leakage current and gate-source voltage of InGaZnO TFT with different gate oxide thickness ( $t_{\text{SiO}_x} = 150, 200, 250 \text{ nm}$ ).

## 4 结 论

本文基于载流子产生-复合机制提出了一种 InGaZnO TFT 的泄漏电流模型. 基于低负电场区的 Poole-Frenkel 增强热发射、高负电场的场辅助热发射的泄漏电流产生机制, 在不同电场条件下提出了双积分载流子产生-复合率的近似模型, 并利用平滑函数将其统一成适用于关断区和亚阈区的泄漏电流模型. 将模型计算结果与 TCAD 模拟结果进行了对比, 在器件的亚阈区和关断区, 泄漏电流  $I_{\text{DS}}$  的模型计算值和 TCAD 模拟值吻合程度较高. 基于上述模型, 本文讨论了 InGaZnO TFT 的沟道宽度、沟道长度和栅介质层厚度等关键参数对泄漏电流的影响. 模型计算值与 TCAD 模拟值的对比结果证明该模型在预测 InGaZnO TFT 沟道宽度、沟道长度和栅介质层厚度等结构参数对泄漏电流的影响方面较为可靠.

## 参考文献

[1] Kim Y, Kim Y, Lee H 2014 *J. Disp. Technol.* **10** 80  
 [2] Qian C, Sun J, Zhang L, Huang H, Yang J, Gao Y 2015 *J. Phys. Chem. C* **119** 14965

- [3] Zhang C, Luo Q, Wu H, Li H, Lai J, Ji G, Yan L, Wang X, Zhang D, Lin J, Chen L, Yang J, Ma C 2017 *Org. Electron.* **45** 190
- [4] Zheng Z, Jiang J, Guo J, Sun J, Yang J 2016 *Org. Electron.* **33** 311
- [5] Liu F, Qian C, Sun J, Liu P, Huang Y, Gao Y, Yang J 2016 *Appl. Phys. A: Mater.* **122** 311
- [6] Zhao C, Kanicki J 2014 *Med. Phys.* **41** 091902
- [7] Seo W K, Pi J E, Cho S H, Kang S Y, Ahn S D, Hwang C S, Jeon H S, Kim J U, Lee M H 2018 *Sensors* **18** 293
- [8] Geng D, Chen Y F, Mativenga M, Jang J 2017 *IEEE Electr. Dev. Lett.* **38** 391
- [9] Kumomi H, Yaginuma S, Omura H, Goyal A, Sato A, Watanabe M, Shimada M, Kaji N, Takahashi K, Ofuji M, Watanabe T, Itagaki N, Shimizu H, Abe K, Tateishi Y, Yabuta H, Iwasaki T, Hayashi R, Aiba T, Sano M 2009 *J. Disp. Technol.* **5** 531
- [10] Qin T, Huang S X, Liao C W, Yu T B, Deng L W 2017 *Acta Phys. Sin.* **66** 097101 (in Chinese) [覃婷, 黄生祥, 廖聪维, 于天宝, 邓联文 2017 物理学报 **66** 097101]
- [11] Qin T, Huang S X, Liao C W, Yu T B, Liu S, Luo H 2018 *Acta Phys. Sin.* **67** 047302 (in Chinese) [覃婷, 黄生祥, 廖聪维, 于天宝, 罗衡, 刘胜, 邓联文 2018 物理学报 **67** 047302]
- [12] Qin T, Liao C W, Huang S X, Yu T B, Deng L W 2018 *Jpn. J. Appl. Phys.* **57** 014301
- [13] Mcdaid L J, Hall S, Eccleston W, Alderman J C 1989 *IEEE European Solid State Device Research Conference*, Berlin, Germany, September 11–14, 1989 p759
- [14] Faughnan B, Ipri A C 1989 *IEEE Trans. Electron Dev.* **36** 101
- [15] Kim C H, Sohn K S, Jin J 1997 *J. Appl. Phys.* **81** 8084
- [16] Dimitriadis C A, Farmakis F V, Brini J, Kamarinos G 2000 *J. Appl. Phys.* **88** 2648
- [17] Seki S, Kogure O, Tsujiyama B 1987 *IEEE Electr. Dev. Lett.* **8** 434
- [18] Lui O K B, Migliorato P 1997 *Solid-State Electron.* **41** 575
- [19] Wu W J, Yao R H, Li S H, Hu Y F, Deng W L 2007 *IEEE Trans. Electron Dev.* **54** 2975
- [20] Servati P, Nathan A 2002 *IEEE Trans. Electron Dev.* **49** 812
- [21] Kamiya T, Nomura K, Hosono H 2010 *Sci. Technol. Adv. Mat.* **11** 044305
- [22] Rottländer P, Hehn M, Schuhl A 2002 *Phys. Rev. B* **65** 054422
- [23] Brotherton S D, Ayres J R, Young N D 1991 *Solid-State Electron.* **34** 671
- [24] Kim C H, Sohn K S, Jin J 1997 *J. Appl. Phys.* **81** 8084
- [25] Jacunski M D, Shur M S, Owusu A A, Ytterdal T, Hack M, Iniguez B 1999 *IEEE Trans. Electron Dev.* **46** 1146
- [26] Hurkx G A M, Klaassen D B M, Knuvers M P G 1992 *IEEE Trans. Electron Dev.* **39** 331
- [27] Bhattacharya S S, Banerjee S K, Nguyen B Y, Tobin P J 1994 *IEEE Trans. Electron Dev.* **41** 221
- [28] Li C, Liao C W, Yu T B, Ke J Y, Huang S X, Deng L W 2018 *Chin. Phys. Lett.* **35** 027032
- [29] Yoon J K, Jang Y H, Kim B K, Choi H S, Ahn B C, Lee C 1993 *J. Non-Cryst. Solids* **164** 747

# Leakage current model of InGaZnO thin film transistor\*

Deng Xiao-Qing<sup>1)</sup> Deng Lian-Wen<sup>1)2)</sup> He Yi-Ni<sup>1)</sup> Liao Cong-Wei<sup>1)†</sup>  
Huang Sheng-Xiang<sup>1)</sup> Luo Heng<sup>1)2)</sup>

1) (*School of Physics and Electronics, Central South University, Changsha 410083, China*)

2) (*Hunan Province Engineering Technology Research Center in Novel Chip Inductance and Advanced Manufacturing Equipment, Huaihua 419600, China*)

( Received 25 November 2018; revised manuscript received 24 January 2019 )

## Abstract

In recent years, amorphous InGaZnO thin-film transistor (InGaZnO TFT) has attracted intensive attention. Due to its high mobility, low off-state current, and excellent uniformity over large fabrication area, the InGaZnO TFTs promise to replace silicon-based TFTs in flat panel displays, optical image sensors, touch sensing and fingerprint sensing area. The on-state performances of InGaZnO TFT are used in thin film transistor liquid crystal display, active-matrix organic light emitting display, etc. Consequently, numerous on-current models have been proposed previously. However, for lots of the emerging sensing applications such as optical image sensors, the leakage current of InGaZnO TFTs is critical.

Previous literature has shown that the leakage current generation mechanisms in TFTs include trap-assisted thermal emission, trap-assisted field emission, inter-band tunneling, and auxiliary thermal electron field emission containing Poole-Frenkel effect. However, up to now, there has been few reports on the leakage current model of InGaZnO TFT, which hinders further the development of emerging applications in InGaZnO TFTs for sensor and imagers integrated in display panels.

In this paper, the leakage current model of InGaZnO TFT is established on the basis of carrier generation recombination rate. The feasibility of the proposed model is proved by comparing the TCAD simulations with the measured results. In addition, the influences of geometrical parameters on the leakage current of InGaZnO TFT, i.e. the channel width, the active layer thickness, and the gate dielectric thickness, are analyzed in detail. This research gives insightful results for designing the sensors and circuits by using the InGaZnO TFTs.

**Keywords:** InGaZnO, leakage current, thin-film transistor, device model

**PACS:** 73.43.Cd, 72.20.Jv, 73.40.Rw

**DOI:** [10.7498/aps.68.20182088](https://doi.org/10.7498/aps.68.20182088)

\* Project supported by the National Key Research and Development Program of China (Grant No. 2017YFA0204600), the National Natural Science Foundation of China (Grant No. 61404002), and the Fundamental Research Funds for the Central Universities of Central South University, China (Grant No. 2018zzts344).

† Corresponding author. E-mail: [289114489@qq.com](mailto:289114489@qq.com)