

硅/锗基场效应晶体管沟道中载流子 散射机制研究进展

赵毅 李骏康 郑泽杰

Progress of the study on carrier scattering mechanisms of silicon/germanium field effect transistors

Zhao Yi Li Jun-Kang Zheng Ze-Jie

引用信息 Citation: *Acta Physica Sinica*, 68, 167301 (2019) DOI: 10.7498/aps.68.20191146

在线阅读 View online: <https://doi.org/10.7498/aps.68.20191146>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

您可能感兴趣的其他文章

Articles you may be interested in

超短沟道绝缘层上硅平面场效应晶体管中热载流子注入应力导致的退化对沟道长度的依赖性

Gate length dependence of hot carrier injection degradation in short channel silicon on insulator planar MOSFET

物理学报. 2015, 64(16): 167305 <https://doi.org/10.7498/aps.64.167305>

总剂量效应致0.13 μm 部分耗尽绝缘体上硅N型金属氧化物半导体场效应晶体管热载流子增强效应

Enhanced channel hot carrier effect of 0.13 μm silicon-on-insulator N metal-oxide-semiconductor field-effect transistor induced by total ionizing dose effect

物理学报. 2016, 65(9): 096104 <https://doi.org/10.7498/aps.65.096104>

绝缘体上硅金属氧化物半导体场效应晶体管中辐射导致的寄生效应研究

Radiation induced parasitic effect in silicon-on-insulator metal-oxide-semiconductor field-effect transistor

物理学报. 2018, 67(21): 216102 <https://doi.org/10.7498/aps.67.20181372>

单轴应变硅N沟道金属氧化物半导体场效应晶体管电容特性模型

A model of capacitance characteristic for uniaxially strained Si N-metal-oxide-semiconductor field-effect transistor

物理学报. 2015, 64(6): 067305 <https://doi.org/10.7498/aps.64.067305>

高跨导氢终端多晶金刚石长沟道场效应晶体管特性研究

Characterization of high-transconductance long-channel hydrogen-terminated polycrystal diamond field effect transistor

物理学报. 2018, 67(6): 068101 <https://doi.org/10.7498/aps.67.20171965>

单晶金刚石氢终端场效应晶体管特性

Characteristics of H-terminated single crystalline diamond field effect transistors

物理学报. 2017, 66(20): 208101 <https://doi.org/10.7498/aps.66.208101>

专题：纪念黄昆先生诞辰百年

硅/锗基场效应晶体管沟道中载流子 散射机制研究进展*

赵毅^{1)†} 李骏康¹⁾ 郑泽杰²⁾

1) (浙江大学信息与电子工程学院, 杭州 310027)

2) (之江实验室, 杭州 310000)

(2019年7月28日收到; 2019年8月14日收到修改稿)

随着金属-氧化物-半导体场效应晶体管 (Metal-Oxide-Semiconductor Field Effect Transistor, MOSFET) 特征尺寸不断减小, 应变技术、新沟道材料和新器件结构等技术被学术界及产业界认为是持续提升器件性能的有效方法。本文从应变技术、新沟道材料和新结构器件三个方面研究载流子在输运中的散射机制: (1) 应变技术: 双轴拉伸应变能够改变载流子在不同能级之间的分布以及沟道的表面粗糙度, 从而影响库伦散射和表面粗糙度散射; (2) 新沟道材料: 在不同晶面的锗 (Germanium, Ge) 晶体管中, 电子在高场条件下的散射存在差异, 声子散射在 Ge(100) 晶体管中占主导, 而表面粗糙度散射在 Ge(110)、(111) 晶体管中占主导。在 SiGe 晶体管中, 合金散射主要作用于有效电场强度比较小的区域; (3) 新结构器件: 载流子超薄绝缘层上锗 (Germanium-on-Insulator, GeOI) 晶体管输运时, 会同时受到上下界面的影响, 库伦散射和表面粗糙度散射随着 Ge 层厚度降低而增加。Ge 层厚度的降低会改变电子在不同能谷间的分布, 进而影响电子的散射。

关键词: 载流子散射, 应变技术, 新沟道材料, 新结构器件**PACS:** 73.40.-c, 73.22.-f**DOI:** 10.7498/aps.68.20191146

1 引言

近几十年来, 硅 (Si) 基集成电路技术一直遵循着摩尔定律在高速发展 (图 1)。目前量产级的硅金属-氧化物-半导体场效应晶体管 (metal-oxide-semiconductor field effect transistor, MOSFET) 等效沟道长度已经接近 10 nm, 进一步减小沟道长度将导致晶体管出现短沟道效应、速度饱和效应、介电击穿等一系列负面现象, 通过缩小器件尺寸来延续半导体技术进步的传统发展模式正面临硅材料物理极限的挑战。因此, 学术界和产业界提出了一些新的晶体管技术来继续推动摩尔定律的发展,

包括应变技术、新沟道材料和新结构器件 [1-5] 等。

决定场效应晶体管性能的一个重要参数是沟道反型层载流子的有效迁移率 (effective mobility)^[6]。即使在短沟道, 甚至弹道传输器件中, 迁移率仍然可以很大程度上影响器件性能^[7]。应变技术和采用新沟道材料都是提高沟道载流子迁移率的有效手段。应变技术在 90 nm 以及更先进的集成电路技术中已被广泛采用^[8,9], 关于应变对载流子迁移率影响的深入理解至关重要。其次, 高迁移率新沟道材料器件技术也逐渐被提上日程, 半导体材料 Ge 因同时具有较高的电子和空穴迁移率而备受青睐^[10,11]。目前, 国际上对 Ge 器件的研究大都集中在工艺优化上^[12-14], 对 Ge 晶体管中载

* 浙江省自然科学基金重点项目 (批准号: Z19F040002) 和浙江省重点研发计划 (批准号: 2019C01158) 资助的课题。

† 通信作者。E-mail: yizhao@zju.edu.cn

流子的散射机理的研究还不够深入. 此外, 绝缘层上半导体器件具有两个界面, 需要考虑更复杂的散射机制 [15,16]. 本文将从应变技术、新沟道材料和新结构器件三个方面分析载流子的散射机制.

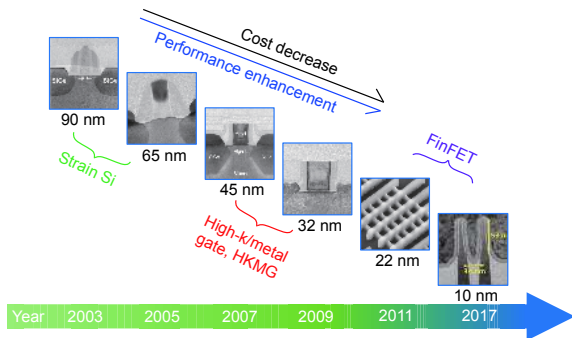


图 1 集成电路技术节点随时间的演进, 图中提取了 90 nm 到 10 nm 技术节点

Fig. 1. Evolution of integrated circuit technology nodes: from 90 nm to 10 nm.

2 应变技术

应变技术能够通过改变沟道材料的能带结构, 从而有效地提高场效应晶体管的沟道载流子迁移率. 本文讨论的双轴拉伸应变技术, 主要通过改变库仑散射和表面粗糙度散射来影响晶体管的载流子迁移率.

2.1 应变技术对空穴库仑散射的影响

我们研究了双轴拉伸应变对 Si pMOSFET 中衬底掺杂浓度和界面态限制的库仑散射迁移率 (μ_{sub} 和 μ_{it}) [17]. 研究发现, 对于双轴拉伸应变 Si pMOSFET 来说, 随着衬底浓度的增大, 重空穴能

级和轻空穴能级互相靠近, 加剧了谷间散射, 导致沟道空穴迁移率降低 (图 2(a)). 此外, 还有一个重要的库仑散射来自于界面态 (D_{it}), 研究表明, 双轴拉伸应变提高了载流子在轻空穴能级的占据概率. 由于轻空穴能级上的载流子垂直于界面的有效质量比重空穴能级要小, 其在沟道中的分布也更远离界面, 因此拉伸应变能够降低由界面态引起的库仑散射 (图 2(b)). 而对于双轴拉伸应变的 Si nMOSFET 来说, O. Weber 等人证明情况刚好相反, 应变降低了 μ_{it} 且提升了 μ_{sub} [18].

2.2 应变技术对表面粗糙度散射的影响

对于工作在高场下的 Si MOSFET 来说, 沟道表面粗糙度散射是影响器件迁移率的主要因素 [19]. 衬底掺杂浓度的提高会引起晶体管工作电场的增大, 使得表面粗糙度散射对晶体管载流子运输的影响也越来越显著. 我们系统地研究了双轴拉伸应变对表面粗糙度的影响, 以及由此导致的电子和空穴迁移率的变化 [20]. 根据电子和空穴表面粗糙度散射限制迁移率在不同应变下的实验结果, 发现双轴拉伸应变能降低电子的表面粗糙度散射, 但是并没有降低空穴的表面粗糙度散射, 如图 3 所示. 进一步地, 我们利用超高分辨率的透射电镜 (TEM) 技术表征了无应变硅和应变硅晶体管的沟道/氧化物界面, 结果发现, 由于硅衬底中存在应力, 应变硅晶体管的表面粗糙度显著比无应变硅的小 (图 3(b)), 从而减弱了电子的表面粗糙度散射. 在此基础上, 提出了一种新的利用 TEM 图像计算 MOSFET 表面粗糙度散射影响迁移率的方法 [21], 利用该方法

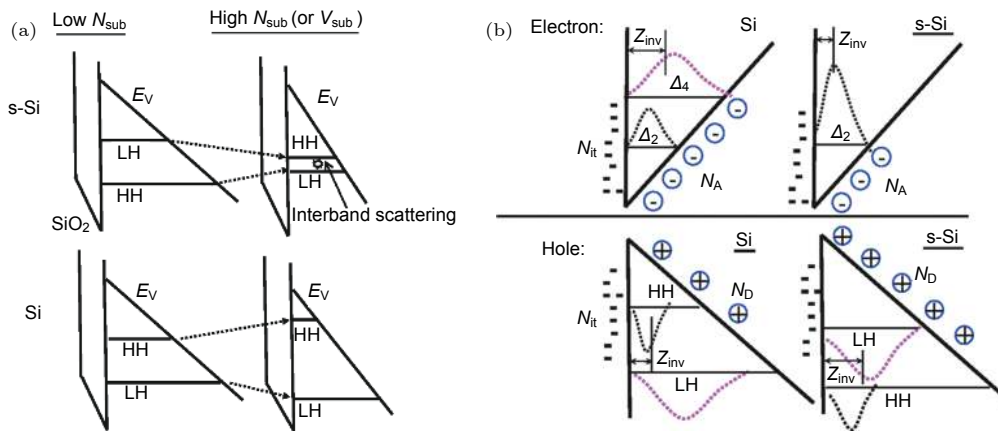


图 2 (a) 拉伸应变和衬底浓度对空穴子能带结构的影响; (b) 双轴拉伸应变对电子空穴 μ_{it} 影响的示意图 [17]

Fig. 2. (a) Effects of tensile biaxial strain and N_{sub} on the hole subband structure; (b) schematic diagram of the interpretation for the effect of biaxial tensile strain on μ_{it} of electrons and holes [17].

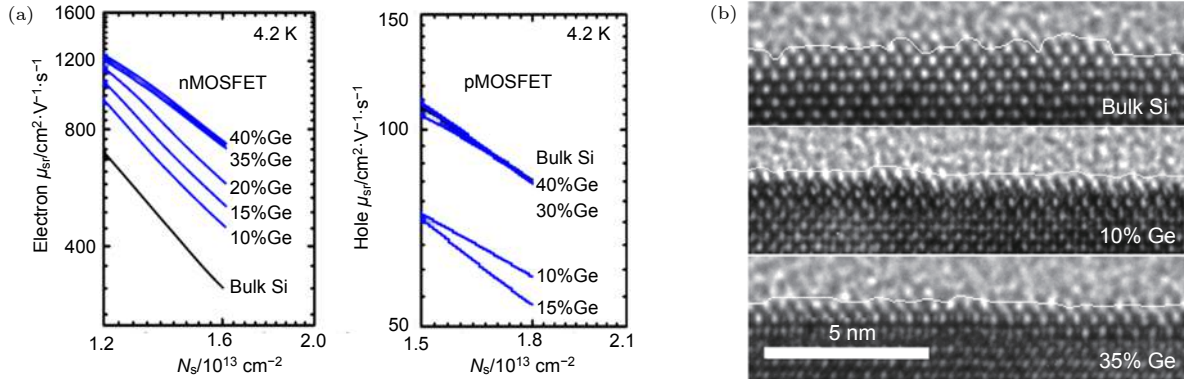


图 3 (a) 应变对电子和空穴表面粗糙度散射的影响; (b) 无应变硅和应变硅沟道表面粗糙度^[20]

Fig. 3. (a) Low-temperature electron and hole mobility versus N_s for Si and s-Si with different amounts of strain; (b) TEM photographs of Si and s-Si (10% Ge and 35% Ge) Si/SiO₂ interfaces^[20].

计算得到的表面粗糙度限制迁移率与实际在低温下的测试结果基本吻合。

3 新沟道材料

3.1 Ge nMOSFET 中电子的散射机制

不同于 Si, Ge nMOSFET 由于高场下载流子在 Δ 能谷中的占据率提高, 会引入 L 能谷与 Δ 能谷的谷间散射, 导致了高场散射机制的复杂化. 我们研究了 Ge(100), (110), (111) nMOSFET 中电子的库仑散射和表面粗糙度散射^[22]. 通过自洽求解薛定谔-泊松方程, 并结合实验测试结果, 计算分析了电子的声子散射限制迁移率 (μ_{ph}) 和表面粗糙度散射限制迁移率 (μ_{sr}), 提出了 Ge 沟道中电子的散射机制的统一模型 (图 4). 对于 Ge(100) nMOSFET, 高场下声子散射仍然是影响晶体管迁移率的主要散射机制, 而非表面粗糙度散射. 因此, 仅仅改善界面的粗糙度很难有效地提升 Ge(100) nMOSFET 的高场迁移率. 而对于 Ge(111) 和 (110) nMOSFET, 在高场下, 谷间散射减小, 同时载流子重新分布进

入具有较高 μ_{ph} 的 $L_{//}$ 能谷, 因而可以通过改善表面粗糙度来提升电子的高场迁移率.

3.2 SiGe 量子阱 pMOSFET 中的合金散射

由于 SiGe 衬底具有很高的空穴迁移率, 并且与 Si 基金属氧化物半导体 (CMOS) 工艺兼容性较高, 因而采用 SiGe 沟道的 pMOSFET 是目前新材料器件研究领域的热点之一^[23]. 我们研究了 sSi/Si_{0.5}Ge_{0.5}/sSOI 量子阱 pMOSFET 运输特性, 分析了 SiGe 量子阱 pMOSFET 中空穴的分布, 提取了在室温和低温下的空穴迁移率 (图 5(a)), 并利用以下公式来研究合金散射对空穴迁移率的影响:

$$\mu_{\text{phonon+alloy}} = \left(\frac{1}{\mu_{300\text{ K}}} - \frac{1}{\mu_{15\text{ K}}} \right).$$

图 5(b) 的计算结果表明, 合金散射主要作用于有效电场强度 (E_{eff}) 比较小的区域, μ_{alloy} 对 E_{eff} 的依赖关系要弱于 μ_{ph} 的 $E_{\text{eff}}^{-0.3}$. 因而, 合金散射对于正常工作于高场条件的 SiGe 量子阱 pMOSFET 影响不大. 另外, 减小 SiGe 层厚度可以降低合金散射的影响.

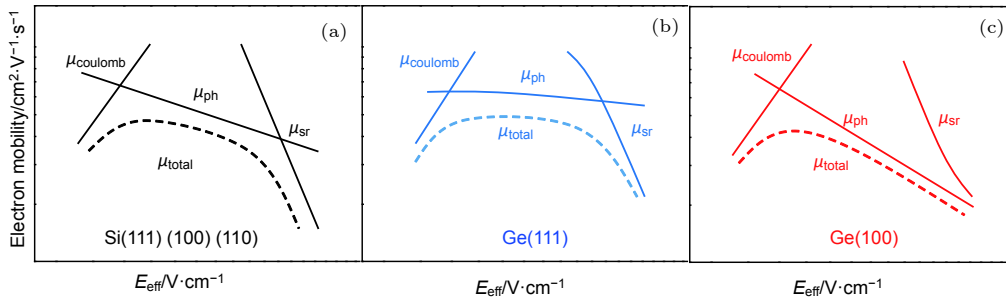


图 4 不同晶面的 Si 及 Ge nMOSFET 中的电子运输模型^[20]

Fig. 4. Electron transport models in Si and Ge nMOSFETs with different crystal faces^[20].

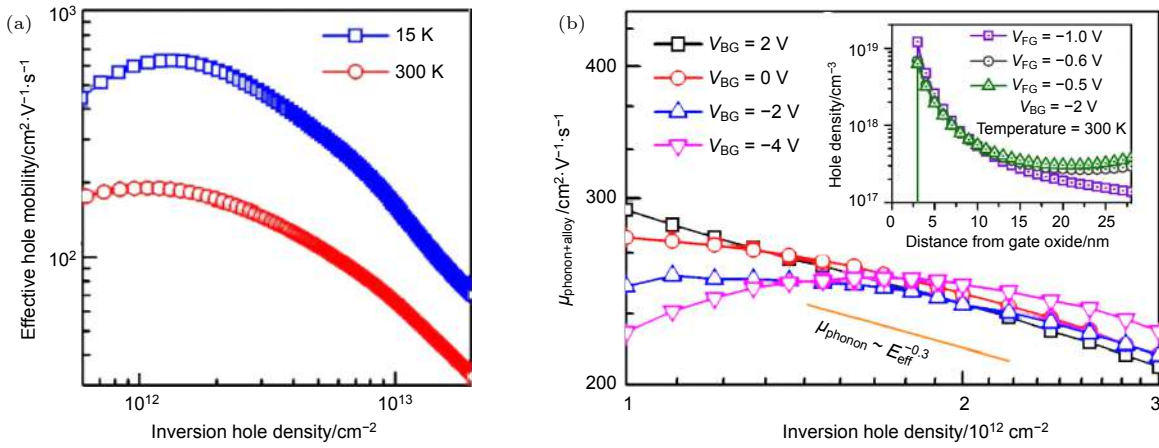


图 5 (a) SiGe 量子阱 pMOSFET 在 300 K 和 15 K 下的迁移率; (b) 根据实验结果计算出的 SiGe 量子阱 pMOSFET 中空穴 $\mu_{\text{alloy+phonon}}$ 随 N_{inv} 的变化^[23]

Fig. 5. (a) Extracted effective hole mobilities of the QW p-MOSFET at 15 and 300 K; (b) $\mu_{\text{phonon+alloy}}$ obtained from the extracted hole mobility at 300 and 15 K^[23].

4 新结构器件

GeOI MOSFET 是一种很有潜力的新结构晶体管, 能够很好地抑制晶体管的短沟道效应, 同时具有较高的载流子迁移率. 但是由于其器件结构的特殊性, GeOI MOSFET 具有上下两个 MOS 界面, 载流子受散射作用的影响更加明显, 且作用机理十分复杂.

4.1 绝缘层上锗 (germanium-on-insulator, GeOI) pMOSFET 中空穴的散射机制

X. Yu 等人研究了 GeOI p-MOSFET 迁移率对 Ge 薄膜厚度的依赖关系, 沟道最薄仅为 2 nm^[24]. 研究发现, 空穴迁移率受到 Ge 膜厚度影响, 当 Ge 薄膜变薄时, 空穴受到上下界面的影响更加严重, 空穴受到的库仑散射及声子散射增强, 使空穴的迁移率降低. 尤其是在 Ge 膜厚度小于 5 nm 时, Ge 薄膜厚度的不均匀直接限制了载流子在其中的输运特性. 进一步对传统晶体管的载流子散射模型进行了修正, 以适用于超薄 GeOI 晶体管, 新的模型凸显了 Ge 沟道厚度对迁移率的影响 (图 6).

由于 GeOI 晶体管的特殊结构 (gate/gate oxide/Ge/BOX/Si), 我们对 GeOI pMOSFET 中背面电压 (V_{BG}) 对空穴迁移率调控作用进行了研究^[25]. 研究发现, V_{BG} 对 GeOI 晶体管迁移率有着明显的调控作用. 图 7 提取了不同 N_s 数值下空穴有效迁移率. 可以发现, 当施加一个正向的 V_{BG} 时, 沟道中的空穴分布更加靠近栅氧/Ge 界面. 因此,

由 D_{it} 引起的库仑散射以及表面粗糙度散射会更加严重, 结果表现为空穴迁移率降低. 当 V_{BG} 为负时, 情况则刚好相反.

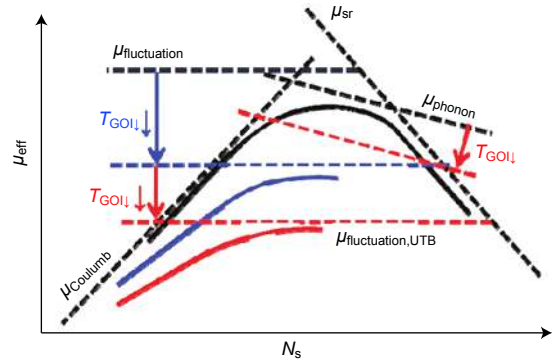


图 6 超薄 GeOI 晶体管中的载流子输运模型^[24]

Fig. 6. Carrier transport model in ultra-thin GeOI MOSFETs^[24].

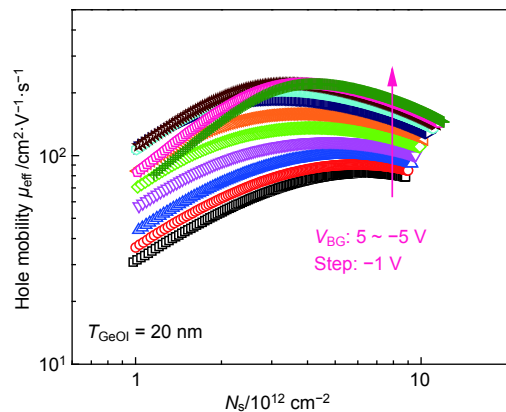


图 7 GeOI pMOSFET 空穴有效迁移率随 V_{BG} 的变化情况^[23]

Fig. 7. Hole mobility of UTB GeOI pMOSFETs with applying different V_{BG} ^[23].

上述分析可以再次证明, Ge/BOX、Ge/栅氧界面是影响 GeOI 晶体管迁移率的重要因素, 尤其是当 Ge 膜很薄时, 受到由 D_{it} 引起的库仑散射及表面粗糙度散射会大大增强。

4.2 GeOI nMOSFET 中电子的散射机制

W. H. Chang 等人研究了 GeOI nMOSFET 电子迁移率随沟道厚度的变化情况^[26]。研究发现, 当沟道厚度大于 10 nm 时, 随着厚度的变薄, 电子受到的库仑散射和表面粗糙度散射愈加明显, 因此电子迁移率随 Ge 膜厚度减小而降低 (图 8(a)); 而当 Ge 膜低于 10 nm 时, 由于量子效应, 电子在能级中的占据率会重新分配, L 能谷中的一部分电子会跃迁至 Γ 能谷, 引起了电子有效质量的减小, 从而提升迁移率 (图 8(b))。

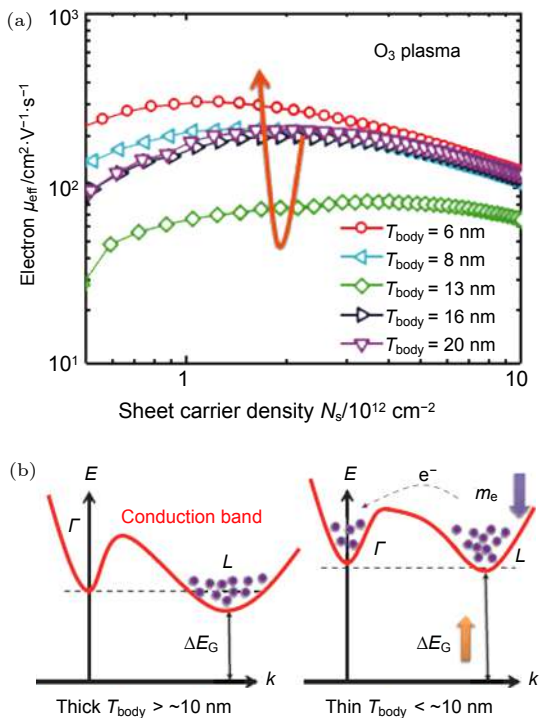


图 8 (a) 电子迁移率与 Ge 厚度关系; (b) 不同 Ge 厚度下电子在能级中的分布情况^[26]

Fig. 8. (a) T_{body} dependence of effective electron mobility characteristics; (b) band structure of UTB GeOI nMOSFET under different channel thickness^[26].

5 结 论

本文从应变技术、新沟道材料和新器件结构三个角度研究了载流子输运中的散射机制。应变技术可以有效提高载流子迁移率, 但是对于电子和空穴的作用不同。在低场时, 双轴拉伸应力减弱了衬

底掺杂对电子的库仑散射, 但增强了对空穴的库仑散射, 同时, 双轴拉伸应力提高了界面态对电子的散射, 降低了界面态对空穴的散射; 在高场时, 双轴张应力降低了电子的表面粗糙度散射, 但是并没有降低空穴的表面粗糙度散射, 该结果通过一种新的利用 TEM 图像计算 MOS 器件粗糙度散射影响的迁移率的方法得到验证。对于 Ge nMOSFET, 电子在不同晶面的 Ge 沟道中受到的散射机制不同, Ge (100) nMOSFET 在高场条件下声子散射仍然是影响迁移率的主要散射机制, 而在 Ge (111)、(110) nMOSFET 中, 表面粗糙度散射占主导地位。在 SiGe 量子阱 pMOSFET 中, 合金散射主要作用于有效电场强度比较小的区域, 而对高场迁移率影响不大。对于 GeOI MOSFET, 由于存在上下两个界面, 载流子输运会受到上下两个 MOS 界面的散射, 其作用机理更加复杂, 界面质量及 Ge 膜厚度均影响载流子的散射过程。

参考文献

- [1] Uchida K, Takagi S 2003 *Appl. Phys. Lett.* **82** 2916
- [2] Wu H, Wu W, Si M, Peide D Y 2015 *IEEE International Electron Devices Meeting (IEDM)* Washington DC, Dec. 7–9, 2015 p2.1.1
- [3] Nayak D K, Woo J C S, Park J S, Wang K L, MacWilliams K P 1993 *Appl. Phys. Lett.* **62** 2853
- [4] Liu C, Lu J W, Wu W R, Tang X Y, Zhang R, Yu W J, Wang X, Zhao Y 2015 *Acta Phys. Sin.* **62** 167305 (in Chinese) [刘畅、卢继武、吴汪然、唐晓雨、张睿、俞文杰、王曦、赵毅 2015 物理学报 **62** 167305]
- [5] Zhao Y, Wan X G 2006 *Acta Phys. Sin.* **55** 3003 (in Chinese) [赵毅、万星拱 2006 物理学报 **55** 3003]
- [6] Lee C H, Nishimura T, Tabata T, Lu C, Zhang W F, Nagashio K, Toriumi A 2013 *IEEE International Electron Devices Meeting (IEDM)* Washington DC, Dec. 9–11, 2013 p2.3.1
- [7] Cheng R, Yin L, Wu H, Yu X, Zhang Y, Zheng Z, Wu W, Chen B, Peide D Y, Liu X, Zhao Y 2017 *IEEE Elec. Devi. Lett.* **38** 434
- [8] Chu M, Sun Y, Aghoram U, Thompson S E 2009 *Annu. Rev. Mater. Res.* **39** 203
- [9] Antoniadis D A, Aberg I, Chleirigh C N, Nayfeh O M, Khakifirooz A, Hoyt J L 2006 *IBM J. Res. Dev.* **50** 363
- [10] Lee C H, Nishimura T, Tabata T, Kita K, Toriumi A 2011 *IEEE Trans. Elec. Dev.* **58** 1295
- [11] Zhang, R, Huang P C, Lin J C, Taoka N, Takenaka M, Takagi S 2013 *IEEE Trans. Elec.n Dev.* **60** 927
- [12] Zhang R, Chern W, Yu X, Takenaka, M, Hoyt J L, Takagi, S 2013 *IEEE International Electron Devices Meeting (IEDM)* Washington DC, Dec. 9–11 2013 p26.1.1
- [13] Yeo Y C, Gong X, van Dal M J H, Vellianitis G, Passlack M 2015 *IEEE International Electron Devices Meeting (IEDM)* Washington D C, Dec. 7–9, 2015 p2.4.1
- [14] van Dal M J H, Duriez B, Vellianitis G, Doornbos G, Oxland

- R, Holland M, Diaz C H 2014 *IEEE International Electron Devices Meeting (IEDM)* San Francisco, Dec. 7–9, 2014 p9.5.1
- [15] Choi Y K, Asano K, Lindert N, Subramanian V, King T J, Bokor J, Hu C 1999 *IEEE International Electron Devices Meeting (IEDM)* Washington D C, Dec. 5–8, 1999 p919
- [16] Ernst T, Cristoloveanu S, Ghibaudo G, Ouisse T, Horiguchi S, Ono Y, Takahashi Y, Murase K 2003 *IEEE Trans. Elec. Dev.* **50** 830
- [17] Zhao Y, Takenaka M, Takagi S 2009 *IEEE Trans. Elec. Dev.* **56** 1152
- [18] Weber O, Takagi S 2008 *IEEE Trans. Elec. Dev.* **55** 2386
- [19] Takagi S, Toriumi A, Iwase M, Tango H 1994 *IEEE Trans. Elec. Dev.* **41** 2357
- [20] Zhao Y, Takenaka M, Takagi S 2009 *IEEE Elec. Dev. Lett.* **30** 987
- [21] Zhao Y, Matsumoto H, Sato T, Koyama S, Takenaka M, Takagi S 2010 *IEEE Trans. Elec. Dev.* **57** 2057
- [22] Wu W, Li X, Sun J, Zhang R, Shi Y, Zhao Y 2015 *IEEE Trans. Elec. Dev.* **62** 1136
- [23] Yu W, Wu W, Zhang B, Liu C, Sun J, Zhai D, Yu Y, Shi Y, Zhao Y, Zhao Q T 2014 *IEEE Trans. Elec. Dev.* **61** 950
- [24] Yu X, Kang J, Takenaka M, Takagi S 2015 *IEEE International Electron Devices Meeting (IEDM)* Washington D C, Dec. 7–9, 2015 p2.2.1
- [25] Zheng Z, Yu X, Zhang Y, Xie M, Cheng R, Zhao Y 2018 *IEEE Trans. Elec. Dev.* **65** 895
- [26] Chang W H, Irisawa T, Ishii H, Hattori H, Ota H, Takagi H, Kurashima Y, Uchida K, Maeda T 2017 *IEEE Trans. Elec. Dev.* **64** 4615

SPECIAL TOPIC—In commemoration of the 100th anniversary of the birth of Kun Huang

Progress of the study on carrier scattering mechanisms of silicon/germanium field effect transistors*

Zhao Yi^{1)†} Li Jun-Kang¹⁾ Zheng Ze-Jie²⁾1) (*College of Electronic Engineering and Information Science, Zhejiang University, Hangzhou 310027, China*)2) (*Zhejiang Laboratory, Hangzhou 310000, China*)

(Received 28 July 2019; revised manuscript received 14 August 2019)

Abstract

As the feature size of Metal-Oxide-Semiconductor Field Effect Transistors (MOSFETs) continues to decrease, large numbers of new problems appear. Techniques such as strain project, new channel materials and new device structures are considered by academics and industry to be effective ways to continue to improve device performance. In this paper, the scattering mechanism of carriers in the device channel is studied from three aspects: strain technique, new channel material and new structure device: (1) strain technique: Biaxial tensile strain can change carrier distribution among different energy levels, which affects Coulomb scattering and Coulomb mobility. Furthermore, from the TEM image, it is found that biaxial tensile reduces the channel surface roughness for Si nMOSFET, leading an enhancement of electron mobility. However, no such similar phenomena were observed in pMOSFET. Based on this, a new method for calculating the mobility of MOSFET surface roughness scattering using TEM image has been proposed. (2) New channel material: In the germanium (Ge) transistors with different crystal faces, the scattering mechanisms of electron under high field conditions are different. The phonon scattering dominates the Ge(100) transistor, while the surface roughness scattering dominates the Ge(110), (111) transistors. This result is quite different from Si MOSFET. Therefore, a unified model for the scattering mechanism of electron in Ge nMOSFET has been proposed. In SiGe transistors, alloy scattering mainly play a role in the region with relatively small effective electric field (E_{eff}). The strength of alloy scattering would be weakened in high field and could be decreased by reducing the thickness of SiGe layer. (3) New structure devices: In ultra-thin body germanium (GeOI) transistors, carrier transport is influenced by high- k /channel interfaces, as well as Ge channel/buried oxide (BOX) interface. As the Ge layer thickness decreases, carrier distribution is closer to the interfaces, which intensifies Coulomb scattering and surface roughness scattering. As a result, the mobility in GeOI transistor decreases as the thickness scaling. In addition, the distribution of electron in different energy valleys changes with the thickness decrease in Ge layer, which affects the scattering of electrons. When the Ge film is lower than 10 nm, a part of electron in the L valley will move to the Γ valley, causing the decrease of electron effective mass and increasing the electron mobility.

Keywords: carrier scattering, strain technique, new channel materials, newstructure transistors**PACS:** 73.40.-c, 73.22.-f**DOI:** 10.7498/aps.68.20191146

* Project supported by the Key Program of the National Natural Science Foundation of Zhejiang province, China (Grant No. Z19F040002), and the Key Research and Development Program of Zhejiang province, China (Grant No. 2019C01158)

† Corresponding author. E-mail: yizhao@zju.edu.cn