

选择性埋氧层上硅器件的单粒子瞬态响应的温度相关性

高占占 侯鹏飞 郭红霞 李波 宋宏甲 王金斌 钟向丽

Temperature dependence of single-event transient response in devices with selective-buried-oxide structure

Gao Zhan-Zhan Hou Peng-Fei Guo Hong-Xia Li Bo Song Hong-Jia Wang Jin-Bin Zhong Xiang-Li

引用信息 Citation: *Acta Physica Sinica*, 68, 048501 (2019) DOI: 10.7498/aps.68.20191932

在线阅读 View online: <https://doi.org/10.7498/aps.68.20191932>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

您可能感兴趣的其他文章

Articles you may be interested in

欧空局监测器单粒子翻转能量和角度相关性

Energy and angular dependence of single event upsets in ESA SEU Monitor

物理学报. 2016, 65(20): 206103 <https://doi.org/10.7498/aps.65.206103>

纳米静态随机存储器质子单粒子多位翻转角度相关性研究

Angular dependence of proton single event multiple-cell upsets in nanometer SRAM

物理学报. 2015, 64(21): 216103 <https://doi.org/10.7498/aps.64.216103>

载流子选择性接触:高效硅太阳能电池的选择

Carrier selective contacts:a selection of high efficiency silicon solar cells

物理学报. 2017, 66(15): 158801 <https://doi.org/10.7498/aps.66.158801>

0.18 μm部分耗尽绝缘体上硅互补金属氧化物半导体电路单粒子瞬态特性研究

Single event transients in a 0.18 μm partially-depleted silicon-on-insulator complementary metal oxide semiconductor circuit

物理学报. 2015, 64(13): 136102 <https://doi.org/10.7498/aps.64.136102>

度相关性对无向网络可控性的影响

Effect of degree correlations on controllability of undirected networks

物理学报. 2017, 66(2): 028901 <https://doi.org/10.7498/aps.66.028901>

选择性埋氧层上硅器件的单粒子瞬态响应的温度相关性*

高占占¹⁾ 侯鹏飞^{1)†} 郭红霞¹⁾²⁾ 李波¹⁾
宋宏甲¹⁾ 王金斌¹⁾ 钟向丽^{1)‡}

1) (湘潭大学材料科学与工程学院, 湘潭 411105)

2) (西北核技术研究所, 西安 710024)

(2018年10月30日收到; 2018年12月2日收到修改稿)

本文建立了 90 nm 工艺下的绝缘体上硅浮体器件和选择性埋氧层上硅器件模型, 通过器件电路混合仿真探究了工作温度对上述两种结构的多级反相器链单粒子瞬态脉冲宽度以及器件内部电荷收集过程的影响. 研究表明, N 型选择性埋氧层上硅器件相较于浮体器件具有更好的抗单粒子能力, 但 P 型选择性埋氧层上硅器件的抗单粒子能力在高线性能量转移值下与浮体器件基本相同. 同时电荷收集的温度相关性分析表明, N 型选择性埋氧层上硅器件只存在漂移扩散过程, 当温度升高时其电荷收集量变化很小, 而 N 型浮体器件存在双极放大过程, 电荷收集量随着温度的升高而显著增加; 另外, P 型选择性埋氧层上硅器件和浮体器件均存在双极放大过程, 当温度升高时 P 型选择性埋氧层上硅器件衬底中的双极放大过程越来越严重, 由于局部埋氧层的存在, 反而抑制了其源极的双极放大过程, 导致它的电荷收集量要明显少于 P 型浮体器件. 因此选择性埋氧层上硅器件比浮体器件更好地抑制了温度对单粒子瞬态脉冲的影响.

关键词: 选择性埋氧层, 单粒子瞬态, 电荷收集, 温度相关性

PACS: 85.30.Tv, 07.89.+b, 02.60.Cb

DOI: 10.7498/aps.68.20191932

1 引言

SOI(silicon on insulator) 器件是一种“硅/绝缘层/硅”三层结构的新型硅基半导体器件, 具有更小的寄生电容、更快的运行速度和更低的功耗^[1,2]. 其全介质隔离结构能够消除传统体硅 CMOS (complementary metal oxide semiconductor) 电路中的闩锁效应, 抑制衬底的脉冲电流干扰, 同时很小的电荷收集体积使它具有更好的抗单粒子能力^[3-5]. 尽管 SOI 器件在电学性能上表现出许多优

势, 但其内部中性体区电学悬空会产生不同程度的浮体效应, 导致器件阈值电压漂移, 寄生双极放大晶体管易于开启, 增加 SOI 器件的单粒子瞬态脉冲持续时间^[6-8]. 为了减弱 SOI 器件的浮体效应, 文献^[9,10]采用消除沟道下方部分埋氧层的工艺来使顶层硅膜与衬底相通, 利用埋氧层空洞将沟道中碰撞电离产生的电荷导入衬底减小中性体区的电势, 同时依然具备 SOI 器件优越的电学性能, 这种改善结构被称为选择性埋氧层 (selective buried oxide, SELBOX) 结构. 但是当高能粒子入射 SELBOX SOI 器件后其衬底中电离产生的电子或

* 国家自然科学基金 (批准号: 11875229) 和电子元器件可靠性物理及其应用技术重点实验室开放基金 (批准号: ZHD201803) 资助的课题.

† 通信作者. E-mail: pfhou@xtu.edu.cn

‡ 通信作者. E-mail: xlzhong@xtu.edu.cn

空穴也会通过埋氧层空洞被顶层硅膜中的有源区收集,对单粒子瞬态脉冲高度和宽度产生影响,进而导致电路输出信号出错甚至电路烧毁.因此有必要对 SELBOX SOI 器件的单粒子效应进行研究.

半导体器件工作在空间环境中,不仅会受到各种射线和粒子的辐射影响,还会受到极端温度的影响(受阳光直射一面的设备温度可高达 $100\text{ }^{\circ}\text{C}$ 以上,而背阴一面的设备温度可低至 $-200\text{ }^{\circ}\text{C}$).温度会影响半导体器件内部载流子的输运过程、碰撞电离过程,进而会导致器件内部的电荷收集过程(如漂移、扩散、双极放大等)以及单粒子瞬态脉冲发生变化^[11].近期,蔡莉等^[12]研究了不同工作温度下 $0.15\text{ }\mu\text{m}$ 工艺的薄膜晶体管结构 SRAM 单粒子翻转情况,辐照试验表明当 Cl 离子入射时工作温度从 215 K 增加到 353 K ,SRAM 单粒子翻转截面增加了 257%.Liu 等^[13]针对 $0.5\text{ }\mu\text{m}$ 工艺的部分耗尽型 SOI 加固 SRAM 器件进行了 ^{12}C 重离子的单粒子翻转辐照试验,研究发现工作温度从 293 K 升高到 388 K 时 SRAM 器件的单粒子翻转截面增加了 98%.另外,当前体硅器件以及 SOI 浮体器件单粒子效应的温度相关性模拟分析表明^[14,15],温度升高加剧了器件内部的双极放大作用,导致晶体管漏极电荷收集量增加,最终引起单粒子瞬态脉冲宽度的增加.然而工作温度对 SELBOX SOI 器件的单粒子效应机制的影响目前还尚未清楚,因此研究其单粒子效应的温度相关性对于 SLEBOX SOI 器件在宽范围温度下的应用和进一步改善 SOI 结构具有重要意义.

本文分别建立了 SOI 浮体器件和 SELBOX SOI 器件模型,运用器件混合仿真手段模拟了 SOI 多级反相器链的单粒子瞬态响应过程,对比研究了两种 SOI 器件的瞬态电流脉冲和反相器链输出节点的瞬态电压脉冲变化,并探究了 $200\text{--}450\text{ K}$ 范

围的工作温度对单粒子瞬态脉冲宽度的影响,深入分析了在不同温度下两种 SOI 器件内部的电荷收集过程,研究结果对极端温度环境下 SOI 器件的抗辐射加固和未来 SOI 结构的开发具有重要的指导性作用.

2 仿真设置

本文利用 Sentaurus TCAD 工具包分别建立了 90 nm 工艺下的 SOI 浮体器件和 SELBOX SOI 器件模型,如图 1 所示,整个器件尺寸为 $10\text{ }\mu\text{m} \times 10\text{ }\mu\text{m} \times 10\text{ }\mu\text{m}$,其中 SOI NMOS 管和 SOI PMOS 管的长宽比分别为 $W_N:L_N = 280\text{ nm}:90\text{ nm}$, $W_P:L_P = 480\text{ nm}:90\text{ nm}$.为了使所建模型的电气性能更接近真实器件,本文通过调整源漏轻掺杂(LDD)浓度、阈值电压掺杂浓度以及冠状(Halo)掺杂浓度,对两种 SOI 器件物理模型进行工艺校准,即所建物理模型的输出曲线和转移曲线分别与 SPICE (simulation program with integrated circuit emphasis) 模型的电学特性曲线对比,使它们在数值上处于同一数量级,器件的具体工艺参数如表 1 所列.随后开展三级反相器链的器件电路混合模拟仿真实验,逻辑输入端输入低电平,逻辑输出节点 1 的单粒子瞬态电压脉冲信号经过缓冲节点 2 的传播衰减后在节点 3 输出最终的电压脉冲信号,其中 SPICE 模型采用亚利桑那州立大学的 90 nm 工艺 BSIM4 SPICE 集约模型^[16],如图 2 所示.

当器件特征尺寸达到深亚微米级时,经典漂移扩散模型已经不能精确地描述非局部效应(列如速度过冲),还会造成器件过早击穿.因此本文中载流子输运过程采用更适合于深亚微米级短沟道器件的流体动力学模型,它包含的主要基本方程如下:泊松方程:

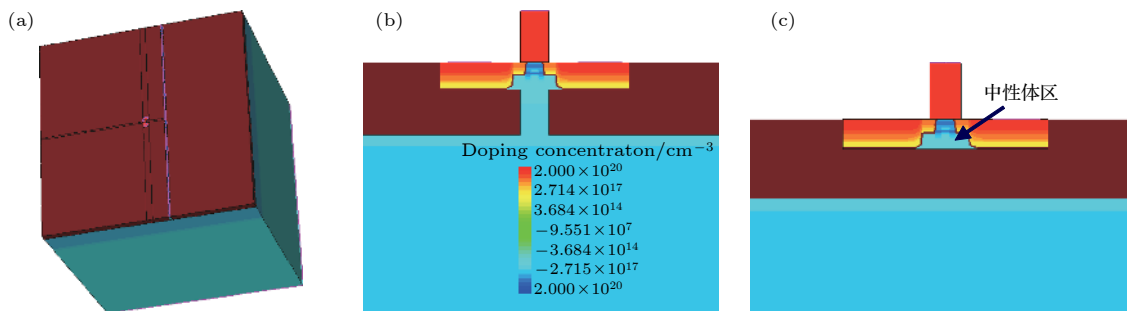


图 1 器件物理模型 (a) 器件整体模型; (b) SELBOX SOI 器件有源区截面; (c) 浮体器件有源区截面

Fig. 1. Device physical models: (a) The whole structure of devices; (b) the cross section of SELBOX SOI device; (c) the cross section of floating-body device.

表 1 SOI 器件工艺参数

Table 1. Technologic parameters of SOI devices.

参数	数值
多晶硅厚度/ μm	0.15
栅氧层厚度/nm	1.4
埋氧层厚度/ μm	0.16
埋氧层镂空宽度/ μm	0.09
N型衬底浓度/ cm^{-3}	1×10^{16}
N阱/P阱浓度/ cm^{-3}	5×10^{17}
源/漏浓度/ cm^{-3}	2×10^{20}
源/漏轻掺杂 (LDD) 浓度/ cm^{-3}	1×10^{19}
阈值电压掺杂浓度/ cm^{-3}	7.6×10^{18}
冠状 (Halo) 掺杂浓度/ cm^{-3}	2×10^{18}

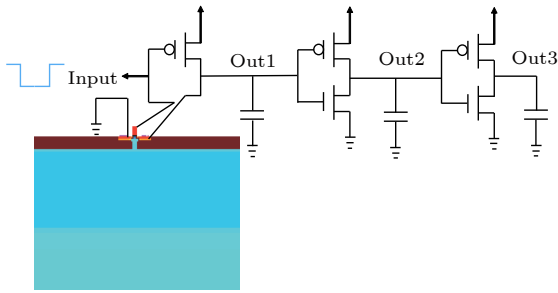


图 2 三级反相器链

Fig. 2. Three-level inverter chains.

$$\nabla \cdot \varepsilon \nabla \varphi = -q(p - n + N_D^+ - N_A^-), \quad (1)$$

载流子连续性方程:

$$\nabla \cdot \mathbf{J}_N = qR_{net} + q \frac{\partial n}{\partial t}, \quad (2)$$

$$-\nabla \cdot \mathbf{J}_P = qR_{net} + q \frac{\partial p}{\partial t}, \quad (3)$$

电子和空穴流密度方程:

$$\mathbf{J}_N = \mu_N(n \nabla E_C + kT_N \nabla n - nkT_N \nabla \ln \gamma_N + \lambda_n f_n^{td} kn \nabla T_N - 1.5nkT_N \nabla \ln m_N), \quad (4)$$

$$\mathbf{J}_P = \mu_P(p \nabla E_V - kT_P \nabla p + pkT_P \nabla \ln \gamma_P - \lambda_p f_p^{td} kp \nabla T_P + 1.5pkT_P \nabla \ln m_P), \quad (5)$$

其中的基本物理参量 ε 为介电常数, q 为基本电荷量, p 和 n 为空穴和电子密度, N_D^+ 和 N_A^- 为电离的施主和受主浓度, μ_N 和 μ_P 为硅材料中的电子和空穴的迁移率, T_N 和 T_P 为电子和空穴的热力学温度.

考虑到深亚微米 SOI 器件中薄栅氧、超薄硅层以及高沟道掺杂所产生的量子效应, 传输方程中还采用了密度梯度模型, 其自相容地与泊松方程和载流子连续方程解算量子势方程, 量子势是载流子浓度和浓度梯度的函数, 器件模拟中通过引入量子

势来考虑量子效应.

在数值器件模拟中采用的其他物理模型还包括掺杂、温度相关的 SRH 复合模型和 Auger 复合模型, 高浓度掺杂下的禁带变窄模型同时考虑了掺杂、温度、电场以及载流子之间的散射和碰撞电离模型对迁移率的影响. 上述这些影响 MOSFET (metal-oxide-semiconductor field-effect transistor) 的电学特性的物理模型详见半导体器件仿真工具 [17].

在辐照模拟过程中, 首先计算器件物理模型和 SPICE 模型搭建的混合电路的电学特性, 求得稳态解, 在此基础上耦合单粒子辐射模型, 然后计算得出瞬态解. 其中单粒子辐射模型采用 Gaussian 分布建模, Gaussian 时序分布有 0.25 ps 的延迟, 轰击粒子的初始入射半径为 0.05 μm , 入射深度为 10 μm , 其他参数为 TCAD 默认设置. 详细求解高能粒子引起的电子空穴对产生率 G 的基本方程式如下:

其中的基本物理参量 ε 为介电常数, q 为基本电荷量, p 和 n 为空穴和电子密度, N_D^+ 和 N_A^- 为电离的施主和受主浓度, μ_N 和 μ_P 为硅材料中的电子和空穴的迁移率, T_N 和 T_P 为电子和空穴的热力学温度.

$$G(l, w, t) = G_{LET}(l) \times R(w, l) \times T(t), \quad (6)$$

$$G_{LET}(l) = \frac{1}{\pi w_t^2} (1 + LET_f(l)), \quad (7)$$

$$R(w, l) = \exp\left(-\left(\frac{w}{w_t(l)}\right)^2\right), \quad (8)$$

$$T(t) = \frac{2 \times \exp\left(-\left(\frac{t-t_0}{\sqrt{2} \cdot s_{hi}}\right)\right)}{\sqrt{2\pi} \cdot s_{hi} \left(1 + \text{erf}\left(\frac{t_0}{\sqrt{2} \cdot s_{hi}}\right)\right)}, \quad (9)$$

其中, $LET_f(l)$ 为辐射产生的线性能量转移值 (linear energy transfer, LET), l 为入射深度, $w_t(l)$ 为高能粒子入射半径, t_0 为初始入射时间, s_{hi} 为 Gaussian 时序分布特征延迟时间.

3 模拟结果

3.1 SELBOX SOI 器件与浮体器件的瞬态脉冲对比

图 3 所示为室温下用不同 LET 值的高能粒子分别入射 N 型浮体器件和 SELBOX SOI 器件后的瞬态电流以及输出节点 3 的瞬态电压. 从图中可以观察到, 尽管 SELBOX SOI 器件产生的瞬态电

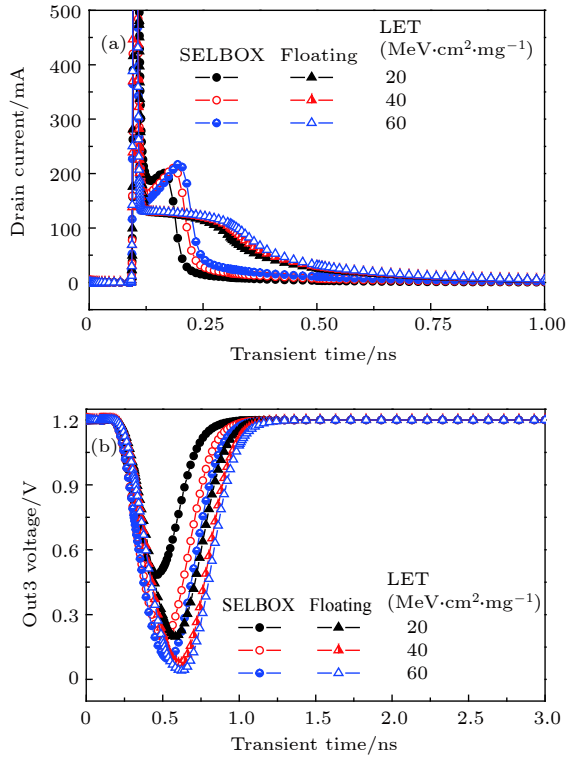


图 3 室温下 SOI NMOS 及输出节点 3 的单粒子瞬态脉冲 (a) 瞬态电流脉冲; (b) 瞬态电压脉冲

Fig. 3. Single-event-transient pulse of SOI NMOS and output 3 at room temperature: (a) Current pulse; (b) voltage pulse.

流脉冲高度要高于浮体器件, 但它的电流脉冲持续时间要比浮体器件短, 并且在同一 LET 值下其输出节点 3 的电压脉冲变化宽度也要小于浮体器件, 可见 N 型 SELBOX SOI 器件比 N 型浮体器件有更为优异的抗单粒子能力.

图 4 所示为室温下不同 LET 值的高能粒子分别入射 P 型浮体器件和 SELBOX SOI 器件后的瞬态电流以及输出节点 3 的瞬态电压. 与高能粒子入射 N 型 SOI 器件结果不同, SELBOX SOI 器件在低 LET 值下的瞬态电流脉冲宽度和瞬态电压脉冲宽度都要小于浮体器件, 但是随着 LET 值的不断增大, 两种 P 型 SOI 器件的抗单粒子能力相近.

3.2 入射 SOI 器件时反相器链瞬态脉冲的温度相关性

为了研究工作环境温度对物理器件及输出节点的单粒子瞬态脉冲的影响, 模拟中选取 LET 值为 $40 \text{ MeV}\cdot\text{cm}^2/\text{mg}$ 的高能粒子分别在 200, 250, 300, 350, 400 和 450 K 的温度下轰击浮体器件和 SELBOX SOI 器件, 文中采用国际上通用的半高

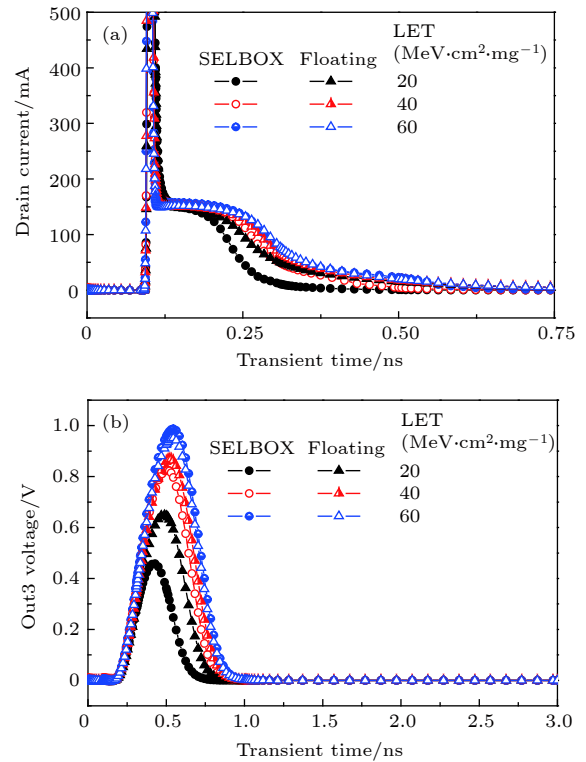


图 4 室温下 SOI PMOS 及输出节点 3 的单粒子瞬态脉冲 (a) 瞬态电流脉冲; (b) 瞬态电压脉冲

Fig. 4. Single-event-transient pulse of SOI PMOS and output 3 at room temperature: (a) The current pulse; (b) the voltage pulse.

宽 (电流或电压峰值的一半) 作为脉冲宽度.

图 5 为高能粒子入射 N 型浮体器件和 SELBOX SOI 器件的脉冲宽度与温度的关系. 从图 5 (a) 可以观察到, SELBOX SOI 器件的电流脉冲宽度随温度的升高而增加, 且增加的幅度要远远小于浮体器件. 从图 5 (b) 观察到, 在电压脉冲传播至节点 3 后, SELBOX SOI 器件的输出电压脉冲宽度随温度升高几乎不变. 可见 N 型 SELBOX SOI 器件瞬态脉冲宽度相较于浮体器件受温度的影响较小.

图 6 为高能粒子入射 P 型浮体器件和 SELBOX SOI 器件时脉冲宽度与温度的关系. 对比浮体器件的脉冲宽度可以发现, SELBOX SOI 器件的电流脉冲宽度和电压脉冲宽度在 300 K 以下要高于浮体器件, 随着温度逐渐升高, 其瞬态电流脉冲宽度和电压脉冲宽度反而要小于浮体器件. 但纵观 200—450 K 整个温度区间, P 型 SELBOX SOI 器件的电流脉冲宽度和电压脉冲宽度的变化量均要小于浮体器件. 可见尽管温度对两种 SOI 器件的单粒子脉冲宽度都产生了一定影响, 但 SELBOX 结构有效抑制了温度对 P 型 SOI 器件单粒子效应的影响.

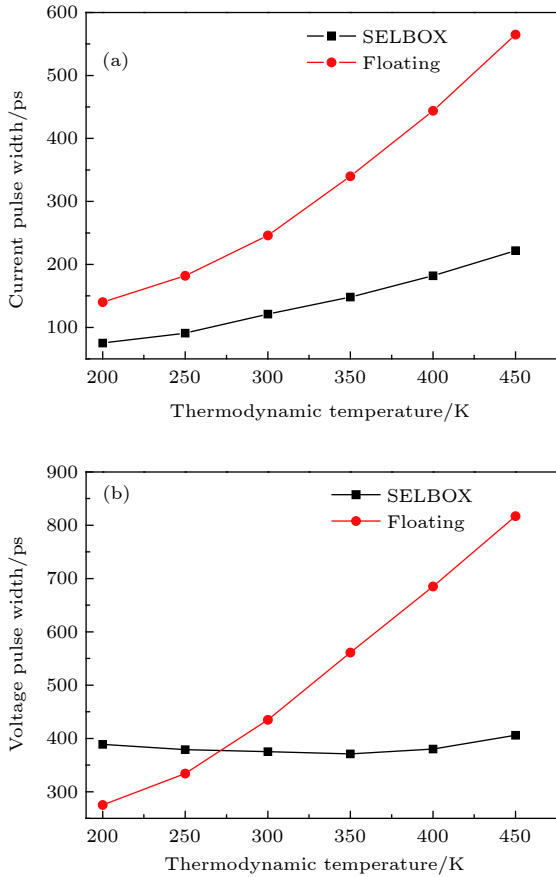


图5 SOI NMOS 及输出节点 3 的脉冲宽度随温度的变化 (a) 瞬态电流脉冲宽度的变化; (b) 瞬态电压脉冲宽度的变化
Fig. 5. The pulsewidth of SOI NMOS and output 3 at different temperatures: (a) Changes of the current pulsewidth; (b) changes of the voltage pulsewidth.

4 讨论分析

当单粒子入射处于关闭状态的晶体管时, 器件内部会产生电子空穴对, 同时部分电子或空穴被漏极收集导致晶体管被迫导通, 不同温度下漏极收集的电荷量不同, 使晶体管产生不同宽度的瞬态脉冲, 并在整个反相器链中逐级传播. 因此可从电荷收集的角度分析温度对浮体器件和 SELBOX SOI 器件的单粒子瞬态脉冲的影响, 这里模拟不同温度下 SOI 器件分别在有源极和无源极时的电荷收集过程, 讨论分析两种 SOI 器件在电荷收集过程中的漂移扩散和双极放大效应的温度相关性.

4.1 SOI NMOS 的电荷收集的温度相关性分析

图 7 所示为在不同温度下 SOI NMOS 的电荷收集量. 从图 7 (a) 可以看出, 90 nm 工艺下的浮

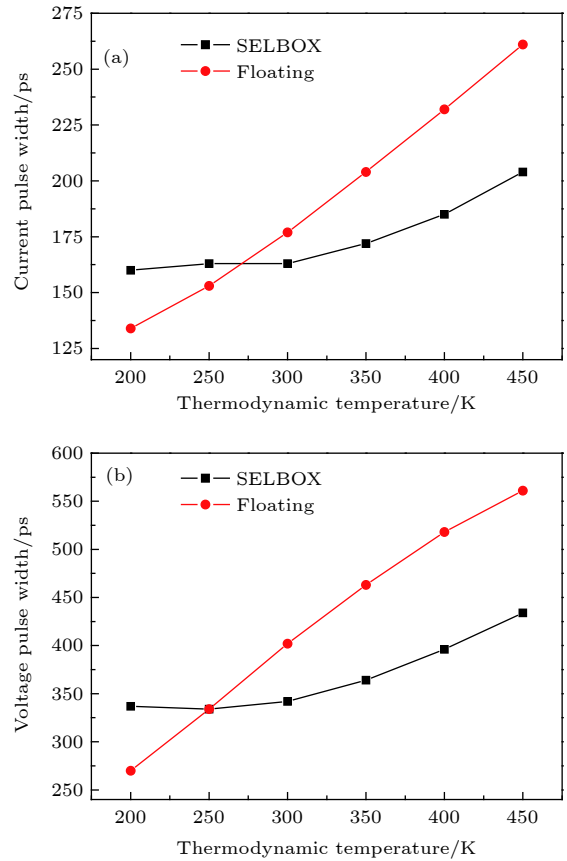


图6 SOI PMOS 及输出节点 3 的脉冲宽度随温度的变化 (a) 瞬态电流脉冲宽度的变化; (b) 瞬态电压脉冲宽度的变化
Fig. 6. The pulsewidth of SOI PMOS and output 3 at different temperatures: (a) Changes of the current pulsewidth; (b) changes of the voltage pulsewidth.

体器件不只有漂移扩散过程, 还产生了显著的双极放大过程, 这是因为全介质隔离的结构使得电离产生的空穴无法导出, 电势被抬高后源体结正偏导致大量电子从源极注入. 温度引起热载流子的碰撞电离率产生变化的关系式为 $\alpha = A \exp(-E_i/kT)$, 其中 E_i 为 3, E_g 为禁带宽度, A 为材料系数, k 为玻尔兹曼常数, T 为热力学温度. 当温度升高时, 沟道中获得能量的高能热载流子^[18]通过碰撞电离激发更多的空穴, 不断抬高体电势, 使得双极放大持续时间增加, 导致漏极收集的电荷量随温度升高而增加.

从图 7 (b) 可以看到, SELBOX SOI 器件的电荷收集过程与浮体器件有所不同, 在有源极时收集的电荷量要低于无源极时的电荷量, 说明源漏极都起到了收集电荷的作用, 并不存在双极放大效应, 这和文献 [19,20] 中 100 nm 工艺以下的 N 型器件电荷收集过程类似, 主要原因是由于局部埋氧层的存在, 顶层硅膜中产生的电子空穴对较少, 并且电

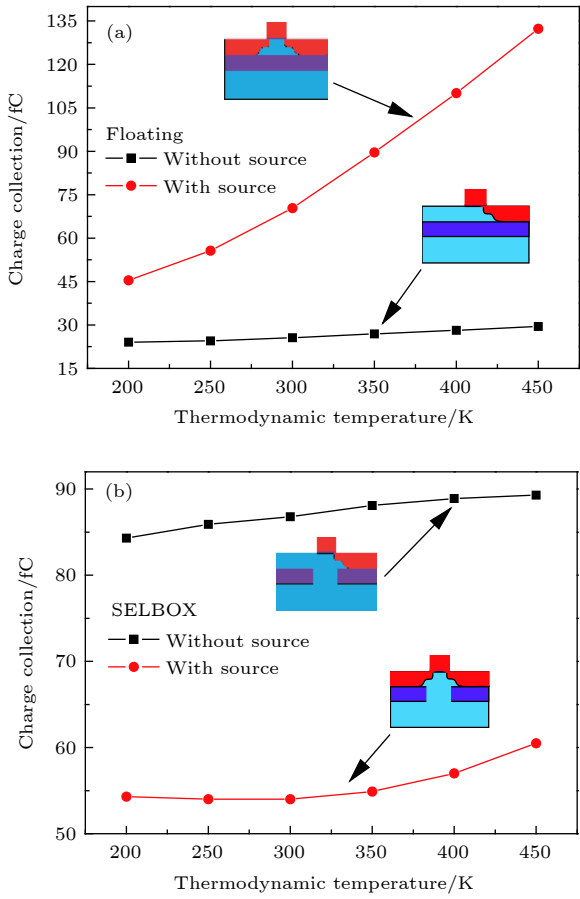


图 7 在不同温度下 SOI NMOS 的电荷收集量 (a) 浮体器件; (b) SELBOX SOI 器件
 Fig. 7. The charge collection of SOI NMOS at different temperatures: (a) Floating-body device; (b) SELBOX SOI device.

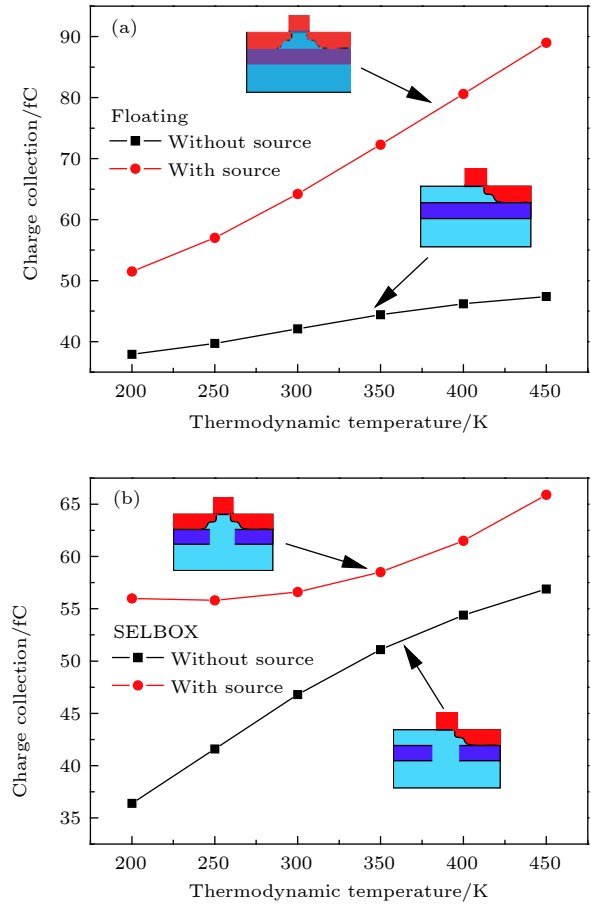


图 8 在不同温度下 SOI PMOS 的电荷收集量 (a) 浮体器件; (b) SELBOX SOI 器件
 Fig. 8. The charge collection of SOI PMOS at different temperatures: (a) Floating-body device; (b) SELBOX SOI device.

离产生的空穴通过埋氧层空洞被底电极收集致使中性体区电势没有抬高, 抑制了源-中性体区-漏构成的 NPN 晶体管的双极放大作用. 温度造成晶格振动引起的散射概率变化的关系式为: 声学波分支的散射概率 $P \propto m^{*2} \cdot T^{3/2}$, 其中 m^* 为电子有效质量, T 为热力学温度; 光学波分支的散射概率 $P \propto m^{*1/2} \cdot e^{-\frac{\hbar\omega}{kT}}$, 其中 \hbar 为普朗克常数, ω 为角频率 [21]. 当温度升高时, 晶格振动越剧烈, 粒子散射越强, 导致埋氧层下方电离的部分电子通过镂空通道被漏极收集, 因此漏极收集的电荷量逐渐增加.

4.2 SOI PMOS 的电荷收集的温度相关性分析

图 8 所示为在不同温度下 SOI PMOS 的电荷收集量. 从图 8 (a) 可以看出, P 型浮体器件的电荷收集量受温度影响的变化趋势, 和 N 型浮体器件的电荷收集过程类似. 图 9 所示为 SOI 器件产

生双极放大的原理图. 从图 9 (a) 可以看到, 由于埋氧层的完全隔离, 器件不会受到衬底中的寄生双极晶体管的影响 [22], 在无源极条件下漏极收集的电荷量随着温度的升高只是小幅增加. 而在有源极条件下浮体器件源极注入的电荷量随着温度的升高而显著增加(如图 8 (a) 所示), 主要原因是温度的升高使得高能热载流子增加, 导致碰撞电离产生的电子滞留在中性体区拉低电势, 使得漏-中性体区-源构成的 PNP 晶体管开启, 源极大量注入空穴, 最后被漏极收集.

从图 8 (b) 可以看到, 与 N 型 SELBOX SOI 器件的情况完全不同, P 型 SELBOX SOI 器件在去掉源极的情况下漏极收集的电荷量随着温度的升高显著增加. 根据图 9 (b) 所示, 此时器件内部只存在寄生晶体管 BJT1, 当单粒子入射后 N 阱与 P 阱之间的 PN 结被贯通, 电子大量运动到 N 阱中, 使其电势下降, 而 P 阱由于空穴的积累,

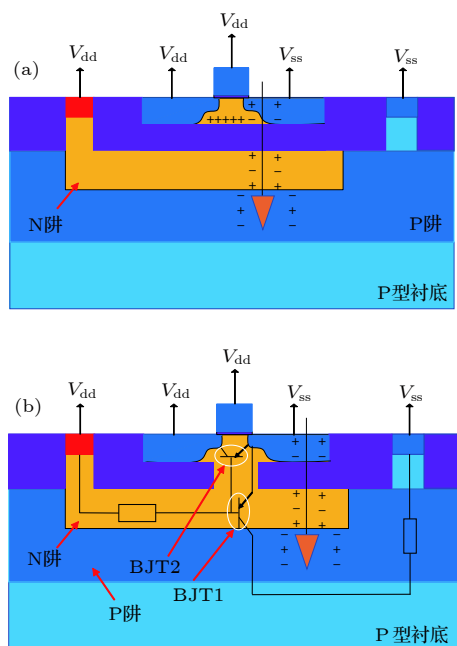


图9 SOI器件产生双极放大的原理 (a) 浮体器件; (b) SELBOX SOI器件
Fig. 9. The bipolar amplification effect of SOI devices: (a) Floating-body device; (b) SELBOX SOI device.

电势被抬高, 导致N阱和P阱之间的PN结正偏, 当温度升高时P阱到P阱接触以及N阱到N阱接触之间的电阻都将变大^[23], 使得N阱与P阱之间的电势差随着温度的升高而增加, 这样就直接导致大量空穴从衬底进入N阱中, 除去一些空穴和电子复合外, 另一部分空穴通过埋氧层空洞被漏极收集, 最终使得无源极时漏极收集的电荷随着温度的升高而增加(如图8(b)所示). 但是对比有无源极时的电荷收集过程, 可以看到构成寄生晶体管BJT2的源极注入的电荷量随着温度的升高反而下降了, 这与文献^[24]中体硅器件产生的双极放大效应随着温度的升高而增加恰恰相反, 主要是因为N阱与P阱之间的PN结面积要远大于源极与N阱之间的PN结面积, 根据上述无源极时的电荷收集原理, 当温度升高时从P阱注入N阱的空穴变多, 但由于局部埋氧层的阻隔, 注入N阱的空穴不能完全被漏极收集, 导致N阱电势有所抬高, 使得源极与N阱之间的电势差减小, 从而源极注入电荷变少.

5 结论

本文建立了90 nm工艺下的浮体器件和SELBOX SOI器件模型, 通过器件混合模拟研究

了SOI器件的单粒子脉冲和电荷收集的温度相关性. 在室温下N型SELBOX SOI器件的抗单粒子能力有明显提升, 而P型SELBOX SOI器件的抗单粒子能力在高LET值下基本不变. 单粒子瞬态脉冲的温度相关性模拟表明, SELBOX SOI器件有效削弱了温度对单粒子脉冲宽度的影响. 从电荷收集的温度相关性分析得出, N型和P型浮体器件都具有显著的双极放大效应, 当温度升高时, 高能热载流子引起的碰撞电离愈发严重, 加剧了其双极放大效应; 而N型SELBOX SOI器件只存在漂移扩散效应, 温度升高并没有对漏极的电荷收集量产生很大影响; 对于P型SELBOX SOI器件, 温度升高加剧P阱-N阱—漏极构成的晶体管双极放大效应, 但有效抑制了漏极-体区-源极构成的晶体管双极放大效应, 使其漏极电荷收集量要少于P型浮体器件. 以上结论为SELBOX SOI器件广泛应用在200—450 K范围的空间环境以及未来开发更优异的SOI结构提供理论基础.

参考文献

- [1] Zhang Z X, Zou S C 2017 *Chin. Sci. Bull.* **62** 1004 (in Chinese) [张正选, 邹世昌 2017 科学通报 **62** 1004]
- [2] England T D, Arora R, Fleetwood Z F, Lourenco N E, Moen K A, Cardoso A S, McMorro D, Roche N J H, Warner J H, Buchner S P, Paki P, Sutton A K, Freeman G, Cressler J D 2013 *IEEE Trans. Nucl. Sci.* **60** 4405
- [3] Dodd P E, Shaneyfelt A R, Horn K M, Walsh D S, Hash G L, Hill T A, Draper B L, Schwank J R, Sexton F W, Winokur P S 2002 *IEEE Trans. Nucl. Sci.* **48** 1893
- [4] Bartra W C, Vladimirescu A, Reis R 2015 *IEEE International Conference on Electronics, Circuits, and Systems (ICECS) Cairo, Egypt, December 6—9, 2015* p133
- [5] Gouker P M, Tyrrell B, D'Onofrio R, Wyatt P, Soares T, Hu W L, Chen C S, Schwank J R, Shaneyfelt M R, Blackmore E W, Delikat K, Nelson M, McMarr P, Hughes H, Ahlbin J R, Weeden-Wright S, Schrimpf R 2011 *IEEE Trans. Nucl. Sci.* **58** 2845
- [6] Thakral B, Bakshi G, Kushwaha A K, Manica 2014 *International Conference on Reliability Optimization and Information Technology (ICROIT) Faridabad, India, February 6—8, 2014* p487
- [7] Pelella M M, Fossum J G, Suh D, Krishnan S, Jenkins K A 1995 *IEEE International SOI Conference Proceedings Tucson, USA, October 3—5, 1995* p8
- [8] Alvarado J, Kilchytka V, Boufouss E, Soto-Cruz B S, Flandre D 2012 *IEEE Trans. Nucl. Sci.* **59** 943
- [9] Narayanan M R, Nashash H A 2016 *The 11th International Conference on Advanced Semiconductor Devices & Microsystems (ASDAM) Smolenice, Slovakia, November 13—16, 2016* p61
- [10] Younis D, Madathumpadical N, Al-Nashash H 2017 *The 7th International Conference on Modeling, Simulation, and Applied Optimization (ICMSAO) Sharjah, United Arab*

- Emirates, April 4–6, 2017 p1
- [11] Gadlage M J, Ahlbin J R, Ramachandran V, Gouker P, Dinkins A C, Bhuva B L, Narasimham B, Schrimpf R D, McCurdy M W, Alles M L, Reed R A, Mendenhall M H, Massengill L W, Shuler R L, McMorro D 2009 *IEEE Trans. Nucl. Sci.* **56** 3115
- [12] Cai L, Liu J C, Qin Y C, Li L L, Guo G, Shi S T, Wu Z Y, Chi Y Q, Hui N, Fan H, Shen D J, He A L 2018 *Atomic Energy Sci. Technol.* **52** 4 (in Chinese) [蔡莉, 刘建成, 覃英参, 李丽丽, 郭刚, 史淑廷, 吴振宇, 池雅庆, 惠宁, 范辉, 沈东军, 何安林 2018 原子能科学技术 **52** 4]
- [13] Liu T, Liu J, Geng C, Zhang Z G, Zhao F Z, Tong T, Sun Y M, Su H, Yao H J, Gu S, Xi K, Luo J, Liu G, Han Z S, Hou M D 2013 *European Conference on Radiation and ITS Effects on Components and Systems Oxford*, UK, September 23–27, 2013 p1
- [14] Boufouss E, Alvarado J, Flandre D 2010 *International Conference on High Temperature Electronics (HiTEC 2010) Albuquerque*, USA, May 11–13, 2010 p77
- [15] Li D W, Qin J R, Chen S M 2013 *Chin. Phys. B* **22** 586
- [16] Nanoscale Integration and Modeling Group <http://ptm.asu.edu/>[2018-10-29]
- [17] Synopsys Inc. <https://www.synopsys.com/silicon/tcad.html> [2018-10-29]
- [18] Liu K J, Chang T C, Yang R Y, Chen C E, Ho S H, Tsai J Y, Hsieh T Y, Cheng O, Huang C T 2014 *Thin Solid Films* **572** 39
- [19] Liu B W, Chen J J, Chen S M, Chi Y Q 2012 *Acta Phys. Sin.* **61** 096102 (in Chinese) [刘必慰, 陈建军, 陈书明, 池雅庆 2012 物理学报 **61** 096102]
- [20] Liu J Q, Zhao Y F, Wang L, Zheng H C, Lei S, Li T D 2017 Proceedings of the 2017 2nd International Conference on Automation, Mechanical Control and Computational Engineering Beijing, China, March 25–26, 2017 p500
- [21] Liu E K, Zhu B S, Luo J S 2011 *The Physics of Semiconductors* 7th Edition (Beijing: Electronics Industry) pp97–100 (in Chinese) [刘恩科, 朱秉升, 罗晋生 2011 半导体物理学 第7版 (北京: 电子工业出版社) 第97–100页]
- [22] Ball D R, Alles M L, Kauppila J S, Harrington R C, Maharrey J A, Nsengiyumva P, Haeffner T D, Rowe J D, Sternberg A L, Zhang E X, Bhuva B L, Massengill L W 2018 *IEEE Trans. Nucl. Sci.* **65** 326
- [23] Chen S M, Liang B, Liu B, Liu Z 2008 *IEEE Trans. Nucl. Sci.* **55** 2914
- [24] Liu B W, Chen S M, Liang B 2009 *J. Semicond.* **30** 54 (in Chinese) [刘必慰, 陈书明, 梁斌 2009 半导体学报 **30** 54]

Temperature dependence of single-event transient response in devices with selective-buried-oxide structure^{*}

Gao Zhan-Zhan¹⁾ Hou Peng-Fei^{1)†} Guo Hong-Xia¹⁾²⁾ Li Bo¹⁾Song Hong-Jia¹⁾ Wang Jin-Bin¹⁾ Zhong Xiang-Li^{1)‡}1) (*Department of Material Science and Engineer, Xiangtan University, Xiangtan 411105, China*)2) (*Northwest Institute of Nuclear Technology, Xi'an 710024, China*)

(Received 30 October 2018; revised manuscript received 2 December 2018)

Abstract

The silicon-on-insulator (SOI) device has been found to possess low leakage current and high operation speed due to reduced internal capacitances. The sensitive volume for charge collection in SOI device is smaller than that in bulk-silicon device, which improves the ability of SOI devices to resist single-event effect (SEE). In spite of these benefits, the SOI device has certain undesirable effects such as the kink effect. To mitigate the kink effect, selective-buried-oxide (SELBOX) SOI structure has been introduced. Space-borne electronic circuits based on SOI technology recently have been used in high radiation and extreme temperature environments. However, temperature affects internal carrier transport process and impact ionization process, which makes single-event transient (SET) pulse widths increased. Most of previous researches regarding temperature dependence of SEE were for SOI floating-body devices. But the influence of operating temperature on SEE of SELBOX SOI devices are yet unclear. In this paper, an SOI floating-body device and a SELBOX SOI device under 90 nm process are established by three-dimensional device simulation, and then temperature dependence of SET response in partially depleted SOI inverter chains is studied by a mixed-mode approach over a temperature range from 200 K to 450 K. Simulation results show that the N-type SELBOX SOI device has a better ability to resist SEE than the floating-body device, while the P-type SELBOX SOI device has the same ability to resist SEE at high linear energy transfer value as the floating-body device. And temperature dependence analysis of charge collection indicates that there is only drift-diffusion process in the N-type SELBOX SOI device. The amount of charge collection in the N-type SELBOX SOI device almost does not change with the increase of temperature. In addition, both the P-type SELBOX SOI device and the P-type floating-body device have a bipolar amplification process. With the increase of temperature, the bipolar amplification process in the substrate turns more serious. However, it suppresses the bipolar amplification process of the source because of SELBOX structure, so that the amount of charge collection is reduced in the drain significantly. According to our simulation results, compared with the floating-body device, the SELBOX SOI device can very well suppress the influence of temperature on SET pulse.

Keywords: selective buried oxide, single event transient, charge collection, temperature dependence

PACS: 85.30.Tv, 07.89.+b, 02.60.Cb

DOI: [10.7498/aps.68.20191932](https://doi.org/10.7498/aps.68.20191932)

* Project supported by the National Natural Science Foundation of China (Grant No.11875229) and the Opening Project of Science and Technology on Reliability Physics and Application Technology of Electronic Component Laboratory, China (Grant No.ZHD201803).

† Corresponding author. E-mail: pfhou@xtu.edu.cn

‡ Corresponding author. E-mail: xlzhong@xtu.edu.cn