



硅漂移探测器数字脉冲处理技术

宋文刚 张立军 张晶 王冠鹰

Research on digital pulse processing techniques for silicon drift detector

Song Wen-Gang Zhang Li-Jun Zhang Jing Wang Guan-Ying

引用信息 Citation: *Acta Physica Sinica*, 71, 012903 (2022) DOI: 10.7498/aps.71.20211062

在线阅读 View online: <https://doi.org/10.7498/aps.71.20211062>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

您可能感兴趣的其他文章

Articles you may be interested in

硅漂移探测器数字脉冲处理技术

宋文刚¹⁾²⁾ 张立军¹⁾ 张晶¹⁾²⁾ 王冠鹰^{1)†}

1) (中国科学院微电子研究所, 北京 100029)

2) (中国科学院大学, 北京 100049)

(2021年6月3日收到; 2021年8月27日收到修改稿)

硅漂移探测器 (silicon drift detector, SDD) 是一种高性能 X 射线探测器, 具有极其广泛的应用. SDD 射线探测系统由 SDD 器件、前置放大器和脉冲处理系统组成, 现有的 SDD 脉冲处理系统存在脉冲堆积抑制性能差以及易受前级系统参数波动影响的问题, 导致探测系统性能变差. 本文提出一种 SDD 数字脉冲处理系统, 在该系统中, 模数转换器 (analog-to-digital converter, ADC) 直接采样前置放大器的输出, 并将数据传输到数字脉冲处理平台进行处理. 结合 SDD 器件与前置放大器的信号特性, 分析 ADC 采样位数与采样频率对系统性能的影响; 提出两种优化的 ADC 采样电路, 防止因 ADC 采样位数不足引起能量分辨率变差. 对数字脉冲处理系统中的脉冲成形算法进行研究, 结果表明成形信号不会因前级系统的参数变化而畸变, 证明了该数字脉冲处理系统的鲁棒性. 建立完成 SDD 数字脉冲处理系统, 并对系统进行测试, 验证了系统的正确性.

关键词: 硅漂移探测器, 数字脉冲处理, 前置放大器, 模数转换器, 脉冲成形

PACS: 29.30.Kv, 29.40.-n

DOI: 10.7498/aps.71.20211062

1 引言

硅漂移探测器 (silicon drift detector, SDD) 是由高阻硅制成的 X 射线探测器, 相比于 Si-PIN 等探测器, SDD 器件采用侧向耗尽结构设计, 电荷输运电场与探测器耗尽电场相对独立, 电荷收集极电容与探测器面积无关, 使收集极电容非常小, 因而具备优异的能量分辨率和计数率性能^[1-5]. 由于这些显著优势, SDD 被广泛应用于粒子物理实验、材料元素分析和脉冲星导航等领域^[6-9].

SDD 读出电路及其脉冲处理对系统性能起着关键作用. 基于互补金属氧化物半导体 (complementary metal oxide semiconductor, CMOS) 技术的脉冲复位型电荷灵敏前置放大器具有噪声低、计数率高和增益稳定等特点, 逐渐成为 SDD 最常用的第一级读出电路^[3,10]. 前置放大器的输出信号需要

经过脉冲处理, 才能准确获得由 X 射线入射引起的脉冲信号幅度^[11]. 目前, 有两种常用的脉冲处理系统可用于对 SDD 前置放大器的输出信号进行处理. 第一种是采用模拟电路设计的模拟脉冲处理系统, 系统中的滤波成形、基线消除和峰值保持等模块均由模拟电路实现, 用模数转换器 (analog-to-digital converter, ADC) 采集系统最后的输出并传输到多道分析仪 (multi-channel analyzer, MCA), 从而获得射线源能谱^[5,12]. 模拟脉冲处理系统具有功耗低和面积小等优点, 但是脉冲堆积抑制性能较差, 使计数率低于数字脉冲处理系统. 传统的 SDD 数字脉冲处理系统采用微分电路从前置放大器输出信号中提取出有效信号, 然后对该信号进行放大以匹配 ADC 输入范围, ADC 对放大后的信号采样并将数据传输到数字处理单元, 由数字处理单元实现脉冲处理的功能^[13,14]. 这类系统能充分发挥 SDD 器件高能量分辨率和高计数率的优势, 但

† 通信作者. E-mail: wangguanying@ime.ac.cn

是容易受到前级系统参数波动的影响^[15,16], 导致能量分辨率变差.

本文提出一种数字脉冲处理系统以解决现有 SDD 脉冲处理系统存在的问题. 在该系统中, ADC 对前置放大器的输出信号直接采样, 采样数据传输到数字处理单元以实现数字脉冲处理. 对 ADC 参数与系统性能的关联进行了分析, 针对 ADC 量化噪声导致能量分辨率变差的问题, 提出了两种优化的 ADC 采样电路; 对数字脉冲处理系统中滤波成形算法在前级系统参数变化下的输出结果进行分析, 与传统方案进行对比, 本系统能够有效避免因前级系统参数变化带来的影响. 基于该数字脉冲处理方案, 建立了相应的实际系统并对其进行测试. 测试结果证明了该方案的可行性.

2 数字脉冲处理系统

本节给出 SDD 数字脉冲处理系统方案, 并对系统内部组成进行介绍. 根据前置放大器的信号特性, 对 ADC 参数与系统性能的关系进行分析, 并提出两种优化的 ADC 采样电路. 由于数字脉冲处理系统中的脉冲成形算法对系统具有重要影响, 对本系统中的成形算法进行了研究.

2.1 系统设计

针对现有 SDD 脉冲处理系统存在的问题, 提出一种 SDD 数字脉冲处理系统, 如图 1 中虚线框内所示. SDD 的电荷信号被脉冲复位型电荷灵敏前置放大器 (charge sensitive pre-amplifier, CSA) 转换为电压信号后, ADC 直接对前置放大器的输出采样, 并将数据传输到数字脉冲处理单元进行处理.

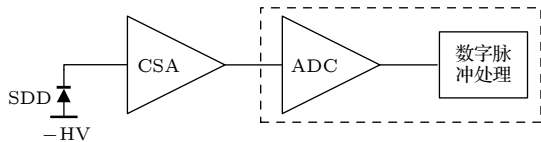


图 1 SDD 数字脉冲处理系统
Fig. 1. Digital pulse processing system for SDD.

数字脉冲处理单元的内部系统如图 2 所示, 主要由快成形、慢成形、堆积抑制、基线消除、幅度检测和能谱存储等模块组成^[11,17]. 快成形采用较短的成形时间对前置放大器的输出信号成形, 判别粒子的入射时间; 相比较而言, 慢成形的成形时间更长, 有利于抑制噪声和弹道亏损; 堆积抑制模块根据快

成形的输出信号, 得出相邻粒子之间的时间间隔, 再结合慢成形时间, 判断是否发生脉冲堆积; 在堆积抑制模块的控制下, 基线消除模块实时监测基线的变化, 用脉冲峰值减去基线获得幅度值; 能谱存储模块依据幅度的大小, 累加到对应道址的计数值中, 从而积累出能谱.

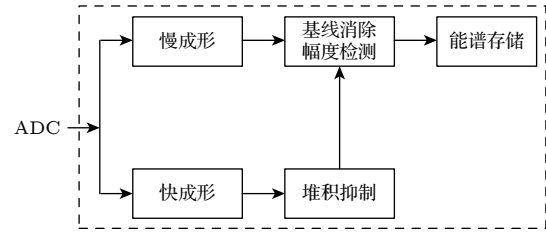


图 2 数字脉冲处理单元内部组成
Fig. 2. Internal components of digital pulse processing unit.

2.2 前级信号特性与 ADC 参数分析

SDD 本质上是反向偏置的二极管, 没有射线入射时, 阳极存在漏电流 I_{leak} ^[18]; 当 X 射线入射到 SDD 中时, 激发产生电子-空穴对, 电子在漂移电场的作用下向阳极漂移, 形成脉冲电流信号, 脉冲电流的总电荷量 $Q = qE/w$, 其中, q 为电子电荷量, E 为 X 射线能量, w 为 SDD 平均电离能^[19].

前置放大器对 SDD 阳极漏电流和脉冲电流积分, 得到对应的总电荷, 并将电荷信号转换为电压信号进行输出^[20], 如 (1) 式所示, 式中 C_f 为前置放大器反馈电容; Q_i 表示第 i 个粒子电离产生的电荷量; t_i 为入射时间; τ_c 为上升时间常数, 与电荷收集时间以及前置放大器响应速度有关; $u(t)$ 表示阶跃函数. 前置放大器的输出波形如图 3 所示, 信号中的线性上升部分对应漏电流的积分, 阶跃信号对应脉冲电流的积分. 前置放大器的输出信号动态范围通常达到 2—3 V, 而阶跃信号的幅度通常只有几毫伏到几十毫伏, 因此, ADC 的采样位数对系统性能有重要影响; 同时, ADC 采样频率与系统性能也有一定关联. 下文将对 ADC 参数与系统性能的关系进行分析.

$$V_o(t) = \frac{1}{C_f} \left[\int_0^t I_{leak}(t') dt' + \sum_i Q_i \left(1 - e^{-\frac{t-t_i}{\tau_c}} \right) u(t-t_i) \right]. \quad (1)$$

2.2.1 ADC 采样位数

在将模拟信号量化为数字信号的过程中, 有限

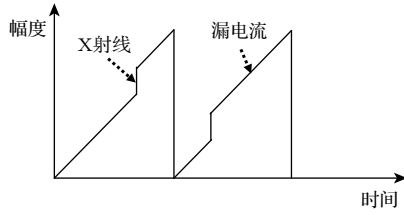


图3 前置放大器输出信号
Fig. 3. Preamplifier output signal.

的采样位数会引起量化误差. ADC 的量化误差在 $-1/2 \Delta$ — $+1/2\Delta$ 范围内服从均匀分布, 其中, Δ 为 ADC 量化步长, 表达式为^[21]:

$$\Delta = \frac{V_{\text{dyn}}}{2^N}, \quad (2)$$

式中, V_{dyn} 为 ADC 输入范围, 其值与前置放大器输出信号的动态范围相匹配; N 为 ADC 采样位数. 根据均匀分布的方差计算公式可得量化误差的标准差为

$$\sigma_{\text{qe}} = \frac{\Delta}{\sqrt{12}}. \quad (3)$$

X 射线粒子引起的阶跃信号幅度远小于 V_{dyn} , ADC 的量化误差对能量分辨率的影响不可忽略, 在能量分辨率表达式中加入量化误差因子 σ_{ADC} , 得到 (4) 式, 其中, FWHM 为能量分辨率指标, σ_{Fano} , σ_{C} 和 σ_{ENC} 分别为探测器法诺效应、电荷收集效率和电子学噪声引起的噪声因子^[18,22].

$$\text{FWHM} = 2.355 \sqrt{\sigma_{\text{Fano}}^2 + \sigma_{\text{C}}^2 + \sigma_{\text{ENC}}^2 + \sigma_{\text{ADC}}^2}. \quad (4)$$

为了将量化误差的标准差 σ_{qe} 转换为以能量为单位的 σ_{ADC} , 需要用 σ_{qe} 除以前置放大器的转换增益, 表 1 列出了几种常用的前置放大器反馈电容及其转换增益, 转换增益与探测器材料的平均电离能有关, 表中的数据以硅平均电离能 3.62 eV 计算得出^[23].

为了更清楚地分析 ADC 采样位数的影响, 只考虑 (4) 式中法诺效应和量化误差因子. 根据文献数据, 法诺因子设定为 0.117^[23]; SDD 在 ^{55}Fe 放射

表 1 前置放大器反馈电容与转换增益
Table 1. The feedback capacitors and conversion gains of preamplifiers.

| 序号 | 反馈电容/fF | 转换增益/(mV·keV ⁻¹) |
|----|---------|------------------------------|
| 1 | ≈ 125 | ≈ 0.35 |
| 2 | ≈ 50 | ≈ 0.88 |
| 3 | ≈ 25 | ≈ 1.76 |

源 5.89 keV 处的 FWHM 值常作为能量分辨率的判别标准, 在此也将以 5.89 keV 处的能量分辨率作为研究对象, SDD 在 5.89 keV 处的法诺极限约为 117.62 eV@5.89 keV; ADC 的输入范围设定为 3.3 V, 在 12—18 bits 范围内改变采样位数. 结合表 1 中前置放大器转换增益和 (4) 式, 得到能量分辨率与采样位数的关系, 如图 4 所示.

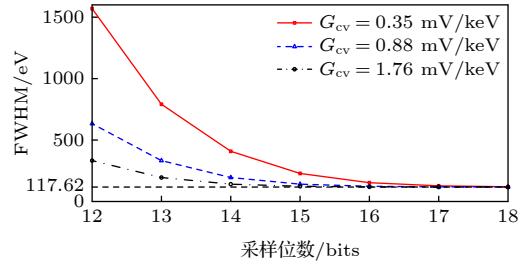


图 4 FWHM 和采样位数的关系
Fig. 4. Relationship between FWHM and sample bits.

从图 4 可以看出, 随着采样位数增加, 量化误差降低, 能量分辨率逐渐改善并趋近于法诺极限. 在相同的采样位数下, 前置放大器转换增益越高, 能量分辨率越好. 对转换增益分别为 0.35, 0.88 和 1.76 mV/keV 的前置放大器, 为了使量化误差的影响可忽略不计, 所需要的采样位数至少为 17, 16 和 15 bits.

2.2.2 ADC 采样频率

在数字系统中, 离散时间信号可表示为 $X[nT_s]$, 其中, n 为时间序列; T_s 为采样周期, 等于采样频率 F_s 的倒数. 成形时间在数字系统中可表示如下:

$$\tau_s = N_s T_s = \frac{N_s}{F_s}, \quad (5)$$

式中, N_s 为数字系统中对应的采样点数. 成形时间会影响 FWHM 公式 (4) 中的电子学噪声 σ_{ENC}^2 , 对应关系如 (6) 式所示, 其中, A_w 为串联白噪声系数, A_f 为闪烁噪声系数, A_p 为并联白噪声系数^[24].

$$\sigma_{\text{ENC}}^2 = \frac{A_w}{\tau_s} + A_f + A_p \tau_s. \quad (6)$$

当保持成形时间不变时, N_s 随采样频率的改变而改变, 对噪声的滤波效果会发生改变, 从而影响能量分辨率. 参照图 2 建立仿真系统, 前置放大器转换增益设置为 1.76 mV/keV, 粒子能量和法诺因子的设置与采样位数分析中一致, 粒子能量与转换增益的乘积即为信号幅度 A_{mp} . 由 (6) 式可知, 闪烁噪声对等效噪声电荷的贡献不随成形时间的改

变而改变, 因此仅考虑串联和并联白噪声的影响. 串联和并联白噪声的产生方式如 (7) 式所示 [25], 式中, $R[n]$ 表示随机数产生函数; $N_s[n]$ 和 σ_s 分别表示串联白噪声及其噪声标准差; $N_p[n]$ 和 σ_p 分别表示并联白噪声及其噪声标准差. 串联和并联白噪声的参数设置列于表 2 中. 采用梯形成形作为慢成形, 成形时间设置为 $0.8 \mu\text{s}$, 采样频率范围为 $10\text{--}100 \text{ MHz}$; 对以上系统进行仿真, 结果如图 5 所示.

$$\begin{cases} N_s[n] = \sigma_s R[n], \\ N_p[n] = \sum_{k=0}^n \sigma_p R[k]. \end{cases} \quad (7)$$

表 2 串联和并联噪声参数设置

Table 2. Serial and parallel noise parameter settings.

| 参数 | σ_s/A_{mp} | σ_p/σ_s | 备注 |
|-----|--------------------------|---------------------|--------------|
| 条件1 | 2.65% | 2% | 串联与并联白噪声强度相近 |
| 条件2 | 2.65% | 0.5% | 串联白噪声占主导作用 |
| 条件3 | 0.53% | 2% | 串联与并联白噪声强度较小 |

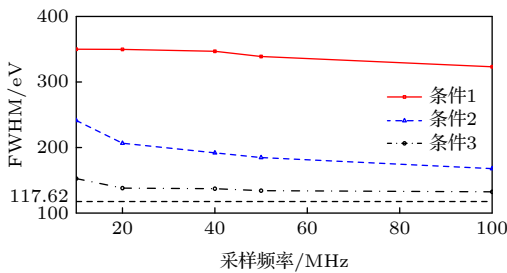


图 5 FWHM 和采样频率间的关系

Fig. 5. Relationship between FWHM and sample rate.

在噪声条件 1 中, 串联白噪声标准差与信号幅度的比值为 2.65%, 并联白噪声标准差与串联白噪声标准差的比值为 2%, 此时, 随着采样频率的提高, 能量分辨率没有显著的改善; 在噪声条件 2 中, 保持串联白噪声标准差与信号幅度的比值不变, 降低并联白噪声标准差与串联白噪声标准差的比值到 0.5%, 得到图 5 中三角形标示的曲线, 可以看出, 随着采样频率的提高, 能量分辨率迅速得到改善; 相比噪声条件 1, 噪声条件 3 中的并联和串联白噪声标准差比值不变, 但是降低了串联白噪声标准差与信号幅度的比值, 此时, 随着采样频率增加, 能量分辨率很快接近极限值.

由上述结果可以得出, 串联白噪声占主导作用时, 可通过选择高采样率的 ADC 来改善分辨率; 当并联白噪声起主要作用时, 提高采样频率无法使

系统性能得到提升; 而当串联和并联白噪声标准差相对信号幅度很小时, 采用较低采样频率的 ADC 也能实现较高的能量分辨率.

在高计数率下, 需要减小成形时间以降低脉冲堆积的概率, 成形时间可低至几十纳秒, 为了保证有足够的滤波点数 N_s , 采样频率不可过低. 因此, 需要结合噪声抑制与计数率需求, 合理选择 ADC 采样频率.

2.2.3 优化的 ADC 采样电路

结合上述分析可知, ADC 采样位数对能量分辨率有影响, 采样频率对能量分辨率和计数率有影响. 随着 SDD 器件及其读出电路设计和制备技术的发展, SDD 器件漏电流和前置放大器电路噪声得到了极大的优化, 降低了前级系统的噪声, 采用较低的采样频率也能满足噪声抑制和高计数率的要求 [3,19,20]. 因此, 在脉冲处理系统中, 主要是 ADC 采样位数对能量分辨率有重要影响.

有限的采样位数造成能量分辨率变差的程度, 与 ADC 采样位数 N 、ADC 输入范围 V_{dyn} 和前级电路转换增益 G_{cv} 有关. 此处主要从电路设计的角度来降低量化误差的影响, 因此, 关注的对象是 ADC 输入范围 V_{dyn} 和转换增益 G_{cv} .

由 (2) 式和 (3) 式可知, 在采样位数 N 一定的情况下, 量化误差的标准差与 ADC 输入范围 V_{dyn} 成正相关, 采用较小输入范围的 ADC 能使量化误差减小. 但是较小的 V_{dyn} 会使前置放大器的输出信号超出 ADC 输入范围, 使采集的数据饱和. 利用数模转换器 (digital-to-analog converter, DAC) 来动态调整前端电子学的参考电平, 能避免数据饱和的问题, 如图 6 所示.

前置放大器的信号输入到差分放大器正相输

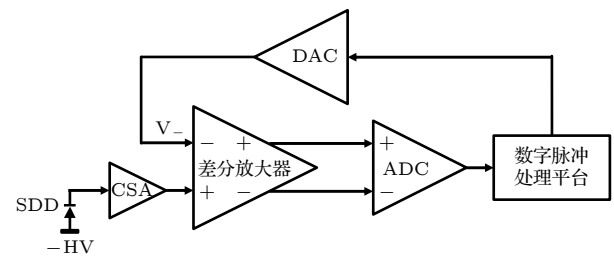


图 6 DAC 反馈参考电平

Fig. 6. DAC feedback reference.

入端, 反相输入端的电平由 DAC 控制; 差分放大器将输入信号转换为差分信号, 输入到 ADC; ADC

采样后将数据传输到数字脉冲处理平台; 数字脉冲处理平台根据 ADC 传送来的数据, 实时调整 DAC 的输出, 使差分放大器的输出信号保持在 ADC 的输入范围内, 防止数据饱和. 在差分放大器放大倍数为 1 的情况下, 采用较小的 ADC 输入范围 V'_{dyn} 实现等效采样位数的提升, 即

$$\Delta N = \log_2 \frac{V_{\text{dyn}}}{V'_{\text{dyn}}}, \quad (8)$$

式中, V_{dyn} 表示原有较大的 ADC 输入范围. 需要注意的是, DAC 的精度问题也不能忽视, 应该尽量选择精度较高的 DAC 来实现反馈控制.

一个更简单的方式是减小前置放大器输出信号的动态范围, 然后采用差分放大器将信号放大后再由 ADC 采样, 如图 7 所示. 图中, V_{Bias} 等于前置放大器输出信号的中值, 用于匹配前置放大器信号的偏移^[20]. 差分放大器的输出和等效提升采样位数为

$$\begin{cases} V_{\text{out}}(t) = \frac{R_2}{R_1}(V_0(t) - V_{\text{Bias}}), \\ \Delta N = \log_2 \frac{R_2}{R_1}, \end{cases} \quad (9)$$

式中, R_2/R_1 表示差分放大器的放大倍数, $V_0(t)$ 为前置放大器输出信号, $V_{\text{out}}(t)$ 为差分放大器输出信号.

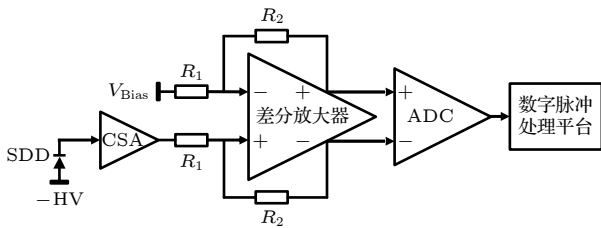


图 7 前置放大器输出信号放大后采样

Fig. 7. Sampling after the preamplifier output signal is amplified.

前置放大器输出信号直接放大的方法具有设计简单和成本低等优势, 适用于前置放大器转换增益较大的情况. DAC 反馈参考电平利用 DAC 来动态调整反相输入电压, 因此可采用较小动态范围的 ADC 器件, 减小量化误差, 同时电路中的差分放大器还可提供一定的增益, 更进一步降低对 ADC 采样位数的需求, 但是电路设计更为复杂, 适用于前置放大器转换增益较小的情况.

2.3 脉冲成形算法

脉冲成形是脉冲处理系统中关键的算法, 对系统的能量分辨率和计数率等性能起着重要作用. 梯形成形算法在抑制脉冲堆积和弹道亏损等非理想因素方面具有优异的性能, 因而被广泛用于数字脉冲处理系统中^[26,27]. 用梯形脉冲的 z 变换表达式除以前置放大器输出信号的 z 变换表达式, 可以获得梯形成形的传递函数, 如 (10) 式所示, 具体推导过程可参考相关研究论文^[27].

$$H(z) = \frac{1}{N_a} \frac{(1 - z^{-N_a})(1 - z^{-N_b})}{(1 - z^{-1})}. \quad (10)$$

根据 (4) 式, 前级系统参数的波动可能来自探测器漏电流 I_{leak} 和电荷收集时间的变化, 其中电荷收集时间的影响被称为弹道亏损, 关于梯形成形在抑制弹道亏损上的优异性能已经有许多报道^[26,28], 此处仅讨论探测器漏电流 I_{leak} 变化带来的影响.

漏电流 I_{leak} 变化会引起前置放大器输出信号上升斜率的变化, 上升斜率 $R \approx I_{\text{leak}}/C_f$, 其值通常在几伏每秒到数千伏每秒之间. 在不同上升速率的前放信号上叠加一个阶跃信号, 分析由漏电流变化引起的成形结果的改变. 分别设置信号的上升斜率为 0, 100, 500 和 1000 V/s, 叠加幅度为 0.016 V 的阶跃信号; 梯形成形上升时间设置为 1 μs , 平顶宽度为 0.5 μs , 得到成形结果如图 8 所示. 可以看出, 上升斜率的改变不会导致梯形形状畸变, 仅仅是基线与峰值整体出现偏移, 上升斜率越大, 偏移量越大.

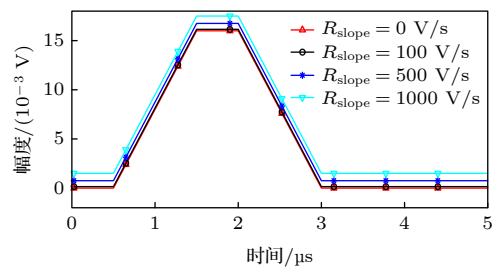


图 8 不同上升斜率下的梯形成形结果

Fig. 8. Trapezoidal shaping results with different ascending slope.

为了检验基线与峰值的偏移量是否相等, 将各自的数值与上升斜率 R 的关系画在图 9 中, 基线与峰值保持平行, 并且分别与 Y 轴交于点 $(0, 0)$ 和 $(0, 0.016)$, 因此成形后梯形的幅度不随上升斜率的变化而变化. 需要说明的是, 以上分析是在成形时间 1 μs 下进行的, 分析结果适用于其他成形时间.

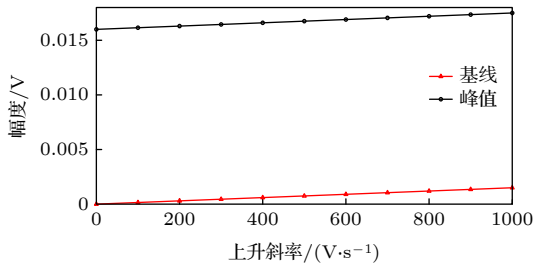


图 9 基线与峰值随上升斜率的变化

Fig. 9. The change of baseline and peak value with ascending slope.

对于传统的 SDD 射线探测系统, 受环境温湿度和电路老化等因素影响, 前置放大器与数字脉冲处理系统的中间级电子学参数发生波动, 会引起梯形成形的结果发生畸变, 导致能量分辨率变差 [15,16]. 因此, 相对比而言, 本文提出的新型数字脉冲处理系统具有更强的鲁棒性.

3 实验系统及测试结果

在本文提出的数字脉冲处理系统中, ADC 直接对前置放大器的输出信号采样, 而前置放大器的信号非常微弱, 因此 ADC 的参数对系统性能有重要影响. 由对 ADC 与系统性能的关系分析可知, 主要是 ADC 采样位数对能量分辨率的影响较大. 本文提出的数字脉冲处理系统主要面向转换增益为 1.76 mV/keV 的前级系统, 该增益较大, 采用前置放大器输出信号放大后采样的电路结构 (图 7), 选择采样位数为 16 bits 的 ADS5560 为采样 ADC, 采样频率为 40 MHz. ADS5560 为差分输入, 需要用全差分放大器将前置放大器的单端信号转换为差分信号, 设计中选择 LMH6552 作为差分放大单元.

数字脉冲处理系统要实时对脉冲信号进行处理, 否则过多的无用信号会占用大量存储空间, 或者使系统死时间增大. 现场可编程门阵列 (field programmable gate array, FPGA) 具有并行计算和可重构等优势, 非常适合脉冲信号实时处理. 根据实际需求以及后期的可扩展性考虑, 选择 Xilinx 公司型号为 XC7A35T 的 FPGA 作为数字脉冲处理平台, 并将图 2 中的数字脉冲处理系统实施到 FPGA 中. 为了便于控制与数据传输, 为数字脉冲处理系统设计了上位机软件.

首先用信号发生器 (Keysight 33600A) 作为前级系统, 对数字脉冲处理系统进行测试验证, 测

试框图如图 10 所示. 当有 X 射线入射到 SDD 中时, 前置放大器输出锯齿波与阶跃的叠加信号, 在之前的分析中已经证明, 信号的上升斜率不影响脉冲幅度的提取, 所以用信号发生器产生阶跃信号来模拟 SDD 和前置放大器的输出信号. 固定阶跃信号幅度为 100 mV, 在 3.2 μs 成形时间下得到图 11 所示的单谱峰, 受信号发生器精度和采样电路噪声影响, 谱线 FWHM 为 3.48 道, 由于此时数字脉冲处理系统尚未采用放射源进行标定, 还不能获悉其等效噪声电荷值. 以 10 mV 为幅度梯度, 从 10 mV 开始逐渐递增阶跃信号的幅度到 100 mV, 测得系统非线性度如图 12 所示, 可以看出, 数字脉冲处理系统最大非线性度小于 0.5%, 满足能谱处理需求 [29].

采用 KETEK 的 SDD 探头 (AXAS-D-H20LE) 作为前级系统对数字脉冲处理系统进行实际测试, 探头内部集成 SDD 器件、前置放大器和半导体制冷器等部件; ⁵⁵Fe 作为放射源, 在 3.2 μs 的成形时间下得到能谱, 结果如图 13 所示, 能量分辨率为 154 eV@5.89 keV, 测试系统总的等效噪声电荷 (equivalent noise charge, ENC) 为 11.61 e-.

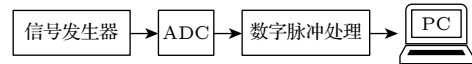


图 10 用信号发生器测试数字脉冲处理系统

Fig. 10. Test digital pulse processing system with a signal generator.

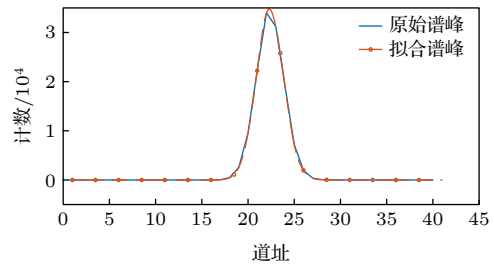


图 11 固定阶跃信号幅度下的单谱峰

Fig. 11. Single spectra peak with fixed step signal amplitude.

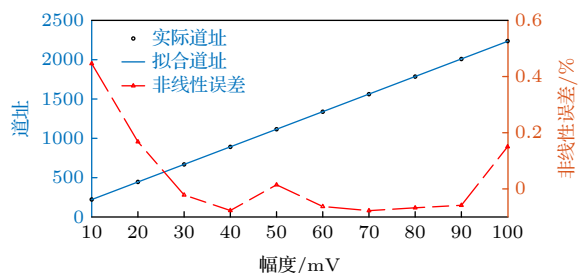


图 12 数字脉冲处理系统非线性度

Fig. 12. Non-linearity of digital pulse processing system.

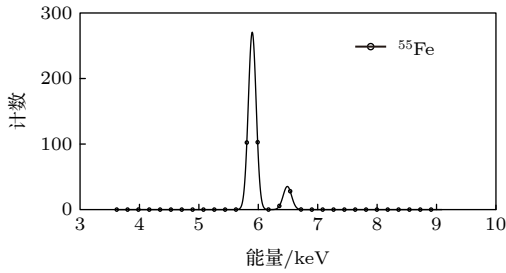


图 13 ^{55}Fe 能谱测试结果

Fig. 13. Spectra test results of ^{55}Fe .

用 ^{55}Fe 完成能谱的标定, 结合信号发生器测得的噪声峰 FWHM 3.48 道, 计算得出数字脉冲处理系统自身的 ENC 为 3.72 e⁻; 可以看出, 数字脉冲处理系统的噪声对能量分辨率的影响较小, 验证了数字脉冲处理系统的正确性.

需要说明的是, 能量分辨率测试结果与 SDD 器件的最优分辨率 127 eV@5.89 keV 尚有差距^[14]. 引起能谱展宽的因素有法诺效应、电荷收集效率和电子学噪声; 法诺效应与电荷收集效率是探测器(偏压和温度等固定)的固有特性, 不随成形时间的变化而变化; 电子学噪声包含串联白噪声、闪烁噪声和并联白噪声^[18], 根据(6)式, 串联白噪声随成形时间增大而减小, 闪烁噪声不随成形时间的改变而改变, 并联白噪声随成形时间的增大而增大^[24]. 各影响因素与成形时间的关系如表 3 所列.

表 3 能量分辨率影响因素与成形时间的关联
Table 3. Relations between energy resolution impact factors and shaping time.

| 影响因素 | 与成形时间的关联性 |
|--------|------------|
| 法诺效应 | 不相关 |
| 电荷收集效率 | 不相关 |
| 串联白噪声 | 随成形时间增大而减小 |
| 闪烁噪声 | 不相关 |
| 并联白噪声 | 随成形时间增大而增大 |

在成形时间 6.4 μs 下对系统能量分辨率进行测试, 得到 176 eV@5.89 keV, 可以发现, 随着成形时间增加, 能量分辨率变差, 结合表 3 可知, 系统中的并联白噪声起主导作用. 并联白噪声与探测器漏电流成正相关, 由以下公式表示:

$$\text{ENC}_p^2 = A_1 2q I_{\text{leak}} \tau_s, \quad (11)$$

式中, A_1 为与成形方式有关的系数, 由此可知, 测试中 SDD 漏电流偏大导致并联白噪声的影响较

大, 使能量分辨率降低. 在测试中使用的 SDD 采用 AP3.3 作为保护窗, 环境光容易穿透保护窗进入 SDD, 而且 SDD 探头的制冷温度不足, 这些因素导致 SDD 的漏电流偏高, 使并联白噪声增加^[20], 与上述推论一致.

4 结 论

本文针对现有 SDD 脉冲处理系统存在的脉冲堆积抑制性能差以及易受前级电路参数波动影响的问题, 提出一种 SDD 数字脉冲处理系统, 在该系统中, ADC 直接采样前置放大器的输出并将数据传输到数字脉冲处理平台进行处理. 由于 ADC 直接采样前置放大器输出信号, ADC 的参数对系统性能有重要影响. 基于前置放大器工作原理, 建立了前置放大器输出信号表达式, 并分析了 ADC 采样位数和采样频率对系统性能的影响, 分析结果显示主要是 ADC 采样位数对能量分辨率有巨大的影响. 提出了 DAC 反馈参考电平和放大后采样两种优化的采样电路, 以减小 ADC 采样位数的影响. 研究前置放大器输出信号上升斜率对数字脉冲处理系统中的梯形成形结果的影响, 随着上升斜率的改变, 梯形脉冲的波形没有发生畸变, 而梯形脉冲的基线和峰值出现整体偏移, 两者的偏移量相等, 不影响脉冲幅度的提取, 这证明新型数字脉冲处理系统能够抵抗前级系统参数波动带来的影响. 建立了数字脉冲处理系统的硬件平台并将数字处理算法实施到 FPGA 中, 用 ^{55}Fe 作为放射源对 SDD 探头进行辐射, 测得了 ^{55}Fe 的能谱, 验证了数字脉冲处理系统的可行性. 在后续工作中, 将会把本文提出的数字脉冲处理系统应用到更多类型的射线探测器中, 包括高纯锗探测器和 Si-PIN 等.

感谢郑占旗博士关于串/并联白噪声及其采样的讨论.

参考文献

- [1] Gatti E, Rehak P 1984 *Nucl. Instrum. Meth.* **225** 3
- [2] Zampa G, Rashevsky A, Vacchi A 2009 *J. Instrum.* **56** 3
- [3] Bombelli L, Fiorini C, Frizzi T, Alberti R, Longoni A 2011 *2011 IEEE Nuclear Science Symposium Conference Record* Valencia, Spain, October 23–29, 2011 p1972
- [4] Bertuccio G, Ahangarianabhari M, Graziani C, Macera D, Shi Y, Rachevski A, Rashevskaya I, Vacchi A, Zampa G, Zampa N, Bellutti P, Giacomini G, Picciotto A, Piemonte C 2015 *J. Instrum.* **10** 1
- [5] Hafizh I, Carminati M, Fiorini C 2020 *IEEE Trans. Nucl. Sci.*

67 7

- [6] Ishiwatari T, Siddharta Collaboration 2007 *Nucl. Instrum. Meth. A* **581** 1
- [7] De Geronimo G, Rehak P, Ackley K, Carini G, Chen W, Fried J, Keister J, Li S, Li Z, Pinelli Donald A, Siddons D P, Vernon E, Gaskin Jessica A, Ramsey Brian D, Tyson Trevor A 2010 *IEEE Trans. Nucl. Sci.* **57** 3
- [8] Prigozhin G, Gendreau K, Foster R, Ricker Jr G, Villasenor J, Doty J, Kenyon S, Arzoumanian Z, Redus R, Huber A 2012 *High Energy, Optical, and Infrared Detectors for Astronomy V. International Society for Optics and Photonics* 845318
- [9] Xu N, Sheng L, Su T, Chen C, Li Y, Zhao B, Liu C 2019 *Nucl. Instrum. Meth. A* **927** 429
- [10] Barkan S, Saveliev V D, Wang Y, Feng L, Damron E V, Tomimatsu Y 2015 *Bio. Chem. Res.* **2015** 338
- [11] Xie S X 2009 *Ph. D. Dissertation* (Hefei: University of Science and Technology of China) (in Chinese) [谢树欣 2009 博士学位论文 (合肥: 中国科学技术大学)]
- [12] Zhang K Q 2018 *Ph. D. Dissertation* (Chengdu: Chengdu University of Technology) (in Chinese) [张开琪 2018 硕士学位论文 (成都: 成都理工大学)]
- [13] Jordanov V T 2016 *Nucl. Instrum. Meth. A* **805** 63
- [14] Chen E F, Feng C Q, Liu S B, Ye C F, Jin D D, Lian J, Hu H J 2017 *Nucl. Sci. Tech.* **28** 1
- [15] Grzywacz R 2003 *Nucl. Instrum. Meth. B* **204** 649
- [16] Wengang S, Lijun Z, Guanying W 2020 *IEEE Transactions on Nuclear Science* **67** 7
- [17] Zhang H Q 2011 *Ph. D. Dissertation* (Chengdu: Chengdu University of Technology) (in Chinese) [张怀强 2011 博士学位论文 (成都: 成都理工大学)]
- [18] Schlosser D M, Lechner P, Lutz G, Niculae A, Soltau H, Strüder L, Eckhardt R, Hermenau K, Schaller G, Schopper F, Jaritschin O, Liebel A, Simsek A, Fiorini C, Longoni A 2010 *Nucl. Instrum. Meth. A* **624** 2
- [19] Chen W, Kraner H, Li Z, Rehak P, Gatti E, Longoni A, Sampietro M, Holl P, Kemmer J, Faschingbauer U, Schmitt B, Worner A, Wurm J P 1992 *IEEE Trans. Nucl. Sci.* **39** 4
- [20] Fiorini C, Gola A, Klatka T, Bombelli L, Frizzi T, Peloso R, Longoni A, Niculae A 2007 *2007 IEEE Nuclear Science Symposium Conference Record Honolulu, Hawaii, USA, October 26–November 6, 2007* p2519
- [21] Unbehauen R, Cichocki A 2012 *MOS Switched-Capacitor and Continuous-Time Integrated Circuits and Systems: Analysis and Design* (Springer) pp1–82
- [22] Mena N, D'Agostino P, Zakrzewski B, Jordanov V T 2011 *Nucl. Instrum. Meth. A* **652** 1
- [23] Mazziotta M N 2008 *Nucl. Instrum. Meth. A* **584** 2
- [24] Deng Z, Liu Y N, Cheng K P, Kang K J 2006 *Nucl. Electron. Detect. Technol.* **26** 6 (in Chinese) [邓智, 刘以农, 程建平, 康克军 2006 核电子学与探测技术 **26** 6]
- [25] Lakatos T 1991 *Nucl. Instrum. Meth. B* **62** 2
- [26] Warburton W K, Momayez M, Hubbard-Nelson B, Skulski W 2000 *Appl. Radiat. Isot.* **53** 4
- [27] Imperiale C, Imperiale A 2001 *Measurement* **30** 1
- [28] Huaiqiang Z, Liangquan G E, Bin T 2013 *Nucl. Sci. Tech.* **24** 6
- [29] Yang H B 2015 *Ph. D. Dissertation* (Lanzhou: Institute of modern physics of Chinese Academy of Sciences) (in Chinese) [杨海波 2015 博士学位论文 (兰州: 中国科学院近代物理研究所)]

Research on digital pulse processing techniques for silicon drift detector

Song Wen-Gang¹⁾²⁾ Zhang Li-Jun¹⁾ Zhang Jing¹⁾²⁾ Wang Guan-Ying^{1)†}

1) (*Institute of Microelectronics of the Chinese Academy of Sciences, Beijing 100029, China*)

2) (*University of Chinese Academy of Sciences, Beijing 100049, China*)

(Received 3 June 2021; revised manuscript received 27 August 2021)

Abstract

Silicon drift detector (SDD) is a kind of high performance X-ray detector, which is widely used. The ray detection system based on SDD is composed of SDD device, preamplifier and pulse processing system. The now available pulse processing system has the problems of poor pulse pile-up rejection performance and being vulnerable to the parameter fluctuations of front-end system, which degrades the performance of detection system. A digital pulse processing system is proposed. In this system, analog-to-digital converter (ADC) directly samples the output signal of preamplifier, and transmits the data to the digital pulse processing platform for processing. According to the signal characteristics of SDD device and preamplifier, the influence of ADC sampling bits and sampling frequency on system performance is analyzed. Two optimized ADC sampling circuits are proposed to reduce energy resolution degradation induced by insufficient ADC sampling bits. The pulse shaping algorithm in the digital pulse processing system is studied. The results show that the shaping signal will not be distorted due to the parameter fluctuations of the front-end system, which proves the robustness of the digital pulse processing system. The digital pulse processing system is implemented and tested, and the correctness of the system is verified.

Keywords: silicon drift detector, digital pulse processing, preamplifier, analog-to-digital converter, pulse shaping

PACS: 29.30.Kv, 29.40.-n

DOI: [10.7498/aps.71.20211062](https://doi.org/10.7498/aps.71.20211062)

† Corresponding author. E-mail: wanguanying@ime.ac.cn